(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2007-179230
(P2007-179230A)
(43)公開日　平成19年7月12日(2007.7.12)

(51)Int.Cl.			F I			テーマコード（参考）
G06F	3/041	(2006.01)	G06F	3/041	330D	5B068
G06F	3/044	(2006.01)	G06F	3/044	E	5B087
			G06F	3/041	380A	

審査請求 未請求　請求項の数 4　OL　（全 8 頁）

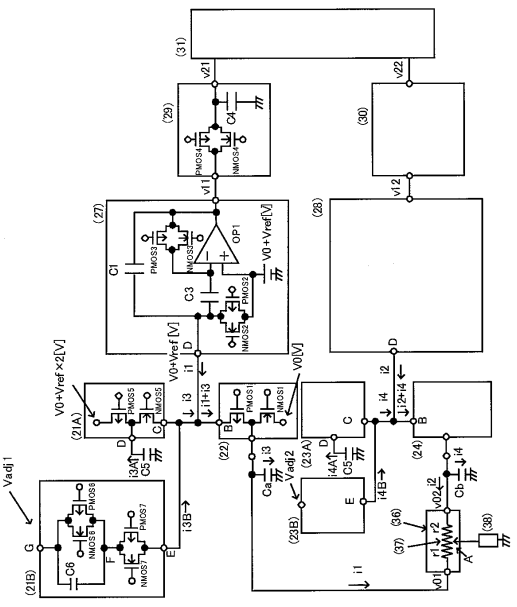
(21)出願番号　特願2005-376040 (P2005-376040)
(22)出願日　平成17年12月27日 (2005.12.27)

(71)出願人　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　100101823
弁理士　大前　要
(74)代理人　100117293
弁理士　板東　義文
(72)発明者　高橋　良太
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内

Fターム(参考)　5B068 AA04　BB08　BE07　DD00
5B087 AA02　AD00　CC39

(54)【発明の名称】容量結合方式タッチパネルの座標位置検出装置

(57)【要約】
【課題】手間をかけずに容易に寄生容量の補償を可能にすることができるように改良された座標位置検出装置を提供することを目的とする。
【解決手段】本発明にかかる座標位置検出装置は、容量結合方式タッチパネルにおいて、タッチパネル３６の寄生容量成分の補償を外付け容量の接続による大まかな補償を行う粗調整補償回路２１Ａ，２３Ａと、外部印加電圧を可変することによる細かい補償を行う微調整補償回路２１Ｂ，２３Ｂとを備え、タッチパネル３６の寄生容量成分の２段階に分けた補償が可能にされている。寄生容量成分を粗調整補償回路２１Ａ，２３Ａで大まかに補償し、粗調整補償回路２１Ａ，２３Ａで補償しきれない分を微調整補償回路２１Ｂ，２３Ｂで補償する。これにより、パネルとしての使い勝手が良くなり、タッチパネル３６の製造条件や、タッチパネル３６の実装状況等によって大きく変化する浮遊容量を簡単に補償できるようになる。
【選択図】図１



【特許請求の範囲】
【請求項１】
容量結合方式タッチパネルにおいて、
前記タッチパネルの寄生容量成分の補償を、外付け容量の接続により、大まかに行う粗調整補償手段と、
前記タッチパネルの寄生容量成分の補償を、外部印加電圧を可変することにより、細かく行う微調整補償手段とを備え、
前記タッチパネルの寄生容量成分の２段階に分けた補償が可能にされた容量結合方式タッチパネルの座標位置検出装置。
【請求項２】
パネル内において、人間の指が接触した時にその位置座標を、指をキャパシタとみなして充放電することによる、相対的な電圧の比として検出する様に構成された容量結合方式のタッチパネルの座標位置検出装置において、
前記タッチパネルの寄生容量成分の補償を行う浮遊容量補償回路を備え、
前記浮遊容量補償回路が、大きな容量値を有するコンデンサーを用いた粗調整補償回路と、小さな容量値を有するコンデンサーを用いた微調整補償回路とで構成されたことを特徴とする容量結合方式タッチパネルの座標位置検出装置。
【請求項３】
前記粗調整補償回路及び前記微調整補償回路のコンデンサーは、外付けであることを特徴とする請求項２に記載の容量結合方式タッチパネルの座標位置検出装置。
【請求項４】
前記粗調整補償回路のコンデンサーは外付けであり、前記微調整補償回路のコンデンサーは回路作成基板内に作り込んである事を特徴とする、請求項２に記載の容量結合方式タッチパネルの座標位置検出装置。

【発明の詳細な説明】
【技術分野】
【０００１】
本発明は一般に容量結合方式タッチパネルの座標位置検出装置に関し、より特定的にはタッチパネルの寄生容量成分の補償を容易にすることができるように改良された容量結合方式タッチパネルの座標位置検出装置に関する。
【背景技術】
【０００２】
図２は、従来提案されている容量結合方式タッチパネルの座標位置検出装置のブロック図である（例えば特許文献１参照）。図２を参照して、従来の座標位置検出装置は、タッチパネル３６を備える。タッチパネル３６は抵抗膜３７を含む。３８はタッチパネルにタッチされた指先のインピーダンスである。説明を簡単にするために、ここでは１次元の抵抗膜３７が示されているが、実際の表示装置では、２次元的な広がりを持つ抵抗膜がこの１次元抵抗膜と同様の機能を発揮する。
【０００３】
座標位置検出装置のセンサー部は、充電する手段２２，２４と、電圧に変換する手段２７，２８と、サンプリングする手段２９，３０と、寄生容量成分を補償する手段２１，２３により構成されている(一方側の回路だけを図示しており、他方側は同じであるので、その図示を省略している)。センサー部の出力電圧ｖ２１，ｖ２２の大きさは、タッチされた指先のインピーダンス３８の容量成分の大きさと、指先のタッチ位置Ａにより左右に分割された抵抗膜の抵抗値ｒ１，ｒ２の比により決定される。３１は、センサー部のｖ２１，ｖ２２の出力を読み取り、ｖ２１，ｖ２２の電圧より座標位置を計算し、後段のシステムに、タッチされた座標情報を提供する装置である。
【０００４】

以下にセンサー部（２１，２２，２３，２７，２８，２９，３０）の具体例と動作について説明する。充電する手段２２，２４は、ＰｃｈＭＯＳトランジスタＰＭＯＳ１とＮｃｈＭＯＳトランジスタＮＭＯＳ１と電圧源ｖ０(ｖ)により構成されている。ＰＭＯＳ１とＮＭＯＳ１のＯＮ／ＯＦＦは、制御装置からの信号で制御されている。充電が開始される前に、ＰＭＯＳ１がＯＦＦ、ＮＭＯＳ１がＯＮになり、電圧ｖ０１，ｖ０２はｖ０(ｖ)になる。その後、ＰＭＯＳ１がＯＮ、ＮＭＯＳ１がＯＦＦになり、電圧ｖ０１は、電圧に変換する手段２７，２８の端子Ｄと同電位になる。この時、電圧に変換する手段２７，２８の端子Ｄはｖ０ ＋ Ｖｒｅｆ(ｖ)に設定されているため、電圧ｖ０１，ｖ０２はｖ０ ＋ Ｖｒｅｆ(ｖ)に充電される。電圧ｖ０１，ｖ０２の充電により、電流ｉ１，ｉ２はＰＭＯＳ１を介して、電圧に変換する手段２７，２８に入力される。サンプリングする手段２９，３０によるサンプリングが完了後、再びＰＭＯＳ１がＯＦＦ、ＮＭＯＳ１がＯＮになり、充電開始ができる状態で待機する。

【０００５】

電圧に変換する手段２７，２８は、ＰｃｈＭＯＳトランジスタＰＭＯＳ２，ＰＭＯＳ３と、ＮｃｈＭＯＳトランジスタＮＭＯＳ２，ＮＭＯＳ３と、電圧源ｖ０ ＋ Ｖｒｅｆ(ｖ)と容量Ｃ３と、アンプ回路ＯＰ１により構成されている。ＰＭＯＳ２、ＰＭＯＳ３、ＮＭＯＳ２、ＮＭＯＳ３は、制御装置からの信号で、そのＯＮ／ＯＦＦが制御されている。

【０００６】

充電する手段２２，２４による充電が開始される前に、ＰＭＯＳ２、ＰＭＯＳ３、ＮＭＯＳ２、ＮＭＯＳ３はＯＮになり、電圧に変換する手段２７，２８の端子Ｄはｖ０ ＋ Ｖｒｅｆ(ｖ)に、容量Ｃ１の両端の電圧は０(ｖ)に設定される。その後、ＰＭＯＳ２、ＰＭＯＳ３、ＮＭＯＳ２、ＮＭＯＳ３がＯＦＦになり、電圧に変換する手段２７，２８の端子Ｄはｖ０ ＋ Ｖｒｅｆ(ｖ)に保持される。充電する手段２２，２４による充電が開始されると、電流ｉ１，ｉ２の電荷が電圧に変換する手段２７，２８の容量Ｃ１に充電され、アンプ回路ＯＰ１の出力に変換された電圧ｖ１１，v１２が出力される。

【０００７】

サンプリングする手段２９，３０により電圧ｖ１１，v１２がサンプリングされたあと、再びＰＭＯＳ２、ＰＭＯＳ３、ＮＭＯＳ２、ＮＭＯＳ３はＯＮになり、Ｃ１の両端の電圧は０(ｖ)に設定され、充電前の状態で待機する。サンプリングする手段２９，３０はＰｃｈＭＯＳトランジスタＰＭＯＳ４とＮｃｈＭＯＳトランジスタＮＭＯＳ４と容量Ｃ４を含むサンプルホールド回路で構成されている。ＰＭＯＳ４，ＮＭＯＳ４は、制御装置からの信号でＯＮ／ＯＦＦが制御されている。サンプリング時、ＰＭＯＳ４，ＮＭＯＳ４はＯＮ、ホールド時ＰＭＯＳ４，ＮＭＯＳ４はＯＦＦしている。

【０００８】

タッチパネルの寄生容量成分を補償する手段２１，２３はＰｃｈＭＯＳトランジスタＰＭＯＳ５とＮｃｈＭＯＳトランジスタＮＭＯＳ５と、補償容量Ｃ５と、電圧源ｖ０ ＋ Ｖｒｅｆ×２(Ｖ)により構成されている。充電する手段２２，２４のＰＭＯＳ１がＯＮ、ＮＭＯＳ１がＯＦＦのとき、タッチパネルの寄生容量Ｃａの一端の電圧はｖ０(ｖ)になる。この時、補償する手段２１、２３のＰＭＯＳ５はＯＮ、ＮＭＯＳ５はＯＦＦしており、補償容量Ｃ５の一端は電圧ｖ０ ＋ Ｖｒｅｆ×２(ｖ)に充電されている。

【０００９】

充電する手段２２，２４のＰＭＯＳ１がＯＦＦ、ＮＭＯＳ１がＯＮのとき、寄生容量の一端がｖ０ ＋ Ｖｒｅｆ(ｖ)に充電される。この時、タッチパネルの寄生容量成分を補償する手段２１，２３のＰＭＯＳ５はＯＦＦ、ＮＭＯＳ５はＯＮして、補償容量Ｃ５の一端はｖ０ ＋ Ｖｒｅｆ(ｖ)に放電される。この時、寄生容量Ｃａの充電電圧と、補償容量の放電電圧は、同じＶｒｅｆ(ｖ)であるため、寄生容量Ｃａと補償容量Ｃ５を同じ容量値に設定しておくことで、寄生容量Ｃａの充電電流ｉ３とＮＭＯＳ５のソース出力からの補償容量Ｃ５の放電電流ｉ３は同じ電流量になり、寄生容量Ｃａによる電流は補償される。

【００１０】

寄生容量成分Ｃｂの補償についても同様であり、補償する手段２３中の補償容量Ｃ５（

図示省略）と寄生容量Ｃｂとを同じ容量値に設定しておくことで、寄生容量Ｃｂの充電電流ｉ４と、ＮＭＯＳ５（図示省略）のソース出力からの補償容量Ｃ５の放電電流ｉ４は同じ電流量になり、寄生容量Ｃｂによる電流は補償される。

【００１１】

以上の動作により、Ｖ０１，Ｖ０２に同相の電圧が入力された場合、抵抗ｒ１，ｒ２には同じ電圧がかかるため、充電電流ｉ１，ｉ２の比はｒ１，ｒ２の逆数の比と同じになる。

ｉ１：ｉ２＝ｒ２：ｒ１　　・・・（１）

【００１２】

電圧に変換する手段２７，２８の容量Ｃ１に充電される電荷量Ｑ１，Ｑ２はｉ１：ｉ２の比と同じであり、出力ｖ１１，ｖ１２の出力電圧はＱ１，Ｑ２の比と同じであるため、出力ｖ１１，ｖ１２はｒ１，ｒ２の逆数の比と同じになる。

【００１３】

サンプリングする手段のサンプリング完了後の出力ｖ２１，ｖ２２はｖ１１，ｖ１２と同じであるため、以下の式が成り立つ。

ｖ２１：ｖ２２＝ｖ１１：ｖ１２＝Ｑ１：Ｑ２＝ｉ１：ｉ２＝ｒ２：ｒ１　　・・・（２）

【００１４】

式（２）はｖ２１，ｖ２２の出力電圧の比により、ｒ１，ｒ２の比を検出できることを意味しており、抵抗膜３７の全面で抵抗値が一様であれば、ｒ１，ｒ２の比からタッチされた位置を計算することができる。

【００１５】

【特許文献１】特開２００５－３０１９７４号公報

【発明の開示】

【発明が解決しようとする課題】

【００１６】

上述のように、図２に示す従来のタッチパネル位置検出装置においては、タッチパネルの寄生容量成分を補償する手段２１，２３の補償容量Ｃ５を寄生容量Ｃａ，Ｃｂと同じ容量値に設定することで、寄生容量の充電電流の補償が可能となっていた。

【００１７】

しかしながら、Ｃ５とＣａ，Ｃｂを一致させることは実際の製品では手間がかかり、現実的ではない。実際の製品では、寄生容量Ｃａ，Ｃｂはタッチパネルの製品ラインアップごとに異なり、汎用性を考えた場合、Ｃ５はＩＣ内部に組み込まずに、外付け部品にして、変更が可能にしておくことが必要である。この時、市販されている容量値のバラエティが限られているため、Ｃ５とＣａ，Ｃｂを一致させるためには、複数の容量を並列もしくは直列に接続して調整することが必要になり、非常に手間がかかるという問題点があった。

【００１８】

この発明は上記問題点を解決するためになされたもので、手間をかけずに、容易に寄生容量の補償を可能にすることができるように改良された容量結合方式タッチパネルの座標位置検出装置を提供することを目的とする。

【００１９】

この発明の他の目的は、パネルの製造条件や、パネルの実装状況等によって大きく変化する浮遊容量を簡単に補償できるように改良された容量結合方式タッチパネルの座標位置検出装置を提供することにある。

【課題を解決するための手段】

【００２０】

本発明にかかる座標位置検出装置は、容量結合方式タッチパネルにおいて、上記タッチパネルの寄生容量成分の補償を、外付け容量の接続により、大まかに行う粗調整補償手段と、上記タッチパネルの寄生容量成分の補償を、外部印加電圧を可変することにより、細

かく行う微調整補償手段とを備え、上記タッチパネルの寄生容量成分の２段階に分けた補償が可能にされている。

【００２１】

本発明にかかる座標位置検出装置によれば、寄生容量成分を粗調整補償手段で大まかに補償し、粗調整補償手段で補償しきれない分を微調整補償手段で補償する。これによりパネルとしての使い勝手が良くなり、タッチパネルの寄生容量の影響を容易に補償することが可能となる。

【００２２】

この発明にかかる他の局面に従う容量結合方式タッチパネルの座標位置検出装置は、パネル内において、人間の指が接触した時にその位置座標を、指をキャパシタとみなして充放電することによる、相対的な電圧の比として検出する様に構成された容量結合方式のタッチパネルの座標位置検出装置において、上記タッチパネルの寄生容量成分の補償を行う浮遊容量補償回路を備え、上記浮遊容量補償回路が、大きな容量値を有するコンデンサーを用いた粗調整補償回路と、小さな容量値を有するコンデンサーを用いた微調整補償回路とで構成されたことを特徴とする。

【００２３】

パネル内において、人間の指が接触した時にその位置座標を、指をキャパシタとみなして充放電することによる、相対的な電圧の比として検出する様に構成された容量結合方式のタッチパネルの座標位置検出装置において、指の充放電を行う際の、パネル等による浮遊容量を補償する回路が必要となるが、従来はその補償回路を、外付けのコンデンサーをほぼ浮遊容量に等しい値とすることで使用していた。これに対して、本発明ではパネルとしての使い勝手を良くする為に、補償回路を、粗調整回路と微調整回路とに分けた。そして、粗調整回路に使う外付けコンデンサーは大まかな浮遊容量に近い値とし、微調整回路に使うコンデンサーは粗調整回路のものより小さい値とし、かつ微調整回路においては、その駆動電圧値を変化させて、合計の補償すべき充放電電流を調整する事とした。これによって、パネルの製造条件や、パネルの実装状況等によって大きく変化する浮遊容量を、簡単に補償できるようになった。

【００２４】

上記粗調整補償回路及び上記微調整補償回路のコンデンサーは、外付けであることが好ましい。

【００２５】

また、上記粗調整補償回路のコンデンサーは外付けであり、上記微調整補償回路のコンデンサーは回路作成基板内に作り込んであってもよい。

【発明の効果】

【００２６】

本発明によれば、補償容量Ｃ５がパネルの寄生容量Ｃａと一致していなくても、外部印加電圧Ｖａｄｊ１を可変することで補償が可能になる。外部印加電圧の可変は、可変抵抗ボリュームなどで実現することが可能であり、Ｃ５の接続を変更するよりも容易に補償が可能になる。ひいては、パネルの製造条件や、パネルの実装状況等によって大きく変化する浮遊容量を簡単に補償できるようになる。

【発明を実施するための最良の形態】

【００２７】

手間をかけずに容易に寄生容量の補償を可能にすることができるように改良された容量結合方式タッチパネルの座標位置検出装置を得るという目的を、外付け容量の接続による大まかな補償とは別に、外部印加電圧を可変にすることによる細かい補償を追加し、タッチパネルの寄生容量の補償を、外付け容量の接続による大まかな補償と、外部印加電圧を可変することによる細かい補償との２段階に分けるということにより実現した。以下、この発明の実施例を図を用いて説明する。

【実施例１】

【００２８】

図１は本発明の実施例にかかる座標位置検出装置の構成を示すブロック図である。図１に示すブロック図において、図２に示す従来技術と同一部分には同一の参照番号を付し、その説明を繰り返さない。

【００２９】

本実施例にかかる容量結合方式タッチパネルの座標位置検出装置では、図２に示す従来の座標位置検出装置に、タッチパネルの寄生容量成分を細かく補償する手段２１Ｂ，２３Ｂを追加し、従来の寄生容量成分を補償する手段２１，２３を寄生容量成分を大まかに補償する手段２１Ａ，２３Ａとした。タッチパネルの寄生容量成分を細かく補償する手段２１Ｂ，２３Ｂは、ＰｃｈＭＯＳトランジスタＰＭＯＳ６，ＰＭＯＳ７と、ＮｃｈＭＯＳトランジスタＮＭＯＳ６，ＮＭＯＳ７と容量Ｃ６とにより構成されている。

【００３０】

このように構成することにより、寄生容量Ｃａの充電電流ｉ３の補償を、まず(２１Ａ)の外付け容量Ｃ５を接続することで、おおまかな補償をする。従来技術では(２１Ａ)の外付け容量Ｃ５で微調整までしていたが、本実施例では市販のコンデンサの容量値のバラエティが許す範囲で、おおまかな補償にとどめておく。その後、(２１Ｂ)で外部電圧Ｖａｄｊ１を調整することで、細かい補償をする。本実施例は(２１Ａ)の粗調整と(２１Ｂ)の微調整の２段階の調整をする。

【００３１】

本実施例によれば、補償容量Ｃ５がパネルの寄生容量Ｃａと一致していなくても、外部印加電圧Ｖａｄｊ１を可変することで補償が可能になる。外部印加電圧の可変は、可変抵抗ボリュームなどで実現することが可能であり、Ｃ５の接続を変更するよりも容易に補償が可能になる。

【００３２】

以下に回路の動作についてさらに詳細に説明する。

【００３３】

微調整された状態で、Ｖａｄｊ１端子にはＶＡＤＪ１=Ｖ０+Ｖｒｅｆ+ΔＶａｄｊ(Ｖ)の電圧が印加されている。充電する手段２２のＰＭＯＳ１がＯＦＦ、ＮＭＯＳ１がＯＮで、寄生容量成分を大まかに補償する手段２１ＡのＰＭＯＳ５がＯＮ，ＮＭＯＳ５がＯＦＦの時、寄生容量成分を細かく補償する手段２１ＢのＰＭＯＳ６とＮＭＯＳ６はＯＮ、ＰＭＯＳ７とＮＭＯＳ７がＯＦＦになっている。これにより容量Ｃ６の両端の電圧は０(Ｖ)、端子Ｇの電圧はＶ０+Ｖｒｅｆ+ΔＶａｄｊ(Ｖ)になっている。

【００３４】

次に、充電する手段２２のＰＭＯＳ１がＯＮ，ＮＭＯＳ１がＯＦＦで、寄生容量成分を大まかに補償する手段２１ＡのＰＭＯＳ５がＯＦＦ、ＮＭＯＳ５がＯＮの時、寄生容量成分を細かく補償する手段２１ＢのＰＭＯＳ６とＮＭＯＳ６はＯＦＦ、ＰＭＯＳ７とＮＭＯＳ７はＯＮになっている。これにより端子Ｇの電圧は、Ｖ０+Ｖｒｅｆ(Ｖ)からＶ０+Ｖｒｅｆ+ΔＶａｄｊ(Ｖ)になり、容量Ｃ６の両端の電圧はΔＶａｄｊ(Ｖ)充電される。容量Ｃ６のΔＶａｄｊ(Ｖ)の充電電流ｉ３Ｂは、電圧に変換する手段２７に流れ、容量Ｃ１に充電される。この充電による容量Ｃ１に充電される電荷量Ｑａｄｊは次式の通りである。

Ｑａｄｊ=Ｃ６×ΔＶａｄｊ(Ｃ)・・・（３）

【００３５】

このΔＶａｄｊを可変することで、寄生容量成分を大まかに補償する手段２１Ａで補償しきれない分を補償する。

【００３６】

寄生容量成分を大まかに補償する手段２１Ａの容量Ｃ５とパネルの寄生容量Ｃａが一致していないとき、電圧に変換する手段２７の容量Ｃ１には以下の余分な電荷Ｑａが充電される。

Ｑａ＝（Ｃａ－Ｃ５）×Ｖｒｅｆ（Ｃ）・・・（４）

【００３７】

これは、充電する手段２２によってｖ０１＝ｖ０（Ｖ）からｖ０ ＋ Ｖｒｅｆ(ｖ)に充

電する時にＣａに流れる充電電流ｉ３の電荷量と、寄生容量成分を大まかに補償する手段２１Ａによって補償容量Ｃ５の一端がｖ０ ＋ ２Ｖｒｅｆ（Ｖ）からｖ０＋Ｖｒｅｆ（Ｖ）に放電されるときに流れる放電電流ｉ３Ａの電荷量の差である。

【００３８】

式（３）と式（４）より容量Ｃ１に充電される電荷量Ｑｃ１は以下の式になる。

Ｑｃ１＝Ｖｒｅｆ×（Ｃａ－Ｃ５）＋ΔＶａｄｊ×Ｃ６（Ｃ）・・・（５）

【００３９】

式（５）において、Ｖｒｅｆ×（Ｃａ－Ｃ５）＋ΔＶａｄｊ×Ｃ６＝０となるようにΔＶａｄｊを調整することで、Ｑｃ１＝０（Ｃ）になり、タッチパネルの寄生容量による影響を完全に補償することが可能になる。

【００４０】

例えば、（Ｃａ－Ｃ５）のばらつき範囲が±ΔＣ（ｐＦ）である場合、Ｃ６＝ΔＣ（ｐＦ）以上にすれば、ΔＶａｄｊ＝±Ｖｒｅｆの範囲で、ΔＶａｄｊを変化させることで補償が可能になる。寄生容量成分Ｃｂの補償についても同様にＶａｄｊ２を可変とすることで±ΔＣのばらつきの補償が可能になる。

【００４１】

以上のように、本発明によれば、補償容量Ｃ５がパネルの寄生容量Ｃａ，Ｃｂと一致していなくても、入力電圧Ｖａｄｊ１，Ｖａｄｊ２を変化させることで補償が可能になる。Ｖａｄｊ１，Ｖａｄｊ２の可変は外付けの可変抵抗ボリュームでの調整などが考えられ、Ｃ５の接続を変えるよりも容易である。

【００４２】

具体的な数値を用いて以上の実施例を説明すると次の通りである。即ち、２インチ程度の液晶パネルの例では、図１を再び参照して、浮遊容量Ｃａは約５０ＰＦ程度であり、この場合は粗調整用の外付けキャパシターＣ５は、約５０ＰＦ程度になり、微調整用のキャパシターＣ６は、約３０ＰＦ程度となる。この例では、微調整用のキャパシターＣ６は基板あるいはＩＣチップに作りこむため、比較的小さな値となるが、あまり小さすぎると使い勝手が悪いため、浮遊容量の８割程度の値にする。この程度の値であれば、さまざまな条件変化にも柔軟に対応できる。又、本件の発明目的のひとつが、浮遊容量による充放電電流の補償ということであるために、本例では、補償は容量値から寄与する部分と、電圧変化により寄与する部分との合計で補償する。

【００４３】

今回開示された実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【産業上の利用可能性】

【００４４】

本発明によれば、パネルの製造条件や、パネルの実装状況等によって大きく変化する浮遊容量を簡単に補償できる、容量結合方式タッチパネルの座標位置検出装置が得られる。

【図面の簡単な説明】

【００４５】

【図１】本発明の実施例にかかる座標位置検出装置の構成を示すブロック図である。

【図２】従来の座標位置検出装置の構成を示すブロック図である。

【符号の説明】

【００４６】

２１Ａ，２３Ａ　タッチパネルの寄生容量成分の補償を大まかに行う粗調整補償回路

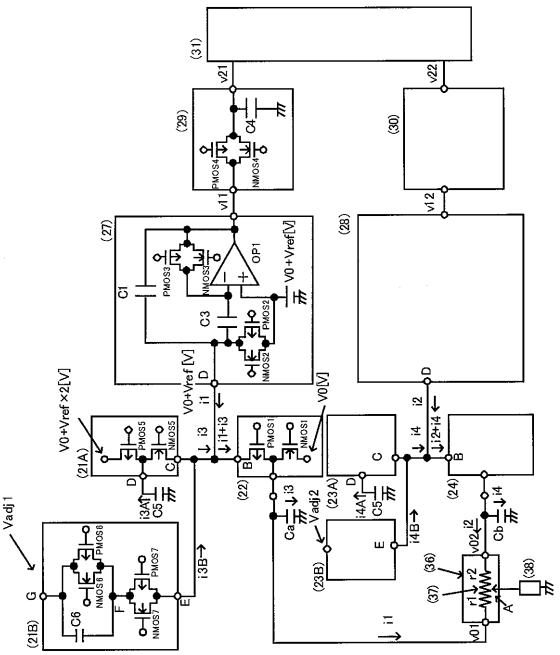
２１Ｂ，２３Ｂ　タッチパネルの寄生容量成分の補償を細かく行う微調整補償回路

２２，２４　充電する手段

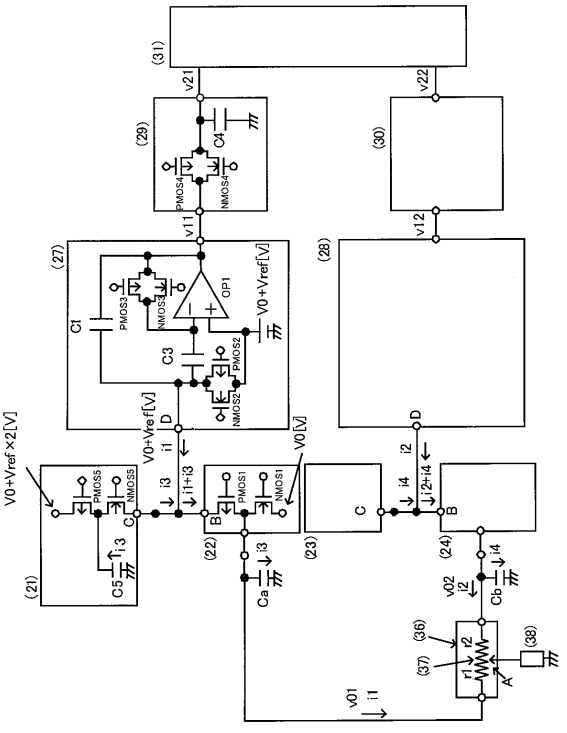
２７，２８　電圧に変換する手段

２９，３０　サンプリングする手段

【図１】


(31)
v21
v22
(29)
C4
PMOS4
NMOS4
(30)
v11
v12
(28)
(27)
C1
C3
PMOS3
NMOS3
OP1
PMOS2
NMOS2
V0+Vref[V]
V0[V]
V0+Vref×2[V]
(21A)
PMOS5
NMOS5
(22)
PMOS1
NMOS1
(23A)
(24)
i1
i2
i3
i4
i1+i3
i2+i4
C5
Ca
Cb
Vadj2
(23B)
(21B)
Vadj1
C6
PMOS6
NMOS6
PMOS7
NMOS7
(36)
(37)
(38)
r1
r2
v01
v02
A

【図２】


(31)
v21
v22
(29)
C4
PMOS4
NMOS4
(30)
v11
v12
(28)
(27)
C1
C3
PMOS3
NMOS3
OP1
PMOS2
NMOS2
V0+Vref[V]
V0[V]
V0+Vref×2[V]
(21)
PMOS5
NMOS5
(22)
PMOS1
NMOS1
(23)
(24)
i1
i2
i3
i4
i1+i3
i2+i4
C5
Ca
Cb
(36)
(37)
(38)
r1
r2
v01
v02
A