

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成 20 年 5 月 29 日 (2008.5.29)

【公開番号】特開 2007-124084 (P2007-124084A)  
 【公開日】平成 19 年 5 月 17 日 (2007.5.17)  
 【年通号数】公開・登録公報 2007-018  
 【出願番号】特願 2005-310899 (P2005-310899)  
 【国際特許分類】

H 0 4 N 5/335 (2006.01)

H 0 1 L 21/339 (2006.01)

H 0 1 L 29/762 (2006.01)

【 F I 】

H 0 4 N 5/335 P

H 0 1 L 29/76 3 0 1 B

【手続補正書】  
 【提出日】平成 20 年 4 月 16 日 (2008.4.16)  
 【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

互いに異なる 3 つの電圧値を出力する 3 値パルス発生回路であって、

3 つの論理素子を含む論理回路部と、前記 3 つの論理素子の各々の出力によって制御される 3 つのスイッチング素子を含むスイッチング制御部と、を備え、

前記 3 つのスイッチング素子それぞれの一端には、互いに異なる 3 つの電圧値がそれぞれ入力され、他端から電圧値を出力し、

前記論理回路部は、前記 3 つのスイッチング素子が同時にオン状態とならないように前記 3 つの電圧値を切り替えて出力するよう制御することを特徴とする 3 値パルス発生回路。

【請求項 2】

請求項 1 に記載の 3 値パルス発生回路であって、

前記 3 つの論理素子のうち 1 つの出力を他の 2 つの論理素子のうち少なくとも 1 つの入力にフィードバックすること特徴とする 3 値パルス発生回路。

【請求項 3】

請求項 2 に記載の 3 値パルス発生回路であって、

前記論理回路部は、OR 素子及び第 1 の AND 素子及び第 2 の AND 素子を含んで構成され、

前記 OR 素子の出力は、前記第 1 の AND 素子及び前記第 2 の AND 素子の入力にフィードバックされ、

前記第 1 の AND 素子の出力及び前記第 2 の AND 素子の出力は、前記 OR 素子の入力にフィードバックされていることを特徴とする 3 値パルス発生回路。

【請求項 4】

請求項 2 に記載の 3 値パルス発生回路であって、

前記論理回路部は、OR 素子及び第 1 の AND 素子及び第 2 の AND 素子及びマルチバイブレーション回路を含んで構成され、

前記 OR 素子の出力は、前記第 1 の AND 素子及び前記第 2 の AND 素子の入力にフィ

ードバックされ、

前記第 1 の A N D 素子の出力及び前記第 2 の A N D 素子の出力は、前記 O R 素子の入力にフィードバックされると共に、前記マルチバイブレータ回路を介して前記第 1 の A N D 素子及び前記第 2 の A N D 素子の入力にフィードバックされていることを特徴とする 3 値パルス発生回路。

【請求項 5】

請求項 2 に記載の 3 値パルス発生回路であって、

前記論理回路部は、第 1 の O R 素子及び第 2 の O R 素子及び A N D 素子及びマルチバイブレータ回路を含んで構成され、

前記 A N D 素子の出力は、前記第 1 の O R 素子及び前記第 2 の O R 素子の入力にフィードバックされ、

前記第 1 の O R 素子の出力及び前記第 2 の O R 素子の出力は、前記 A N D 素子の入力にフィードバックされると共に、前記マルチバイブレータ回路を介して前記第 1 の O R 素子及び前記第 2 の O R 素子の入力にフィードバックされていることを特徴とする 3 値パルス発生回路。