



(12) 发明专利申请

(10) 申请公布号 CN 116419085 A

(43) 申请公布日 2023. 07. 11

(21) 申请号 202310274274.9

(22) 申请日 2018.11.16

(30) 优先权数据

2017-229901 2017.11.30 JP

(62) 分案原申请数据

201880064783.6 2018.11.16

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川县

(72) 发明人 小幡健一 中沟正彦

(74) 专利代理机构 北京信慧永光知识产权代理

有限责任公司 11290

专利代理师 陈皖 姚鹏

(51) Int. Cl.

H04N 25/77 (2023.01)

H01L 27/146 (2006.01)

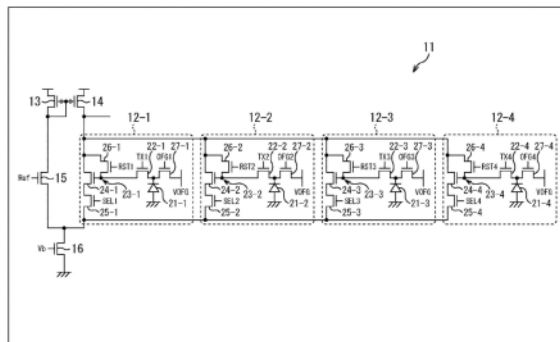
权利要求书1页 说明书10页 附图15页

(54) 发明名称

光检测装置

(57) 摘要

本发明涉及光检测装置。光检测装置包括：第一基板，所述第一基板包括：多个像素；和差分输入电路的第一部分，其中，所述多个像素共用所述差分输入电路；以及第二基板，所述第二基板层叠至所述第一基板，其中所述第二基板包括所述差分输入电路的第二部分，所述差分输入电路的所述第二部分耦接至所述差分输入电路的所述第一部分，并且所述光检测装置被构造成执行全局快门。



1. 一种光检测装置,其包括:  
第一基板,所述第一基板包括:  
多个像素;和  
差分输入电路的第一部分,其中,所述多个像素共用所述差分输入电路;以及  
第二基板,所述第二基板层叠至所述第一基板,其中  
所述第二基板包括所述差分输入电路的第二部分,所述差分输入电路的所述第二部分  
耦接至所述差分输入电路的所述第一部分,并且  
所述光检测装置被构造成执行全局快门。
2. 根据权利要求1所述的光检测装置,其中  
所述差分输入电路的所述第一部分包括第一输入和第二输入,  
所述第一输入耦接至所述多个像素,并且  
所述第二输入耦接至数模转换器,所述数模转换器控制参考信号的电压。
3. 根据权利要求2所述的光检测装置,还包括比较电路,所述比较电路包括所述差分输  
入电路,其中所述比较电路被构造成:  
在所述第一输入接收第一信号;  
在所述第二输入接收所述参考信号;  
比较所述第一信号与所述参考信号;以及  
输出作为所述第一信号与所述参考信号的所述比较的结果的输出信号。
4. 根据权利要求1所述的光检测装置,其中所述第一基板和所述第二基板经由金属接  
合电连接。
5. 根据权利要求4所述的光检测装置,其中,所述差分输入电路的所述第一部分和所述  
差分输入电路的所述第二部分经由所述金属接合电连接。

## 光检测装置

[0001] 本申请是申请日为2018年11月16日、发明名称为“固态摄像元件和电子器件”的申请号为201880064783.6的专利申请的分案申请。

### 技术领域

[0002] 本公开涉及固态摄像元件和电子器件,尤其涉及能够进一步提高性能的固态摄像元件和电子器件。

### 背景技术

[0003] 通常,在诸如数字静态照相机或数字摄像机等具有摄像功能的电子器件中,使用诸如电荷耦合器件(CCD)或互补金属氧化物半导体(CMOS)图像传感器等固态摄像元件。例如,在CMOS图像传感器中,光电二极管中的由光电转换产生的电荷被传输到浮动扩散(FD)单元,并且对通过放大晶体管根据电荷量输出的像素信号执行模数(AD)转换。

[0004] 此外,在CMOS图像传感器中,已经实现了其中以像素行为单位对像素信号并行地执行AD转换的构造以及其中以像素或多个像素为单位对像素信号并行地执行AD转换的构造。

[0005] 例如,专利文献1公开了一种摄像元件,在该摄像元件的结构中包括与例如四个像素的四个光电二极管相对应的单独的传输晶体管,这些传输晶体管连接至公共FD单元,并且随后的晶体管等被共用。这种结构能够增加每单位像素面积的光电二极管面积。

[0006] 引用列表

[0007] 专利文献

[0008] 专利文献1:公开号为2013-179313的日本专利申请

### 发明内容

[0009] 技术问题

[0010] 同时,在其中多个像素共用FD单元的结构中,如在上述专利文献1中公开的摄像元件中,无法同时将电荷从各个像素中的光电二极管传输到FD单元(全像素同时读取)。注意,在具有其中多个像素不共用FD单元的结构摄像元件中,可以执行全像素同时读取,但是电路的尺寸会增加。

[0011] 因此,在具有其中多个像素共用FD单元并且需要减小电路尺寸的结构摄像元件中,实现在同一时刻执行所有像素的曝光的全局快门的性能需要改进。

[0012] 本公开是鉴于这种情况做出的,并且能够进一步提高性能。

[0013] 解决问题的方案

[0014] 在本发明的一个方面中的固态摄像元件包括:像素,其至少包括光电转换单元、FD单元以及放大晶体管,所述光电转换单元被构造为执行光电转换,在所述光电转换单元中产生的电荷被传输到所述FD单元,所述放大晶体管的栅极与所述FD单元连接;以及第一MOS晶体管,在对与由所述像素接收的光量相对应的像素信号执行AD转换时所参考的参考信号

被输入至所述第一MOS晶体管。采用共用结构,在所述共用结构中,预定数量的所述像素共用AD转换器,所述AD转换器由差分对构成,所述差分对由所述第一MOS晶体管和所述放大晶体管组成。每个所述像素设置有选择晶体管,所述选择晶体管用于将所述像素选择为被执行所述像素信号的AD转换的像素。

[0015] 在本公开的一个方面中的电子器件包括固态摄像元件。所述固态摄像元件包括:像素,其至少包括光电转换单元、FD单元以及放大晶体管,所述光电转换单元被构造为执行光电转换,在所述光电转换单元中产生的电荷被传输到所述FD单元,所述放大晶体管的栅极与所述FD单元连接;以及第一MOS晶体管,在对与由所述像素接收的光量相对应的像素信号执行AD转换时所参考的参考信号被输入至所述第一MOS晶体管。采用共用结构,在所述共用结构中,预定数量的所述像素共用AD转换器,所述AD转换器由差分对构成,所述差分对由所述第一MOS晶体管和所述放大晶体管组成。每个所述像素设置有选择晶体管,所述选择晶体管用于将所述像素选择为被执行所述像素信号的AD转换的像素。

[0016] 在本公开的一个方面中,像素至少包括:光电转换单元,其被构造为执行光电转换;FD单元,在所述光电转换单元中产生的电荷被传输到所述FD单元;以及放大晶体管,其栅极与所述FD单元连接。在对与由所述像素接收的光量相对应的像素信号执行AD转换时所参考的参考信号被输入至第一MOS晶体管。接着,采用共用结构,在所述共用结构中,预定数量的所述像素共用AD转换器,所述AD转换器由差分对构成,所述差分对由所述第一MOS晶体管和所述放大晶体管组成。每个所述像素设置有选择晶体管,所述选择晶体管用于将所述像素选择为被执行所述像素信号的AD转换的像素。

[0017] 发明效果

[0018] 在本公开的一方面,可以进一步提高性能。

[0019] 注意,这里描述的效果未必是限制性的,并且可以是本公开中描述的任何效果。

## 附图说明

[0020] 图1是示出根据已经应用本技术的摄像元件的第一实施例的构造示例的电路图。

[0021] 图2是示出用于说明摄像元件的驱动的脉冲时序的图。

[0022] 图3是示出图1的构造中的像素的平面布局的图。

[0023] 图4是示出根据摄像元件的第二实施例的构造示例的电路图。

[0024] 图5是示出图4的构造中的像素的平面布局的图。

[0025] 图6是示出根据摄像元件的第三实施例的构造示例的电路图。

[0026] 图7是示出图6的构造中的像素的平面布局的图。

[0027] 图8是示出根据摄像元件的第四实施例的构造示例的电路图。

[0028] 图9是示出图8的构造中的像素的平面布局的图。

[0029] 图10是示出根据摄像元件的第五实施例的构造示例的电路图。

[0030] 图11是示出图10的构造中的像素的平面布局的图。

[0031] 图12是示出根据摄像元件的第六实施例的构造示例的电路图。

[0032] 图13是示出图12的构造中的像素的平面布局的图。

[0033] 图14是示出摄像装置的构造示例的框图。

[0034] 图15是示出使用图像传感器的使用示例的图。

## 具体实施方式

[0035] 下面参考附图详细描述已经应用本技术的具体实施例。

[0036] <摄像元件的第一构造示例>

[0037] 图1是示出根据已经应用本技术的摄像元件的第一实施例的构造示例的电路图。

[0038] 在图1所示的摄像元件11具有允许四个像素12-1至12-4共用AD转换器(模数转换器)的结构,并且被构造为以四个像素12-1至12-4为单位并行地对像素信号执行AD转换。换句话说,如图所示,针对每四个像素12-1至12-4设置金属氧化物半导体(MOS)晶体管13至16,这些晶体管构成AD转换器的前级。

[0039] MOS晶体管13和14的源极共同连接到电源线。此外,MOS晶体管13的栅极和MOS晶体管14的栅极的连接点连接至MOS晶体管13的漏极,并且该连接点连接到MOS晶体管15的漏极。

[0040] MOS晶体管15的栅极连接到提供参考信号Ref的信号线,并且MOS晶体管15的源极连接到MOS晶体管16的漏极。MOS晶体管16的栅极连接到提供偏置电压Vb的信号线,并且MOS晶体管16的源极接地。

[0041] 然后,像素12-1至12-4并联连接在MOS晶体管14的漏极与MOS晶体管16的漏极之间,并且像素12-1至12-4与MOS晶体管14的连接点连接到构成AD转换器的后级的比较器(未示出)的输入端子。

[0042] 这里,像素12-1至12-4具有近似的构造。在下文中,在不需要相互区分像素12-1至12-4的情况下,将像素12-1至12-4适当地称为像素12。注意,也以相同的方式简称构成像素12-1至12-4的各个单元。

[0043] 像素12包括光电二极管21、传输晶体管22、FD单元23、放大晶体管24、选择晶体管25、复位晶体管26和溢出晶体管27。

[0044] 光电二极管21是将接收光转换成电荷并累积由光电转换产生的电荷的光电转换单元。

[0045] 传输晶体管22根据传输信号TX被驱动,并且将在光电二极管21中产生的电荷传输到FD单元23。

[0046] FD单元23是包括预定存储电容的浮动扩散区域,并且临时累积经由传输晶体管22从光电二极管21传输的电荷。

[0047] 放大晶体管24与MOS晶体管15一起形成差分对,并且放大晶体管24将表示累积在FD单元23中的电荷与提供给MOS晶体管15的栅极的参考信号Ref之间的差值的信号提供给构成AD转换器的后级的比较器。因此,AD转换器对与累积在FD单元23中的电荷相对应的像素信号执行AD转换。

[0048] 选择晶体管25根据选择信号SEL被驱动,在由于像素12被选择以被执行像素信号的转换的时刻进入导通状态,并使放大晶体管24与MOS晶体管15一起形成差分对的方式建立连接。此外,在像素12的构造中,选择晶体管25连接在放大晶体管24和MOS晶体管16之间。

[0049] 复位晶体管26根据复位信号RST被驱动,对累积在FD单元23中的电荷进行释放,并且复位像素12。

[0050] 溢出晶体管27根据释放信号OFG被驱动,并且在光电二极管21开始曝光之前将累

积在光电二极管21中的电荷释放至溢出电位VOFG。此外,当已经光电转换了比光电二极管21中能够累积的电荷量多的电荷量时,电荷穿过溢出晶体管27并且被释放至溢出电位VOFG。

[0051] 如上所述地构造摄像元件11。被选择而被执行像素信号的AD转换的像素12的选择晶体管25进入导通状态,并且像素12的MOS晶体管15和放大晶体管24形成差分对。因此,从被选择的像素12读取像素信号,并且执行AD转换。

[0052] 此处,摄像元件11可以在摄像元件11中包括的所有像素12中在大致相同的时刻将电荷从光电二极管21传输到FD单元23,这被称为全局快门。然后,摄像元件11可以对与共用AD转换器的四个像素12-1至12-4中的每个像素12的FD单元23中累积的电荷相对应的像素信号依次执行AD转换。

[0053] 换句话说,如图2的脉冲时序所示,在摄像元件11中,首先,复位信号RST和选择信号SEL1至SEL4同时进入导通状态,并且累积在FD单元23-1至23-4的电荷被释放。然后,在复位信号RST进入截止状态之后,在选择信号SEL1至SEL4保持导通状态的状态下,FD单元23-1至23-4的电平被保持在未示出的后级锁存器中。接下来,在光电二极管21-1至21-4的曝光完成时的时刻,传输信号TX1至TX4进入导通状态,光电二极管21-1至21-4中的通过光电转换产生的电荷在同一时刻被传输到FD单元23-1至23-4。在所有像素12中,这些电荷在同一时刻被传输。

[0054] 接下来,依次选择像素12-1至12-4作为将被执行像素信号的AD转换的像素12,并且通过对在每个FD单元23-1至23-4中累积的电荷的电平与未示出的后级锁存器中保持的值之间的差值进行采样(相关双采样(CDS))来对像素信号进行AD转换。首先,选择信号SEL1进入导通状态,并且对像素12-1的像素信号执行AD转换。接下来,选择信号SEL2进入导通状态,并且对像素12-2的像素信号执行AD转换。此外,选择信号SEL3进入导通状态,并且对像素12-3的像素信号执行AD转换。选择信号SEL4进入导通状态,并且对像素12-4的像素信号执行AD转换。

[0055] 如上所述,在摄像元件11中,选择晶体管25设置在每个像素12中,并且根据选择信号SEL顺序地选择像素12以对像素信号进行AD转换。因此,摄像元件11可以根据选择信号SEL进行控制,以顺序地切换将与构成AD转换器的MOS晶体管15一起形成差分对的放大晶体管24-1至24-4。

[0056] 例如,如上所述,专利文献1中公开的摄像元件被构造为根据MOS晶体管15的操作来选择从中读取像素信号的像素12。因此,难以实现全局快门。

[0057] 相反,在摄像元件11中,选择晶体管25设置在每个像素12中。因此,即使从光电二极管21传输的电荷已经累积在FD单元23中,也只有由选择晶体管25选择的像素12的放大晶体管24可以与MOS晶体管15一起形成差分对。因此,摄像元件11可以实现全局快门以在所有像素12中在大致相同的时刻将电荷从光电二极管21传输到FD单元23。

[0058] 图3示出了像素12-1至12-4的平面布局。

[0059] 在图3所示的布局中的像素12中,与光电二极管21相邻地布置的溢出晶体管27用于将像素12中的电荷释放到溢出电位VOFG。因此,与溢出电位VOFG连接的电极设置在溢出晶体管27的与靠近光电二极管21的一侧相反的一侧。

[0060] 此外,与光电二极管21相邻地布置的传输晶体管22用于将累积在光电二极管21中

的电荷传输到FD单元23。因此,与放大晶体管24的栅极连接的FD单元23设置在传输晶体管22的与靠近光电二极管21的一侧相反的一侧。

[0061] 在复位晶体管26中,一个端子连接到FD单元23,而另一端子连接到放大晶体管24的漏极。复位晶体管26用于复位FD单元23的电位。

[0062] 放大晶体管24与MOS晶体管15一起构成差分放大器的输入级,并且放大晶体管24形成为具有与MOS晶体管15的尺寸大致相同的尺寸。

[0063] MOS晶体管16是通过在栅极中接收恒定偏置电压 $V_b$ 而进行操作的恒定电流源。

[0064] 如上所述,在摄像元件11中,像素12被构造为使得FD单元23直接连接至用作未示出的(构成AD转换器的后级的)比较器的输入的放大晶体管24,因此,与例如经由放大器连接的像素相比,摄像元件11可以减少电路的组件。因此,摄像元件11可以提高面积效率,并且可以实现允许一个AD转换器与预定数量的像素12组合的构造。此外,摄像元件11还可以同时实现比较器的输入电位的快速建立、更低的功耗、转换效率提升等。

[0065] 此外,在摄像元件11的布局中,MOS晶体管15和16、放大晶体管24-1至24-4、选择晶体管25-1至25-4以及复位晶体管26-1至26-4布置在以 $2 \times 2$ 的形式设置的光电二极管21-1至21-4的下方。此外,在摄像元件11的布局中,传输晶体管22-1至22-4和溢出晶体管27-1至27-4设置在以 $2 \times 2$ 的形式设置的光电二极管21-1至21-4之中的光电二极管21-1和21-2与光电二极管21-3和21-4之间。

[0066] 通过采用这种布局,光电二极管21具有矩形形状,因此,摄像元件11可以抑制由光的入射角引起的输出差异。另外,由于各个晶体管的布置形式,摄像元件11可以抑制光电二极管21的面积减小。

[0067] 此外,在摄像元件11中,MOS晶体管15与放大晶体管24-1至24-4之间的晶体管性能差异表现为差分输出的偏移。因此,为了减小这些晶体管的栅极形状的误差,摄像元件11采用了如下布局:MOS晶体管15设置为靠近放大晶体管24-1至24-4。因此,可以抑制差分输出的偏移的发生。

[0068] 此外,为了获得令人满意的电荷传输特性,期望摄像元件11具有面对电荷传输侧的电场,因此,摄像元件11采用如下布局:传输晶体管22和溢出晶体管27相对于光电二极管21设置在同一侧且彼此相邻。因此,可以获得令人满意的电荷传输特性。

[0069] 通过采用这种布局,摄像元件11可以通过使用与传统摄像元件的像素尺寸相似的像素尺寸来有效地实现允许一个AD转换器与预定数量的像素12组合的构造。

[0070] <摄像元件的第二构造示例>

[0071] 参照图4和图5描述摄像元件的第二构造示例。注意,在图4和图5所示的摄像元件11A中,在与以上参考图1至图3描述的摄像元件11的构造相同的构造中,使用相同的附图标记,并且省略其详细描述。

[0072] 图4示出了摄像元件11A的电路图,并且图5示出了摄像元件11A的平面布局。

[0073] 如图4和5所示,在摄像元件11A中,两个像素12-1和12-2共用AD转换器。在这一点上,摄像元件11A具有与图1的摄像元件11的构造不同的构造。

[0074] 类似于图1的摄像元件11,具有这种构造的摄像元件11A可以在允许预定数量的像素12共用AD转换器的结构中实现全局快门。

[0075] <摄像元件的第三构造示例>

[0076] 参照图6和图7描述摄像元件的第三构造示例。注意,在图6和图7所示的摄像元件11B中,在与以上参考图1和图3描述的摄像元件11的构造相同的构造中,使用相同的附图标记,并且省略其详细描述。

[0077] 图6示出了摄像元件11B的电路图,并且图7示出了摄像元件11B的平面布局。

[0078] 如图6和7所示,在摄像元件11B中,八个像素12-1至12-8共用AD转换器。在这一点上,在摄像元件11B具有与图1的摄像元件11的构造不同的构造。

[0079] 类似于图1的摄像元件11,具有这种构造的摄像元件11B可以在允许预定数量的像素12共用AD转换器的结构中实现全局快门。

[0080] <摄像元件的第四构造示例>

[0081] 参照图8和图9描述摄像元件的第四构造示例。注意,在图8和图9所示的摄像元件11C中,在与以上参考图1和图3描述的摄像元件11的构造相同的构造中,使用相同的附图标记,并且省略其详细描述。

[0082] 图8示出了摄像元件11C的电路图,并且图9示出了摄像元件11C的平面布局。如图所示,摄像元件11C具有允许四个像素12C-1至12C-8共用一个AD转换器的结构。

[0083] 如图8所示,摄像元件11C具有层叠结构,在该层叠结构中堆叠有电路芯片和像素芯片。在双点划线上方示出了形成在电路芯片中的组件,并且在双点划线下示出了形成在像素芯片中的组件。例如,MOS晶体管13和14形成在电路芯片这一侧,并且像素12C、MOS晶体管15和MOS晶体管16形成在像素芯片这一侧。注意,在电路芯片中形成对像素信号执行信号处理的信号处理电路,并且在像素芯片中至少形成光电二极管21。

[0084] 此外,电路芯片和像素芯片经由接合焊盘17和18电连接。例如,接合焊盘17连接MOS晶体管13和MOS晶体管15,并且接合焊盘18连接MOS晶体管14和像素12C-1至12C-4。此外,芯片在如图9中的白点所示的位置进行连接。

[0085] 此外,摄像元件11C的像素12C具有与图1的摄像元件11的像素12的构造不同的构造,并且选择晶体管25连接在放大晶体管24与MOS晶体管14之间。换句话说,在图1的像素12中,选择晶体管25设置在放大晶体管24的靠近MOS晶体管16的一侧。相反,在像素12C中,选择晶体管25设置在与靠近MOS晶体管16的一侧相反的一侧。此外,如图8所示,选择晶体管25形成在像素芯片这一侧,并且采用如下连接构造:选择晶体管25和MOS晶体管14经由接合焊盘18连接。

[0086] 在具有这种构造的摄像元件11C中,换句话说,在其中像素12C具有允许选择晶体管25布置在靠近MOS晶体管14的一侧的构造且预定数量的像素12C共用AD转换器的结构中,可以与图1的摄像元件11类似地实现全局快门。

[0087] 注意,需要在使用具有相同特性的晶体管的电流镜电路中产生要提供给产生恒定电流的MOS晶体管16的偏置电压 $V_b$ ,并且该偏置电压生成电路也被构造在像素芯片上。例如,被电流镜电路用作参考的电流在电路芯片中产生,在芯片间穿过,并被提供。此时,期望的是,未示出的偏置电压发生电路的晶体管具有与像素12中包括的晶体管的特性相同的特性,以使电流彼此匹配。

[0088] 另外,例如,也可以考虑如下构造:将像素12直接设置在偏置电压发生电路中,并且仅将晶体管用于电流镜。例如,通过在像素芯片中布置需要很大面积的偏置电压发生电路并且在接合时将偏置电路设置在电路芯片的RAM(例如,静态随机存取存储器(SRAM))的

位置来减小电路芯片的尺寸。因此,可以减小封装后的最终芯片尺寸。

[0089] <摄像元件的第五构造示例>

[0090] 参照图10和11描述摄像元件的第五构造示例。注意,在图10和11所示的摄像元件11D中,在与以上参考图1和图3描述的摄像元件11的构造以及与以上参考图8和图9描述的摄像元件11C的构造相同的构造中,使用相同的附图标记,并且省略其详细描述。

[0091] 图10示出了摄像元件11D的电路图,且图11示出了摄像元件11D的平面布局。如图所示,在摄像元件11D中,四个像素12D-1至12D-8共用一个AD转换器,并且采用堆叠有电路芯片和像素芯片的层叠结构。

[0092] 此外,在摄像元件11D的像素12D中,选择晶体管25连接在放大晶体管24和MOS晶体管14之间。在这一点上,摄像元件11D的像素12D具有与图8的像素12C的构造类似的构造。另一方面,在图8的像素12C中,选择晶体管25形成在像素芯片这一侧。相反,如图10所示,在像素12D中,选择晶体管25形成在电路芯片这一侧。

[0093] 换句话说,在摄像元件11D中,像素12D形成在电路芯片和像素芯片上。换句话说,选择晶体管25形成在电路芯片这一侧,并且光电二极管21、传输晶体管22、FD单元23、放大晶体管24和复位晶体管26形成在像素芯片这一侧。然后,采用其中选择晶体管25和复位晶体管26经由接合焊盘18连接的连接构造。

[0094] 在具有这种构造的摄像元件11D中,换句话说,在其中像素12具有将选择晶体管25设置在电路芯片这一侧的构造且预定数量的像素12C共用AD转换器的结构中,类似于图1的摄像元件11,可以实现全局快门。此外,如图11所示,与图1的像素12相比,在像素12D中,光电二极管21的面积可以通过未设置在像素芯片这一侧的选择晶体管25的面积来增加,从而可以累积更多的电荷。因此,例如,摄像元件11可以提高灵敏度,并且可以在暗处拍摄时抑制噪声。

[0095] <摄像元件的第六构造示例>

[0096] 参照图12和图13描述摄像元件的第六构造示例。注意,在图12和图13所示的摄像元件11E中,在与以上参考图1和图3描述的摄像元件11的构造相同的构造中,使用相同的附图标记。并且省略其详细描述。

[0097] 图12示出了摄像元件11E的电路图,并且图13示出了摄像元件11E的平面布局。如图所示,在摄像元件11E中,四个像素12E-1至12E-8共用AD转换器,并且采用堆叠有电路芯片和像素芯片的层叠结构。

[0098] 然后,摄像元件11E的像素12E不包括溢出晶体管27。在这一点上,摄像元件11E的像素12E具有与图1的摄像元件11的像素12的构造不同的构造。换句话说,像素12E包括光电二极管21、传输晶体管22、FD单元23、放大晶体管24、选择晶体管25和复位晶体管26。

[0099] 例如,在具有这种构造的像素12E中,与图1的像素12相比,初始化光电二极管21(在曝光之前释放累积在光电二极管21中的电荷)花费更多的时间。另一方面,在像素12E中,因此,与图1的像素12相比,如图13所示,光电二极管21的面积可以通过未设置的溢出晶体管27的面积增加,从而可以累积更多的电荷。因此,例如,摄像元件11可以提高灵敏度,并且可以在暗处拍摄时抑制噪声。

[0100] 注意,在上述摄像元件11的构造中,每预定数量的像素12(例如,每两个像素,每四个像素或每八个像素)共用一个AD转换器。然而,例如,可以采用为每一个像素12提供AD转

换器的构造。

[0101] <电子器件的构造示例>

[0102] 如上所述的摄像元件11可以应用于各种电子器件,例如,诸如数码相机或数字摄像机等摄像系统、具有拍摄功能的移动电话、或具有拍摄功能的其他器件。

[0103] 图14是示出安装在电子器件上的摄像装置的构造示例的框图。

[0104] 如图14所示,摄像装置101包括光学系统102、摄像元件103、信号处理电路104、监视器105和存储器106,并且可以拍摄静止图像和运动图像。

[0105] 光学系统102包括一个或多个透镜,将来自物体的图像光(入射光)引导至摄像元件103,并且在摄像元件103的光接收表面(传感器)上形成图像。

[0106] 摄像元件103应用上述摄像元件11。在摄像元件103中,根据在规定时段期间经由光学系统102在受光面上形成的图像来累积电子。然后,与在摄像元件103中累积的电子一致的信号被提供给信号处理电路104。

[0107] 信号处理电路104对从摄像元件103输出的像素信号执行各种信号处理。通过信号处理电路104执行信号处理而得到的图像(图像数据)被提供给监视器105并在监视器105上显示,或被提供给存储器106并存储(记录)在存储器106中。

[0108] 通过将如上所述的摄像元件11应用于如上所述构造的摄像装置101,例如,能够拍摄通过在相同时刻曝光所有像素而获得的高质量图像。

[0109] <图像传感器的使用示例>

[0110] 图15示出了使用上述图像传感器(摄像元件)的使用示例。

[0111] 如下所述,例如,上述图像传感器可用于各种情况,例如感测诸如可见光、红外光、紫外光或X射线等光。

[0112] • 用于拍摄图像的鉴赏设备,例如数码相机或具有相机功能的便携式设备

[0113] • 用于交通的设备,例如拍摄汽车的前侧、后侧、外围、内部等以实现诸如自动停止、驾驶员状态识别等安全驾驶目的的车载传感器、监视行进车辆或道路的监视摄像机、或测量车辆之间的距离的测距传感器等

[0114] • 用于家用电器的设备,例如拍摄用户的手势并根据该手势操作设备的电视、冰箱或空调

[0115] • 用于医疗保健的设备,例如内窥镜或通过接收红外光进行血管造影的设备

[0116] • 用于安全的设备,例如用于预防犯罪的监视摄像机或用于个人身份验证的相机

[0117] • 用于美容的设备,例如拍摄皮肤的皮肤测量设备或拍摄头皮的显微镜

[0118] • 用于运动的设备,例如运动相机或用于运动用途的可穿戴式相机等

[0119] • 用于农业的设备,例如监控农田或农作物状态的相机

[0120] <构造组合示例>

[0121] 注意,本技术还可以使用以下描述的构造。

[0122] (1)一种固态摄像元件,其包括:

[0123] 像素,其至少包括光电转换单元、浮动扩散(FD)单元和放大晶体管,所述光电转换单元被构造为执行光电转换,在所述光电转换单元中产生的电荷被传输到所述FD单元,所述放大晶体管的栅极与所述FD单元连接;以及

[0124] 第一金属氧化物半导体(MOS)晶体管,在对与由所述像素接收的光量相对应的像

素信号执行模数(AD)转换时所参考的参考信号被输入至所述第一MOS晶体管;

[0125] 其中,采用共用结构,在所述共用结构中,预定数量的所述像素共用AD转换器,所述AD转换器由差分对构成,所述差分对由所述第一MOS晶体管和所述放大晶体管组成,并且

[0126] 每个所述像素设置有选择晶体管,所述选择晶体管用于将所述像素选择为被执行所述像素信号的AD转换的像素。

[0127] (2)如上述(1)所述的固态摄像元件,还包括:

[0128] 第二MOS晶体管,恒定偏置电压被输入至所述第二MOS晶体管,

[0129] 其中,所述选择晶体管布置在相对于所述放大晶体管靠近所述第二MOS晶体管的一侧。

[0130] (3)如上述(1)所述的固态摄像元件,还包括:

[0131] 第二MOS晶体管,恒定偏置电压被输入至所述第二MOS晶体管,

[0132] 其中,所述选择晶体管布置在相对于所述放大晶体管与所述第二MOS晶体管相反的一侧。

[0133] (4)如上述(3)所述的固态摄像元件,

[0134] 其中,所述固态摄像元件具有通过堆叠像素芯片和电路芯片获得的层叠结构,在所述像素芯片中至少形成有所述光电转换单元,在所述电路芯片中形成有信号处理电路,所述信号处理电路对所述像素信号执行信号处理,并且

[0135] 所述选择晶体管形成在所述电路芯片这一侧。

[0136] (5)如上述(1)至(4)中任一项所述的固态摄像元件,

[0137] 其中,所述像素还包括释放晶体管,所述释放晶体管在曝光开始之前对累积在所述光电转换单元中的所述电荷进行释放。

[0138] (6)一种包括固态摄像元件的电子器件,其中,所述固态摄像元件包括:

[0139] 像素,其至少包括光电转换单元、浮动扩散(FD)单元和放大晶体管,所述光电转换单元被构造为执行光电转换,在所述光电转换单元中产生的电荷被传输到所述FD单元,所述放大晶体管的栅极与所述FD单元连接;以及

[0140] 第一金属氧化物半导体(MOS)晶体管,在对与由所述像素接收的光量相对应的像素信号执行模数(AD)转换时所参考的参考信号被输入至所述第一MOS晶体管;

[0141] 其中,采用共用结构,在所述共用结构中,预定数量的所述像素共用AD转换器,所述AD转换器由差分对构成,所述差分对由所述第一MOS晶体管和所述放大晶体管组成,并且

[0142] 每个所述像素设置有选择晶体管,所述选择晶体管用于将所述像素选择为被执行所述像素信号的AD转换的像素。

[0143] 注意,本实施例不限于上述实施例,并且可以在不脱离本公开的主旨的情况下进行各种改变。此外,本文描述的效果仅是示例性的,而不是限制性的,并且可以表现为其他效果。

[0144] 附图标记的列表

[0145] 11 摄像元件

[0146] 12 像素

[0147] 13至16MOS晶体管

[0148] 17和18接合焊盘

- [0149] 21 光电二极管
- [0150] 22 传输晶体管
- [0151] 23 FD单元
- [0152] 24 放大晶体管
- [0153] 25 选择晶体管
- [0154] 26 复位晶体管
- [0155] 27 溢出晶体管。



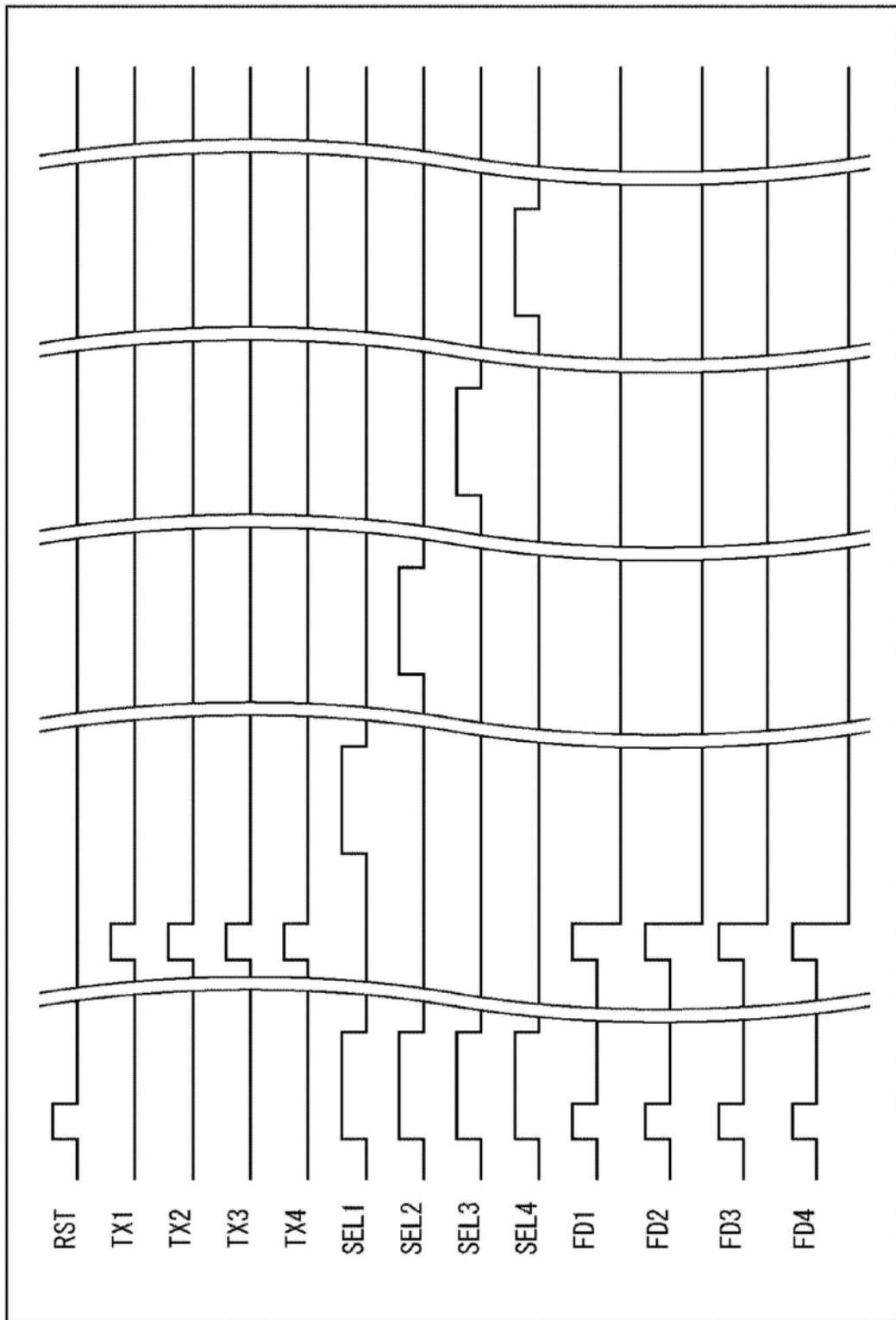


图2

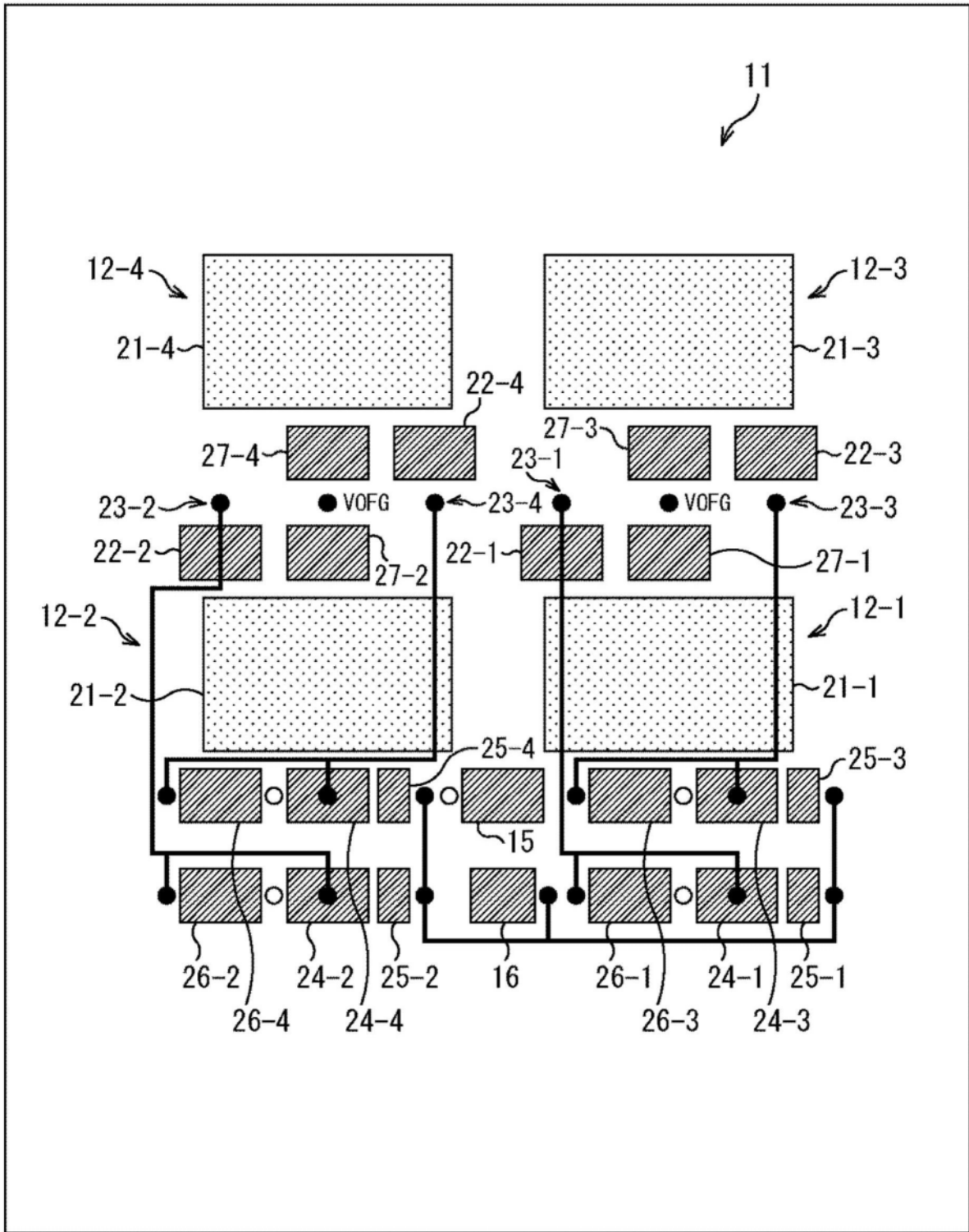


图3



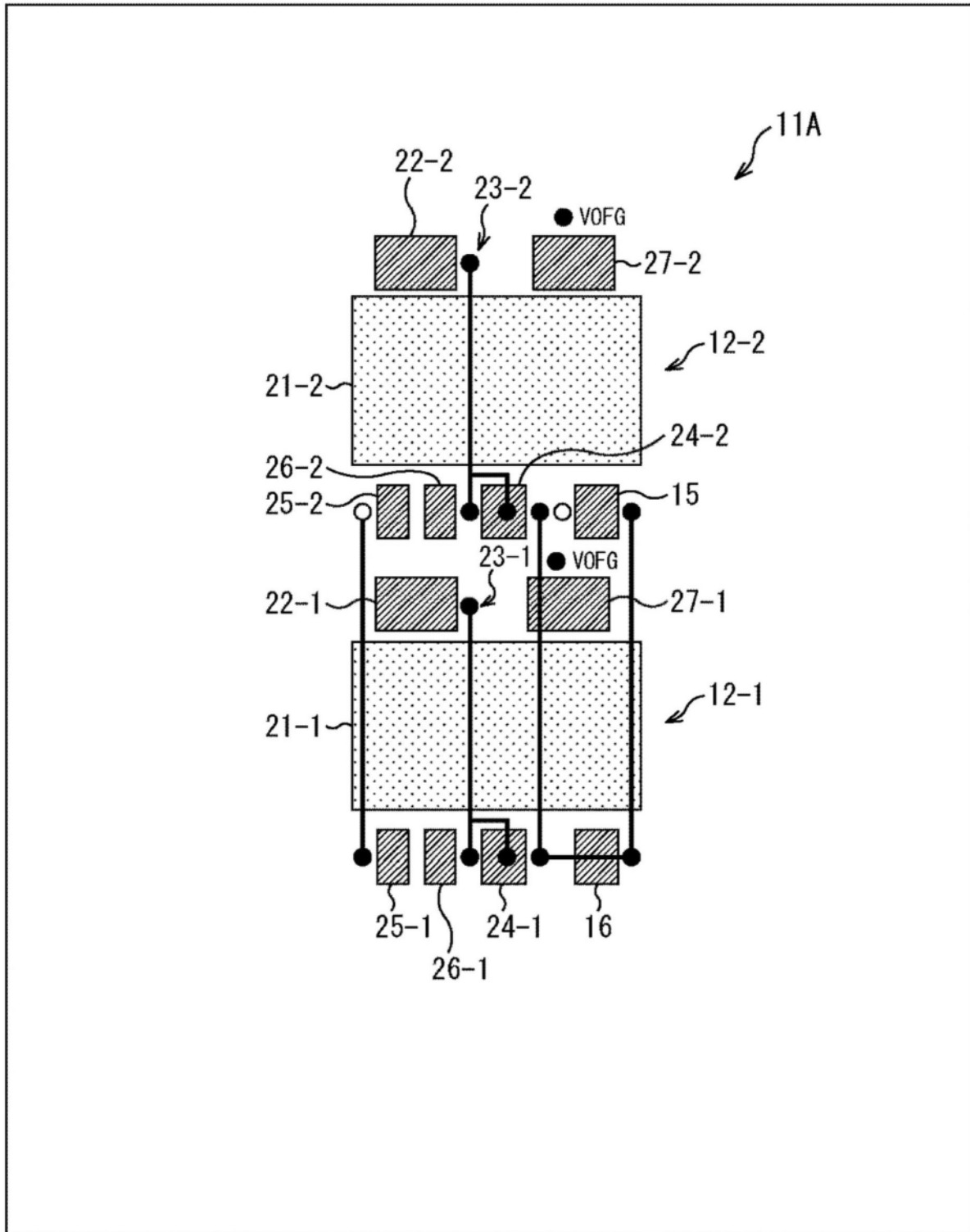


图5

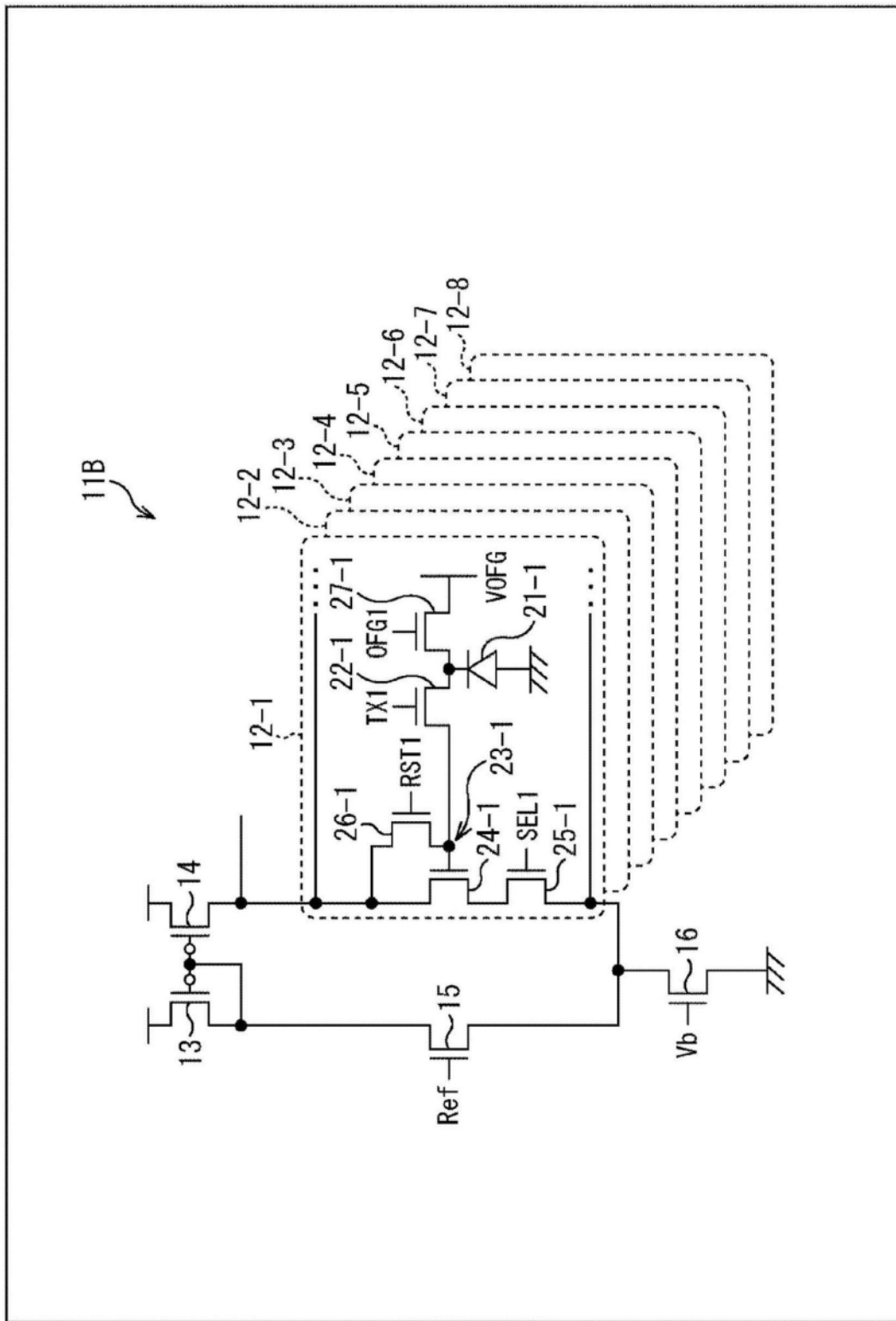


图6

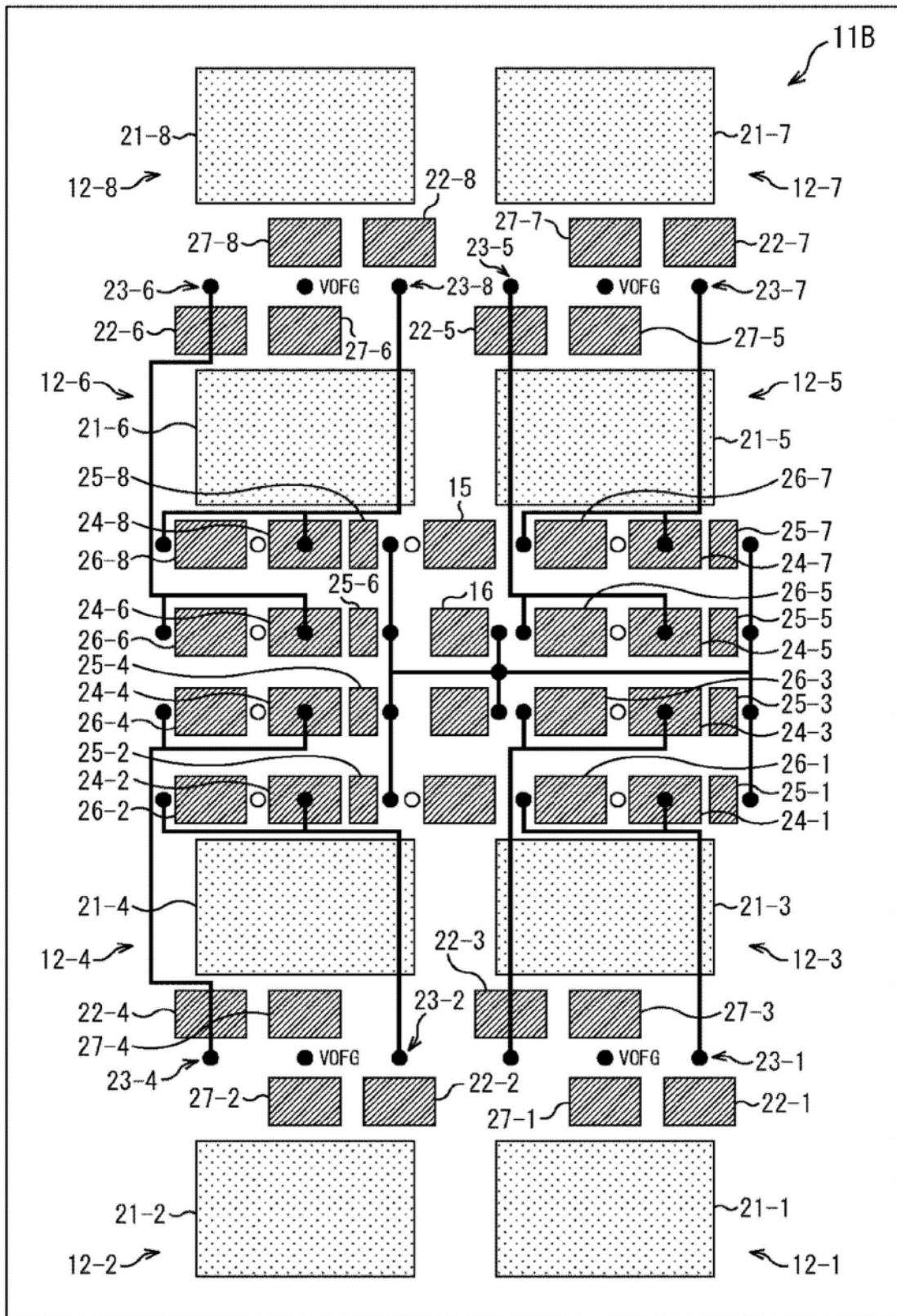


图7

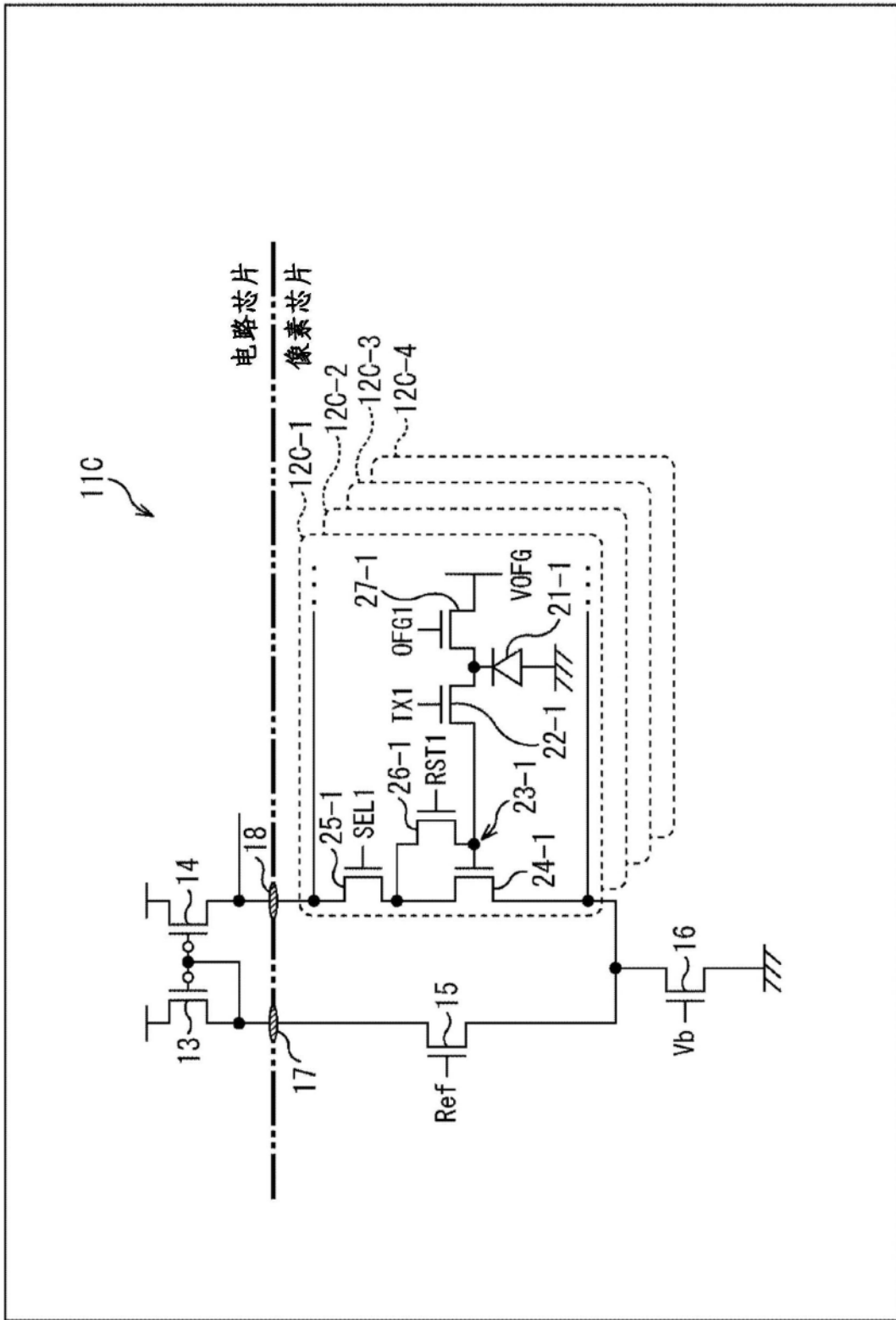


图8

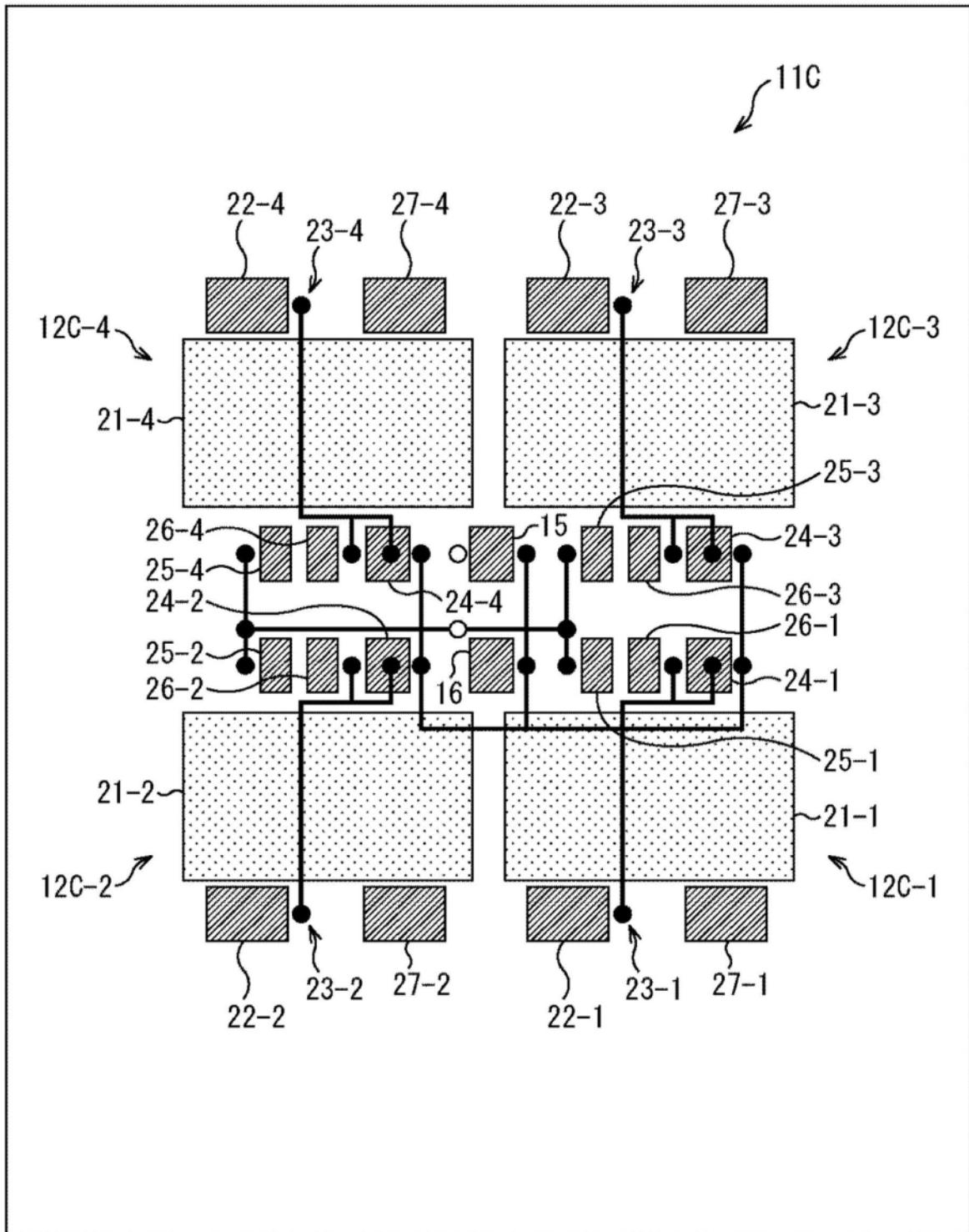


图9

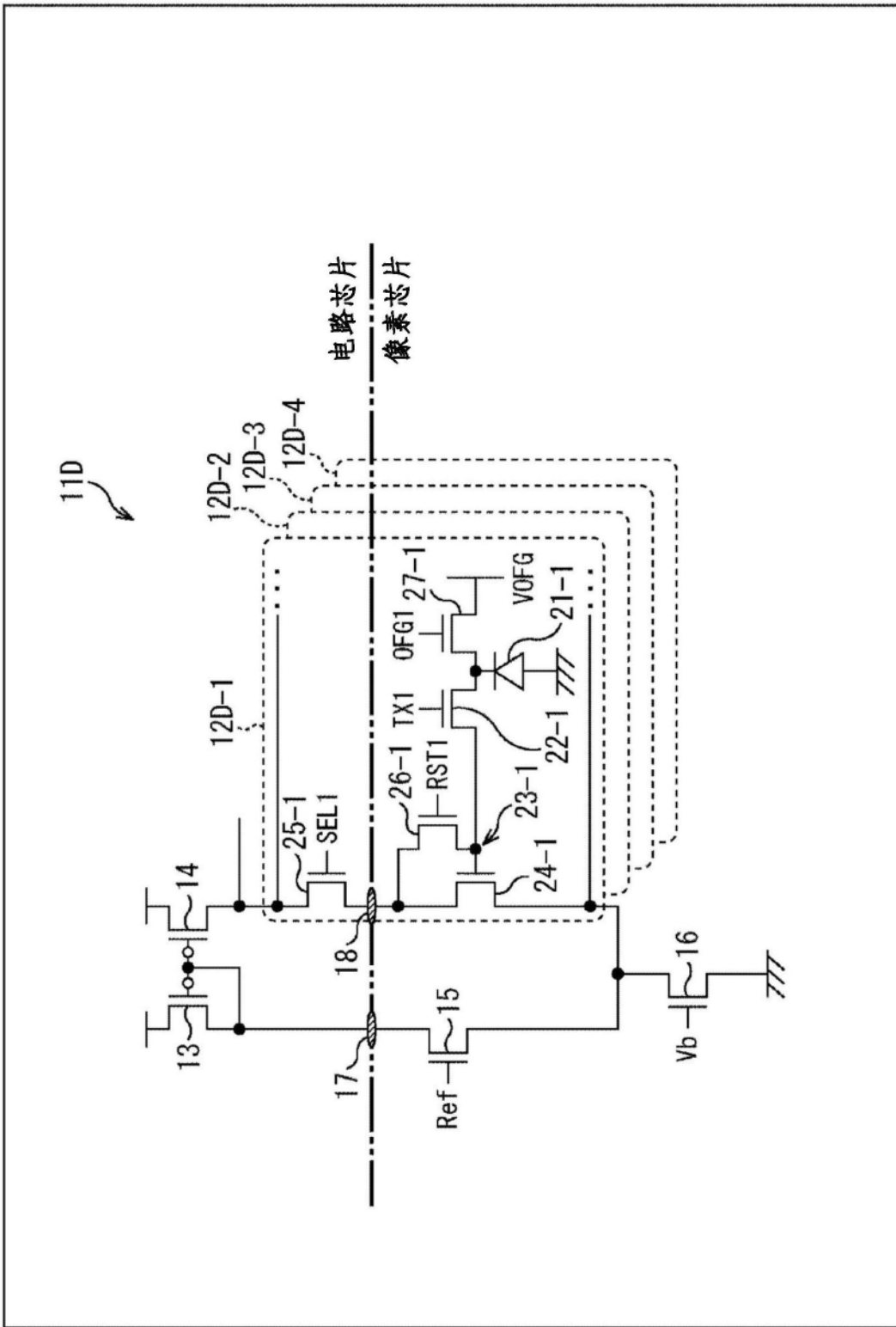


图10

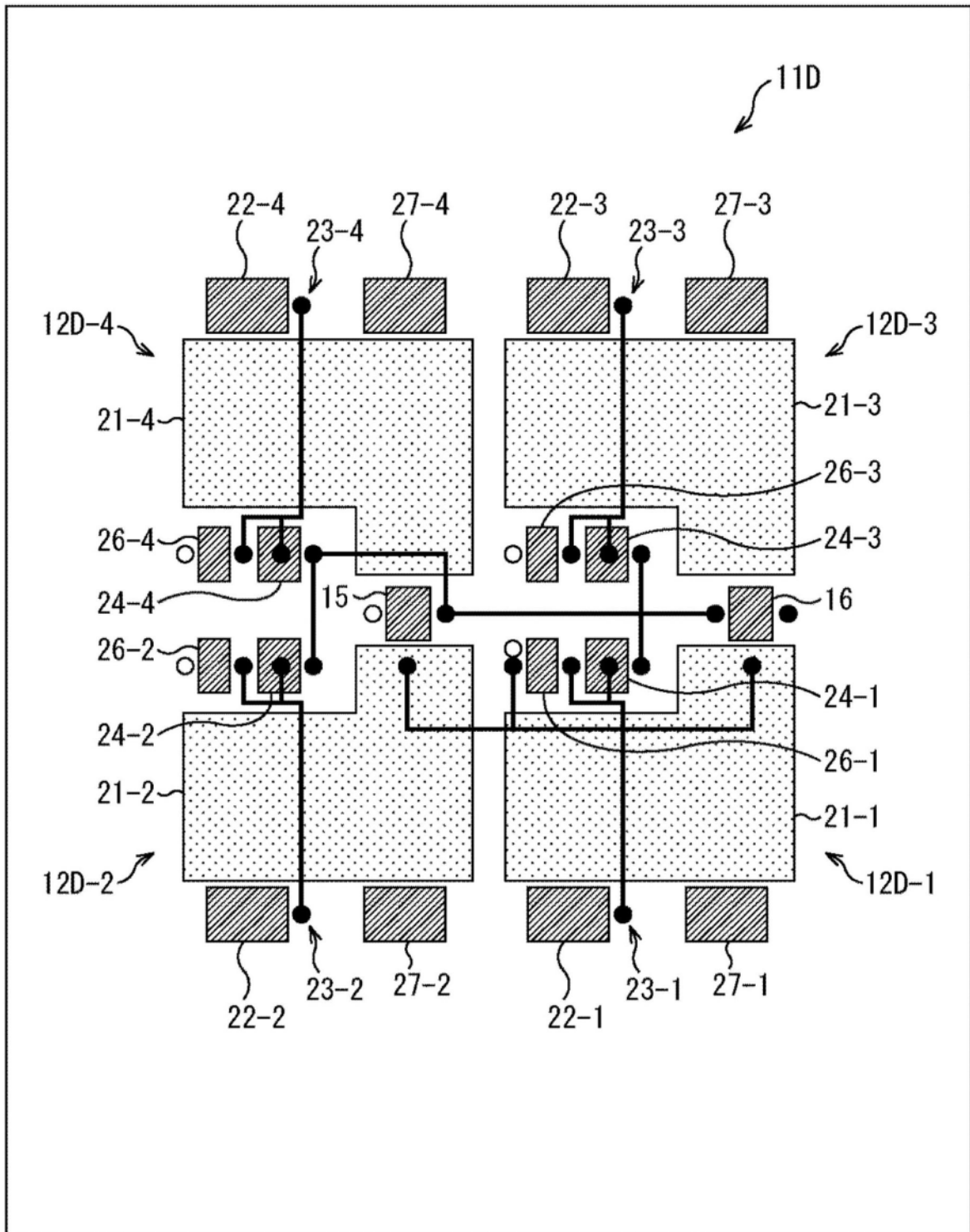


图11

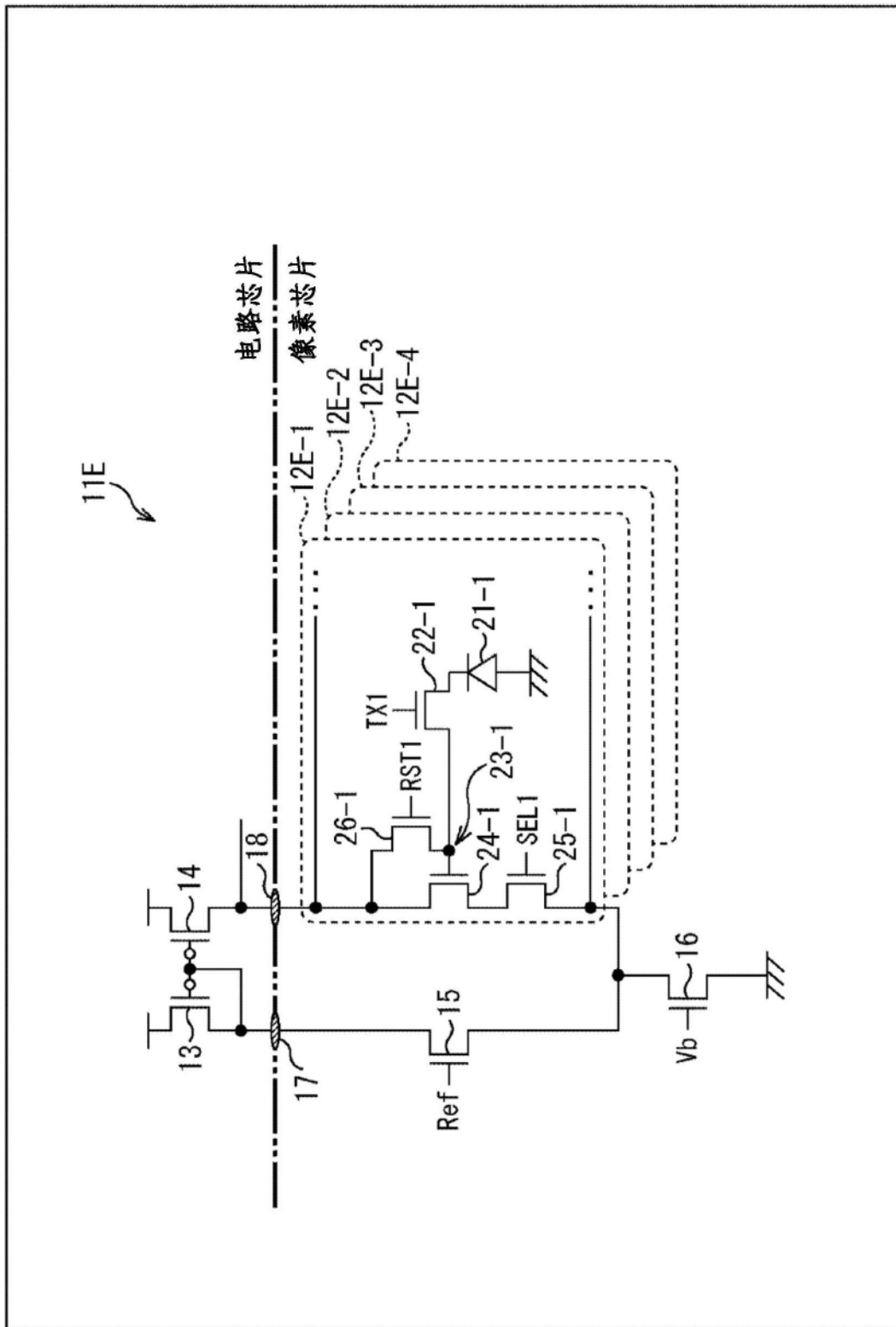


图12

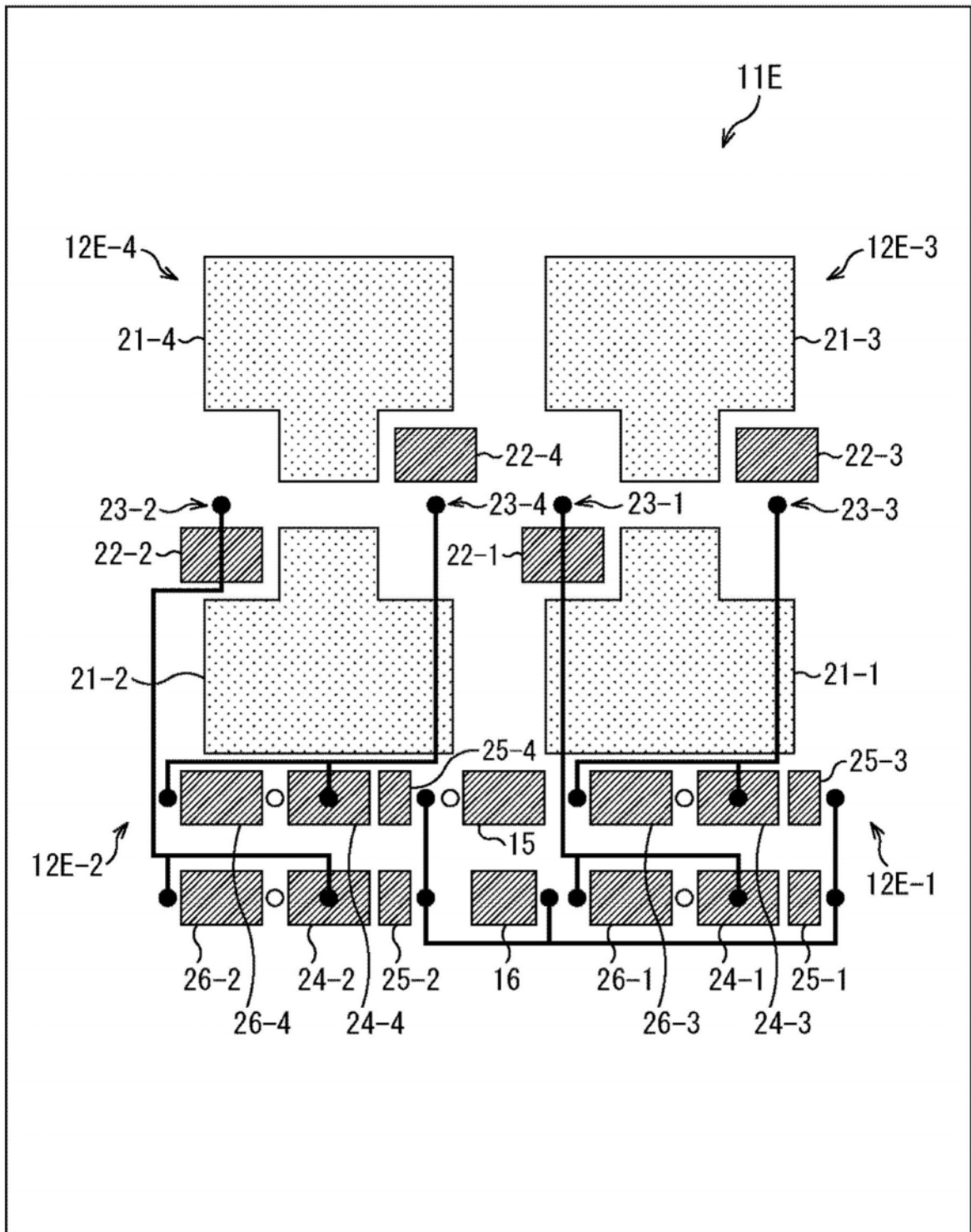


图13

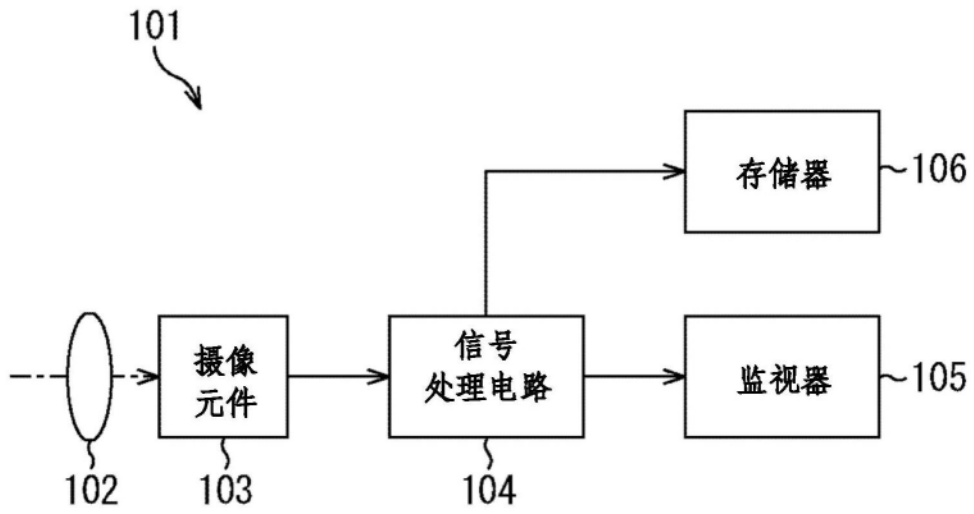


图14

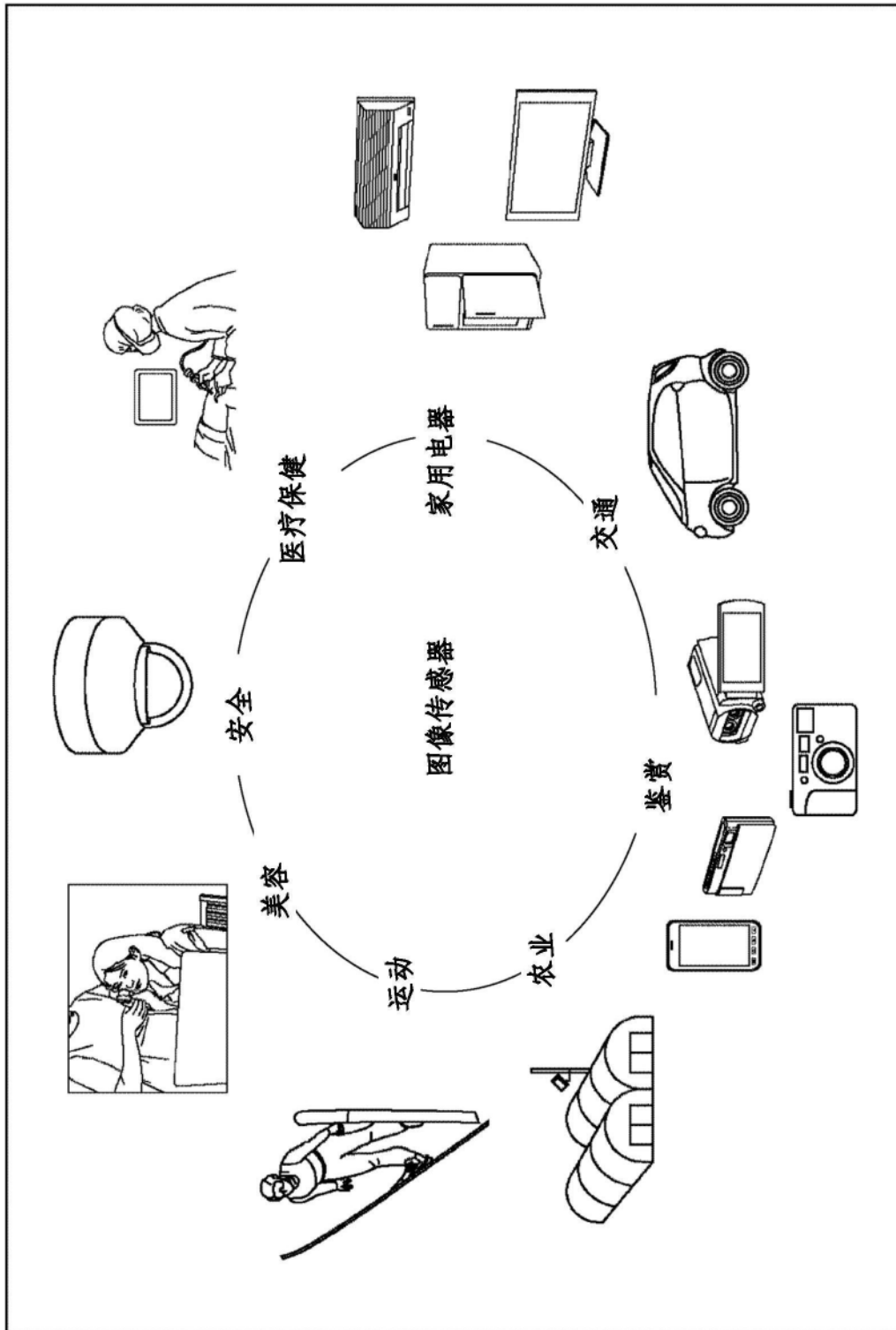


图15