

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年3月30日(2017.3.30)

【公表番号】特表2016-511608(P2016-511608A)

【公表日】平成28年4月14日(2016.4.14)

【年通号数】公開・登録公報2016-023

【出願番号】特願2015-561730(P2015-561730)

【国際特許分類】

H 04 L 25/02 (2006.01)

H 04 L 25/49 (2006.01)

H 04 L 25/493 (2006.01)

【F I】

H 04 L 25/02 J

H 04 L 25/49 K

H 04 L 25/493

【手続補正書】

【提出日】平成29年2月21日(2017.2.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

データを、複数の結線上で伝送されるべきシンボルの系列にマッピングするステップと

、
前記シンボルの系列を3つの信号の中に符号化するステップであって、前記3つの信号の各々は、伝送されるべき各シンボルに関して3つの相のうちの1つにあり、前記信号は、各シンボルの伝送中、互いに異なる相にあるステップと、

前記3つの信号のうちの1つに従って3つの端子の各々を駆動するステップと
を備え、

前記3つの端子の各々を駆動するステップは、

前記3つの信号のうちの対応する1つが第1の相にある場合に、第1のトランジスタをオンにし、かつ第2のトランジスタをオフにするステップであって、前記3つの端子の各々は、前記第1のトランジスタがオンにされると、第1の電圧レベルに向かって駆動される、ステップと、

前記3つの信号のうちの対応する1つが第2の相にある場合に、前記第2のトランジスタをオンにし、かつ前記第1のトランジスタをオフにするステップであって、前記3つの端子の各々は、前記第2のトランジスタがオンにされると、第2の電圧レベルに向かって駆動される、ステップと、

前記3つの信号のうちの対応する1つが第3の相にある場合に、前記第1のトランジスタおよび前記第2のトランジスタをオフにするステップと
を備える、データ転送方法。

【請求項2】

前記3つの端子の各々は、前記第1のトランジスタがオフにされ、かつ前記第2のトランジスタがオフにされると、第3の電圧レベルに向かってドリフトし、前記第3の電圧レベルは、前記第1の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、

情報が前記シンボルの系列の中のシンボル間の各遷移における相回転として符号化され

るか、または、

伝送されるべき各シンボルに関して、前記3つの信号のうちの2つの信号は、前記第1の相もしくは前記第2の相にあり、情報が前記2つの信号の相対極性として符号化される、請求項1に記載の方法。

【請求項3】

前記3つの端子の各々を駆動するステップは、

前記3つの信号のうちの対応する1つが第3の相にある場合に、第3のトランジスタをオンにし、かつ第4のトランジスタをオフにするステップであって、前記3つの端子の各々は、前記第3のトランジスタがオンにされ、かつ前記第4のトランジスタがオフにされると、第3の電圧レベルに向かってドリフトし、前記第3の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、または、

前記3つの信号のうちの対応する1つが前記第1の相または前記第2の相にある場合に、前記第3のトランジスタがオフにされ、かつ前記第4のトランジスタがオフにされる、請求項3に記載の方法。

【請求項5】

前記第3のトランジスタをオフにするステップは、前記3つの端子の各々が、第1のインピーダンスを介して前記第1の電圧に結合されることをもたらし、前記第4のトランジスタをオフにするステップは、前記3つの端子の各々が、第2のインピーダンスを介して前記第2の電圧に結合されることをもたらす、請求項3に記載の方法。

【請求項6】

前記第1のインピーダンスおよび前記第2のインピーダンスは、前記3つの端子の各々において所望されるインピーダンスをもたらすように選択される、請求項5に記載の方法。

【請求項7】

データを、複数の結線上で伝送されるべきシンボルの系列にマッピングするための手段と、

前記シンボルの系列を3つの信号の中に符号化するための手段であって、前記3つの信号の各々は、伝送されるべき各シンボルに関して3つの相のうちの1つにあり、前記信号は、各シンボルの传送中、互いに異なる相にある、手段と、

前記3つの信号のうちの1つに従って3つの端子の各々を駆動するための手段とを備え、

前記3つの端子の各々を駆動するための手段は、

前記3つの信号のうちの対応する1つが第1の相にある場合に、第1のトランジスタをオンにし、かつ第2のトランジスタをオフにするように構成され、前記3つの端子の各々は、前記第1のトランジスタがオンにされると、第1の電圧レベルに向かってドリフトし、前記第3の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、

前記3つの端子の各々を駆動するための前記手段は、

前記3つの信号のうちの対応する1つが第2の相にある場合に、前記第2のトランジスタをオンにし、かつ前記第1のトランジスタをオフにするように構成され、前記3つの端子の各々は、前記第2のトランジスタがオンにされると、第2の電圧レベルに向かってドリフトし、前記第3の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、

前記3つの端子の各々を駆動するための手段は、

前記3つの信号のうちの対応する1つが第3の相にある場合に、前記第1のトランジスタおよび前記第2のトランジスタをオフにするように構成される、装置。

【請求項8】

前記3つの端子の各々は、前記第1のトランジスタがオフにされ、かつ前記第2のトランジスタがオフにされると、第3の電圧レベルに向かってドリフトし、前記第3の電圧レベルは、前記第1の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、

情報が前記シンボルの系列の中のシンボル間の各遷移における相回転として符号化されるか、または、

伝送されるべき各シンボルについて、前記3つの信号のうちの2つの信号は、前記第1の相もしくは前記第2の相にあり、情報が前記2つの信号の相対極性として符号化される、請求項7に記載の装置。

【請求項 9】

前記3つの端子の各々を駆動することは、前記3つの信号のうちの対応する1つが第3の相にある場合に、第3のトランジスタをオンにし、かつ第4のトランジスタをオンにすることであって、前記3つの端子の各々は、前記第3のトランジスタがオンにされ、かつ前記第4のトランジスタがオンにされると、第3の電圧レベルに向かってプルされることを備える、請求項7に記載の装置。

【請求項 10】

前記第3の電圧レベルは、前記第1の電圧レベルと前記第2の電圧レベルを境界とする電圧範囲内にあるか、または、

前記3つの信号のうちの対応する1つが前記第1の相または前記第2の相にある場合に、前記第3のトランジスタがオフにされ、かつ前記第4のトランジスタがオフにされる、請求項9に記載の装置。

【請求項 11】

前記第3のトランジスタがオンにされると、前記3つの端子の各々は、第1のインピーダンスを介して前記第1の電圧に結合され、前記第4のトランジスタがオンにされると、前記3つの端子の各々は、第2のインピーダンスを介して前記第2の電圧に結合される、請求項9に記載の装置。

【請求項 12】

前記第1のインピーダンスおよび前記第2のインピーダンスは、前記3つの端子の各々において所望されるインピーダンスをもたらすように選択される、請求項11に記載の装置。

【請求項 13】

前記装置はトランスミッタを備え、前記トランスミッタは、
ラインドライバによって駆動される複数の端子を備え、
前記マッピングするための手段、前記符号化するための手段、および前記駆動するための手段は、

処理回路であって、

データを、複数の結線上で伝送されるべきシンボルの系列にマッピングすることと、

前記シンボルの系列を3つの信号の中に符号化することであって、前記3つの信号の各々は、伝送されるべき各シンボルについて3つの相のうちの1つにあり、前記信号は、各シンボルの伝送中、互いに異なる相にある、符号化することと

を行うように構成される、処理回路と、

前記3つの信号のうちの1つに従って3つの端子のうちの1つを駆動するように構成されるラインドライバであって、

前記3つの信号のうちの対応する1つが第1の相にある場合に、第1のトランジスタをオンにし、かつ第2のトランジスタをオフにすることであって、前記3つの端子のうちの1つは、前記第1のトランジスタがオンにされると、第1の電圧レベルに向かって駆動される、第1のトランジスタをオンにしつつ第2のトランジスタをオフにすることと、

前記3つの信号のうちの対応する1つが第2の相にある場合に、前記第2のトランジスタをオンにし、かつ前記第1のトランジスタをオフにすることであって、前記3つの端子のうちの1つは、前記第2のトランジスタがオンにされると、第2の電圧レベルに向かって駆動される、前記第2のトランジスタをオンにし、かつ前記第1のトランジスタをオフにすることと、

前記3つの信号のうちの対応する1つが第3の相にある場合に、前記第1のトランジスタおよび前記第2のトランジスタをオフにすることと

を行うように構成される、ラインドライバと
を備える、請求項7～12のいずれか一項に記載の装置。

【請求項 14】

少なくとも1つの処理回路によって実行されると、前記少なくとも1つの処理回路に、請求項1～6のいずれか一項に記載の方法を実行させる1つまたは複数の命令を有する、プロセッサ可読記憶媒体。