

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成 17 年 7 月 14 日 (2005.7.14)

【公表番号】特表 2001-503960(P2001-503960A)

【公表日】平成 13 年 3 月 21 日 (2001.3.21)

【出願番号】特願平 10-522904

【国際特許分類第 7 版】

H 0 2 M 3/28

H 0 4 N 5/63

// H 0 2 H 7/12

【F I】

H 0 2 M 3/28 H

H 0 2 M 3/28 X

H 0 4 N 5/63 Z

H 0 2 H 7/12 G

【手続補正書】

【提出日】平成 16 年 11 月 2 日 (2004.11.2)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成16年11月2日

特許庁長官 小川 洋 殿

1. 事件の表示

平成10年特許願第522904号

2. 補正をする者

住 所 アメリカ合衆国 インディアナ州 46290-1024
インディアナポリス ノース・メリディアン・ストリート
10330

名 称 トムソン コンシューマ エレクトロニクス
インコーポレイテッド

3. 代 理 人

住 所 東京都千代田区内幸町二丁目1番1号
飯野ビル336号室
電話 (3502) 2871

氏 名 (8732) 渡 辺 勝 徳



4. 補正の対象

発明の名称、明細書、および請求の範囲。



5. 補正の内容

- (1) 発明の名称を「スイッチ電源」と補正する。
- (2) 明細書第4頁第14行と第15行の間に下記を加入する。

記

請求の範囲と実施例との対応関係を図面で使われている参照符号で示すと次の通りである。

1. 出力電源電圧をスイッチ・モードで発生させるために結合される、電圧源（未調整B⁺）、トランス（T1）およびスイッチング・コントローラ（U1）と、
前記出力電源電圧にかかる負荷に応答して前記スイッチ・モードの動作を調節するための帰還回路（W3）と、

オン／オフ信号（+23V - 実行）に応答し、導通路の導電状態でオンにされる電源を、導通路の導通を制御することにより、オン／オフするスイッチング回路（R5、R6、R7、Q3、Q4、Z3、U3）と、

前記オン／オフ信号に応答し、前記電源がオンにされた後、電流で継続的に付勢される遅延回路（40）と、

前記スイッチング回路に応答し、前記遅延回路からエネルギーを放出させるリセット回路（50）とから成る、スイッチ電源。

2. 前記オン／オフ信号（+23V - 実行）は、装置内の別の電源より発生される実行モードの電源電圧である、請求項1記載のスイッチ電源。

3. 前記電圧源（未調整B⁺）は、未調整の整流されたメインの電圧源である、請求項1記載のスイッチ電源。

4. 前記電圧源（未調整B⁺）は、未調整の整流されたメインの電圧源であり、前記オン／オフ信号（+23V - 実行）は、前記未調整の整流されたメインの電圧源で付勢される前記装置内の別の電源より発生される実行モードの電源電圧である、請求項1記載のスイッチ電源。

5. 前記遅延回路（40）より発生される電圧が制限される、請求項1記載のスイッチ電源。

6. 前記遅延回路が、
コンデンサ（C4）と、

前記コンデンサと並列に結合されるツェナダイオード (Z 5) と、

前記オン／オフ信号 (+ 2 3 V - 実行) を前記ダイオードのカソードに結合させる抵抗 (R 1 0) とから成る、請求項 5 記載のスイッチ電源。

7. 前記遅延回路 (4 0) より与えられる遅延時間が、前記コンデンサ (C 4) と前記抵抗 (R 1 0) により確定される、請求項 6 記載のスイッチ電源。

8. 前記オン／オフ信号 (+ 2 3 V - 実行) が最低レベルに達する前に、前記リセット回路 (5 0) が前記遅延回路 (4 0) の放電を完了させる、請求項 6 記載のスイッチ電源。

9. 前記リセット回路 (5 0) が、前記コンデンサ (C 4) を放電させるために前記スイッチング回路 (R 5、R 6、R 7、Q 3、Q 4、Z 3、U 3) に応答する半導体スイッチ (Q 7) を含んでいる、請求項 8 記載のスイッチ電源。

(3) 請求の範囲を別紙のように補正する。

6. 添付書類

請求の範囲

以上

請 求 の 範 囲

1. 出力電源電圧をスイッチ・モードで発生させるために結合される、電圧源、トランスおよびスイッチング・コントローラと、

前記出力電源電圧にかかる負荷に応答して前記スイッチ・モードの動作を調節するための帰還回路と、

オン／オフ信号に応答し、導通路の導電状態でオンにされる電源を、導通路の導通を制御することにより、オン／オフするスイッチング回路と、

前記オン／オフ信号に応答し、前記電源がオンにされた後、電流で継続的に付勢される遅延回路と、

前記スイッチング回路に応答し、前記遅延回路からエネルギーを放出させるリセット回路とから成る、スイッチ電源。

2. 前記オン／オフ信号は、装置内の別の電源より発生される実行モードの電源電圧である、請求項1記載のスイッチ電源。

3. 前記電圧源は、未調整の整流されたメインの電圧源である、請求項1記載のスイッチ電源。

4. 前記電圧源は、未調整の整流されたメインの電圧源であり、前記オン／オフ信号は、前記未調整の整流されたメインの電圧源で付勢される前記装置内の別の電源より発生される実行モードの電源電圧である、請求項1記載のスイッチ電源。

5. 前記遅延回路より発生される電圧が制限される、請求項1記載のスイッチ電源。

6. 前記遅延回路が、

コンデンサと、

前記コンデンサと並列に結合されるツェナダイオードと、

前記オン／オフ信号を前記ダイオードのカソードに結合させる抵抗とから成る、請求項5記載のスイッチ電源。

7. 前記遅延回路より与えられる遅延時間が、前記コンデンサと前記抵抗により確定される、請求項6記載のスイッチ電源。

8. 前記オン／オフ信号が最低レベルに達する前に、前記リセット回路が前記遅

延回路の放電を完了させる、請求項 6 記載のスイッチ電源。

9. 前記リセット回路が、前記コンデンサを放電させるために前記スイッチング回路に応答する半導体スイッチを含んでいる、請求項 8 記載のスイッチ電源。