



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년10월28일
 (11) 등록번호 10-1667898
 (24) 등록일자 2016년10월13일

- (51) 국제특허분류(Int. Cl.)
 HO1L 21/027 (2006.01) G03F 7/00 (2006.01)
 HO1L 21/02 (2006.01) HO1L 21/324 (2006.01)
- (52) CPC특허분류
 HO1L 21/0274 (2013.01)
 G03F 7/0002 (2013.01)
- (21) 출원번호 10-2015-7027372
- (22) 출원일자(국제) 2014년03월12일
 심사청구일자 2015년10월02일
- (85) 번역문제출일자 2015년10월02일
- (65) 공개번호 10-2015-0127645
- (43) 공개일자 2015년11월17일
- (86) 국제출원번호 PCT/US2014/023926
- (87) 국제공개번호 WO 2014/150670
 국제공개일자 2014년09월25일
- (30) 우선권주장
 61/793,204 2013년03월15일 미국(US)
 14/202,689 2014년03월10일 미국(US)
- (56) 선행기술조사문헌
 US20110272381 A1
 US6413317 B1
 US20120077127 A1
 US20120135146 A1
- (73) 특허권자
 도쿄엘렉트론가부시키가이샤
 일본 도쿄도 미나토쿠 아카사카 5초메 3반 1코
- (72) 발명자
 래쓰삭 벤자민 엠
 미국 텍사스주 78739 오스틴 바스토뉴 루프 11205
- (74) 대리인
 김태홍, 김진희

전체 청구항 수 : 총 20 항

심사관 : 계원호

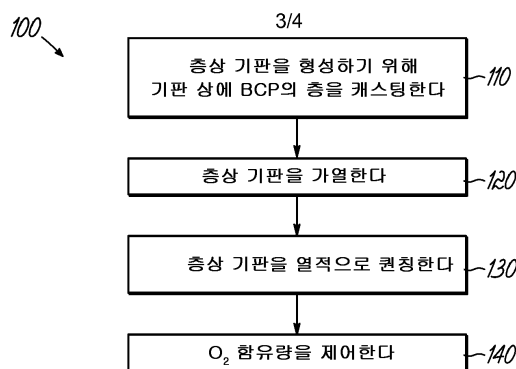
(54) 발명의 명칭 **유도 자기-조립 리소그래피 제어를 위한 다단계 베이크 장치 및 방법**

(57) 요약

패터닝된 기판을 형성하는 방법(100)은, 층상 기관(110)을 형성하기 위해, 기관 상에, 진성 유리 전이 온도(T_g)를 갖는 블록 공중합체의 층을 캐스팅하는 단계(110)를 포함한다. 방법은 또한, 제 1 분위기에서, 블록 공중합체의 진성 유리 전이 온도(T_g)보다 약 50 °C 이상 더 높은 어닐링 온도에서, 층상 기관을 가열하는 단계(120)를 포

(뒷면에 계속)

대표도 - 도2



함한다. 방법은, 제 2 분위기에서, 약 50 °C/분보다 더 높은 레이트로, 진성 유리 전이 온도(T_g)보다 더 낮은 퀘칭 온도로, 층상 기판을 열적으로 퀘칭하는 단계(130)를 더 포함한다. 방법은, 어닐링 및 퀘칭 온도들을 블록 공중합체의 열적 열화 온도(T_d) 아래로 유지하기 위해, 제 1 및 제 2 분위기에서의 산소 함유량을, 약 50 ppm 이하의 레벨로 제어하는 단계(140)를 더 포함한다.

(52) CPC특허분류

H01L 21/02269 (2013.01)

H01L 21/324 (2013.01)

명세서

청구범위

청구항 1

패터닝된 기판을 형성하는 방법에 있어서,

층상(layered) 기판을 형성하기 위해, 기판 상에 블록 공중합체(block copolymer)의 층을 캐스팅(casting)하는 단계로서, 상기 블록 공중합체는 폴리스티렌-b-폴리(페로세닐디메틸실란) 또는 폴리(2-비닐피리딘)-b-폴리디메틸실록산이고, 진성(intrinsic) 유리 전이 온도(transition temperature)(T_g)를 갖는 것인 상기 캐스팅하는 단계와;

제 1 시간 구간 동안, 제 1 분위기에서, 상기 층상 기판을 어닐링 온도에서 가열하는 단계로서, 상기 어닐링 온도는 상기 블록 공중합체의 진성 유리 전이 온도(T_g)보다 50 °C 이상 더 높은 것인 상기 가열하는 단계와;

제 2 분위기에서, 50 °C/분보다 더 높은 레이트로, 상기 층상 기판을 퀘칭(quenching) 온도로 열적으로 퀘칭하는 단계로서, 상기 퀘칭 온도는 상기 진성 유리 전이 온도(T_g)보다 더 낮은 것인 상기 퀘칭하는 단계와;

상기 어닐링 온도 및 상기 퀘칭 온도를 상기 블록 공중합체의 열적 열화(thermal degradation) 온도(T_d) 아래로 유지하기 위해, 상기 제 1 및 제 2 분위기에서의 산소 함유량을 50 ppm 이하의 레벨로 제어하는 단계를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 2

제 1 항에 있어서, 상기 열적으로 퀘칭하는 단계는,

상기 제 2 분위기의 압력을 감소시키는 단계;

상기 층상 기판 주위에 대류성(convective) 가스를 유동시키는 단계;

상기 층상 기판을, 칠러(chiller) 유닛과 유체 소통하도록 구성된 웨이퍼 척과 접촉시키는 단계;

상기 층상 기판을 냉각 아암(arm)들과 접촉시키는 단계; 또는

상기 단계들의 조합들

을 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 3

제 2 항에 있어서, 상기 열적으로 퀘칭하는 단계는, 질소를 포함하는 대류성 가스를 유동시키는 단계를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 4

제 1 항에 있어서, 상기 열적으로 퀘칭하는 단계는, 5 분 이하의 시간의 지속기간에 걸쳐, 상기 어닐링 온도로부터 상기 퀘칭 온도로 상기 층상 기판의 온도를 낮추는, 패터닝된 기판을 형성하는 방법.

청구항 5

제 1 항에 있어서, 상기 산소 함유량은 30 ppm의 산소 미만인, 패터닝된 기판을 형성하는 방법.

청구항 6

제 1 항에 있어서, 상기 제 1 분위기는 가열 챔버에 의해 형성되고, 상기 제 2 분위기는 냉각 챔버에 의해 형성되며, 상기 방법은,

상기 층상 기판을 상기 어닐링 온도에서 가열하기 전에, 상기 층상 기판을 상기 가열 챔버로 이송하는 단계; 및

열적으로 퀘칭하기 전에, 상기 층상 기판을 상기 냉각 챔버로 이송하는 단계를 더 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 7

제 6 항에 있어서, 상기 냉각 챔버는, 칠러 유닛과 유체 소통하도록 구성된 웨이퍼 척, 열전기 디바이스, 또는 대류성 가스 공급부와 유체 소통하는 가스 유입구 중 적어도 하나를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 8

제 6 항에 있어서, 상기 냉각 챔버는, 냉각 전면 개방 통합 포드(FOUP; Front Opening Unified Pod), 웨이퍼 보트, 또는 웨이퍼 핸들러 포드를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 9

제 6 항에 있어서, 상기 가열 챔버는 노(furnace)를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 10

제 1 항에 있어서, 상기 블록 공중합체의 층을 캐스팅하는 단계는,

상기 블록 공중합체의 용매화된(solvated) 층을 형성하기 위해, 유기 용매 및 상기 블록 공중합체를 포함하는 용액을 상기 기판에 도포(applying)하는 단계; 및

상기 층상 기판을 상기 어닐링 온도에서 가열하기 전에, 상기 용매화된 층에서의 상기 유기 용매의 양을 감소시키기 위해, 도포-후 베이킹(post-application bake)를 수행하는 단계를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 11

제 10 항에 있어서, 상기 도포-후 베이킹을 수행하는 단계는, 트랙 상에서 수행되는, 패터닝된 기판을 형성하는 방법.

청구항 12

제 10 항에 있어서, 상기 층상 기판을 상기 어닐링 온도에서 가열하기 전에, 상기 층상 기판을 노로 이송하는 단계를 더 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 13

제 1 항에 있어서, 상기 층상 기판을 가열하는 단계는, 오븐에서의 트랙 상에서 발생하며, 상기 방법은,

열적으로 퀘칭하기 전에, 상기 트랙으로부터 냉각 챔버로 상기 층상 기판을 이송하는 단계를 더 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 14

제 13 항에 있어서, 상기 냉각 챔버는, 칠러 유닛과 유체 소통하도록 구성된 웨이퍼 척, 질소 블랭킷(blanket), 또는 냉각 아암 중 적어도 하나를 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 15

제 1 항에 있어서,

상기 층상 기판을 상기 어닐링 온도에서 가열하기 전에, 상기 층상 기판을 둘러싸는 환경을, 100 torr 이하의 압력으로 진공배기(evacuating)하는 단계; 및

50 ppm 이하의 산소 함유량을 갖는 상기 제 1 분위기를 제공하기 위해, 50 ppm 이하의 산소 함유량을 갖는 프로세싱 가스를, 상기 층상 기판을 둘러싸는 환경으로 선택적으로 도입하는 단계

를 더 포함하며,

상기 프로세싱 가스를 도입하는 단계는, 상기 층상 기판을 상기 어닐링 온도에서 가열하기 전에, 그리고 상기

진공배기하는 단계 후에 수행되는, 패터닝된 기판을 형성하는 방법.

청구항 16

제 15 항에 있어서, 상기 프로세싱 가스는 가스상(gaseous phase)의 유기 용매를 포함하여, 100 torr 이상의 레벨로, 상기 제 1 분위기에서 상기 유기 용매의 부분 압력을 제공함으로써, 용매-풍부(solvent-rich) 환경을 형성하는, 패터닝된 기판을 형성하는 방법.

청구항 17

제 16 항에 있어서, 열적으로 퀘칭한 후에, 상기 층상 기판을 상기 진성 유리 전이 온도(T_g) 아래의 온도에서 유지하면서, 동시에, 상기 층상 기판을 둘러싸는 환경에서 상기 유기 용매 함유량을 낮추는 단계를 더 포함하는, 패터닝된 기판을 형성하는 방법.

청구항 18

제 17 항에 있어서,

상기 층상 기판을 도포-후 베이킹 플레이트로 이송하는 단계; 및

상기 층상 기판을 상기 진성 유리 전이 온도(T_g) 아래의 온도에서 베이킹하는 단계

를 더 포함하며,

상기 베이킹하는 단계는, 상기 층상 기판으로부터 일정 양의 상기 유기 용매를 제거하는, 패터닝된 기판을 형성하는 방법.

청구항 19

제 1 항에 있어서, 상기 제 1 시간 기간은 4 시간 미만인, 패터닝된 기판을 형성하는 방법.

청구항 20

제 1 항에 있어서, 상기 제 1 시간 기간은 1 시간인, 패터닝된 기판을 형성하는 방법.

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로, 반도체 디바이스들을 제조하는 방법들에 관한 것이고, 더 구체적으로, 유도 자기-조립(directed self-assembly) 프로세스들을 사용하여 반도체 디바이스들을 제조하는 방법들에 관한 것이다.

배경 기술

[0002] 반도체 디바이스들의 생산에서 비용 및 성능을 경쟁적하게 유지하기 위한 필요는 집적 회로들의 디바이스 밀도가 계속 증가되게 하였다. 반도체 집적 회로에서 더 높은 집적(integration) 및 소형화를 달성하기 위해, 반도체 웨이퍼 상에 형성되는 회로 패턴의 소형화가 또한 달성되어야만 한다.

[0003] 설계 규칙들은, 디바이스들 또는 상호연결(interconnect) 라인들 사이의 공간 허용범위(tolerance)를 규정하여, 디바이스들 또는 라인들이 임의의 원하지 않는 방식으로 서로 상호작용하지 않는 것을 보장한다. 반도체 디바이스의 전체 사이즈 및 밀도를 결정하는 경향이 있는 하나의 중요한 레이아웃 설계 규칙은 임계 치수(CD)이다. 회로의 임계 치수는, 예컨대, 2개의 라인들 사이의 최소 공간 또는 라인과 같은 피처(feature)의 최소 폭으로서 정의된다. 다른 중대한 설계 규칙은, (인접한 피처 에지까지의 거리) + (주어진 피처의 최소 폭)으로서 정의되는 최소 피치이다.

[0004] CD에서의 계속적인 감소는, 피처들을 형성하기 위해 사용되는 기법들에 점점 더 부담을 끼친다. 예컨대, 이러한 피처들을 패터닝하기 위해, 일반적으로, 포토리소그래피가 사용된다. 전형적으로, 포토리소그래피는, 레티클을 통해 방사선(radiation)(광)을 통과시키고, 방사선 민감성 포토레지스트 재료 상에 방사선을 포커싱하는 것을 수반한다. 레티클을 통해 방사선을 지향시킴으로써, 레티클에서의 패턴이 포토레지스트 상에 포커싱될 수 있다. 방사선은 포토레지스트의 조명된 부분들에서 화학적 변화를 야기하고, 이는, 조명되지 않았던 부분들에 관하여,

그 조명된 부분들이, 포지티브 포토레지스트가 사용되는지 또는 네거티브 포토레지스트가 사용되는지에 따라, 선택적으로 유지되거나 또는 제거되게 허용한다. 따라서, 노출된(조명된) 및 노출되지 않은(조명되지 않은) 부분들은 포토레지스트에서 패턴을 형성한다.

[0005] 포토리소그래피가 통상, 표면 상에 방사선을 투사함으로써 달성되기 때문에, 특정한 리소그래피 기법의 궁극적인 분해능(resolution)은 사용되는 방사선의 파장 및 광학 근접 효과들과 같은 인자들에 의존한다. 광학 근접 효과들은 투사 시스템에서의 광학 회절로부터 기인하는 것으로 알려져 있다. 회절은 인접한 피쳐들이 패턴-종속적 변화들을 생성하는 방식으로 서로 상호작용하게 한다. 따라서, 피쳐들을 더 밀접하게 하면, 더 많은 근접 효과가 나타난다. 따라서, 라인 패턴들을 밀접하게 위치시키는 능력은 광학 파라미터 제한들을 침범한다.

[0006] 포토리소그래피 기법들만으로 현재 달성가능한 것들 이상으로 임계 치수 및 피치를 달성하기 위한 하나의 제안되는 솔루션은, 유도 자기-조립(DSA) 리소그래피를 활용하는 것이고, 이는, 구형, 원통형, 층상(lamellar), 또는 바이컨티뉴어스 자이로이드 마이크로도메인(bicontinuous gyroid microdomain)들을 갖는 순서화된 모폴로지들로 자기-조립하기 위해 특정 블록 공중합체(block copolymer)들의 성향을 활용한다. 그러나, 대량 생산에 DSA 리소그래피를 포함시키는 것에 대한 하나의 난제는, 블록 공중합체가 적합한 CD 목표 및 균일성으로 자기-조립하기 위해 요구되는 긴 어닐링(annealing) 시간에 의해 야기되는 증가되는 프로세싱 시간이다.

[0007] 따라서, DSA 리소그래피를 사용하여 반도체 디바이스들을 패터닝하는 새롭고 개선된 방법들이 요구된다.

발명의 내용

[0008] 본 발명의 실시예들은 패터닝된 기관을 형성하는 방법을 제공하며, 방법은, 층상 기관을 형성하기 위해, 기관 상에, 진성(intrinsic) 유리 전이 온도(T_g)를 갖는 블록 공중합체의 층을 캐스팅(casting)하는 단계를 포함한다. 방법은 또한, 제 1 시간 기간 동안, 제 1 분위기(atmosphere)에서, 블록 공중합체의 진성 유리 전이 온도(T_g)보다 약 50 °C 이상 더 높은 어닐링 온도에서, 층상 기관을 가열하는 단계를 포함한다. 방법은, 제 2 분위기에서, 약 50 °C/분보다 더 높은 레이트로, 진성 유리 전이 온도(T_g)보다 더 낮은 퀘칭(quenching) 온도로, 층상 기관을 열적으로 퀘칭하는 단계를 더 포함한다. 방법은, 어닐링 온도 및 퀘칭 온도를 블록 공중합체의 열적 열화(thermal degradation) 온도(T_d) 미만으로 유지하기 위해, 제 1 및 제 2 분위기에서의 산소 함유량을 약 50 ppm 이하의 레벨로 제어하는 단계를 더 포함한다.

도면의 간단한 설명

[0009] 본 명세서의 부분을 구성하고 본 명세서에 포함되는 첨부 도면들은, 본 발명의 실시예들을 예시하고, 위에서 주어진 본 발명의 일반적인 설명, 및 아래에서 주어지는 상세한 설명과 함께, 본 발명을 설명하는 역할을 한다.

도 1a 및 도 1b는, 본 발명의 실시예들에 따른 방법들에 대해 적합한 프로세싱 시스템의 선도(diagrammatic view)들이다.

도 2는, 본 발명의 실시예에 따른, 패터닝된 기관을 형성하는 방법을 예시하는 흐름도이다.

도 3은, 본 발명의 실시예에 따른, 층상 기관을 열적으로 퀘칭하는 방법들을 예시하는 흐름도이다.

도 4는, 본 발명의 실시예에 따른, 기관 상에 블록 공중합체의 층을 캐스팅하는 방법을 예시하는 흐름도이다.

도 5는, 블록 공중합체의 층을 어닐링하기 전에, 층상 기관에 저 산소 환경을 제공하는 방법을 예시하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0010] 패터닝된 기관을 형성하기 위한 방법들이 다양한 실시예들에서 개시된다. 그러나, 다양한 실시예들이, 특정 세부사항들 중 한가지 이상 없이, 또는 다른 대체 및/또는 부가적인 방법들, 재료들, 또는 컴포넌트들로, 실시될 수 있다는 것을 당업자는 인지할 것이다. 다른 경우들에서, 본 발명의 다양한 실시예들의 양상들을 불명료하게 하는 것을 방지하기 위해, 잘 알려진 구조들, 재료들, 또는 동작들은 상세히 설명되지 않거나 또는 도시되지 않는다.

[0011] 마찬가지로, 설명의 목적을 위해, 본 발명의 철저한 이해를 제공하도록, 특정 수들, 재료들, 및 구성들이 설명된다. 그럼에도 불구하고, 본 발명은 특정 세부사항들 없이 실시될 수 있다. 게다가, 도면들에서 도시된 다양한

실시예들은 예시적인 표현들이고, 반드시 실체대로 도시된 것은 아니라는 것이 이해된다. 도면들의 참조에서, 유사한 번호들은 전반에 걸쳐 유사한 부분들을 지칭한다.

- [0012] 본 명세서 전반에 걸쳐 "일 실시예" 또는 "실시예" 또는 이들의 변형에 대한 언급은, 실시예와 관련하여 설명되는 특정한 피처, 구조, 재료, 또는 특성이 본 발명의 적어도 하나의 실시예에 포함되지만 이들이 모든 실시예에 존재하는 것을 나타내지는 않는 것을 의미한다. 따라서, 본 명세서 전반에 걸친 다양한 개소들에서의 "일 실시예에서" 또는 "실시예에서"와 같은 문구들의 출현들은, 반드시 본 발명의 동일한 실시예를 지칭하는 것은 아니다. 게다가, 특정한 피처들, 구조들, 재료들, 또는 특성들은, 한가지 이상의 실시예들에서, 임의의 적합한 방식으로 조합될 수 있다. 다양한 부가적인 층들 및/또는 구조들이 포함될 수도 있고/있거나, 설명된 피처들이 다른 실시예들에서는 생략될 수도 있다.
- [0013] 부가적으로, 부정관사("a" 또는 "an")는, 명시적으로 다르게 기재되지 않는 한, "하나 이상"을 의미할 수 있다는 것이 이해되어야 한다.
- [0014] 다양한 동작들이, 본 발명을 이해하는데 가장 유용한 방식으로, 다수의 별개의 동작들로서 차례로 설명될 것이다. 그러나, 설명의 순서는, 이러한 동작들이 반드시 순서 중속적이어야 하는 것을 암시하는 것으로 해석되지 않아야 한다. 특히, 이러한 동작들은 제시의 순서로 수행될 필요가 없다. 설명되는 동작들은 설명되는 실시예와 상이한 순서로 수행될 수 있다. 다양한 부가적인 동작들이 수행될 수 있고/있거나, 설명되는 동작들이 부가적인 실시예들에서 생략될 수 있다.
- [0015] 본 발명의 실시예들에 따르면, 패터닝된 기관을 형성하는 방법은, 어닐링 프로세스의 말미(end)에서 결합들을 감소시키고 개선된 임계 치수 제어를 제공하기 위해, 블록 공중합체 마이크로페이즈(microphase) 분리의 키네틱스(kinetics)를 급속하게 감소시키는, 열적 켄칭 및 급속한 어닐링 프로세스의 조합을 활용함으로써 제공된다. 방법은, 기관 상에 블록 공중합체의 층을 캐스팅하는 단계; 제 1 시간 기간 동안, 어닐링 온도로, 제 1 환경에서, 층상 기관을 가열하는 단계; 및 층상 기관을 열적으로 켄칭하는 단계를 포함한다. 다른 실시예에 따르면, 방법은, 어닐링 조건들 및/또는 켄칭 조건들 하에서 블록 공중합체의 열적 열화를 최소화하기 위해, 제 1 및 제 2 분위기에서의 산소 함유량을, 약 50 ppm 이하의 레벨로 제어하는 단계를 더 포함한다.
- [0016] 본원에서 사용되는 바와 같이, "중합체 블록"이라는 용어는, 페이즈 분리가 발생하기에 충분한, 다른(unlike) 모노머(monomer) 타입들의 다른 중합체 블록들과 함께, 한층 더 긴 길이의 더 큰 중합체의 부분을 형성하고 χN 값을 나타내는, 어떤(some) 길이의 연속적인 중합체 체인으로의, 구성 유닛들의 다수의 타입들(즉, 공중합체 블록) 또는 단일 타입(즉, 동중중합체(homopolymer) 블록)의 다수의 모노머 유닛들의 그룹핑을 의미하고 포함한다. χ 는 플로리-허긴스(Flory-Huggins) 상호작용 파라미터이고, N은 블록 공중합체에 대한 총 중합도(degree of polymerization)이다. 본 발명의 실시예들에 따르면, 더 큰 중합체에서의 적어도 하나의 다른 중합체 블록과 하나의 중합체 블록의 χN 값은 약 10.5 이상일 수 있다.
- [0017] 본원에서 사용되는 바와 같이, "블록 공중합체"라는 용어는 체인들로 구성된 중합체를 의미하고 포함하며, 여기에서, 각각의 체인은 위에서 정의된 바와 같은 2개 이상의 중합체 블록들을 포함하고, 블록들 중 적어도 2개는, 이러한 블록들이 페이즈 분리하기에 충분한 세그리게이션(segretation) 강도(예컨대, $\chi N > 10.5$)로 이루어진다. 디블록(diblock) 공중합체들(즉, 2개의 중합체 블록들(AB)을 포함하는 중합체들), 트리블록 공중합체들(즉, 3개의 중합체 블록들(ABA 또는 ABC)을 포함하는 중합체들), 멀티블록 공중합체들(즉, 3개 초과 중합체 블록들(ABCD 등)을 포함하는 중합체들), 및 이들의 조합들을 포함하는 매우 다양한 블록 중합체들이 본원에서 고려된다. 본원에서 사용되는 바와 같이, "기관"이라는 용어는 베이스 재료, 또는 재료들이 위에 형성되는 구조(construction)를 의미하고 포함한다. 기관이 단일 재료, 상이한 재료들의 복수의 층들, 상이한 구조들 또는 상이한 재료들을 갖는 구역들의 층 또는 층들 등을 포함할 수 있다는 것이 인식될 것이다. 이러한 재료들은 반도체들, 절연체들, 전도체들, 또는 이들의 조합들을 포함할 수 있다. 예컨대, 기관은, 반도체 기관, 지지 구조 상의 베이스 반도체 층, 금속 전극, 또는 하나 이상의 층들, 구조들, 또는 구역들이 위에 형성된 반도체 기관일 수 있다. 기관은 종래의 실리콘 기관, 또는 반전도성 재료의 층을 포함하는 다른 벌크(bulk) 기관일 수 있다. 본원에서 사용되는 바와 같이, "벌크 기관"이라는 용어는, 실리콘 웨이퍼들뿐만 아니라, 또한, 실리콘-온-절연체("SOI") 기관들, 예컨대 실리콘-온-사파이어("SOS") 기관들 및 실리콘-온-유리("SOG") 기관들, 베이스 반도체 기초(foundation) 상의 실리콘의 에피택셜 층들, 및 다른 반도체 또는 광전자(optoelectronic) 재료들, 예컨대 실리콘-게르마늄, 게르마늄, 갈륨 비소, 갈륨 질화물, 및 인듐 인화물을 의미하고 포함한다. 기관은 도핑될 수 있거나 또는 도핑되지 않을 수 있다.
- [0018] 본원에서 사용되는 바와 같이, "마이크로페이즈 세그리게이션" 및 "마이크로페이즈 분리"라는 용어들은, 블록

공중합체의 동종 블록들이 상호 집합되고, 이종 블록들이 별개의 도메인들로 분리되는 특성들을 의미하고 포함한다. 벌크에서, 블록 공중합체들은, 구형, 원통형, 층상, 또는 바이컨티뉴어스 자이로이드 마이크로도메인들을 갖는 순서화된 모폴로지들로 자기 조립될 수 있고, 여기에서, 블록 공중합체의 분자량이, 형성되는 마이크로도메인들의 사이즈들을 좌우한다. 자기-조립된 블록 공중합체 모폴로지의 피치 주기(L_0) 또는 도메인 사이즈는 패터닝된 구조의 임계 치수를 설계하기 위한 기초로서 사용될 수 있다. 마찬가지로, 블록 공중합체의 중합체 블록들 중 하나를 선택적으로 에칭한 후에 남은 피치의 치수인 구조 주기(L_S)는 패터닝된 구조의 임계 치수를 설계하기 위한 기초로서 사용될 수 있다.

[0019] 블록 공중합체를 형성하는 중합체 블록들 각각의 길이들은, 이러한 블록 공중합체들의 중합체 블록들에 의해 형성되는 도메인들의 사이즈들에 대한 본질적인 제한일 수 있다. 예컨대, 중합체 블록들 각각은 도메인들의 원하는 패턴으로의 자기-조립을 용이하게 하는 길이를 갖도록 선택될 수 있고, 더 짧은 및/또는 더 긴 공중합체들은 원하는 대로 자기-조립되지 않을 수 있다.

[0020] 본원에서 사용되는 바와 같은 "어닐링" 또는 "어닐링한다"라는 용어는, 중합체 블록들로부터 형성되는 구조적인 유닛들을 반복시킴으로써 규정되는 순서화된 패턴을 형성하기 위해, 블록 공중합체의 2개 이상의 상이한 중합체 블록 컴포넌트들 사이의 충분한 마이크로페이즈 세그리게이션을 가능하게 하기 위한 블록 공중합체의 열적 처리를 의미하고 포함한다. 본 발명에서의 블록 공중합체의 어닐링은, 열적 어닐링(아르곤 또는 질소와 같은 비활성 분위기에서 또는 진공에서), 용매 증기-보조(solvent vapor-assisted) 어닐링(실온에서 또는 실온 이상에서), 초임계(supercritical) 유체-보조 어닐링, 또는 레이저-보조 어닐링을 포함하지만 이에 제한되지는 않는, 본 기술분야에 알려져 있는 다양한 방법들에 대한 한가지 이상의 처리들에 의해 달성될 수 있다. 특정 예로서, 하나의 처리는, 아래에서 더 상세히 설명되는 바와 같이, 진성 유리 전이 온도(T_g)보다 약 50 °C 이상 더 높지만, 블록 공중합체의 열적 열화 온도(T_d) 미만인 높은 온도에, 블록 공중합체를 노출시킴으로써 실시될 수 있는, 블록 공중합체의 열적 어닐링을 포함할 수 있다. 본원에서 설명되지 않은 다른 종래의 어닐링 방법들이 또한 활용될 수 있다.

[0021] 본원에서 사용되는 바와 같이, "진성 유리 전이 온도"는, 물 또는 다른 용매들의 영향이 없는 블록 공중합체의 유리 전이 온도를 의미한다. 본 기술분야에 알려져 있는 바와 같이, 용매들의 존재는 용매-함유 혼합물들의 유리 전이의 온도를 낮춘다.

[0022] 본원에서 사용되는 바와 같이, "열적 열화 온도"는, 블록 공중합체가 주변 산소 레벨들 하에서 산화성 열화를 겪게 될 온도를 의미한다. 본 발명의 실시예들에 따르면, 열적 퀘칭 및 어닐링 프로세스를 위한 주변 분위기에 있어서의 산소 함유량은 약 50 ppm 이하의 레벨에 있다. 원하는 주변 산소 레벨에서의 주어진 블록 공중합체의 열적 열화 온도는, 열무게 분석(thermogravimetric analysis)(TGA)을 포함하지만 이에 제한되지는 않는 일반적인 방법들에 의해 확인될 수 있다.

[0023] 이제 도면들, 특히 도 1a로 넘어가면, 본 발명의 실시예들과 함께 사용하기에 적합한 프로세싱 시스템(10)이 도시된다. 일반적으로, 시스템(10)은 가열 챔버(12) 및 냉각 챔버(14)를 포함하고, 이들 각각은 내부에 웨이퍼 지지부(16, 18)를 갖고, 그 웨이퍼 지지부는 그 위에 배치된 웨이퍼(30b)를 지지하고 가열 또는 냉각시키도록 구성된다. 웨이퍼 지지부(16)는 또한, 가열 플레이트(16)라고 지칭되고, 웨이퍼 지지부(18)는 또한, 칠링(chilling) 플레이트라고 지칭된다. 본원에서 사용되는 바와 같이, 웨이퍼(30b)는 하나 이상의 반도체 디바이스들의 제조에서 "기판"을 제공하는 임의의 구조를 지칭할 수 있다. 가열 및 냉각 챔버들(12, 14) 각각은 배기 포트(24, 26)를 통해 진공 펌프(미도시)에 유체적으로-커플링된 배기 챔버(20, 22)를 포함한다. 도시된 바와 같이, 가열 및 냉각 챔버는, 아래에서 논의되는 바와 같이, 이송 메커니즘(32)의 동작과 동작적으로 커플링된 이동가능한 도어(31)에 의해 서로로부터 물리적으로 격리될 수 있다.

[0024] 도 1a 및 도 1b의 시스템(10)은, 도 1a에서 도시된 바와 같은, 냉각 챔버(14) 내의 홈(home) 위치와 도 1a에서 도시된 바와 같은, 가열 플레이트(16) 위의 이송 위치 사이에서 웨이퍼(30)를 이송하도록 구성된 이송 아암(34)을 갖고 냉각 챔버(14) 내에 배치된 전용 이송 메커니즘(32)을 포함한다. 이러한 방식으로, 웨이퍼(30)는, 필요에 따라, 그리고 특정한 프로세싱 방법에 따라, 칠링 플레이트(18)와 가열 플레이트(16) 사이에서 이송될 수 있다. 더 구체적으로, 가열 플레이트(16)에 의해 지지된 웨이퍼(30)는 가열될 수 있고, 그 후에, 가열 플레이트(16)로부터 리프트 핀들(28)을 통해 리프팅될 수 있다. 이동가능한 도어(31)는, 가열 챔버(12) 내로의 칠링 플레이트(18)의 진입을 허용하기 위해, 가열 및 냉각 챔버들(12, 14) 사이에 개구를 제공하도록 재배치될 수 있다. 이송 아암(34)은, 리프트 핀(28)이 웨이퍼(30)를 칠링 플레이트(18) 상으로 내릴 수 있도록, 칠링 플레

트(18)를 이송 위치로 이동시킨다. 그 후에, 이송 아암(34)은, 웨이퍼(30)가 냉각될 수 있도록, 웨이퍼(30)를 갖는 칠링 플레이트(18)를 홈 위치로 철수시킨다. 예시된 냉각 시스템(14)이 칠링 플레이트(14)와 함께 도시되어 있지만, 냉각 챔버(14)는, 칠러 유닛과 유체 소통하도록 구성된 웨이퍼 척, 열전기 디바이스, 또는 대류성(convective) 가스 공급부와 유체 소통하는 가스 유입구 중 적어도 하나를 포함할 수 있다.

[0025] 시스템(10)은 또한, 가열 챔버, 냉각 챔버, 및/또는 이송 영역에서의 분위기를 모니터링 및 조정하는 하나 이상의 피드백 제어 메커니즘들(미도시), 예컨대 분석기들, 센서들, 및 제어기들을 포함할 수 있다. 예컨대, 피드백 제어 메커니즘들은, 온도, 산소 레벨들, 및/또는 압력에 대한 실시간 조정들을 행하는 것이 가능할 수 있다.

[0026] 웨이퍼(30)는, 바닥 및 상단 하드 레지스트 층들이 위에 형성된 기판을 포함할 수 있다. "상단" 및 "바닥"이라는 용어들은 일반적으로 임의로 설정될 수 있지만, 본원에서 사용되는 바와 같이, 웨이퍼(30)의 상단은, 프로세싱되고 있거나 적층 장치를 향하는 측이다. 일 실시예의 예비 단계에서, 포토레지스트 층이 상단 하드 레지스트 층 상에 적층되고, 패터닝되고, 현상되어, 그래포-에피택시(grapho-epitaxy) 및/또는 케미-에피택시(chemi-epitaxy) DSA 프로세스에서 가이드(guiding) 층들을 제공한다. 이와 관련하여, 종래의 프로시저들에 따라, 포토레지스트 층이 마스크, 이미징, 현상, 및 프로세싱될 수 있다.

[0027] 도 1a 및 도 1b가 통상적인(traditional) 단일 웨이퍼 프로세스 실시예를 도시하고 있지만, 본 발명은 이에 제한되지 않는다. 이와 관련하여, 적합한 이송 메커니즘과 함께, 다-챔버형 노(multi-chambered furnace)를 활용하는 배치(batch) 프로세싱이 추가로 고려된다.

[0028] 이제 도 2를 참조하여, 본 발명의 일 실시예에 따른, 웨이퍼(30)를 프로세싱하는 방법을 예시하는 흐름도(100)를 설명한다. 단계(110)에서, 층상 기판을 형성하기 위해, 기판 상에 블록 공중합체(BCP)의 층이 캐스팅된다. BCP는 진성 유리 전이 온도(T_g)와, BCP의 환경 조건들에 의존하는 열적 열화 온도(T_d)를 갖는다. BCP 층은, 열역학 마이크로페이즈 분리 하에서 제 1 및 제 2 도메인을 형성할 수 있는 제 1 및 제 2 중합체 블록들을 포함한다. 제 1 및 제 2 중합체 블록을 형성하는 블록들 각각의 길이들은 본질적으로, 제 1 및 제 2 도메인들의 사이즈들을 제한할 수 있다. 예컨대, 제 1 및 제 2 블록 공중합체들은, 도메인들의 원하는 패턴으로의 자기-조립을 용이하게 하기에 충분한 길이를 갖도록 선택될 수 있고, 이는, 더 짧은 공중합체들은 원하는 대로 자기-조립하지 않을 수 있기 때문이다. 예시적인 제 1 블록 공중합체들은, 폴리(9,9-비스(6'-N,N,N-트리메틸암모늄)-헥실)-플루오렌페닐렌("PFP"), 폴리(4-비닐피리딘)("4PVP"), 하이드록시프로필 메틸셀룰로스("HPMC"), 폴리에틸렌 글리콜("PEG"), 폴리(에틸렌 산화물)-코-폴리(프로필렌 산화물) 디블록 또는 멀티블록 공중합체들, 폴리(비닐 알코올)("PVA"), 폴리(에틸렌-코-비닐 알코올)("PEVA"), 폴리(아크릴산)("PAA"), 폴리(에틸옥사졸린), 폴리(알킬아크릴레이트), 폴리(아크릴아미드), 폴리(N-알킬아크릴아미드), 폴리(N,N-디알킬아크릴아미드), 폴리(프로필렌 글리콜)("PPG"), 폴리(프로필렌 산화물)("PPO"), 부분적으로 또는 완전히 가수분해된 폴리(비닐 알코올), 텍스트란, 폴리스티렌("PS"), 폴리에틸렌("PE"), 폴리프로필렌("PP"), 폴리클로로프렌("CR"), 폴리비닐 에테르("PVE"), 폴리(비닐 아세테이트)("PVAc"), 폴리(비닐 염화물)("PVC"), 폴리우레탄("PU"), 및 폴리아크릴레이트를 포함할 수 있지만 이에 제한되지는 않는다. 예시적인 제 2 블록 공중합체들은, 실리콘-함유 중합체들, 예컨대 폴리실록산(예컨대, 폴리디메틸실록산("PDMS")) 또는 실리콘 및 철-함유 중합체들(예컨대, 폴리(페로세닐디메틸실란)("PFS"))을 포함할 수 있지만 이에 제한되지는 않는다. 따라서, 예시적인 블록 공중합체들은, 폴리스티렌-b-폴리디메틸실록산("PS-PDMS"), 폴리(2-비닐피리딘-b-디메틸실록산("P2VP-PDMS")), 또는 폴리스티렌-b-폴리(페로세닐디메틸실란)("PS-PFS")을 포함할 수 있다. 명칭이 "블록 공중합체들을 형성하는 방법들, 자기-조립되는 블록 공중합체 구조를 형성하는 방법들, 및 관련된 조성들(METHODS OF FORMING BLOCK COPOLYMERS, METHODS OF FORMING A SELF-ASSEMBLED BLOCK COPOLYMER STRUCTURE AND RELATED COMPOSITIONS)"인 미국 특허 출원 일련 번호 제 2012/0046415 호에서 개시된 것과 같은 블록 공중합체들의 변형들이 또한 예상되고, 상기 미국 특허 출원의 개시는 그 전체가 인용에 의해 본원에 포함된다.

[0029] 여전히 도 2를 참조하면, 단계(120)에서, 시간 기간 동안, 가열 분위기에서, 층상 기판이 어닐링 온도에서 가열된다. 어닐링 단계(120)에서, 층상 기판은, BCP가 제 1 및 제 2 도메인들로 자기-구성(self-organize)하게 허용하기에 충분한 온도로 가열되고, 제 1 및 제 2 도메인들 각각은 그 각각의 중합체 블록을 특징으로 한다. 이러한 공중합체 마이크로페이즈 분리는 리소그래피 CD 및 피치 제어를 드라이빙(drive)한다.

[0030] BCP들의 어닐링은 키네틱(kinetic) 프로세스에 의해 가속화될 수 있는 열역학 현상이다. 따라서, 어닐링 온도를 진성 유리 전이 온도(T_g)보다 매우 높게 상승시킴으로써, 어닐링 단계(120)에 대해 더 적은 시간이 요구된다. 실시예에 따르면, 어닐링 온도는 블록 공중합체의 진성 유리 전이 온도(T_g)보다 약 50 °C 이상 더 높을 수

있다. 어닐링 온도는 100 내지 400 °C의 범위에 있을 수 있다. PS-PDMS 블록 공중합체에 대하여, 예컨대, 어닐링 온도는 340 °C일 수 있다. 실시예에 따르면, 증상 기관은, 배치 프로세싱을 위해 적응 및 설계된 노에서 가열될 수 있거나, 또는 단일 웨이퍼 프로세싱을 위해 적응 및 설계된 오븐에서 가열될 수 있다. 시간 기간은 2 분 내지 4 시간 초과 범위의 범위를 포함할 수 있다.

[0031] 본 발명의 실시예들에 따르면, 어닐링(가열) 분위기의 주변 산소 함유량은 약 50 ppm 이하일 수 있다. 예컨대, 주변 산소 함유량은, 약 45 ppm, 약 40 ppm, 약 35 ppm, 약 30 ppm, 약 25 ppm, 약 20 ppm, 약 15 ppm, 약 10 ppm, 약 8 ppm, 또는 약 5 ppm 이하일 수 있거나; 또는 주변 산소 함유량은, 이들의 각각의 가능한 조합과 동등한 또는 그 사이의 범위 내에 있는 레벨에서 유지될 수 있다. 예시적인 범위들은, 약 45 ppm 내지 약 5 ppm, 약 40 ppm 내지 약 8 ppm, 약 35 ppm 내지 약 10 ppm, 약 30 ppm 내지 약 15 ppm, 약 25 내지 약 20 ppm, 또는 약 30 ppm 내지 약 20 ppm을 포함하지만, 이에 제한되지는 않는다.

[0032] 단계(130)에서, 증상 기관은, 진성 유리 전이 온도(T_g) 미만인 퀘칭 온도로, 퀘칭 분위기에서 열적으로 퀘칭된다. 예컨대, 냉각 분위기는 실온에서 유지될 수 있다. 퀘칭은 어닐링 온도로부터 퀘칭 온도로, 증상 기관의 온도를 급속하게 낮춘다. 중합체 블록들의 키네틱 운동을 신속하게 감소시킴으로써, CD가 제어 또는 "고정(locked in)"되고, 이는, 더 우수한 CD 제어 타게팅을 가능하게 하고, 결함들을 줄인다. 증상 기관이 높은 온도에서 어닐링되는 경우에, 증상 기관의 온도가 진성 유리 전이 온도(T_g)보다 높다면, BCP의 피치 및 CD가 계속 변화하기 때문에, 급속한 퀘칭이 중요하다.

[0033] 본 발명의 실시예들에 따르면, 퀘칭(냉각) 환경의 주변 산소 함유량은 약 50 ppm 이하일 수 있다. 예컨대, 주변 산소 함유량은, 약 45 ppm, 약 40 ppm, 약 35 ppm, 약 30 ppm, 약 25 ppm, 약 20 ppm, 약 15 ppm, 약 10 ppm, 약 8 ppm, 또는 약 5 ppm 이하일 수 있거나; 또는 주변 산소 함유량은, 이들의 각각의 가능한 조합과 동등할 수 있거나 또는 그 사이의 범위 내에 있을 수 있다. 예시적인 범위는, 약 45 ppm 내지 약 5 ppm, 약 40 ppm 내지 약 8 ppm, 약 35 ppm 내지 약 10 ppm, 약 30 ppm 내지 약 15 ppm, 약 25 ppm 내지 약 20 ppm, 또는 약 30 ppm 내지 약 20 ppm을 포함하지만, 이에 제한되지는 않는다.

[0034] 본 발명의 실시예들에 따르면, 어닐링된 증상 기관을 열적으로 퀘칭하는 것은 수개의 방식들로 수행될 수 있다. 예컨대, 도 3에서 도시된 바와 같이, 열적 퀘칭은, 제 2 분위기의 압력을 감소시키는 것(단계(132)), 증상 기관 주위에 대류성 가스를 유동시키는 것(단계(134)), 칠러 유닛과 소통하는 웨이퍼 척과 증상 기관을 접촉시키는 것(단계(136)), 및/또는 냉각 아암들과 증상 기관을 접촉시키는 것(단계(138)) 중 적어도 하나를 포함할 수 있다. 단계(134)에 대하여, 대류성 가스는, 예컨대, 질소, 아르곤, 또는 헬륨을 포함할 수 있다. 퀘칭은 또한, 열 전기 펠트에 디바이스의 사용을 포함할 수 있다. 퀘칭 단계(130)는, 50 °C/분 이상의 레이트로, 그리고/또는 대략 1 내지 5 분 이하의 시간의 지속기간에 걸쳐 발생할 수 있다. PS-PDMS의 예의 경우에, 증상 기관은 1 분 동안 340 °C의 온도 내지 250 °C의 온도로 (즉, 90 °C/분의 레이트로) 퀘칭될 수 있다. 퀘칭 분위기는, 예컨대, 냉각 챔버(14), 구체적으로는 냉각 전면 개방 통합 포드(FOUP; Front Opening Unified Pod), 웨이퍼 보트, 또는 웨이퍼 핸들러, 포드를 포함할 수 있다.

[0035] 가열 분위기가 가열 챔버(12)를 포함하고 퀘칭 분위기가 냉각 챔버(14)를 포함하는 실시예에서, 증상 기관들의 하나 이상의 로트(lot)들이 동시에 프로세싱될 수 있다. 증상 기관들은, 증상 기관을 어닐링 온도에서 가열하기 전에, 가열 챔버(12)로 이송될 수 있으며, 열적으로 퀘칭하기 전에, 냉각 챔버(14)로 이송될 수 있다. 이송은 이송 메커니즘(32)의 사용으로 달성될 수 있다. 다수의 챔버들에서 증상 기관들을 프로세싱함으로써, 매우 높은 어닐링 온도와 퀘칭 온도 사이의 전이를 위해 단일 챔버를 기다릴 필요가 없다. 특히, 웨이퍼들의 배치(batch) 프로세싱 동안의 챔버 내부의 큰 열용량(thermal mass)의 결과로서, 어닐링과 퀘칭 온도들 사이를 전이하는데 긴 시간이 걸린다.

[0036] 분리된 가열 및 냉각 챔버들(12, 14)의 사용은 효율적이고, 시스템(10)이 높은 처리량을 유지할 수 있게 한다. 예컨대, 증상 기관들은, 60 분 동안 가열 챔버(12)에서 베이킹(bake)될 수 있고, 그 후에, 30 분 동안 냉각 챔버(14)로 진행될 수 있다. 제 1 로트(들)가 냉각 챔버(14)로 옮겨진 직후에, 새로운 증상 기관들이 가열 챔버(12) 내로 이동할 수 있다. 따라서, 단일 챔버를 곧바로 가열 및 냉각시키기 위한 시간을 요구하지 않으면서, 생산성이 유지될 수 있다.

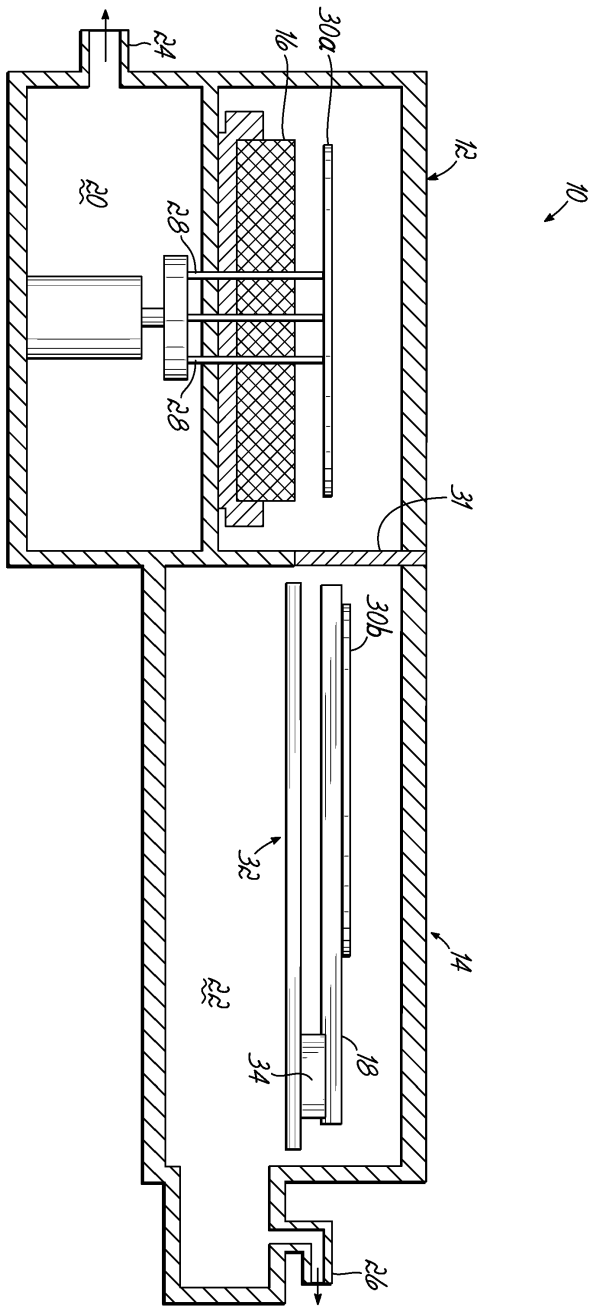
[0037] 다른 실시예에서, 단일 증상 기관이, 가열 단계 동안에, 오븐에서의 트랙 상에 배치될 수 있다. 더욱이, 증상 기관은, 열적으로 퀘칭하기 전에, 트랙으로부터, 예컨대 칠링 플레이트 또는 오븐을 포함하는 냉각 챔버(14)로 이송될 수 있다. 이러한 실시예에서, 냉각 챔버(14)는, 칠러 유닛과 유체 소통하도록 구성된 웨이퍼 척; 예컨대 질소, 아르곤, 또는 헬륨의 대류성 블랭킷(blanket); 또는 냉각 아암들 중 적어도 하나를 포함할 수 있다. 냉각

아암들은 질소 버퍼 챔버에서 채용될 수 있다.

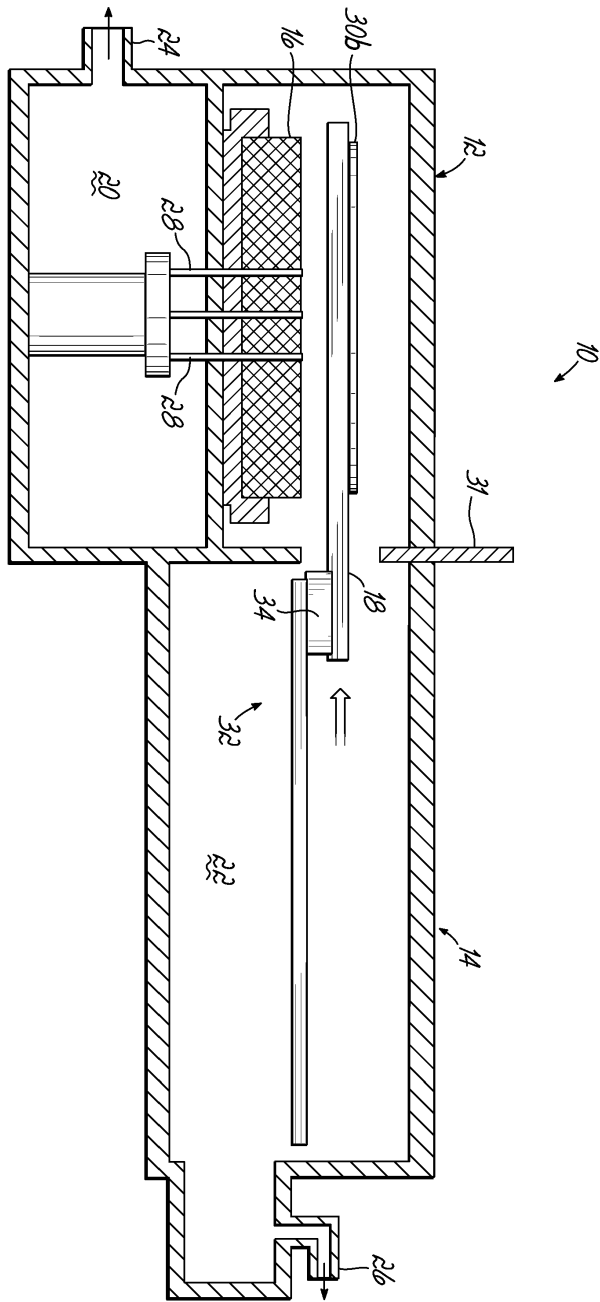
- [0038] 본 발명의 일 양상에 따르면, 높은 온도들에서의 BCP의 열적 열화를 최소화하기 위해, 프로세싱 환경들의 산소 함유량이 제어될 수 있다. 이제 도 2로 돌아가면, 단계(140)에서, 어닐링 온도 및 퀴칭 온도를 BCP의 열적 열화 온도(T_d) 아래로 유지하기 위해, 어닐링 및 퀴칭 분위기에서의 산소 함유량이, 약 5 ppm 내지 약 8 ppm 이하의 레벨로 제어된다. PS-PDMS의 예에 대해, 5 ppm 미만의 산소 레벨이 요구될 수 있다. 증상 기관들이 높은 온도들에서 어닐링되는 경우에, 중합체들이 산화될 수 있고, 이는 CD 결함들을 야기한다. 따라서, 낮은 산소 환경을 유지하는 것은, 그러한 산화를 방지하는 것을 돕고, CD 및 피치를 고정시키는 것을 돕는다. 실시예에서, 증상 기관이 챔버들 사이에서 이송되는 동안에도, 낮은 산소 환경이 유지된다. 증상 기관의 온도가 중합체의 산화 레벨 아래에 있게 된 후에, 웨이퍼는, 예컨대 웨이퍼 FOUF 내의 분위기 상태로 이송될 수 있다.
- [0039] 도 4를 참조하면, 가열 챔버가 노를 포함하는 실시예에서, 캐스팅 단계(110)는, 블록 공중합체의 용매화된 층을 형성하기 위해, 유기 용매 및 블록 공중합체를 포함하는 용액을 기관에 도포하는 단계(단계(112))를 포함할 수 있다. 캐스팅 단계(110)는, 증상 기관을 어닐링 온도에서 가열하기 전에, 용매화된 층에서의 유기 용매의 양을 감소시키기 위해, 증상 기관의 도포-후(post-application) 베이킹을 수행하는 단계(단계(114))를 더 포함할 수 있다. 도포-후 베이킹의 온도는 진성 유리 전이 온도(T_g)보다 더 낮다. 예컨대, 도포-후 베이킹은 예컨대 대략 110 °C의 온도에서 수행될 수 있다. 도포-후 베이킹은, 노에 진입하는 캐스팅 용매의 양을 감소시키는 것을 돕고, 따라서, 노에서의 유기물 축적(organic build-up)을 방지하는 것을 돕는다. 도포-후 베이킹은 트랙 상에서 수행될 수 있고, 배기(exhaust)는 시스템(10) 외부로 펌핑 다운될(pumped down) 수 있다.
- [0040] 이제 도 5를 참조하면, 단일 웨이퍼가 오븐에서 프로세싱되는 실시예에서, 방법(100)은, 증상 기관의 어닐링(120) 전에, 증상 기관을 둘러싸는 환경을, 100 torr 이하의 압력으로 진공배기(evacuating)하는 부가적인 단계(150)를 포함할 수 있다. 진공배기는 진공 펌프의 사용으로 달성될 수 있고, 그 결과로 이루어진 압력 변화가 오븐에서의 온도 감소를 야기할 수 있다.
- [0041] 방법(100)은, 가열 분위기를 제공하기 위해, 약 8 ppm 이하의 산소 함유량을 갖는 프로세싱 가스를, 증상 기관을 둘러싸는 환경으로 도입하는 선택적인 단계(160)를 더 포함할 수 있으며, 여기에서, 프로세싱 가스를 도입하는 것은, 진공배기 단계(150) 후에, 그리고 어닐링 단계(120) 전에, 수행된다. 프로세싱 가스는 가스상의 유기 용매를 포함하여, 약 100 torr 이상의 레벨로, 제 1 분위기에서, 유기 용매의 함유량을 제공함으로써, 용매-풍부 환경을 형성할 수 있다.
- [0042] 어닐링 단계(120) 및 퀴칭 단계(130) 후에, 증상 기관이, 진성 유리 전이 온도(T_g) 아래의 온도에서 유지될 수 있는 한편, 동시에, 증상 기관을 둘러싸는 환경에서의 유기 용매 함유량을 낮춘다. 유기 용매 함유량의 이러한 저감은, 진성 유리 전이 온도(T_g) 아래의 온도에서의 베이킹을 위해, 증상 기관을 도포-후 베이킹 플레이트로 이송함으로써 달성될 수 있다. 이러한 베이킹은 일정 양의 잔여 용매를 제거하는 것을 도울 수 있다. 베이킹 온도는 용매가 느리게 제거되도록 충분히 낮아야 하고, 이는, 증상 기관의 박리(delamination) 및/또는 중합체 크래킹(cracking)을 최소화하는 것을 돕는다.
- [0043] 본 발명이 본 발명의 한가지 이상의 실시예들의 설명에 의해 예시되었고, 이러한 실시예들이 상당히 상세하게 설명되었지만, 이들은 그러한 세부사항으로 첨부된 청구항들의 범위를 한정하거나 또는 어떠한 방식으로든 제한하도록 의도되지 않는다. 부가적인 이점들 및 변형들이 당업자에게 쉽게 발상될 것이다. 따라서, 본 발명은, 본 발명의 더 넓은 양상들에서, 특정 세부사항들, 대표적인 장치 및 방법, 및 설명되고 도시된 예시적인 예들에 제한되지 않는다. 따라서, 일반적인 발명의 개념의 범위로부터 벗어나지 않으면서, 그러한 세부사항들로부터 이탈이 이루어질 수 있다.

도면

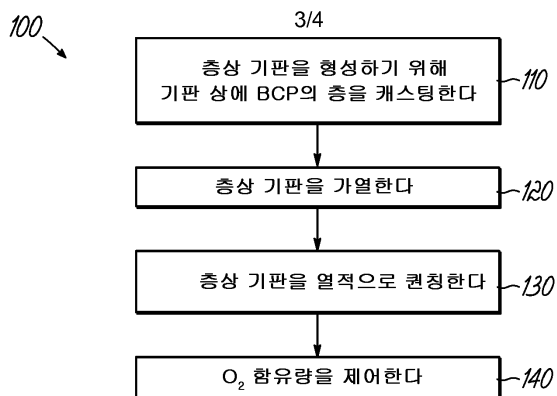
도면1a



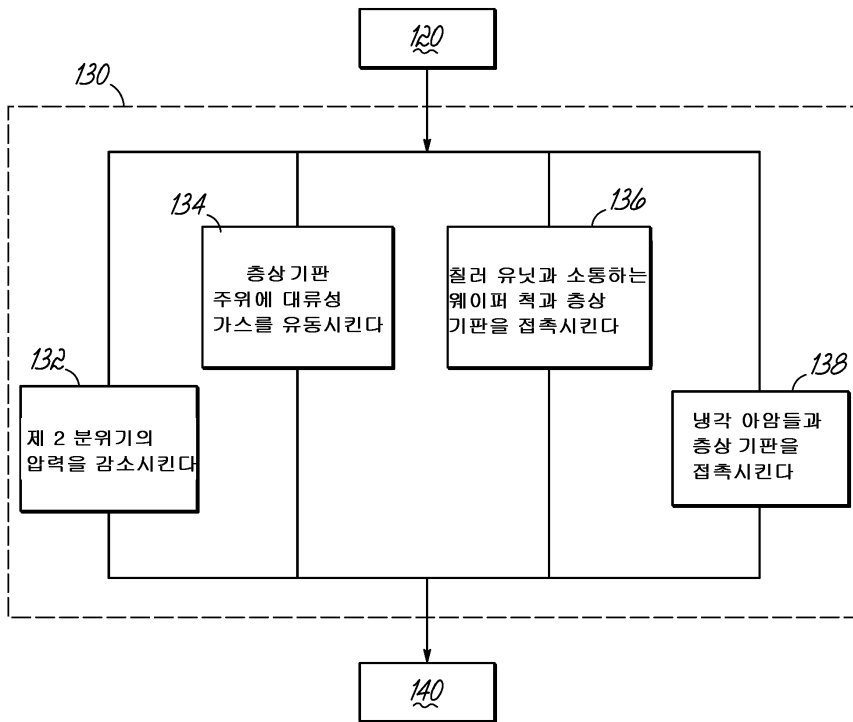
도면1b



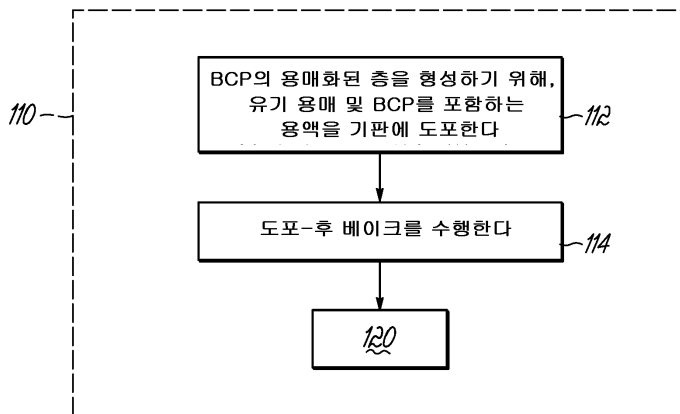
도면2



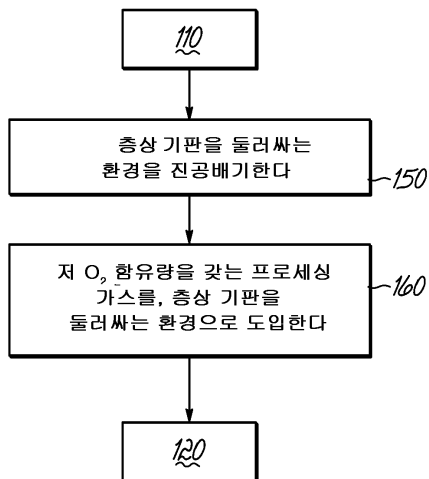
도면3



도면4



도면5



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제1항

【변경전】

상기 캐스팅 단계

【변경후】

상기 캐스팅하는 단계

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 제1항

【변경전】

상기 켈칭 단계

【변경후】

상기 켈칭하는 단계

【직권보정 3】

【보정항목】 청구범위

【보정세부항목】 제1항

【변경전】

상기 가열 단계

【변경후】

상기 가열하는 단계