

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-246210
(P2009-246210A)

(43) 公開日 平成21年10月22日(2009.10.22)

(51) Int.Cl.	F 1		テーマコード (参考)
H01L 21/318 (2006.01)	H01L 21/318	B	4K030
H01L 21/31 (2006.01)	H01L 21/31	C	5FO45
C23C 16/42 (2006.01)	C23C 16/42		5FO58
H01L 21/8247 (2006.01)	H01L 27/10	434	5FO83
H01L 27/115 (2006.01)	H01L 29/78	371	5F1O1

審査請求 未請求 請求項の数 5 O L (全 18 頁) 最終頁に続く

(21) 出願番号	特願2008-92418 (P2008-92418)	(71) 出願人	000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号
(22) 出願日	平成20年3月31日 (2008.3.31)	(74) 代理人	100115118 弁理士 渡邊 和浩
		(74) 代理人	100107559 弁理士 星宮 勝美
		(72) 発明者	本多 稔 東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内
		(72) 発明者	中西 敏雄 東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内

最終頁に続く

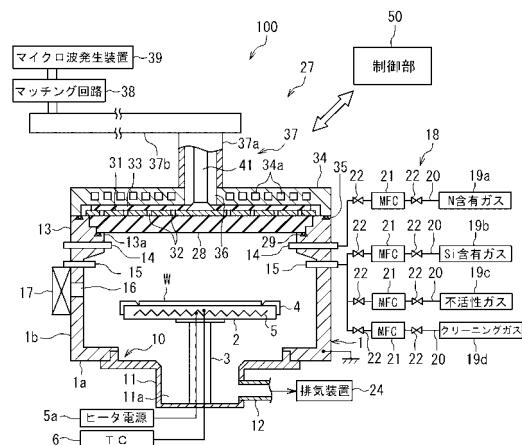
(54) 【発明の名称】窒化珪素膜の製造方法、窒化珪素膜積層体の製造方法、コンピュータ読み取り可能な記憶媒体およびプラズマCVD装置

(57) 【要約】

【課題】 CVD法により個々の窒化珪素膜のバンドギャップの大きさを変えて窒化珪素膜積層体を製造する。

【解決手段】 複数の孔を有する平面アンテナ31によりチャンバー1にマイクロ波を導入するプラズマCVD装置100を用い、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガス／アンモニアガス流量比を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成する窒化珪素膜の製造方法であって、

シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比(シリコン含有化合物ガス流量／アンモニアガス流量)を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程を備えたことを特徴とする窒化珪素膜の製造方法。10

【請求項 2】

複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって異なる大きさのバンドギャップを有する窒化珪素膜の積層体を形成する窒化珪素膜積層体の製造方法であって、

シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比(シリコン含有化合物ガス流量／アンモニアガス流量)を0.015以上0.2以下の範囲内に設定し、第1の処理圧力でプラズマCVDを行い2.5eV以上5eV以下の範囲内の第1のバンドギャップを有する窒化珪素膜を形成する第1のCVD工程と、20

前記第1のCVD工程の前または後に、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比(シリコン含有化合物ガス流量／アンモニアガス流量)を0.015以上0.2以下の範囲内に設定し、前記第1の処理圧力よりも高い第2の処理圧力でプラズマCVDを行い、5eV超7eV以下の範囲内の第2のバンドギャップを有する窒化珪素膜を形成する第2のCVD工程と、

を備えたことを特徴とする窒化珪素膜積層体の製造方法。

【請求項 3】

前記第1のCVD工程と前記第2のCVD工程を繰り返し行うことの特徴とする請求項2に記載の窒化珪素膜積層体の製造方法。30

【請求項 4】

コンピュータ上で動作する制御プログラムが記憶されたコンピュータ読み取り可能な記憶媒体であって、

前記制御プログラムは、実行時に、複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成するに際し、

シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比(シリコン含有化合物ガス流量／アンモニアガス流量)を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程が行われるように、コンピュータに前記プラズマCVD装置を制御せるものであることを特徴とするコンピュータ読み取り可能な記憶媒体。40

【請求項 5】

プラズマCVD法により被処理体上に窒化珪素膜を形成するプラズマCVD装置であって、

被処理体を載置台に載置して収容する処理室と、

前記処理室の前記開口部を塞ぐ誘電体部材と、

前記誘電体部材の外側に設けられ、前記処理室内にマイクロ波を導入するための複数の50

孔を有する平面アンテナと、

前記処理室内に原料ガスを供給するガス供給機構と、

前記処理室内を減圧排気する排気機構と、

前記処理室内で、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量／アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、0.1Pa以上133Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程が行われるように制御する制御部と、

を備えたことを特徴とするプラズマCVD装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化珪素膜およびその積層体の製造方法、これら的方法に用いるコンピュータ読み取り可能な記憶媒体並びにプラズマCVD装置に関する。

【背景技術】

【0002】

現在、電気的書換え動作が可能なEEPROM (Electrically Erasable and Programmable ROM) などに代表される不揮発性半導体メモリ装置としては、SONOS (Silicon-Oxide-Nitride-Oxide-Silicon) 型やMONOS (Metal-Oxide-Nitride-Oxide-Silicon) 型と呼ばれる積層構造を有するものがある。これらのタイプの不揮発性半導体メモリ装置では、二酸化珪素膜 (Oxide) に挟まれた1層以上の窒化珪素膜 (Nitride) を電荷蓄積領域として情報の保持が行われる。つまり、上記不揮発性半導体メモリ装置では、半導体基板 (Silicon) とコントロールゲート電極 (SiliconまたはMetal) との間に電圧を印加することによって、電荷蓄積領域の窒化珪素膜に電子を注入してデータを保存したり、窒化珪素膜に蓄積された電子を除去したりして、データの保存と消去の書換えを行っている。窒化珪素膜の電荷蓄積能力は、そのバンドギャップ構造と関係があると考えられる。

20

【0003】

不揮発性半導体メモリ装置の電荷蓄積領域としての窒化珪素膜を形成する技術として、特許文献1では、トンネル酸化膜とトップ酸化膜との間の窒化珪素膜を形成する際に、ジクロルシラン (SiH₂Cl₂) とアンモニア (NH₃) を原料ガスとし、流量比SiH₂Cl₂/NH₃を1/10以下の条件で減圧CVD (Chemical Vapor Deposition; 化学気相堆積) 法により成膜する窒化珪素膜の形成方法が記載されている。しかし、従来のCVD法による成膜プロセスの場合、個々の窒化珪素膜のバンドギャップをプロセス条件のみによって制御することは困難であった。従来は窒化珪素膜のバンドギャップの大きさを制御するために、CVD法を利用して窒化珪素膜を形成した後、この窒化珪素膜を酸化して窒化酸化珪素膜に変化させるなど、膜の構成成分自体を変化させる必要があった。酸化処理によって窒化珪素膜の膜質を変化させるには、複数の成膜装置が必要になってしまい、プロセス効率が低下する。特に、電荷蓄積領域として機能する窒化珪素膜を2層以上の積層体（窒化珪素膜積層体）として形成する場合、工程が複雑になり、プロセス効率がさらに低下してしまうという問題があった。

40

【0004】

また、プラズマCVD法によって窒化珪素膜を形成することが一般的に行われているが、この方法で製造される窒化珪素膜は、多くの場合、エッティングのハードマスクやストップバー膜として使用される、緻密で欠陥が少ない良質な窒化珪素膜であった。

【0005】

【特許文献1】特開平5-145078号公報（例えば、段落0015など）

【発明の開示】

50

【発明が解決しようとする課題】

【0006】

本発明は上記実情に鑑みてなされたものであり、その第1の目的は、プラズマCVD法によりバンドギャップの大きさを容易に制御できる窒化珪素膜の製造方法を提供することである。また、本発明の第2の目的は、プラズマCVD法により個々の窒化珪素膜のバンドギャップの大きさを変えて窒化珪素膜積層体を容易に製造できる方法を提供することである。

【課題を解決するための手段】

【0007】

本発明の窒化珪素膜の製造方法は、複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成する窒化珪素膜の製造方法であって、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量／アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程を備えている。10

【0008】

また、本発明の窒化珪素膜積層体の製造方法は、複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって異なる大きさのバンドギャップを有する窒化珪素膜の積層体を形成する窒化珪素膜積層体の製造方法であって、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量／アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、第1の処理圧力でプラズマCVDを行い2.5eV以上5eV以下の範囲内の第1のバンドギャップを有する窒化珪素膜を形成する第1のCVD工程と、前記第1のCVD工程の前または後に、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量／アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、前記第1の処理圧力よりも高い第2の処理圧力でプラズマCVDを行い、5eV超7eV以下の範囲内の第2のバンドギャップを有する窒化珪素膜を形成する第2のCVD工程と、を備えている。この場合、前記第1のCVD工程と前記第2のCVD工程を繰り返し行うことが好みしい。20

【0009】

本発明のコンピュータ読み取り可能な記憶媒体は、コンピュータ上で動作する制御プログラムが記憶されたコンピュータ読み取り可能な記憶媒体であって、前記制御プログラムは、実行時に、複数の孔を有する平面アンテナにより処理室内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成するに際し、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量／アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程が行われるように、コンピュータに前記プラズマCVD装置を制御せるものである。40

【0010】

本発明のプラズマCVD装置は、プラズマCVD法により被処理体上に窒化珪素膜を形成するプラズマCVD装置であって、50

被処理体を載置台に載置して収容する処理室と、

前記処理室の前記開口部を塞ぐ誘電体部材と、

前記誘電体部材の外側に設けられ、前記処理室内にマイクロ波を導入するための複数の孔を有する平面アンテナと、

前記処理室内に原料ガスを供給するガス供給機構と、

前記処理室内を減圧排気する排気機構と、

前記処理室内で、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量 / アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行い、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するCVD工程が行われるように制御する制御部と、を備えている。

10

【発明の効果】

【0011】

本発明の窒化珪素膜の製造方法によれば、シリコン含有化合物ガスとアンモニアガスとの流量比（シリコン含有化合物ガス流量 / アンモニアガス流量）を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行うことにより、バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を容易に製造することができる。本発明では、主に処理圧力によってバンドギャップの大小を容易に制御できることから、様々なバンドギャップ構造を有する窒化珪素膜積層体を形成する場合に連続的な成膜が可能になり、プロセス効率に優れている。

20

【発明を実施するための最良の形態】

【0012】

[第1の実施の形態]

以下、本発明の第1の実施の形態について図面を参照して詳細に説明する。図1は、本発明の窒化珪素膜の製造方法に利用可能なプラズマCVD装置100の概略構成を模式的に示す断面図である。

【0013】

プラズマCVD装置100は、複数のスロット状の孔を有する平面アンテナ、特にRLSA(Radial Line Slot Antenna; ラジアルラインスロットアンテナ)にて処理室内にマイクロ波を導入してプラズマを発生させることにより、高密度かつ低電子温度のマイクロ波励起プラズマを発生させ得るRLSAマイクロ波プラズマ処理装置として構成されている。プラズマCVD装置100では、 $1 \times 10^{10} \sim 5 \times 10^{12} / \text{cm}^3$ のプラズマ密度で、かつ0.7~2eVの低電子温度を有するプラズマによる処理が可能である。従って、プラズマCVD装置100は、各種半導体装置の製造過程においてプラズマCVDによる窒化珪素膜の成膜処理の目的で好適に利用できる。

30

【0014】

プラズマCVD装置100は、主要な構成として、気密に構成されたチャンバー(処理室)1と、チャンバー1内にガスを供給するガス供給機構18と、チャンバー1内を減圧排気するための排気機構としての排気装置24と、チャンバー1の上部に設けられ、チャンバー1内にマイクロ波を導入するマイクロ波導入機構27と、これらプラズマCVD装置100の各構成部を制御する制御部50と、を備えている。

40

【0015】

チャンバー1は、接地された略円筒状の容器により形成されている。なお、チャンバー1は角筒形状の容器により形成してもよい。チャンバー1は、アルミニウム等の材質からなる底壁1aと側壁1bとを有している。

【0016】

チャンバー1の内部には、被処理体であるシリコンウエハ(以下、単に「ウエハ」と記す)Wを水平に支持するための載置台2が設けられている。載置台2は、熱伝導性の高い材質例えばAIN等のセラミックにより構成されている。この載置台2は、排気室11の底部中央から上方に延びる円筒状の支持部材3により支持されている。支持部材3は、

50

例えばAlN等のセラミックスにより構成されている。

【0017】

また、載置台2には、その外縁部をカバーし、ウエハWをガイドするためのカバーリング4が設けられている。このカバーリング4は、例えば石英、AlN、Al₂O₃、SiN等の材質で構成された環状部材である。

【0018】

また、載置台2には、温度調節機構としての抵抗加熱型のヒータ5が埋め込まれている。このヒータ5は、ヒータ電源5aから給電されることにより載置台2を加熱して、その熱で被処理基板であるウエハWを均一に加熱する。

【0019】

また、載置台2には、熱電対(TC)6が配備されている。この熱電対6により、温度計測を行うことにより、ウエハWの加熱温度を例えば室温から900までの範囲で制御可能となっている。

【0020】

また、載置台2には、ウエハWを支持して昇降させるためのウエハ支持ピン(図示せず)を有している。各ウエハ支持ピンは、載置台2の表面に対して突没可能に設けられている。

【0021】

チャンバー1の底壁1aの略中央部には、円形の開口部10が形成されている。底壁1aにはこの開口部10と連通し、下方に向けて突出する排気室11が設けられている。この排気室11には、排気管12が接続されており、この排気管12を介して排気装置24に接続されている。

【0022】

チャンバー1を形成する側壁1bの上端には、チャンバー1を開閉させる蓋体(リッド)としての機能を有する環状のプレート13が配置されている。プレート13の内周下部は、内側(チャンバー内空間)へ向けて突出し、環状の支持部13aを形成している。

【0023】

プレート13には、第1のガス導入部として環状をなすガス導入部14が設けられている。また、チャンバー1の側壁1bには、第2のガス導入部として環状をなすガス導入部15が設けられている。つまり、ガス導入部14および15は、上下2段に設けられている。各ガス導入部14および15は成膜原料ガスやプラズマ励起用ガスを供給するガス供給機構18に接続されている。なお、ガス導入部14および15はノズル状またはシャワー・ヘッド状に設けてもよい。また、ガス導入部14とガス導入部15を単一のシャワー・ヘッドに設けてもよい。

【0024】

また、チャンバー1の側壁1bには、プラズマCVD装置100と、これに隣接する搬送室(図示せず)との間で、ウエハWの搬入出を行うための搬入口16と、この搬入口16を開閉するゲートバルブ17とが設けられている。

【0025】

ガス供給機構18は、例えば窒素含有ガス(N含有ガス)供給源19a、シリコン含有化合物ガス(Si含有ガス)供給源19b、不活性ガス供給源19cおよびチャンバー1内をクリーニングする際に用いるクリーニングガス供給源19dを有している。窒素含有ガス供給源19aは、上段のガス導入部14に接続されている。また、シリコン含有化合物ガス供給源19b、不活性ガス供給源19cおよびクリーニングガス供給源19dは、下段のガス導入部15に接続されている。なお、ガス供給機構18は、上記以外の図示しないガス供給源として、例えばチャンバー内雰囲気を置換する際に用いるバージガス供給源等を有していてもよい。

【0026】

成膜原料ガスである窒素含有ガスとしては、アンモニアガス(NH₃)を用いる。また、他の成膜原料ガスであるシリコン含有化合物ガスとしては、例えばシラン(SiH₄)

10

20

30

40

50

、ジシラン(Si_2H_6)、TSA(トリシリルアミン)などを用いることができる。この中でも、特にジシラン(Si_2H_6)が好ましい。つまり、窒化珪素膜のバンドギャップの大きさを制御する目的には、成膜原料ガスとして、アンモニアガスとジシランとを用いる組み合わせが好ましい。さらに、不活性ガスとしては、例えば N_2 ガスや希ガスなどを用いることができる。希ガスは、プラズマ励起用ガスとして安定したプラズマの生成に役立つものであり、例えば Ar ガス、Kr ガス、Xe ガス、He ガスなどを用いることができる。また、クリーニングガスとしては、 ClF_3 、 NF_3 、 HCl 、F 等を例示できる。

【0027】

窒素含有ガスは、ガス供給機構 18 の窒素含有ガス供給源 19a から、ガスライン 20 を介してガス導入部 14 に至り、ガス導入部 14 からチャンバー 1 内に導入される。一方、シリコン含有化合物ガス、不活性ガスおよびクリーニングガスは、シリコン含有化合物ガス供給源 19b、不活性ガス供給源 19c およびクリーニングガス供給源 19d から、それぞれガスライン 20 を介してガス導入部 15 に至り、ガス導入部 15 からチャンバー 1 内に導入される。各ガス供給源に接続する各々のガスライン 20 には、マスフローコントローラ 21 およびその前後の開閉バルブ 22 が設けられている。このようなガス供給機構 18 の構成により、供給されるガスの切替えや流量等の制御が出来るようになっている。なお、Ar などのプラズマ励起用の希ガスは任意のガスであり、必ずしも成膜原料ガスと同時に供給する必要はない。

【0028】

排気機構としての排気装置 24 は、ターボ分子ポンプなどの高速真空ポンプを備えている。前記のように、排気装置 24 は、排気管 12 を介してチャンバー 1 の排気室 11 に接続されている。この排気装置 24 を作動させることにより、チャンバー 1 内のガスは、排気室 11 の空間 11a 内へ均一に流れ、さらに空間 11a から排気管 12 を介して外部へ排気される。これにより、チャンバー 1 内を、例えば 0.133Pa まで高速に減圧することが可能となっている。

【0029】

次に、マイクロ波導入機構 27 の構成について説明する。マイクロ波導入機構 27 は、主要な構成として、透過板 28、平面アンテナ 31、遅波材 33、カバー 34、導波管 37 およびマイクロ波発生装置 39 を備えている。

【0030】

マイクロ波を透過する透過板 28 は、プレート 13 において内周側に張り出した支持部 13a 上に配備されている。透過板 28 は、誘電体、例えば石英や Al_2O_3 、 AlN 等のセラミックスから構成されている。この透過板 28 と支持部 13aとの間は、シール部材 29 を介して気密にシールされている。したがって、チャンバー 1 内は気密に保持される。

【0031】

平面アンテナ 31 は、透過板 28 の上方において、載置台 2 と対向するように設けられている。平面アンテナ 31 は、円板状をなしている。なお、平面アンテナ 31 の形状は、円板状に限らず、例えば四角板状でもよい。この平面アンテナ 31 は、プレート 13 の上端に係止されている。

【0032】

平面アンテナ 31 は、例えば表面が金または銀メッキされた銅板、ニッケル板、SUS 板またはアルミニウム板から構成されている。平面アンテナ 31 は、マイクロ波を放射する多数のスロット状のマイクロ波放射孔 32 を有している。マイクロ波放射孔 32 は、所定のパターンで平面アンテナ 31 を貫通して形成されている。

【0033】

個々のマイクロ波放射孔 32 は、例えば図 2 に示すように、細長い長方形状(スロット状)をなし、隣接する 2 つのマイクロ波放射孔が対をなしている。そして、典型的には隣接するマイクロ波放射孔 32 が「T」字状に配置されている。また、このように所定の形

10

20

30

40

50

状（例えばT字状）に組み合わせて配置されたマイクロ波放射孔32は、さらに全体として同心円状に配置されている。

【0034】

マイクロ波放射孔32の長さや配列間隔は、マイクロ波の波長(λ)に応じて決定される。例えば、マイクロ波放射孔32の間隔は、 $\lambda / 4$ から λ となるように配置される。図2においては、同心円状に形成された隣接するマイクロ波放射孔32どうしの間隔を r で示している。なお、マイクロ波放射孔32の形状は、円形状、円弧状等の他の形状であってもよい。さらに、マイクロ波放射孔32の配置形態は特に限定されず、同心円状のほか、例えば、螺旋状、放射状等に配置することもできる。

【0035】

平面アンテナ31の上面には、真空よりも大きい誘電率を有する遅波材33が設けられている。この遅波材33は、真空中ではマイクロ波の波長が長くなることから、マイクロ波の波長を短くしてプラズマを調整する機能を有している。

【0036】

なお、平面アンテナ31と透過板28との間、また、遅波材33と平面アンテナ31との間は、それぞれ接触させても離間させてもよいが、接触させることが好ましい。

【0037】

チャンバー1の上部には、これら平面アンテナ31および遅波材33を覆うように、カバー34が設けられている。カバー34は、例えばアルミニウムやステンレス鋼等の金属材料によって形成されている。プレート13の上端とカバー34とは、シール部材35によりシールされている。カバー34の内部には、冷却水流路34aが形成されている。この冷却水流路34aに冷却水を通流させることにより、カバー34、遅波材33、平面アンテナ31および透過板28を冷却できるようになっている。なお、カバー34は接地されている。

【0038】

カバー34の上壁(天井部)の中央には、開口部36が形成されており、この開口部36には導波管37が接続されている。導波管37の他端側は、マッチング回路38を介してマイクロ波を発生するマイクロ波発生装置39が接続されている。

【0039】

導波管37は、上記カバー34の開口部36から上方へ延出する断面円形状の同軸導波管37aと、この同軸導波管37aの上端部に接続された水平方向に延びる矩形導波管37bとを有している。

【0040】

同軸導波管37aの中心には内導体41が延在している。この内導体41は、その下端部において平面アンテナ31の中心に接続固定されている。このような構造により、マイクロ波は、同軸導波管37aの内導体41を介して平面アンテナ31へ放射状に効率よく均一に伝播される。

【0041】

以上のような構成のマイクロ波導入機構27により、マイクロ波発生装置39で発生したマイクロ波が導波管37を介して平面アンテナ31へ伝搬され、さらに透過板28を介してチャンバー1内に導入されるようになっている。なお、マイクロ波の周波数としては、例えば2.45GHzが好ましく用いられ、他に、8.35GHz、1.98GHz等を用いることもできる。

【0042】

プラズマCVD装置100の各構成部は、制御部50に接続されて制御される構成となっている。制御部50は、コンピュータを有しており、例えば図3に示したように、CPUを備えたプロセスコントローラ51と、このプロセスコントローラ51に接続されたユーザーインターフェース52および記憶部53を備えている。プロセスコントローラ51は、プラズマCVD装置100において、例えば温度、圧力、ガス流量、マイクロ波出力などのプロセス条件に関する各構成部(例えば、ヒータ電源5a、ガス供給機構18、

10

20

30

40

50

排気装置 24、マイクロ波発生装置 39など)を統括して制御する制御手段である。

【0043】

ユーザーインターフェース 52は、工程管理者がプラズマ CVD 装置 100 を管理するためにコマンドの入力操作等を行うキーボードや、プラズマ CVD 装置 100 の稼働状況を可視化して表示するディスプレイ等を有している。また、記憶部 53には、プラズマ CVD 装置 100 で実行される各種処理をプロセスコントローラ 51 の制御にて実現するための制御プログラム(ソフトウェア)や処理条件データ等が記録されたレシピが保存されている。

【0044】

そして、必要に応じて、ユーザーインターフェース 52 からの指示等にて任意のレシピを記憶部 53 から呼び出してプロセスコントローラ 51 に実行させることで、プロセスコントローラ 51 の制御下、プラズマ CVD 装置 100 のチャンバー 1 内で所望の処理が行われる。また、前記制御プログラムや処理条件データ等のレシピは、コンピュータ読み取り可能な記憶媒体、例えば CD-ROM、ハードディスク、フレキシブルディスク、フラッシュメモリ、DVD、ブルーレイディスクなどに格納された状態のものを利用したり、あるいは、他の装置から、例えば専用回線を介して隨時伝送させてオンラインで利用したりすることも可能である。

【0045】

次に、RLSA 方式のプラズマ CVD 装置 100 を用いたプラズマ CVD 法による窒化珪素膜の製造について説明する。まず、ゲートバルブ 17 を開にして搬入出口 16 からウエハ W をチャンバー 1 内に搬入し、載置台 2 上に載置する。次に、チャンバー 1 内を減圧排気しながら、ガス供給機構 18 の窒素含有ガス供給源 19a、シリコン含有化合物ガス供給源 19b および不活性ガス供給源 19c から、アンモニアガス、シリコン含有化合物ガスおよび必要に応じて不活性ガスを所定の流量でそれぞれガス導入部 14, 15 を介してチャンバー 1 内に導入する。このようにして、チャンバー 1 内を所定の圧力に調節する。

【0046】

次に、マイクロ波発生装置 39 で発生させた所定周波数例えば 2.45 GHz のマイクロ波を、マッチング回路 38 を介して導波管 37 に導く。導波管 37 に導かれたマイクロ波は、矩形導波管 37b および同軸導波管 37a を順次通過し、内導体 41 を介して平面アンテナ板 31 に供給される。つまり、マイクロ波は、同軸導波管 37a 内を平面アンテナ板 31 に向けて伝搬していく。そして、マイクロ波は、平面アンテナ板 31 のスロット状のマイクロ波放射孔 32 から透過板 28 を介してチャンバー 1 内におけるウエハ W の上方空間に放射させられる。この際のマイクロ波出力は、透過板 28 の面積あたりのパワー密度として 0.25 ~ 2.56 W/cm² の範囲内とすることが好ましい。マイクロ波出力は、例えば 500 ~ 5000 W の範囲内から目的に応じて上記範囲内のパワー密度になるように選択することができる。

【0047】

平面アンテナ 31 から透過板 28 を経てチャンバー 1 に放射されたマイクロ波により、チャンバー 1 内で電磁界が形成され、窒素含有ガス、シリコン含有化合物ガスがそれぞれプラズマ化する。そして、プラズマ中で原料ガスの解離が従来のプラズマ処理装置に比べて効率的に進み、Si_pH_q、SiH_q、NH_q、N(ここで、p、q は任意の数を意味する。以下同様である。)などの活性種の反応によって、窒化珪素 SiN の薄膜が堆積される。

【0048】

上記構成を有するプラズマ CVD 装置 100 においては、窒化珪素膜を成膜する際のプラズマ CVD 処理の条件、特にシリコン含有化合物ガスとアンモニアガスとの流量比(シリコン含有化合物ガス / アンモニアガス流量比)を 0.015 以上 0.2 以下の範囲内とし、圧力条件を選定することにより、形成される窒化珪素膜のバンドギャップを 2.5 eV 以上 7 eV 以下の範囲内で所望の大きさにコントロールできる。

10

20

30

40

50

【0049】

図4は、プラズマCVD装置100において行われる窒化珪素膜の製造工程を示した工程図である。図4(a)に示したように、任意の下地層(例えば二酸化珪素膜)60の上に、Si₂H₆/NH₃プラズマを用いて処理圧力でプラズマCVD処理を行う。ここでは、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガス/アンモニアガス流量比を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から処理圧力を選択してプラズマCVD処理を行う。これにより、図4(b)に示したように、2.5eV以上7eV以下の範囲内の大きさのバンドギャップを有する窒化珪素膜70を形成することができる。

【0050】

10

本発明の窒化珪素膜の製造方法では、0.1Pa以上1333Pa以下の範囲内で処理圧力を高くするほど、形成される窒化珪素膜のバンドギャップが大きくなる傾向がある。このため、処理圧力を上記0.1Pa以上1333Pa以下の範囲内で選択することにより、窒化珪素膜70のバンドギャップの大きさを2.5eV~7eVの範囲内で制御できる。

【0051】

次に、本発明の基礎となった実験データについて説明する。図5は、窒素含有ガスとしてNH₃ガス、シリコン含有化合物ガスとしてSi₂H₆ガスを使用し、プラズマCVD装置100においてプラズマCVDを実施し、単膜の窒化珪素膜を形成した場合の窒化珪素膜のバンドギャップと処理圧力との関係を示している。プラズマCVD条件は以下のとおりである。

20

【0052】

[プラズマCVD条件]

処理温度(載置台)：500

マイクロ波パワー：2kW(パワー密度1.023W/cm²；透過板面積あたり)

処理圧力；13.3Pa(100mTorr)、66.7Pa(500mTorr)、126Pa(950mTorr)および200Pa(1500mTorr)、

Arガス流量；200mL/min(sccm)

NH₃ガス流量；200mL/min(sccm)

Si₂H₆ガス流量；4mL/min(sccm)または8mL/min(sccm)

30

【0053】

なお、窒化珪素膜のバンドギャップは、薄膜特性測定装置n&k Analyzer(商品名；n&kテクノロジー社製)を用いて計測した。

【0054】

40

図5に示したように、プラズマCVD装置100を用い、窒素含有ガスとしてNH₃ガス、シリコン含有化合物ガスとしてSi₂H₆ガス、不活性ガスとしてArガスを使用し、処理圧力を13.3Pa~133.3Paの範囲内で変化させた結果、成膜される窒化珪素膜のバンドギャップが約5.1eVから5.8eVの範囲内で変化した。この場合、Si₂H₆流量を一定にして処理圧力のみを変化させることによって、容易に所望のバンドギャップを有する窒化珪素膜を形成することができる。また、処理圧力を主として制御し、必要に応じてSi₂H₆流量を従として制御することも好ましい。上記範囲の大きさのバンドギャップを形成するための原料ガスの流量は以下の通りである。Si₂H₆流量は、3mL/min(sccm)以上40mL/min(sccm)以下の範囲内が好ましく、3mL/min(sccm)以上20mL/min(sccm)以下の範囲内がより好ましい。NH₃流量は、50mL/min(sccm)以上1000mL/min(sccm)以下の範囲内が好ましく、50mL/min(sccm)以上500mL/min(sccm)以下の範囲内がより好ましい。さらに、Si₂H₆ガスとNH₃ガスとの流量比(Si₂H₆/NH₃比)は、0.015以上0.2以下の範囲内が好ましく、0.015~0.1以下の範囲内がより好ましい。なお、比較のため、同様に処理圧力を変化させてLPCVDにより窒化珪素膜を形成したが、バンドギャップは4.9eV~5

50

eVの範囲内にとどまり、LPCVDではバンドギャップの制御は困難であった（結果は図示を省略した）。

【0055】

以上のように、プラズマCVD装置100を用いるプラズマCVD処理において、成膜されるバンドギャップの大きさを決定する主な要因は処理圧力であることが判明した。従って、プラズマCVD装置100を用いて、他の条件は一定にし、処理圧力のみを変化させることによりバンドギャップの大きさを制御して、相対的にバンドギャップの大きな窒化珪素膜と、小さな窒化珪素膜を容易に形成できることが確認された。

【0056】

バンドギャップの大きさが2.5eV以上7eV以下の範囲内の窒化珪素膜を形成するには、シリコン含有化合物ガス（例えばSi₂H₆ガス）とアンモニアガスとの流量比（シリコン含有化合物ガス／アンモニアガス流量比）を0.015以上0.2以下の範囲内に設定し、処理圧力を0.1Pa以上1333Pa以下に設定することが好ましい。また、Arガスの流量は0～1000mL/min（sccm）の範囲内、好ましくは50～800mL/min（sccm）の範囲内、NH₃ガスの流量は100～800mL/min（sccm）の範囲内、Si₂H₆ガスの流量は1～400mL/min（sccm）の範囲内、好ましくは3～30mL/min（sccm）の範囲内から、それぞれ上記流量比になるように設定することができる。10

【0057】

また、プラズマCVD処理の処理温度は、載置台2の温度を300以上、好ましくは400以上600以下の範囲内に設定する。20

【0058】

また、プラズマCVD処理におけるマイクロ波のパワー密度は、透過板の面積あたり0.256W/cm²以上2.045W/cm²以下の範囲内とすることが好ましい。

【0059】

本発明の窒化珪素膜の製造方法では、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガス／アンモニアガス流量比を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行なうことにより、ウエハW上に、様々な大きさのバンドギャップの窒化珪素膜を簡単に製造できる。30

【0060】

[第2の実施の形態]

次に、本発明の第2の実施の形態に係る窒化珪素膜積層体の製造方法について説明する。前記第1の実施の形態で説明したとおり、プラズマCVD装置100においては、窒化珪素膜を成膜する際のプラズマCVD処理の条件、特に圧力条件を選定することにより、形成される窒化珪素膜のバンドギャップを所望の大きさにコントロールできる。従って、例えば隣接する窒化珪素膜のバンドギャップの大きさが異なる複数の窒化珪素膜からなる窒化珪素膜積層体を容易に製造することができる。

【0061】

図6は、プラズマCVD装置100において行われる窒化珪素膜積層体の製造工程を示した工程図である。まず、図6(a)に示したように、任意の下地層（例えば二酸化珪素膜）60の上に、Si₂H₆/NH₃プラズマを用いて第1の処理圧力でプラズマCVD処理を行い、図6(b)に示したように、第1のバンドギャップを有する第1の窒化珪素膜70を形成する。次に、図6(c)に示したように、第1の窒化珪素膜70の上に、Si₂H₆/NH₃プラズマを用いて第2の処理圧力でプラズマCVD処理を行い、図6(d)に示したように、第2のバンドギャップを有する第2の窒化珪素膜71を形成する。これにより、2層の窒化珪素膜からなる窒化珪素膜積層体80を形成できる。さらに必要に応じて、図6(e)に示したように、第2の窒化珪素膜71の上に、Si₂H₆/NH₃プラズマを用いて、第3の処理圧力でプラズマCVD処理を行い、図6(f)に示した

40

50

ように、第3のバンドギャップを有する第3の窒化珪素膜72を形成することもできる。以降、プラズマCVD処理を必要回数繰り返し行うことによって、所望の層構造を有する窒化珪素膜積層体80を形成できる。

【0062】

本発明の窒化珪素膜積層体の製造方法では、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガス／アンモニアガス流量比を0.015以上0.2以下の範囲内に設定し、0.1Pa以上1333Pa以下の範囲内から選択される処理圧力でプラズマCVDを行なうことにより、例えば2.5eV～7eVの範囲内で窒化珪素膜のバンドギャップを変化させることができる。処理圧力が0.1Pa以上1333Pa以下の範囲内では、処理圧力を高くするほど、形成される窒化珪素膜のバンドギャップが大きくなる傾向がある。このため、上記第1の処理圧力、第2の処理圧力および第3の処理圧力を上記0.1Pa以上1333Pa以下の範囲内で選択することにより、第1の窒化珪素膜70、第2の窒化珪素膜71および第3の窒化珪素膜72のバンドギャップの大きさを2.5eV～7eVの範囲内で制御できる。

【0063】

例えば、0.1Pa以上1333Pa以下の範囲内から、処理圧力を、第1の処理圧力 > 第2の処理圧力 > 第3の処理圧力となるように選択すれば、バンドギャップの大きさが、第1の窒化珪素膜70 > 第2の窒化珪素膜71 > 第3の窒化珪素膜72であるエネルギー・バンド構造を有する窒化珪素膜積層体80を形成できる。また、逆に、0.1Pa以上1333Pa以下の範囲内から処理圧力を、第1の処理圧力 < 第2の処理圧力 < 第3の処理圧力となるように選択すれば、バンドギャップの大きさが、第1の窒化珪素膜70 < 第2の窒化珪素膜71 < 第3の窒化珪素膜72であるエネルギー・バンド構造を有する窒化珪素膜積層体80を形成できる。なお、例えば第1の処理圧力と第3の処理圧力を同じに設定することで、第1の窒化珪素膜70 = 第3の窒化珪素膜72となるエネルギー・バンドギャップ構造を作ることも可能である。

【0064】

ここで、バンドギャップの大きさが例えば2.5eV以上5eV以下の範囲内の窒化珪素膜を形成するには、シリコン含有化合物ガス（例えばSi₂H₆ガス）とアンモニアガスとの比（シリコン含有化合物ガス／アンモニアガス流量比）を0.015以上0.2以下の範囲内に設定し、処理圧力を0.1Pa以上4Pa以下に設定することが好ましい。また、Arガスの流量は0～1000mL/min (sccm)の範囲内、好ましくは50～800mL/min (sccm)の範囲内、NH₃ガスの流量は100～800mL/min (sccm)の範囲内、好ましくは100～400mL/min (sccm)の範囲内、Si₂H₆ガスの流量を1～40mL/min (sccm)の範囲内、好ましくは3～20mL/min (sccm)の範囲内から、それぞれ上記流量比になるように設定することができる。

【0065】

また、バンドギャップの大きさが例えば5eV超7eV以下の範囲内の窒化珪素膜を形成するには、シリコン含有化合物ガス（例えばSi₂H₆ガス）とアンモニアガスとの比（シリコン含有化合物ガス／アンモニアガス流量比）を0.015以上0.2以下の範囲内に設定し、処理圧力を8.9Pa以上1333Pa以下に設定することが好ましい。また、Arガスの流量は0～1000mL/min (sccm)の範囲内、好ましくは50～800mL/min (sccm)の範囲内、NH₃ガスの流量は100～800mL/min (sccm)の範囲内、好ましくは100～400mL/min (sccm)の範囲内、Si₂H₆ガスの流量を1～40mL/min (sccm)の範囲内、好ましくは3～20mL/min (sccm)の範囲内から、それぞれ上記流量比になるように設定することができる。

【0066】

また、上記いずれの場合も、プラズマCVD処理の処理温度は、載置台2の温度を300以上、好ましくは400以上600以下の範囲内に設定する。

10

20

30

40

50

【0067】

また、上記いずれの場合も、プラズマCVD処理におけるマイクロ波のパワー密度は、透過板の面積あたり 0.256 W/cm^2 以上 2.045 W/cm^2 以下の範囲内とすることが好ましい。

【0068】

本発明の窒化珪素膜積層体の製造方法では、シリコン含有化合物ガスとアンモニアガスとを含む成膜ガスを用い、シリコン含有化合物ガス／アンモニアガス流量比を 0.015 以上 0.2 以下の範囲内に設定し、 0.1 Pa 以上 1333 Pa 以下の範囲内から選択される処理圧力でプラズマCVDを行なうことにより、ウエハW上に、バンドギャップが異なる窒化珪素膜を交互に堆積させて窒化珪素膜積層体を形成することができる。特に、本発明の窒化珪素膜積層体の製造方法では、処理圧力のみによってバンドギャップの大小を容易に制御できることから、異なるバンドギャップを有する窒化珪素膜の積層体を形成する場合に同一チャンバー内で真空状態を維持したまま連続的な成膜が可能になり、プロセス効率を向上させる上で極めて有利である。

【0069】

また、処理圧力の調節のみによって窒化珪素膜のバンドギャップが容易に調整可能であることから、様々なバンドギャップ構造の窒化珪素膜積層体を簡単に製造できる。そのため、本発明方法を、MOS型半導体メモリ装置の電荷蓄積領域としての窒化珪素膜積層体の形成に適用することにより、優れたデータ保持特性と、高速のデータ書換え性能と、低消費電力での動作性能と、高い信頼性と、を同時に兼ね備えたMOS型半導体メモリ装置を製造できる。

【0070】

[半導体メモリ装置の製造への適用例]

次に、図7を参照しながら、本実施の形態に係る窒化珪素膜の製造方法を半導体メモリ装置の製造過程に適用した例について説明する。図7は、MOS型半導体メモリ装置601の概略構成を示す断面図である。MOS型半導体メモリ装置601は、半導体層としてのp型のシリコン基板101と、このp型のシリコン基板101上に積層形成された、バンドギャップの大きさが異なる複数の絶縁膜と、さらにその上に形成されたゲート電極103と、を有している。シリコン基板101とゲート電極103との間には、第1の絶縁膜111と、第2の絶縁膜112と、第3の絶縁膜113と、第4の絶縁膜114と、第5の絶縁膜115とが設けられている。このうち、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114は、いずれも窒化珪素膜であり、窒化珪素膜積層体102aを形成している。

【0071】

また、シリコン基板101には、ゲート電極103の両側に位置するように、表面から所定の深さでn型拡散層である第1のソース・ドレイン104および第2のソース・ドレイン105が形成され、両者の間はチャネル形成領域106となっている。なお、MOS型半導体メモリ装置601は、半導体基板内に形成されたpウェルやp型シリコン層に形成されていてもよい。また、本実施の形態は、nチャネルMOSデバイスを例に挙げて説明を行うが、pチャネルMOSデバイスで実施してもかまわない。従って、以下に記載する本実施の形態の内容は、全てnチャネルMOSデバイス、及び、pチャネルMOSデバイスに適用することができる。

【0072】

第1の絶縁膜111は、例えばシリコン基板101の表面を熱酸化法により酸化して形成された二酸化珪素膜(SiO₂膜)である。第1の絶縁膜111のバンドギャップの大きさは例えば8~10eVの範囲内であり、膜厚は、例えば0.5nm~20nmの範囲内が好ましく、1nm~3nmの範囲内がより好ましい。

【0073】

窒化珪素膜積層体102aを構成する第2の絶縁膜112は、第1の絶縁膜111の表面に形成された窒化珪素膜(SiN膜；ここで、SiとNとの組成比は必ずしも化学量論

的に決定されず、成膜条件により異なる値をとる。以下、同様である)である。第2の絶縁膜112のバンドギャップの大きさは例えば5~7eVの範囲内であり、膜厚は、例えば2nm~20nmの範囲内が好ましく、3nm~5nmの範囲内がより好ましい。

【0074】

第3の絶縁膜113は、第2の絶縁膜112上に形成された窒化珪素膜(SiN膜)である。第3の絶縁膜113のバンドギャップの大きさは例えば2.5~4eVの範囲内であり、膜厚は、例えば2nm~30nmの範囲内が好ましく、4nm~10nmの範囲内がより好ましい。

【0075】

第4の絶縁膜114は、第3の絶縁膜113上に形成された窒化珪素膜(SiN膜)である。この第4の絶縁膜114は、例えば第2の絶縁膜112と同様のエネルギー・バンドギャップおよび膜厚を有している。

【0076】

第5の絶縁膜115は、第4の絶縁膜114上に、例えばCVD法により堆積させた二酸化珪素膜(SiO₂膜)である。この第5の絶縁膜115は、電極103と第4の絶縁膜114との間でブロック層(バリア層)として機能する。第5の絶縁膜115のバンドギャップの大きさは例えば8~10eVの範囲内であり、膜厚は、例えば2nm~30nmの範囲内が好ましく、5nm~8nmの範囲内がより好ましい。

【0077】

ゲート電極103は、例えばCVD法により成膜された多結晶シリコン膜からなり、コントロールゲート(CG)電極として機能する。また、ゲート電極103は、例えばW,Ti,Ta,Cu,Al,Au,Pt等の金属を含む膜であってもよい。ゲート電極103は、単層に限らず、ゲート電極103の比抵抗を下げ、MOS型半導体メモリ装置601の動作速度を高速化する目的で、例えばタンゲステン、モリブデン、タンタル、チタン、白金それらのシリサイド、ナイトライド、合金等を含む積層構造にすることもできる。ゲート電極103は、図示しない配線層に接続されている。

【0078】

また、MOS型半導体メモリ装置601において、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114により構成される窒化珪素膜積層体102aは、主に電荷を蓄積する電荷蓄積領域である。従って、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114の形成に際して、本発明の第1の実施の形態に係る窒化珪素膜の製造方法を適用し、各膜のバンドギャップの大きさを制御することによって、MOS型半導体メモリ装置601のデータ書き込み性能やデータ保持性能を調節できる。また、本発明の第2の実施の形態に係る窒化珪素膜積層体の製造方法を適用し、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114を、プラズマCVD装置100において圧力を変化させることにより同一チャンバー内で連続的に製造することもできる。

【0079】

ここでは代表的な手順の一例を挙げて、本発明方法をMOS型半導体メモリ装置601の製造に適用した例について説明を行う。まず、LOCOS(Local Oxidation of Silicon)法やSTI(Shallow Trench Isolation)法などの手法で素子分離膜(図示せず)が形成されたシリコン基板101を準備し、その表面に、例えば熱酸化法によって第1の絶縁膜111を形成する。

【0080】

次に、第1の絶縁膜111の上に、プラズマCVD装置100を用いプラズマCVD法によって第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114を順次形成する。

【0081】

第2の絶縁膜112を形成する場合は、バンドギャップが任意の大きさ例えば5~7eVの範囲内となるようにプラズマCVDの条件を調節する。第3の絶縁膜113を形成するときは、第2の絶縁膜112を形成する条件とは異なる条件でプラズマCVDを行い、

10

20

30

40

50

バンドギャップが例えば $2.5\text{ eV} \sim 4\text{ eV}$ の範囲内となるようにプラズマCVD条件を調節する。第4の絶縁膜114を形成するときは、第3の絶縁膜113を形成する条件とは異なる圧力条件例えば第2の絶縁膜112を形成する場合と同じ圧力条件でプラズマCVDを行い、バンドギャップの大きさが例えば $5 \sim 7\text{ eV}$ の範囲内となるようにプラズマCVD条件を調節する。各膜のバンドギャップの大きさは、前記のとおり、プラズマCVD処理の圧力条件を変化させることにより制御できる。

【0082】

次に、第4の絶縁膜114の上に、第5の絶縁膜115を形成する。この第5の絶縁膜115は、例えばCVD法によって形成することができる。さらに、第5の絶縁膜115の上に、例えばCVD法によってポリシリコン層や金属層、あるいは金属シリサイド層などを成膜してゲート電極103となる金属膜を形成する。10

【0083】

次に、フォトリソグラフィー技術を用い、パターン形成したレジストをマスクとして、前記金属膜、第5の絶縁膜115～第1の絶縁膜111をエッチングすることにより、パターン形成されたゲート電極103と複数の絶縁膜を有するゲート積層構造体が得られる。次に、ゲート積層構造体の両側に隣接するシリコン表面にn型不純物を高濃度にイオン注入し、第1のソース・ドレイン104および第2のソース・ドレイン105を形成する。このようにして、図7に示した構造のMOS型半導体メモリ装置601を製造できる。

【0084】

なお、上記例では、窒化珪素膜積層体102a中の第3の絶縁膜113のバンドギャップに比べて、第2の絶縁膜112および第4の絶縁膜114のバンドギャップを大きく形成したが、第2の絶縁膜112および第4の絶縁膜114のバンドギャップに比べて、第3の絶縁膜113のバンドギャップを大きくしてもよい。また、第2の絶縁膜112と第4の絶縁膜114のバンドギャップの大きさは同じである必要はない。20

【0085】

また、図7では、窒化珪素膜積層体102aとして、第2の絶縁膜112～第4の絶縁膜114からなる3層を有する場合を例に挙げたが、本発明方法は、窒化珪素膜が2層または4層以上積層された窒化珪素膜積層体を有するMOS型半導体メモリ装置を製造する場合にも適用できる。

【0086】

以上、本発明の実施形態を述べたが、本発明は上記実施形態に制約されることはなく、種々の変形が可能である。例えば、以上に挙げた各実施の形態では、成膜原料ガスとして、アンモニアとジシランを用いる場合を例に挙げて説明したが、アンモニアガスと他のシリコン含有化合物ガス例えばシラン、トリシラン、トリシリルアミンなどを用いても、プラズマCVDの処理圧力を変えることによって、同様に窒化珪素膜のバンドギャップの大きさを制御することが可能である。30

【図面の簡単な説明】

【0087】

【図1】窒化珪素膜の形成に適したプラズマCVD装置の一例を示す概略断面図である。

【図2】平面アンテナの構造を示す図面である。

【図3】制御部の構成を示す説明図である。

【図4】第1の実施の形態に係る窒化珪素膜の製造方法の工程例を示す図面である。

【図5】プラズマCVDにおける処理圧力とバンドギャップとの関係を示すグラフ図面。

【図6】第2の実施の形態に係る窒化珪素膜積層体の製造方法の工程例を示す図面である。

【図7】本発明方法を適用可能なMOS型半導体メモリ装置の概略構成を示す説明図である。

【符号の説明】

【0088】

1…チャンバー(処理室)、2…載置台、3…支持部材、5…ヒータ、12…排気管、

10

20

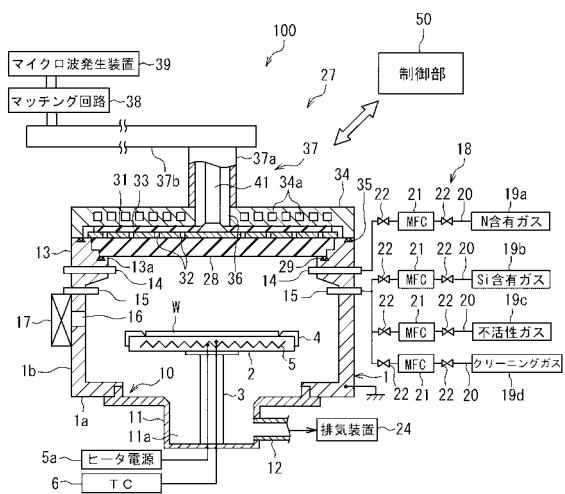
30

40

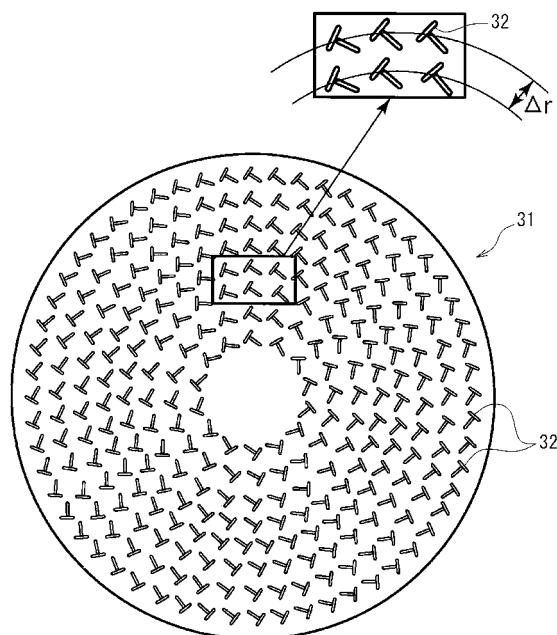
50

14, 15...ガス導入部、16...搬入出口、17...ゲートバルブ、18...ガス供給機構、
 19a...窒素含有ガス供給源、19b...Si含有ガス供給源、19c...不活性ガス供給源
 、19d...クリーニングガス供給源、24...排気装置、27...マイクロ波導入機構、28
 ...透過板、29...シール部材、31...平面アンテナ、32...マイクロ波放射孔、37...導
 波管、39...マイクロ波発生装置、50...制御部、100...プラズマCVD装置、101
 ...シリコン基板、102a...窒化珪素膜積層体、103...ゲート電極、104...第1のソ
 ース・ドレイン、105...第2のソース・ドレイン、111...第1の絶縁膜、112...第
 2の絶縁膜、113...第3の絶縁膜、114...第4の絶縁膜、115...第5の絶縁膜、6
 01...MOS型半導体メモリ装置、W...半導体ウエハ(基板)

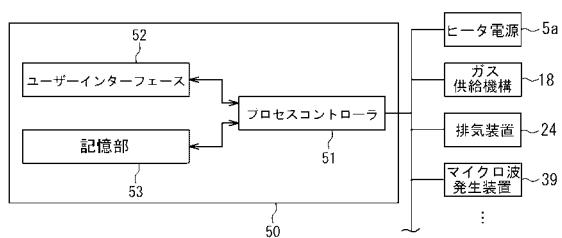
【図1】



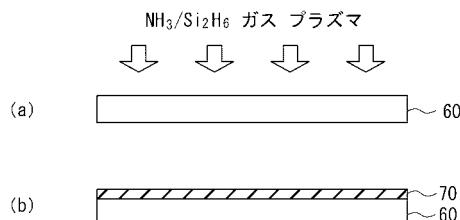
【図2】



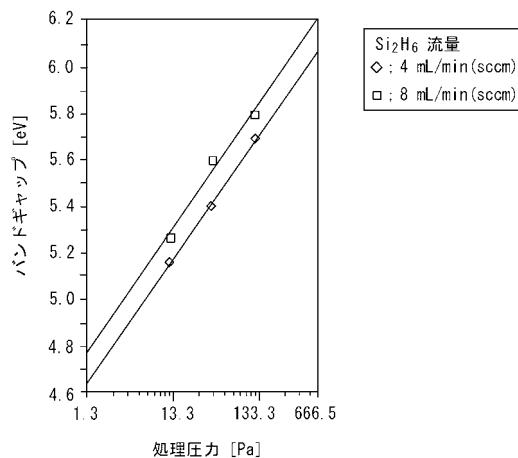
【図3】



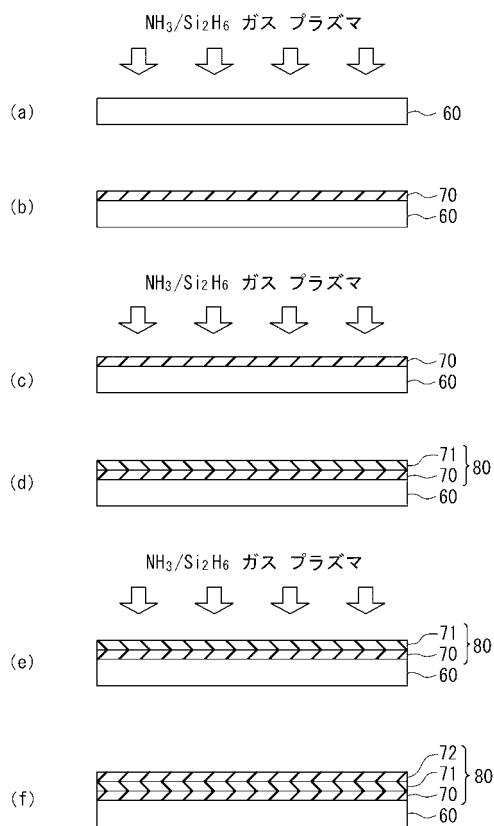
【図4】



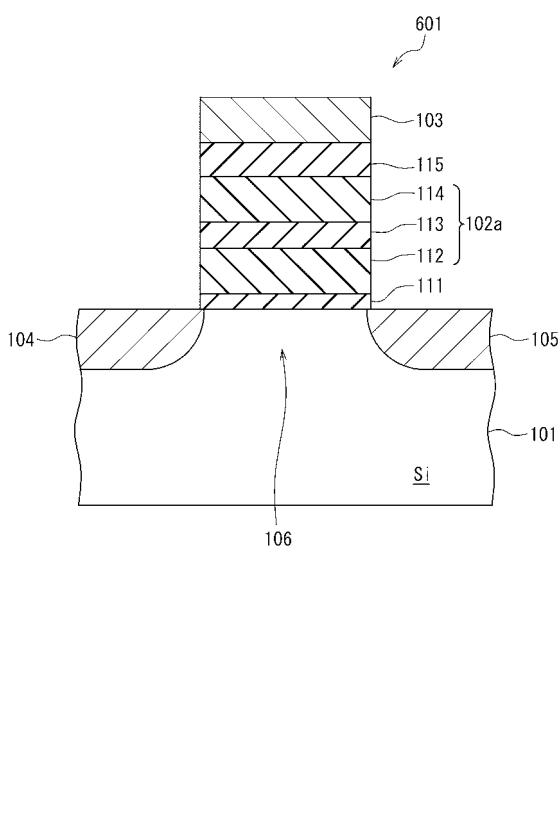
【図5】



【図6】



【図7】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

H 01 L 29/788 (2006.01)

H 01 L 29/792 (2006.01)

(72)発明者 鴻野 真之

東京都港区赤坂五丁目3番1号 赤坂Bizタワー 東京エレクトロン株式会社内

F ターム(参考) 4K030 AA06 AA13 BA40 BB12 CA04 FA01 JA06 JA09 KA41 LA15
5F045 AA09 AB33 AC01 AC12 AC16 AD09 AE19 AE21 AF08 BB16
DC61 DP03 DQ10 EF04 EH02 EH03 EK07 GB05 GB06
5F058 BA20 BF08 BF23 BF30 BF36 BF37 BF39 BJ04
5F083 EP18 EP22 JA04 JA35 JA36 JA37 JA38 JA39 JA40 JA53
NA01 PR21
5F101 BA45 BB02 BD35 BH02