



(12) 发明专利

(10) 授权公告号 CN 1663141 B

(45) 授权公告日 2010.05.12

(21) 申请号 03813900.6

(22) 申请日 2003.06.12

(30) 优先权数据

10/172,269 2002.06.14 US

(85) PCT申请进入国家阶段日

2004.12.14

(86) PCT申请的申请数据

PCT/US2003/019045 2003.06.12

(87) PCT申请的公布数据

W02003/107557 EN 2003.12.24

(73) 专利权人 英特尔公司

地址 美国加利福尼亚州

(72) 发明人 A·乌巴尔

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 杨生平 陈景峻

(51) Int. Cl.

H04B 3/23(2006.01)

(56) 对比文件

CN 1106539 A, 1995.08.09, 全文.

EP 0303363 A2, 1989.02.15, 全文.

EP 0152172 A1, 1985.08.21, 全文.

EP 0098000 A2, 1984.01.11, 全文.

US 4528676, 1985.07.09, 全文.

ZDENEK BRUN. controlled carrier operation in a memory based echocancelling dataset. International conference on communications, NEW YORK, IEEE, US 1.1989, (1), 254-260.

审查员 袁堃

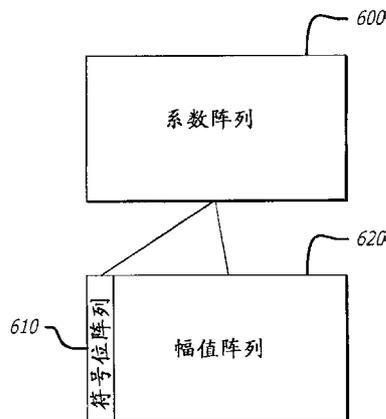
权利要求书 4 页 说明书 9 页 附图 8 页

(54) 发明名称

用于减少回波消除器需要的存储器的方法、设备和系统

(57) 摘要

按照本发明的一个实施例,提供了一种方法,其中生成第一组系数以用于在分组语音(VoP)系统中进行回波消除。由第一多个位表示每个系数,该第一多个位包括表示各个系数的符号的第一部分和表示各个系数的幅值的第二部分。将第一组系数压缩以生成第二组系数,该第二组系数需要比第一组系数少的记忆存储器,其中在具有较低值的系数之前对具有较高值的系数进行编码,直到满足了预定压缩比或者直到已经对第一组中的所有系数都进行了编码为止。



1. 一种用于减少回波消除器需求的存储器的方法,包括如下步骤:

生成第一组滤波系数,用于在分组语音 (VoP) 系统中进行回波消除,由第一多个位表示每个滤波系数,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且

将所述第一组滤波系数压缩,以生成第二组滤波系数,该第二组滤波系数需要比第一组滤波系数少的记忆存储器,其中在具有较低值的滤波系数之前对具有较高值的滤波系数编码,直到满足了预定压缩比或者直到已经对第一组中的所有滤波系数都进行了编码为止,

其中压缩所述第一组滤波系数的步骤包括:循环地执行一组操作,直到满足了预定压缩比或者直到已经对第一组中的所有滤波系数都进行了处理为止,所述一组操作包括:识别在所述第一组中相对于所述第一组中的其它滤波系数具有较高值的那些滤波系数;对识别出的滤波系数进行编码;并且给在所述第一组中的已经被编码的滤波系数加上标志,以使得在后面的循环中不再对它们进行处理。

2. 如权利要求 1 所述的方法,还包括:

确定所述第一组滤波系数所需要的存储器;并且

基于第一组所需要的存储器和该预定压缩比,设置所述第二组滤波系数所需要的存储器。

3. 如权利要求 1 所述的方法,其中该识别步骤包括:

遍历所述第一组滤波系数,直到检测到在所述第一组中具有非零值的其最高有效位的滤波系数;并且

对相应滤波系数的相关位置进行编码。

4. 如权利要求 3 所述的方法,其中对识别出的滤波系数进行编码的步骤包括:

用全精度对在第二组滤波系数中的各个滤波系数进行编码,该第二组滤波系数包括各个滤波系数的相关位置。

5. 如权利要求 4 所述的方法,其中加标志的步骤包括:

从所述第一组中移除相应的滤波系数。

6. 如权利要求 5 所述的方法,其中加标志的步骤包括:

用零值替换在所述第一组中的相应滤波系数。

7. 一种用于减少回波消除器需求的存储器的方法,包括如下步骤:

接收第一阵列的回波消除滤波系数,每个回波消除滤波系数由第一多个位表示,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且

对所述第一阵列滤波系数进行压缩操作,从而得到第二阵列滤波系数,第二阵列滤波系数需要比第一组滤波系数少的记忆存储器,其中将较高的优先权给于在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数,以用于在第二阵列中进行编码,

其中对所述第一阵列滤波系数进行压缩操作的步骤包括:循环地对所述第二子阵列进行一组操作,从所述第二子阵列中的第一预定项的最高有效位 (MSB) 开始,直到满足第一条件为止,所述一组操作包括:检测在所述第二子阵列中的当前项的当前位是否具有非零

值;如果当前位具有非零值,则对在所述第二阵列中的对应的滤波系数进行编码;并且给在所述第二子阵列中的对应项加上标志,使得不再对它进行处理。

8. 如权利要求 7 所述的方法,还包括:

基于所述第一阵列的大小和预定压缩比,确定存储第二阵列所需要的存储器的数量。

9. 如权利要求 8 所述的方法,其中所述第一阵列包括:第一子阵列,用于容纳各个滤波系数的符号数据;以及第二子阵列,用于容纳各个滤波系数的幅值数据。

10. 如权利要求 9 所述的方法,其中当已经达到存储所述第二阵列所需要的存储器的数量时,满足所述第一条件。

11. 如权利要求 9 所述的方法,其中当已经处理了在所述第一阵列中的所有滤波系数时,满足所述第一条件。

12. 如权利要求 7 所述的方法,其中所述第一预定项对应于在所述第二子阵列中具有最低索引的项。

13. 如权利要求 7 所述的方法,其中所述第一预定项对应于在所述第二子阵列中具有最高索引的项。

14. 一种用于减少回波消除器需求的存储器的设备,包括:

生成第一组滤波系数以用于在分组语音 (VoP) 系统中进行回波消除的逻辑,每个滤波系数由第一多个位表示,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且

将所述第一组滤波系数压缩以生成第二组滤波系数的逻辑,该第二组滤波系数需要比第一组滤波系数少的记忆存储器,其中在具有较低值的滤波系数之前对具有较高值的滤波系数进行编码,直到满足预定压缩比或者直到已经对第一组中的所有滤波系数都进行了编码为止,

其中用于压缩所述第一组滤波系数的逻辑包括:循环地执行一组操作直到满足预定压缩比或者直到已经对第一组中的所有滤波系数都进行了处理为止的逻辑,它包括:识别在所述第一组中相对于所述第一组中的其它滤波系数值具有较高值的滤波系数的逻辑;对识别出的滤波系数进行编码的逻辑;并且给在所述第一组中已经被编码的滤波系数加上标志以使得在后面的循环中不再对它们进行处理的逻辑。

15. 如权利要求 14 所述的设备,还包括:

确定所述第一组滤波系数需要的存储器的逻辑;并且

基于所述第一组需要的存储器和预定压缩比,设置所述第二组滤波系数需要的存储器的逻辑。

16. 如权利要求 14 所述的设备,其中用于识别的逻辑包括:

遍历所述第一组滤波系数直到检测到在所述第一组中具有非零值的最高有效位的滤波系数的逻辑;并且

对相应滤波系数的相关位置进行编码的逻辑。

17. 一种回波消除器,包括:

接收第一阵列的回波消除滤波系数的逻辑,每个回波消除滤波系数由第一多个位表示,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;和

对第一阵列滤波系数进行压缩操作以得到第二阵列滤波系数的逻辑,该第二阵列滤波系数需要比所述第一组滤波系数少的记忆存储器,其中对第一阵列执行压缩操作,以便将较高的优先权给于在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数,以用于在第二阵列中进行编码,

其中用于对第一阵列滤波系数执行压缩操作的逻辑包括:循环地对所述第二子阵列进行一组操作,从所述第二子阵列中的第一预定项的最高有效位(MSB)开始直到满足第一条件为止的逻辑,它包括:检测在所述第二子阵列中的当前项的当前位是否具有非零值的逻辑;如果当前位具有非零值,则对在所述第二阵列中的对应的滤波系数进行编码的逻辑;并且给在所述第二子阵列中的对应项加上标志以便不再对它进行处理的逻辑。

18. 如权利要求 17 所述的回波消除器,其中用于执行压缩的逻辑包括:

基于所述第一阵列的大小和预定压缩比来确定存储第二阵列需要的存储器的数量的逻辑。

19. 如权利要求 18 所述的回波消除器,其中所述第一阵列包括:第一子阵列,用于容纳各个滤波系数的符号数据;以及第二子阵列,用于容纳各个滤波系数的幅值数据。

20. 如权利要求 19 所述的回波消除器,其中当已经达到存储所述第二阵列所需要的存储器的数量时,满足所述第一条件。

21. 如权利要求 19 所述的回波消除器,其中当已经处理了在所述第一阵列中的所有滤波系数时,满足所述第一条件。

22. 一种用于减少回波消除器需求的存储器的系统,包括:

回波消除器,其被耦合为对从一个或多个信道接收的输入信号进行回波消除;

全局存储器,其包括多个动态存储器块,这些存储器块被所述回波消除器使用以执行其对应的功能;以及

存储器控制器,其与所述回波消除器和所述全局存储器耦合,该存储器控制器在所述回波消除器与所述全局存储器之间进行数据传输,

其中所述回波消除器包括对第一阵列滤波系数进行压缩操作以得到第二阵列滤波系数的逻辑,所述第二阵列滤波系数在所述全局存储器中需要比第一组滤波系数少的记忆存储器,其中对第一阵列执行滤波系数压缩操作,以便将较高的优先权给于在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数,以用于在第二阵列中进行编码,

其中用于对第一阵列滤波系数执行压缩操作的逻辑包括:循环地对第二子阵列进行一组操作,从所述第二子阵列中的第一预定项的最高有效位(MSB)开始直到满足第一条件为止的逻辑,其包括:检测在所述第二子阵列中的当前项的当前位是否具有非零值的逻辑;如果当前位具有非零值,则对在所述第二阵列中的对应的滤波系数进行编码的逻辑;和给在所述第二子阵列中的对应项加上标志以便不再对它进行处理的逻辑。

23. 如权利要求 22 所述的系统,其中所述第一阵列包括:第一子阵列,用于容纳各个滤波系数的符号数据;以及第二子阵列,用于容纳各个滤波系数的幅值数据。

24. 如权利要求 22 所述的系统,其中用于执行压缩的逻辑包括:

基于所述第一阵列的大小和预定压缩比来确定在所述全局存储器中存储所述第二阵列需要的存储器的数量的逻辑。

25. 如权利要求 23 所述的系统,其中当已经达到存储所述第二阵列所需要的存储器的数量时,满足所述第一条件。

26. 如权利要求 23 所述的系统,其中当已经处理了在所述第一阵列中的所有滤波系数时,满足所述第一条件。

## 用于减少回波消除器需要的存储器的方法、设备和系统

### 技术领域

[0001] 本发明的实施例涉及信号处理和通信领域,更具体地说,涉及用于减少回波消除器需要的存储器并且提高收敛性能的方法、设备和系统。

### 背景技术

[0002] 近年来,随着通信网络和协议,尤其是分组交换网络如因特网,的各种技术进步和提高,通信系统和服务不断迅速提高。相当大的兴趣已经集中在了分组语音(Voice-over-Packet, VoP)系统上。一般来说,分组语音(VoP)系统,又称为IP语音(Voice-over-Internet-Protocol, VoIP)系统,包括若干处理部件,用于将语音信号转换为通过分组交换网络如因特网发送的信息包流并且将在目的地接收的信息包转换回语音信号。VoP 系统中的一个处理部件是称为回波消除器的装置,用于进行回波消除。可以将回波消除器实现为包括在数字信号处理(DSP)芯片或器件(这里也称为数字信号处理器)中的一个部件。DSP 器件包括:一个或多个数字信号处理器核心,用于对语音和/或数据信号进行处理;以及一个全局存储器,被 DSP 器件的各个部件用来执行它们对应的功能。例如,DSP 器件中的回波消除器可能需要大量的在全局存储器中的动态存储,以执行其回波消除功能。

[0003] 一般情况下,回波消除器执行其对应的功能所需要的动态存储器通过直接存储器存取(DMA)机构被用于每帧的从全局存储器传输到 DSP 核心并且从 DSP 核心传输到全局存储器。帧可以被定义为一个时间间隔,经过这个时间间隔执行若干处理功能,从而根据对应的语音输入信号生成一个对应的语音信息包。典型的情况是,DSP 器件可以被配置为执行用于多 VoP 信道的语音和信息包处理,并且每个 VoP 信道可以具有在全局存储器中的它自己的永久动态存储器存储。因此,在其它因素中,可以由 DSP 器件处理的 VoP 信道的数量取决于回波消除器功能块对动态存储器的需要。这样,如果在不明显降低语音信号质量的情况下,能够减少回波消除器需要的动态存储器,则可以实现更高的信道密度。

[0004] 一般而言,回波消除器需要的动态存储器的相当大的部分被分配为用于存储在回波消除处理中使用的滤波系数(这里也称为系数)。减少系数所需的存储器的一种方法是利用无损压缩法如 Huffman 编码、算术编码等来压缩系数。尽管利用无损压缩法能够保证在进行回波消除的过程中不会对语音信号质量产生损害,但无损压缩法仍然有如下若干缺点:

[0005] - 无损压缩导致了每帧需要的不同存储数量(例如位)。因此,虽然在统计平均值的基础上能够增加信道密度,但不确定。

[0006] - 在最差的情况下,存储系数所需要的位数可以比不进行任何压缩时需要的位数更多。可以通过仅当无损压缩(无损编码)有帮助的时候才使用它来避免这种情况。但是,需要将判断无损编码是否有作用的信息存储为补充信息,由此使需要的存储器略有增加。

[0007] - 使用一维符号的回波消除器系数的熵(每个系数需要的位的理论低限)结果变为 10 并且位的几十分之一。因此,使用一维无损编码在节省存储器方面的最好情况也达不

到 50%。

[0008] - 无损编码和解码的复杂度较高。

[0009] 相反,有损压缩法能够克服无损压缩法的缺点,但会对质量产生损害。因此,需要在对语音信号的质量没有显著损害的情况下减少回波消除器需要的存储器。

### 发明内容

[0010] 按照本发明的第一方面,提供了一种用于减少回波消除器需求的存储器的方法,包括如下步骤:生成第一组滤波系数,用于在分组语音 (VoP) 系统中进行回波消除,由第一多个位表示每个滤波系数,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且将所述第一组滤波系数压缩,以生成第二组滤波系数,该第二组滤波系数需要比第一组滤波系数少的记忆存储器,其中在具有较低值的滤波系数之前对具有较高值的滤波系数编码,直到满足了预定压缩比或者直到已经对第一组中的所有滤波系数都进行了编码为止,其中压缩所述第一组滤波系数的步骤包括:循环地执行一组操作,直到满足了预定压缩比或者直到已经对第一组中的所有滤波系数都进行了处理为止,所述一组操作包括:识别在所述第一组中相对于所述第一组中的其它滤波系数具有较高值的那些滤波系数;对识别出的滤波系数进行编码;并且给在所述第一组中的已经被编码的滤波系数加上标志,以使得在后面的循环中不再对它们进行处理。

[0011] 按照本发明的第二方面,提供了一种用于减少回波消除器需求的存储器的设备,包括:生成第一组滤波系数以用于在分组语音 (VoP) 系统中进行回波消除的逻辑,每个滤波系数由第一多个位表示,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且将所述第一组滤波系数压缩以生成第二组滤波系数的逻辑,该第二组滤波系数需要比第一组滤波系数少的记忆存储器,其中在具有较低值的滤波系数之前对具有较高值的滤波系数进行编码,直到满足预定压缩比或者直到已经对第一组中的所有滤波系数都进行了编码为止,其中用于压缩所述第一组滤波系数的逻辑包括:循环地执行一组操作直到满足预定压缩比或者直到已经对第一组中的所有滤波系数都进行了处理为止的逻辑,它包括:识别在所述第一组中相对于所述第一组中的其它滤波系数数值具有较高值的滤波系数的逻辑;对识别出的滤波系数进行编码的逻辑;并且给在所述第一组中已经被编码的滤波系数加上标志以使得在后面的循环中不再对它们进行处理的逻辑。

[0012] 按照本发明的第三方面,提供了一种用于减少回波消除器需求的存储器的方法,包括如下步骤:接收第一阵列的回波消除滤波系数,每个回波消除滤波系数由第一多个位表示,该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分;并且对所述第一阵列滤波系数进行压缩操作,从而得到第二阵列滤波系数,第二阵列滤波系数需要比第一组滤波系数少的记忆存储器,其中将较高的优先权给于在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数,以用于在第二阵列中进行编码,其中对所述第一阵列滤波系数进行压缩操作的步骤包括:循环地对所述第二子阵列进行一组操作,从所述第二子阵列中的第一预定项的最高有效位 (MSB) 开始,直到满足第一条件为止,所述一组操作包括:检测在所述第二子阵列中的当前项的当前位是否具有非零值;如果当前位具有非零值,则对在所述第二阵列中的对应的滤波系数进行编

码 ; 并且给在所述第二子阵列中的对应项加上标志, 使得不再对它进行处理。

[0013] 按照本发明的第四方面, 提供了一种回波消除器, 包括 : 接收第一阵列的回波消除滤波系数的逻辑, 每个回波消除滤波系数由第一多个位表示, 该第一多个位包括表示各个滤波系数的符号的第一部分和表示各个滤波系数的幅值的第二部分 ; 和对第一阵列滤波系数进行压缩操作以得到第二阵列滤波系数的逻辑, 该第二阵列滤波系数需要比所述第一组滤波系数少的记忆存储器, 其中对第一阵列执行压缩操作, 以便将较高的优先权给予在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数, 以用于在第二阵列中进行编码, 其中用于对第一阵列滤波系数执行压缩操作的逻辑包括 : 循环地对所述第二子阵列进行一组操作, 从所述第二子阵列中的第一预定项的最高有效位 (MSB) 开始直到满足第一条件为止的逻辑, 它包括 : 检测在所述第二子阵列中的当前项的当前位是否具有非零值的逻辑 ; 如果当前位具有非零值, 则对在所述第二阵列中的对应的滤波系数进行编码的逻辑 ; 并且给在所述第二子阵列中的对应项加上标志以便不再对它进行处理的逻辑。

[0014] 按照本发明的第五方面, 一种用于减少回波消除器需求的存储器的系统, 包括 : 回波消除器, 其被耦合为对从一个或多个信道接收的输入信号进行回波消除 ; 全局存储器, 其包括多个动态存储器块, 这些存储器块被所述回波消除器使用以执行其对应的功能 ; 以及存储器控制器, 其与所述回波消除器和所述全局存储器耦合, 该存储器控制器在所述回波消除器与所述全局存储器之间进行数据传输, 其中所述回波消除器包括对第一阵列滤波系数进行压缩操作以得到第二阵列滤波系数的逻辑, 所述第二阵列滤波系数在所述全局存储器中需要比第一组滤波系数少的记忆存储器, 其中对第一阵列执行滤波系数压缩操作, 以便将较高的优先权给予在第一阵列中相对于该第一阵列中的其它滤波系数具有较高值的那些滤波系数, 以用于在第二阵列中进行编码, 其中用于对第一阵列滤波系数执行压缩操作的逻辑包括 : 循环地对第二子阵列进行一组操作, 从所述第二子阵列中的第一预定项的最高有效位 (MSB) 开始直到满足第一条件为止的逻辑, 其包括 : 检测在所述第二子阵列中的当前项的当前位是否具有非零值的逻辑 ; 如果当前位具有非零值, 则对在所述第二阵列中的对应的滤波系数进行编码的逻辑 ; 和给在所述第二子阵列中的对应项加上标志以便不再对它进行处理的逻辑。

[0015] 其中当已经达到存储第二阵列所需要的存储器的数量时, 满足第一条件。

[0016] 其中当已经处理了在第一阵列中的所有滤波系数时, 满足第一条件。

#### 附图说明

[0017] 通过参照以下用于说明本发明的实施例的描述和附图, 可以将本发明理解得最好。在附图中 :

[0018] 图 1 示出了系统的一个实施例的框图, 在该系统中实施了本发明的思路 ;

[0019] 图 2 示出了 VoP 网关的一个实施例的框图, 在 VoP 网关中实施了本发明的思路 ;

[0020] 图 3 示出了语音处理子系统的实施例的框图, 在这个语音处理子系统中实施了本发明 ;

[0021] 图 4 示出了示例性的数字信号处理器的一个实施例的框图, 在这个数字信号处理器中实施了本发明的思路 ;

[0022] 图 5 示出了包括一个回波消除器的典型的数字信号处理器核心的一个实施例的更详细的框图；

[0023] 图 6 示出了按照本发明的一个实施例的系数阵列的示例性表示；

[0024] 图 7 示出了按照本发明的一个实施例的系数阵列的幅值子阵列的示例性表示；

[0025] 图 8 示出了按照本发明的一个实施例的,用于减少回波消除器需要的记忆存储器的方法的流程图;并且

[0026] 图 9 为按照本发明的一个实施例的方法的流程图。

## 具体实施方式

[0027] 在下面的详细描述中,叙述了许多具体细节。但应该理解,可以在没有这些具体细节的情况下实现本发明的实施例。

[0028] 近年来,VoP 技术已经被日益广泛地用于将语音、传真和数据交通从在电话和无线蜂窝网络中使用的电路交换格式转换为通过网际协议 (IP) 和 / 或异步传输模式 (ATM) 通信系统在分组交换网络上发送的信息包。根据应用程序,可以将 VoP 系统按照不同的方式实施。例如,可以通过与对应的 VoP 网关和分组交换网络如因特网连接的公共交换电话网络 (PSTN) 从一个传统电话到另一个传统电话进行语音呼叫。作为另一个例子,可以在传统电话与配备有通过 PSTN、VoP 网关和因特网的语音应用程序的个人计算机之间建立语音通信。

[0029] 图 1 示出了系统 100 的一个实施例的框图,在系统 100 中实施了本发明的思路。如图 1 所示,系统 100 包括通过 PSTN 120 与 VoP 网关系统 130 连接的语音通信设备 110 和数据通信设备 112。在一个实施例中,VoP 网关系统 130 包括与分组交换网络 (例如 IP/ATM 网络) 140 连接的对应的信令网关子系统 132 和媒体网关子系统 134。系统 100 还包括通过 PSTN 160 与 VoP 网关系统 150 连接的语音通信设备 170 和数据通信设备 172。在一个实施例中,VoP 网关系统 150 包括与分组交换网络 140 连接的对应的信令网关子系统 152 和媒体网关子系统 154。在一个实施例中,语音通信设备 110 和 170 可以是电话或配备有语音应用程序的计算机,或者是能够进行语音信号通信的其它类型的设备。数据通信设备 112 和 172 可以是传真机、计算机或能够进行数据信号通信的其它类型的设备。

[0030] 如图 1 所示,可以通过 PSTN 120、VoP 网关 130、分组交换网络 140、VoP 网关 150 和 PSTN 160 在语音设备 112 和 172 之间建立语音通信对话 (例如,语音呼叫)。例如,语音呼叫可以从语音设备 110 开始,语音设备 110 将模拟语音信号转换为线性脉冲编码调制 (PCM) 的数字流,并且将 PCM 数字流通过 PSTN 120 发送到 VoP 网关 130。然后,VoP 网关系统 130 将 PCM 数字流转换为在分组交换网络 (例如因特网) 140 上发送的语音信息包。在接收侧,VoP 网关系统 150 将接收的语音信息包转换为被发送到接收设备 (例如,语音设备 170) 的 PCM 数字流。然后,语音设备 170 将 PCM 数字流转换为模拟语音信号。

[0031] 图 2 示出了 VoP 网关系统 200 (例如在图 1 中示出的 VoP 网关系统 120 或 150) 的一个实施例的框图,在 VoP 网关系统 200 中实施了本发明的思路。如图 2 所示,对于一个实施例,VoP 网关系统 200 包括系统控制部件 210 (这里也称为系统控制单元系统控制卡)、一个或多个线路接口部件 220 (这里也称为线路接口单元或线路卡)、一个或多个媒体处理部件 230 (这里也称为媒体处理单元、媒体处理卡或媒体处理器) 和网络中继线部件 240 (这

里也称为网络中继线单元或网络中继线卡)。如图 2 所示,通过 PCI/以太网总线 250 使各个部件 210、220、230 和 240 相互连接。通过时分多路复用(TDM)总线 260(例如,H.110TDM 底板总线)使线路卡 220 与媒体处理卡 230 连接。在一个实施例中,线路卡 220 通过交换机 270(例如 5 类交换机)连接到 PSTN。通过 IP 路由器/ATM 交换机 280 将网络中继线卡 240 连接到分组交换网络(例如,IP 或 ATM 网络)。在一个实施例中,系统控制卡 210 负责对 VoP 网关系统 200 进行监控和管理,包括:对子系统卡的初始化和配置、系统管理、性能监控、发出信号和呼叫控制等。在一个实施例中,媒体处理卡 230 对包括关于从线路卡 230 接收的语音频带业务的数字信号处理(DSP)功能、分包和信息包聚合等的信息包处理功能执行 TDM。在一个实施例中,媒体处理卡 230 进行语音压缩/解压缩(编码/解码)、回波消除、DTMF 和音调处理、静音抑制(VAD/CNG)、分包和聚合、抖动缓冲器管理和信息包损失恢复等。

[0032] 图 3 示出了示例性的媒体处理部件或子系统 300(例如,在图 2 中示出的媒体处理卡 230)的一个实施例的框图。在一个实施例中,媒体处理子系统 300 包括与 TDM 总线 320 和高速并行总线 330 耦合的一个或多个数字信号处理(DSP)单元(也称为数字信号处理器)310。媒体处理子系统 300 还包括与存储器 350、高速并行总线 330 和系统底板 360 耦合的主机/信息包处理器 340。在一个实施例中,DSP 310 被设计为支持并行、多信道信号处理任务,并且包括与各种网络设备和总线接口的部件。在一个实施例中,每个 DSP 310 包括多信道 TDM 接口(没有示出),以有利于在相应的 DSP 与 TDM 总线之间进行信息通信。每个 DSP 310 还包括主机/信息包接口(没有示出),以有利于在相应的 DSP 与主机/信息包处理器 340 之间进行通信。在一个实施例中,DSP 310 为对应的媒体处理卡执行各种信号处理任务,这些任务可以包括语音压缩/解压缩(编码/解码)、回波消除、DTMF 和音调处理、静音抑制(VAD/CNG)、分包和聚合、抖动缓冲器管理和信息包损失恢复等。

[0033] 图 4 示出了示例性数字信号处理器(例如 DSP 310)的一个实施例的框图,在这个数字信号处理器中实施了本发明的思路。如图 4 所示,在一个实施例中,DSP 310 可以包括用于处理语音和数据信号的多个 DSP 核心 410。DSP 310 还包括用于每个相应的 DSP 核心 410 的本地数据存储器 415 和本地程序存储器 420。DSP 310 还包括与主机总线 435 耦合的多信道 TDM 接口 425 和主机/信息包总线接口 430。在一个实施例中,多信道 TDM 接口 425 包括与四个全双工串行端口耦合的四个全双工多信道 TDM 串行接口。在一个实施例中,主机总线接口 430 是一个 32 位的并行主机总线接口,其被配置为用于传输语音信息包数据并且用于对 DSP 器件编程。如图 4 所示,DSP 310 还包括与数据高速缓存器 445 和指令高速缓存器 450 耦合的控制处理器核心 440。在一个实施例中,控制处理器核心 440 负责为各个 DSP 核心 410 调度任务和管理数据流,并且负责管理与外部主机处理器(没有示出)的通信。在一个实施例中,DSP 310 包括用于存储进行语音和数据处理所需要的程序和数据的全局存储器 455。DSP 310 还包括高速内部总线 460 和分布的 DMA 控制器(没有示出),以便给 DSP 核心提供对全局存储器 455 中的数据的快速存取。

[0034] 图 5 示出了示例性的数字信号处理器(DSP)核心 500(例如在图 5 中示出的 DSP 核心 410)的一个实施例的更详细的框图。如图 5 所示,DSP 核心 500 包括 DTMF 检测单元 510、G.7xx 编码器 515、G.7xx 解码器 520、音调生成单元 525、DTMF 生成单元 530 和与主机/信息包接口单元 590 耦合的舒适噪音生成(CNG)单元 535。DSP 核心 500 还包括语音活动

检测 (VAD) 单元 540、音调检测单元 545、网络回波消除单元 (这里也称为回波消除器) 550、 $\mu$ -Law/A-Law 解码单元 560 和  $\mu$ -Law/A-Law 编码单元 570。

[0035] 在一个实施例中,  $\mu$ -Law/A-Law 解码单元 560 将经过编码的语言解码为线性的语言数据, 而  $\mu$ -Law/A-Law 编码单元 570 将线性的语言数据编码为经过  $\mu$ -Law/A-Law 编码的语言。在一个实施例中, 从近端接收 TDM 信号并且将其转换为经过脉冲编码调制 (PCM) 的线性数据采样  $S_{in}$ 。将这些 PCM 线性数据采样  $S_{in}$  输入到网络回波消除单元 550。在一个实施例中, 网络回波消除单元 550 进行操作, 以从 PCM 线性数据采样  $S_{in}$  中消除回波估算信号, 从而生成 PCM 线性数据采样  $S_{out}$ 。将 PCM 线性数据采样  $S_{out}$  提供给 DTMF 检测单元 510、VAD 单元 540 和音调检测单元 545。

[0036] 在一个实施例中, 来自远端的经过解码的语言采样是 PCM 线性数据采样  $R_{in}$ , 并且被提供给网络回波消除单元 550。网络回波消除单元 550 复制用于回波消除处理的  $R_{in}$ , 并且将其输出为 PCM 线性数据采样  $R_{out}$ 。PCM 线性数据采样  $R_{out}$  被提供给  $\mu$ -Law/A-Law 编码单元 570。

[0037] 在一个实施例中, VAD 单元 540 用于检测语言片段中是否有静音。当 VAD 540 检测到静音时, 对背景噪音能量进行估算, 并且其中的编码器生成静音插入描述 (Silence-Insertion Description, SID) 帧。对在相对端 (即远端) 接收 SID 帧做出响应, CNG 单元 535 在一段时间内生成对应的舒适噪音或者模拟静音。

[0038] 如以上讨论的, 在 DSP 器件中的回波消除器, 如在图 5 中示出的回波消除器 550, 可能需要全局存储器中的大量动态存储器, 以执行它的回波消除功能。典型的情况是, 对于每个帧, 回波消除器执行其对应的功能所需要的动态存储器通过直接存储器存取 (DMA) 机构从全局存储器传送到 DSP 核心, 并且从 DSP 核心传送到全局存储器。如上所述的 DSP 器件可以被配置成为多个 VoP 信道执行语音和信息包处理, 而每个 VoP 信道可以在全局存储器中具有它自己的永久性动态记忆存储器。在其它因素中, 可以由 DSP 器件处理的 VoP 信道的数量取决于回波消除器功能块 (例如, 回波消除器 550) 需要的动态存储器。因此, 如果在不明显损害语音信号质量的情况下能够减少回波消除器所需要的动态存储器, 则可以实现更高的信道密度。

[0039] 图 6 示出了按照本发明的一个实施例的系数阵列 600 的示例性表示。在一个实施例中, 系数阵列 600 用于存储在由于回波消除器 (例如, 图 5 中的回波消除器 550) 进行回波消除处理的过程中使用的滤波器系数。如图 6 所示, 可以将系数阵列看作表示两个阵列 (或子阵列) 610 和 620。阵列 610 为符号位阵列, 阵列 620 为幅值阵列。在以下的讨论中, 出于说明和解释的目的, 假定存储在系数阵列中的每个系数为 16 位宽, 其中 1 位用于表示符号, 15 位用于表示每个系数的幅值。在一个实施例中, 如果对应的系数为负 ( $< 0$ ), 则符号位阵列中的符号位为 1, 如果对应的系数为非负 ( $\geq 0$ ), 则符号位为 0。在一个实施例中, 幅值阵列中的幅值部分是对应系数的绝对值。举例来说, 如果系数 = 228, 则符号位 = 0, 幅值 = 228。在这种情况下, 符号位阵列 610 的相应行为 1 位长, 其具有的值 0, 而幅值位阵列 620 的相应行为 15 位长, 其具有的值 000000011100100。另举一例, 假定系数 = -2585, 在这种情况下, 符号位阵列的行为 1, 而幅值位阵列的行为 000101000011001。应该注意系数 = -32768 时的特殊情况, 在本例中, 这是最大负数。在这种情况下, 符号位阵列的行为 1, 而幅值位阵列的行为 111111111111111。同样, 每个系数的符号位阵列有一位, 每

个系数的幅值位阵列有 15 位。本领域技术人员应该理解,本发明的思路不限于这里所讨论的系数阵列结构的特定例子,而是可以应用于阵列中的系数的其它表示或者各种大小和格式的其它数据结构。

[0040] 如以上所讨论的,如果在不明显损害语音信号质量的情况下能够减少回波消除器所需要的动态存储器,则可以实现更高的信道密度。在一个实施例中,回波消除器所需要的动态存储器的相当大的部分(例如,接近一半)被分配给用于存储在回波消除处理中使用的滤波系数。

[0041] 继续目前的讨论,假定为了实现希望的信道密度,为每帧设置位限额。例如,对于 512 抽头的回波消除器,存储用于一个帧的回波消除器系数需要的存储容量为  $512 \times 16$  或 8192 位(再次假定每个系数需要 16 位)。为了将系数阵列需要的存储容量减少 50%,可以将位限额设置为每帧 4096 位或每个系数为 8 位。假定按照现在的情况(例如,每个系数具有一个符号位)对符号位阵列编码,则用 512 位来存储系数的符号。这样,还剩下 3584 位用于存储系数的幅值。换句话说,在本例中,为了将系数阵列需要的存储容量减少 50%,符号位阵列需要 512 位的动态记忆存储器,而幅值位阵列需要 3584 位的动态记忆存储器。因此,为了将系数阵列需要的存储器减少 50%或者进行 50%的压缩比,需要将系数阵列从 8192 位压缩到 4096 位,其中经过压缩的系数阵列的 512 位用于存储系数的符号。

[0042] 在一个实施例中,如图 7 所示,可以将幅值阵列看作一个二维阵列,其中行数表示抽头或系数,列数表示位。在本例中,从顶到底是系数 0 到 511,从左到右是位 14 到 0(MSB 到 LSB)。同样,可以将如图 7 所示的幅值阵列(压缩之前)看作一个  $512 \times 15$  阵列。应该注意,在不引起任何损失的情况下,通过删除或者舍弃这个阵列的左侧的 0 位(值为零的位),可以实现对需要的存储器的某种程度的节省。换句话说,在回波消除处理的过程中,在不损害质量的情况下,可以舍弃每个系数的具有零值的最高有效位。

[0043] 在一个实施例中,按照下面的描述,在对质量损害最小的情况下,对系数阵列进行压缩,以实现希望的减少或压缩比(例如,位限额)。这里的想法是在语音信号中引入人耳最不易察觉的质量损害或失真。就此而言,在那些具有较低值并且因此作用较小的系数之前,应该先对具有较高值(更有效)的系数进行编码。由于存储器的限制(例如,位限额),应该使用有效存储器来存储具有较高值的系数。因此,在一个实施例中,在经过压缩的系数阵列中,在具有较低值的系数被处理之前,对具有较高值的系数进行处理(例如,识别、编码和存储)。在一个实施例中,如这里所描述的压缩处理连续进行,直到不再有可用存储器(已经达到位限额)或者直到已经处理了原始系数阵列(也称为未经压缩的系数阵列)中的所有系数为止。

[0044] 在一个实施例中,按照 Z 字形的方式(例如,向下到底,然后向上到顶并且向右,再向下),从阵列的左上角向阵列的右下角遍历原始(未经压缩的)的幅值阵列,直到遇到或碰到非零位(具有值为 1 的位,这里也称为“1”位)。当发生这种情况时,遇到的非零位就是相应系数的最左边的非零 MSB。在一个实施例中,用  $m$  位对这个位的位置进行编码,这里,  $m = \lceil \log_2(\text{位} / \text{系数}) \rceil + \lceil \log_2(\text{抽头长度}) \rceil$ ,  $\lceil x \rceil$  为等于或大于  $x$  的最小整数。在这种情况下,被识别的系数是较高或较大系数中的一个。在一个实施例中,按照全精度对这个系数打包。由已经被用 4 个位(例如  $\lceil \log_2(15) \rceil$ ) 编码的对应的列位置给出需要的位数。一旦一个系数被编码,则将其从幅值阵列中删除,因此将不再对它进行处理。在一个实施例中,

为了删除已经被编码的相应的系数,在幅值阵列中它的位被置零(例如,用零位替换相应系数的位)。以相同的Z字形方式不断遍历幅值阵列,直到碰到下一个“1”位。当再次发生这种情况时,根据需要,按照全精度对相应位的位置进行编码并且对相应的系数进行编码。照这样,选择较高或较强的系数,并且按照正好足够的精度对其进行编码。这样的过程持续进行,直到不再有可用位(即,已经达到位限额)或者直到已经到达二维幅值阵列的右下角(即,已经处理了所有系数)为止。

[0045] 参照在图7中示出的二维幅值阵列的例子,可见,这是一个 $512 \times 15$ 的阵列。有512行(行0到行511,行0从阵列顶部开始)和15列(列0到列14,列14从左侧开始)。通过每个位关于在行0和列14或(0,14)的左上角位置以及关于在行511和列0或(511,0)的右下角位置的相关位置,可以在这个阵列中指向这个位。如图7所示,该处理以Z字形的方式从幅值阵列的左上角到幅值阵列的右下角遍历幅值阵列。换句话说,该处理从位置(0,14)开始,沿列14向下遍历直到达到在列14的在(511,14)的最后位置,然后向上到位置(0,13)并且沿列13向下遍历直到到达位置(511,13),依此类推。如上所述,按照这样的方式遍历幅值阵列直到碰到“1”位。当出现这种情况时,以全精度对相应的位置进行编码并且对相应的系数进行编码。然后,将已经处理的系数从幅值阵列中移除(例如,置零),因此,在剩余的遍历幅值阵列期间,将不再对它进行处理。这个压缩处理持续进行,直到达到位限额(即,实现了希望的压缩比)或者直到已经处理了位于幅值阵列的右下角(位置(511,0))处的系数为止。可见,由于在压缩处理期间,给较强的系数以更高的优先权(即,在较低或较弱的系数之前处理较高或较强的系数),因此上面刚按照本发明的一个实施例描述的方法提供了一种在质量损害或失真最小的情况下减少回波消除器所需要的存储器(例如,存储系数所需要的动态存储器)的新颖的途径。因此,如果设置了位限额以使动态存储器不足以存储所有系数,则将保留较强的系数,以使对语音信号的质量损害最小。

[0046] 图8示出了按照本发明的一个实施例的,用于减少回波消除器需要的记忆存储器的处理800的流程图。在本例中,再次假定将原始的未经压缩的系数阵列的幅值子阵列看作二维阵列(例如,如图7所示,具有512行和14列)。在框810,将n设置为0,k设置为15,其中n代表行数,k代表列数。在判定框815,如果第n个系数的第k位为“1”,则处理进行到框840。否则,处理进行到框820,使n加1,从而前进到下一行。在判定框825,处理进行到框830,使k减1,从而前进到下一列。否则,处理返回到框815。在判定框835,如果 $k = -1$ (已经处理了所有系数),则处理在框891结束。否则,处理返回到框815。在框840,如上所述,对遇到“1”位的位置和相应的系数进行编码。在一个实施例中,相对于先前遇到的系数的位置,对相应系数的位置进行差动编码。在一个实施例中,用k个位对第n个系数编码,用1位对第n个系数的符号编码。然后,将刚刚处理过的第n个系数从幅值阵列中移除(将第n个系数设置为0),因此将不再对它进行处理。在框845,基于对第n个系数进行编码所使用的位数,相应地调整位限额。在判定框850,如果位限额小于或等于0(即已经达到压缩比并且不再具有用于其它系数的存储器),则处理在框891结束。否则,处理进行到框820,从而前进到下一行(即,下一个系数)。

[0047] 图9为按照本发明的一个实施例的方法的流程图。在框910,首先生成用于在分组语音(VoP)系统中进行回波消除的第一组系数。由包括表示相应系数的符号的第一部分和表示相应系数的幅值的第二部分的第一多个位表示每个系数。在框920,将第一组系数压

缩,以生成第二组系数,第二组系数需要的记忆存储器比第一组系数需要的少,其中在具有较低值的系数之前,对具有较高值的系数编码,直到满足了预定压缩比(例如,位限额)或者直到已经对第一组中的所有系数进行了编码为止。

[0048] 本发明的另一个实施例可以用于根据需要的记忆存储器、收敛速度以及计算速度来提高回波消除器的性能。在这个实施例中,用与第一个经过编码的系数的位数相同的位数,对在最大系数(例如,第一个经过编码的系数)中的一个的附近的系数进行编码。在这个实施例中,减少了在后来的遍历过程中用于对这些系数的位置进行编码的系统开销。此外,在网络回波消除器的应用中,这些系数表示对主回波的脉冲响应并且保持这个脉冲响应的形状确保了快速收敛和语音质量。

[0049] 尽管这里为了进行解释和说明,已经针对压缩回波消除(ECAN)的系数对本发明的不同实施例进行了描述,但本领域技术人员应该理解,本发明的思路不限于压缩ECAN的系数,而是可以用在各种应用中。例如,可以将本发明的思路用于提高ECAN的收敛性能而不考虑节省存储器。此外,可以将本发明的思路应用于压缩音频转换系数。例如,可以用这里描述的新的压缩方法代替目前的在MP3/MPEG-AAC/MPEG-4音频编解码器中对MDCT系数的失真率进行迭代量化和无损编码的方法。可以将如这里所描述的新的方法用于在一个步骤(无迭代)中对系数进行量化,并且由此可以明显地减小复杂度。这可以用作消费者AAC编码器的一部分,用于流音频或CD-ripping应用程序等。

[0050] 尽管已经根据若干实施例对本发明进行了描述,但本领域技术人员应该理解,本发明不限于这里所描述的实施例。很明显,根据前面的描述,本领域技术人员应该清楚许多替换、修改、变化和用途。

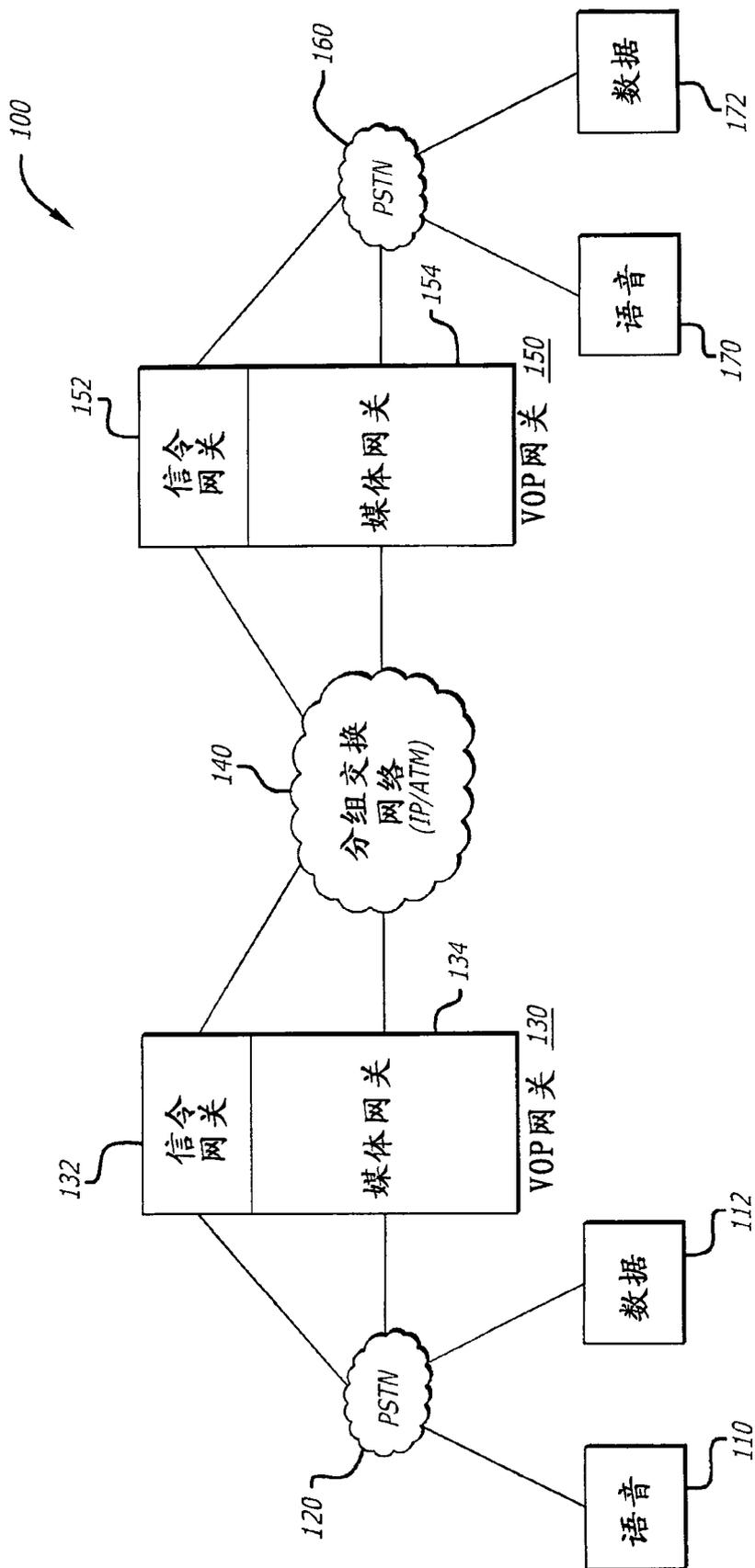


图 1

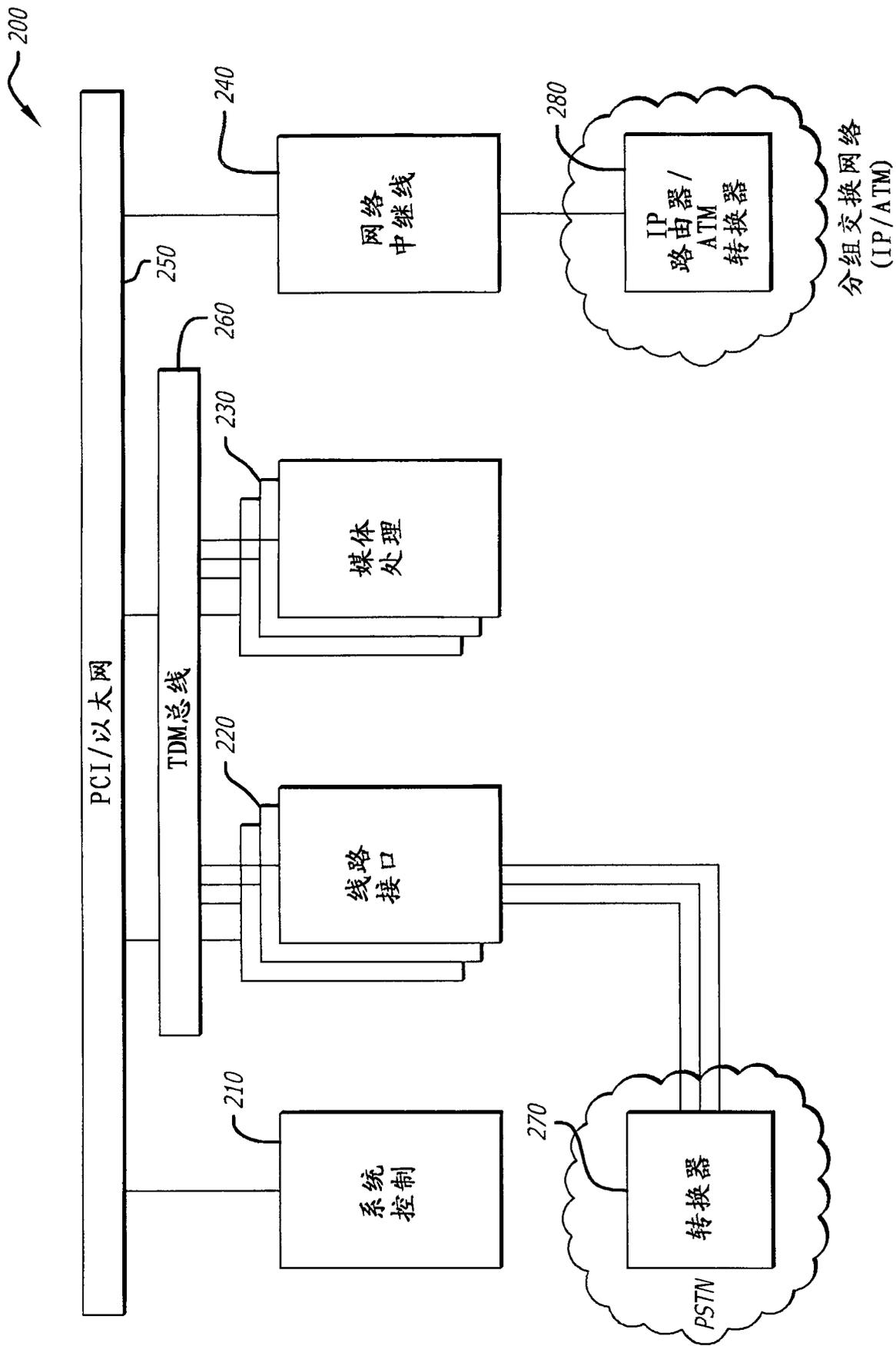


图 2

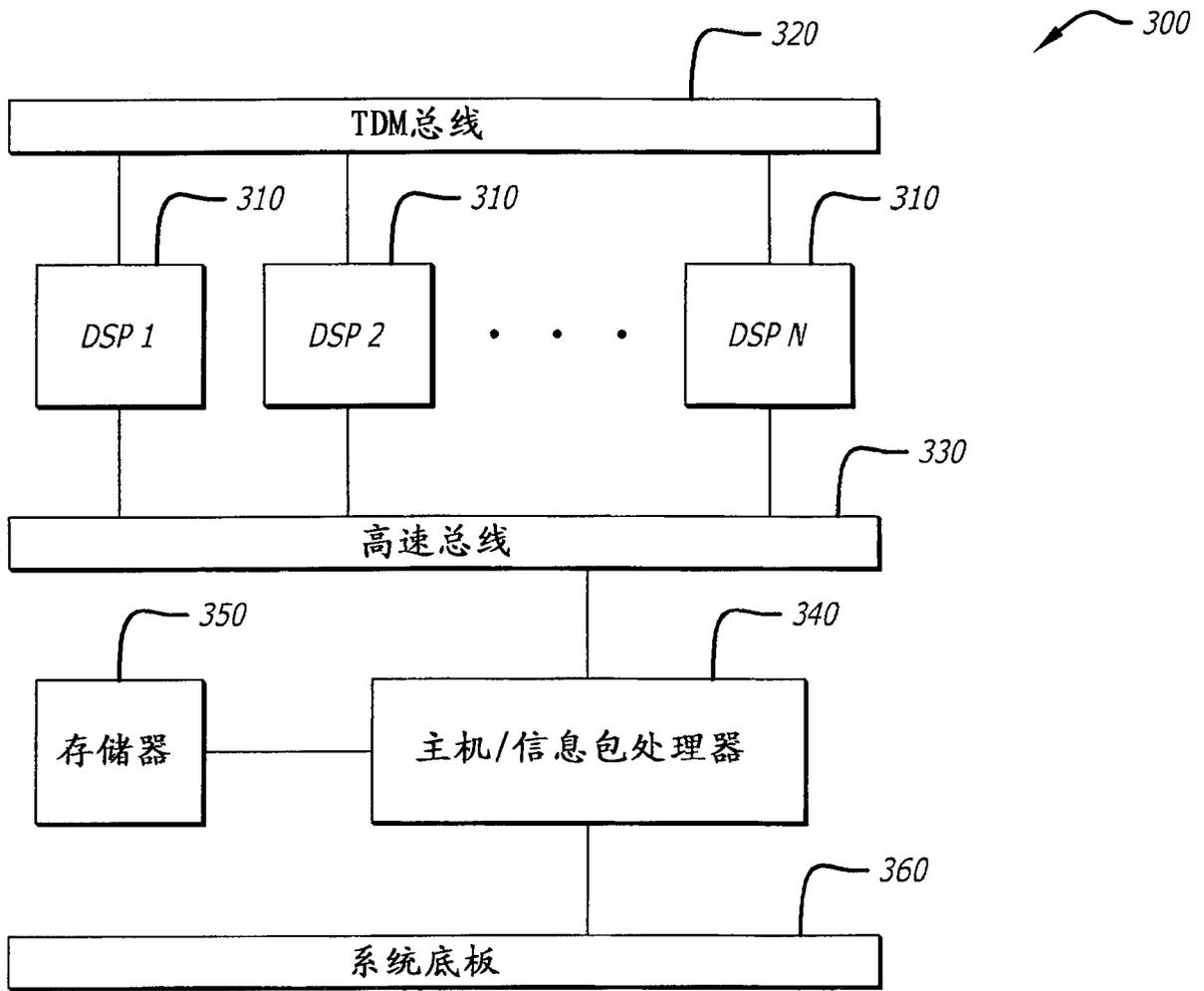


图 3

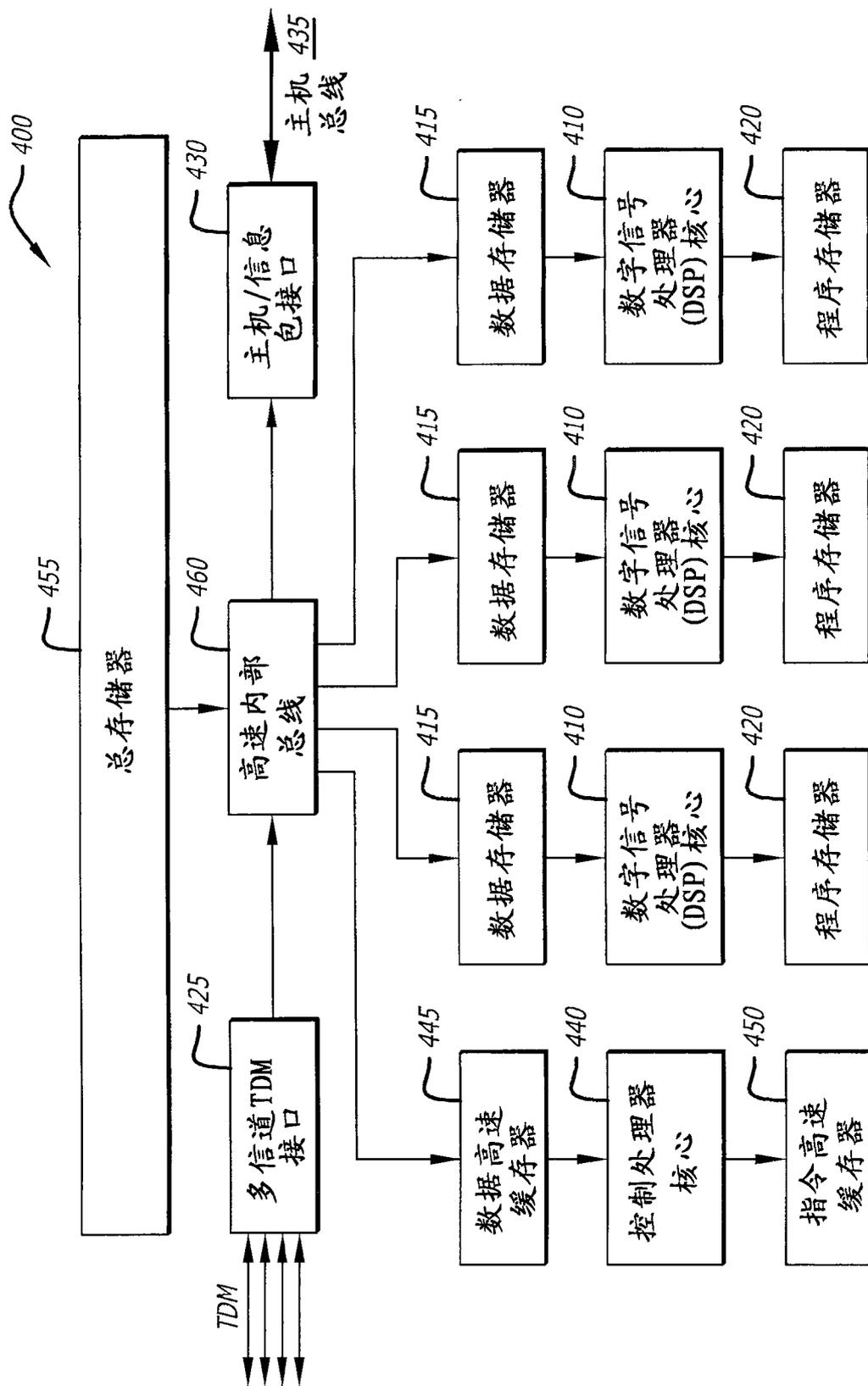


图 4

500

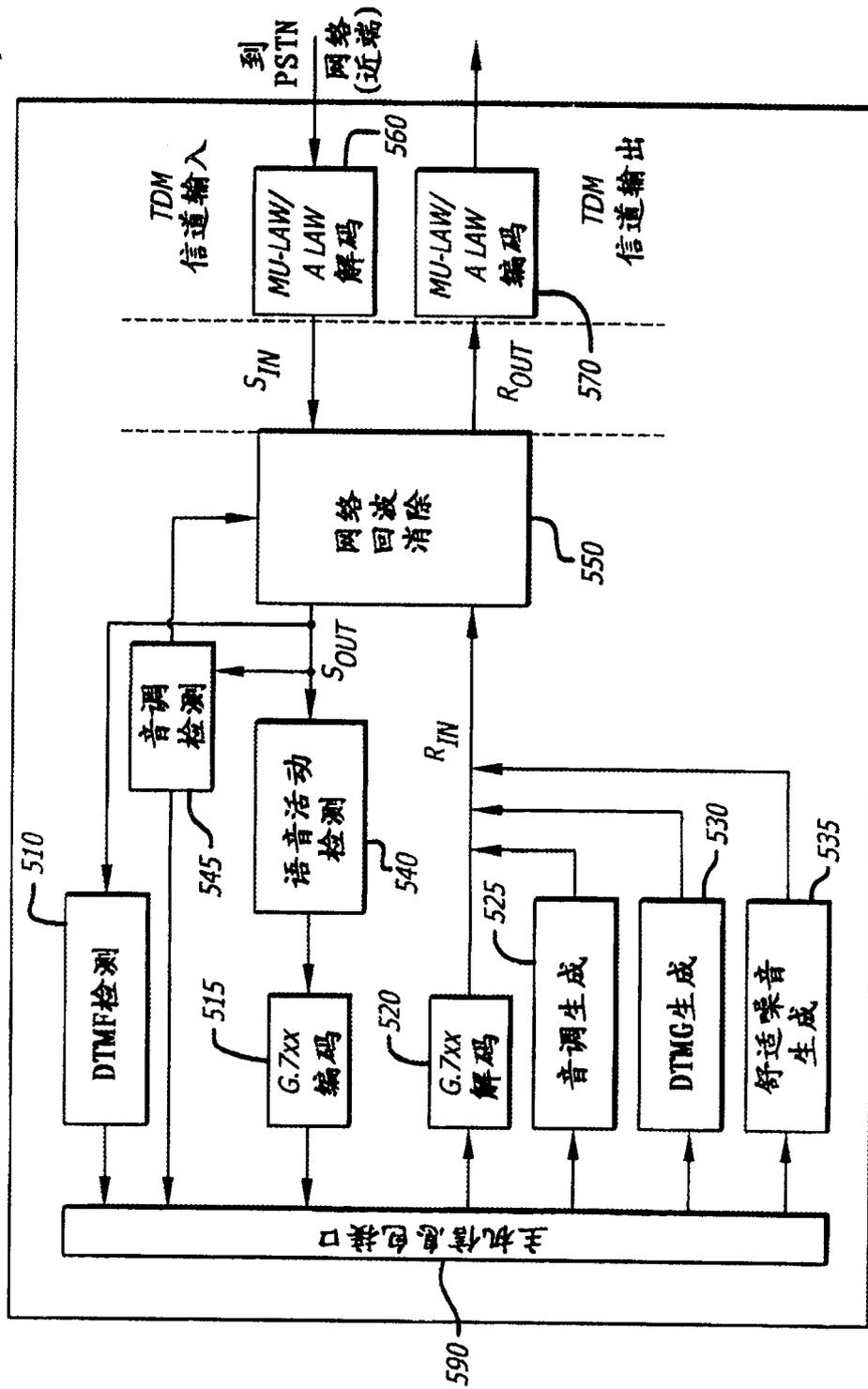


图 5

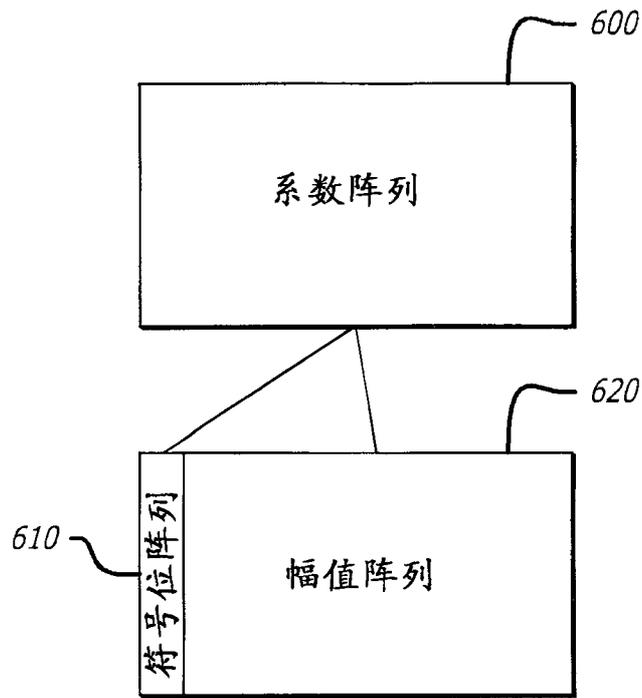


图 6

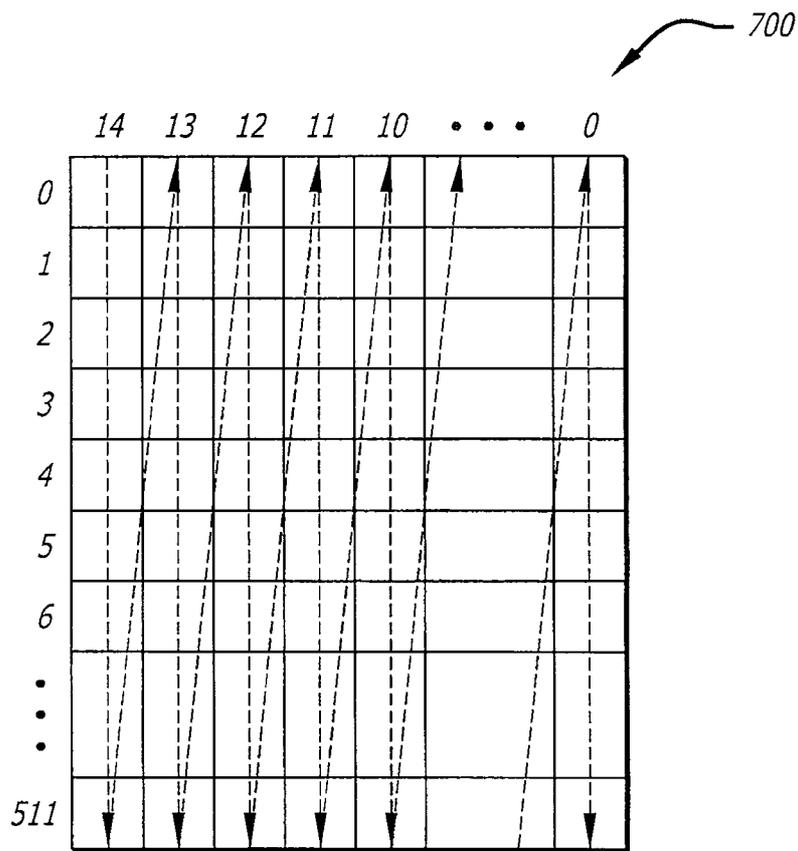


图 7

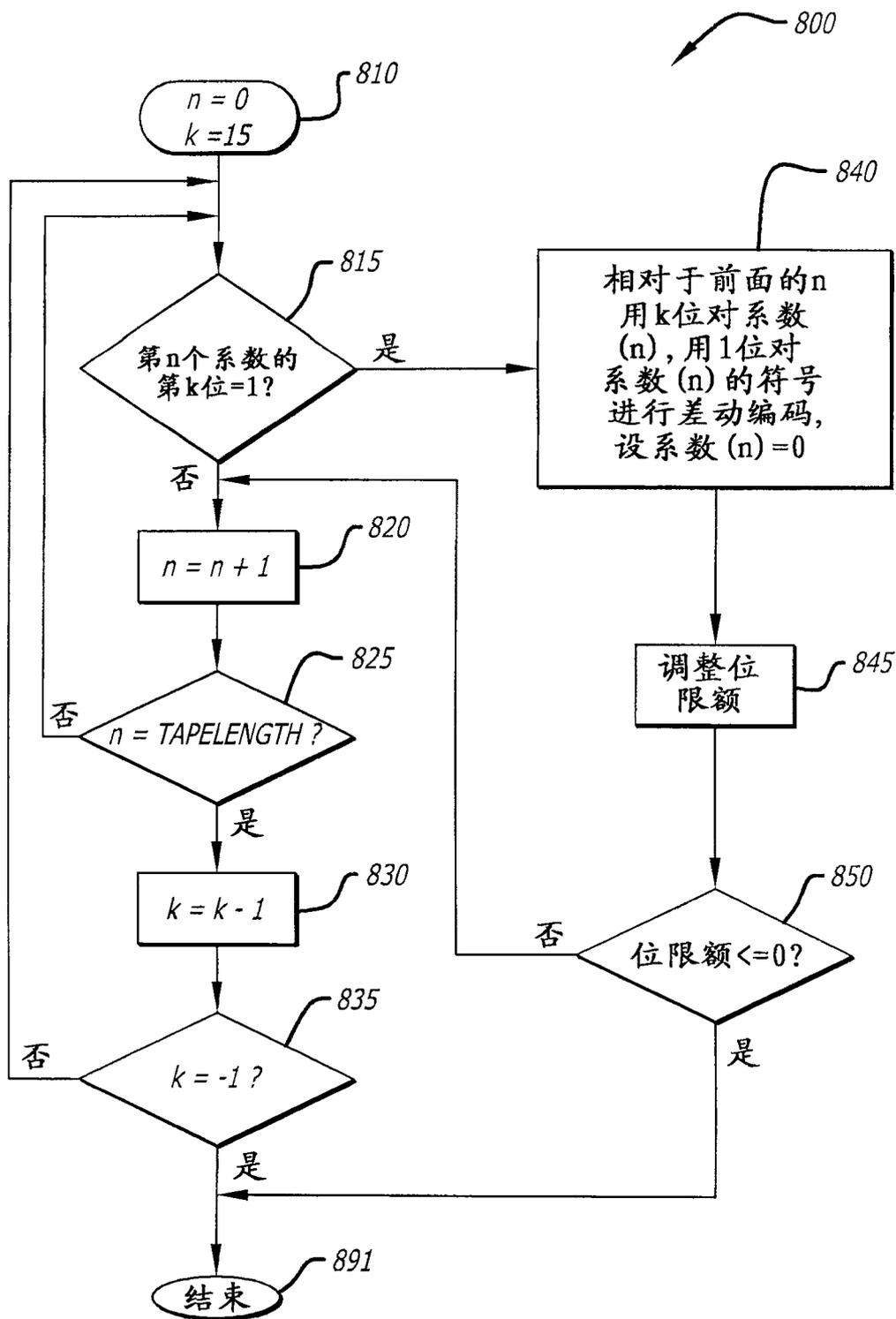


图 8

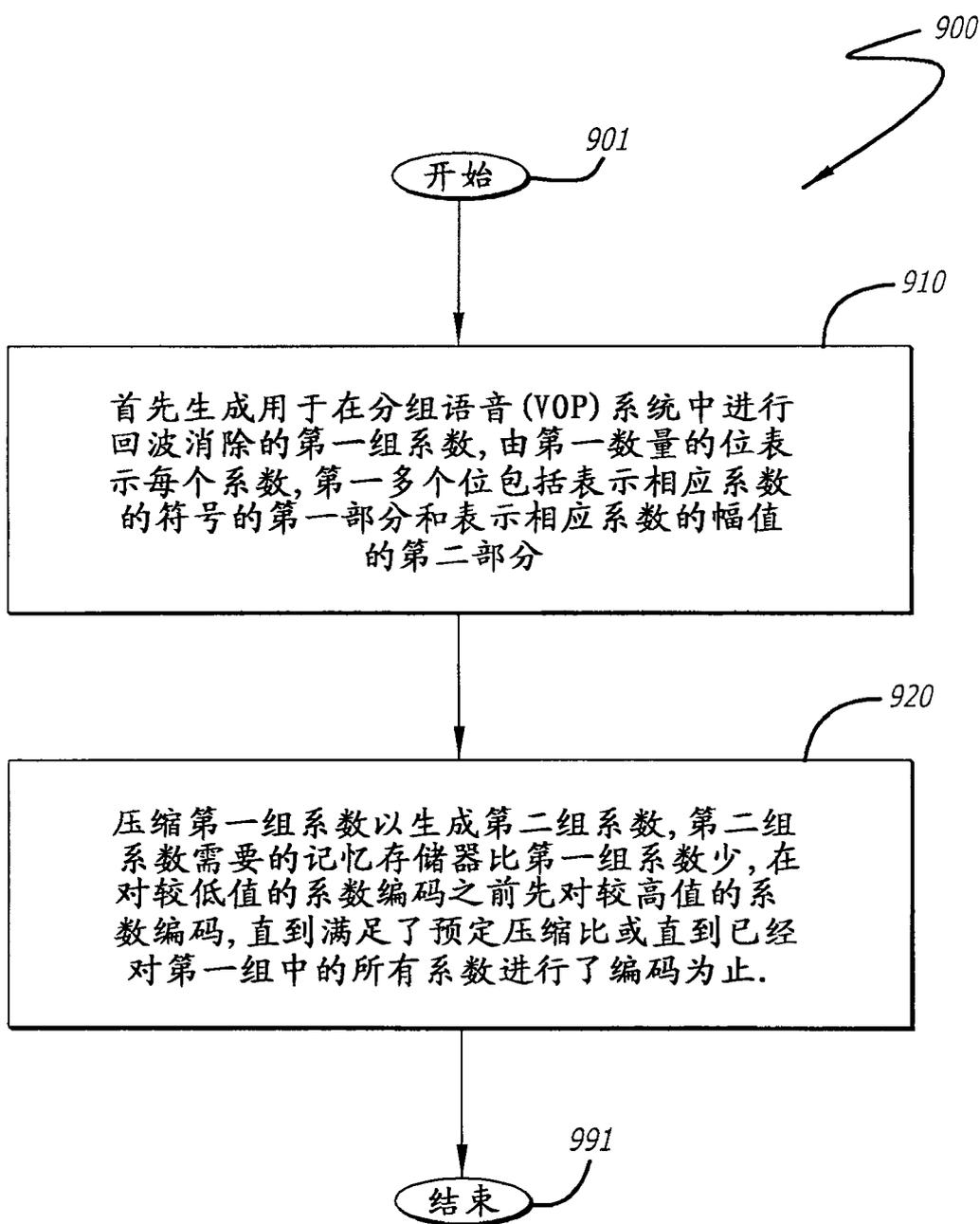


图 9