(19)中华人民共和国国家知识产权局

(12)实用新型专利

(10)授权公告号 CN 206074740 U
(45)授权公告日 2017.04.05

(21)申请号 201620877150.5

(22)申请日 2016.08.12

(73)专利权人 东莞市汇博电子科技有限公司
地址 523000 广东省东莞市常平镇土塘村天桥西92号

(72)发明人 吴小斌

(51)Int.Cl.
G01R 31/08(2006.01)
G01R 1/04(2006.01)
G01R 27/08(2006.01)

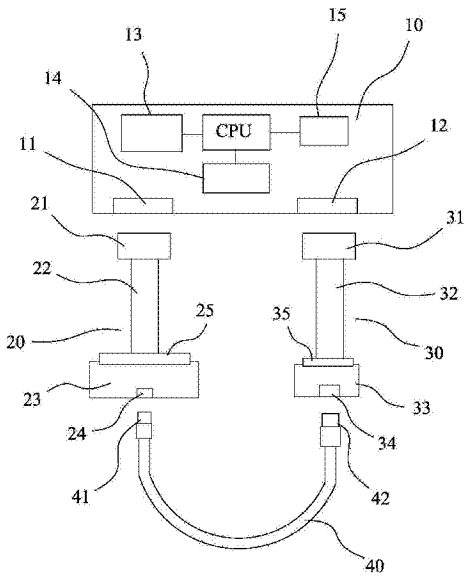
权利要求书1页 说明书3页 附图3页

(54)实用新型名称

具有压降测试功能的测试仪

(57)摘要

本实用新型公开一种具有压降测试功能的测试仪，包括测试仪、第一转接线和第二转接线，所述第一转接线包括第一插接头、第一转接头以及连接于第一插接头与第一转接头之间的多根第一转接导线，所述第二转接线包括第二插接头、第二转接头以及连接于第二插接头与第二转接头之间的多根第二转接导线，所述测试仪内设有用于识别数据线的插头插入方向的正反向识别模块，所述正反向识别模块与测试仪内的CPU通信连接，所述CPU依据正反向识别模块传递的识别信息控制测试仪上的显示屏显示识别结果。本实用新型通过在测试仪内设置正反向识别模块，不需在测试前对数据线插头进行观察，使得数据线的插入时可以自动识别插入方向，提高了测试效率。



CN 206074740 U

1.一种具有压降测试功能的测试仪，其特征在于：包括测试仪、第一转接线和第二转接线，所述第一转接线包括用于与测试仪连接的第一插接头、用于与数据线连接的第一转接头以及连接于第一插接头与第一转接头之间的多根第一转接导线，所述第一转接头包括第一转接PCB板，所述第一转接PCB板上设有第一插槽和第一插线座，所述第一插槽设有与数据线的第一插头上的PIN脚分别对应的多个第一导电端子，所述第一插线座上设有多个第一插线孔，所述每个第一插线孔插设有一根第一转接导线，所述第一转接PCB板上布设有与各个第一插线孔分别电连接的多根第一导电布线，所述每个第一导电端子均与两根第一导电布线电连接；

所述第二转接线包括用于与测试仪连接的第二插接头、用于与数据线连接的第二转接头以及连接于第二插接头与第二转接头之间的多根第二转接导线，所述第二转接头包括第二转接PCB板，所述第二转接PCB板上设有第二插槽和第二插线座，所述第二插槽设有与数据线的第二插头上的PIN脚分别对应的多个第二导电端子，所述第二插线座上设有多个第二插线孔，所述每个第二插线孔插设有一根第二转接导线，所述第二转接PCB板上布设有与各个第二插线孔分别电连接的多根第二导电布线，所述每个第二导电端子均与两根第二导电布线电连接；

所述测试仪内设有用于计算接入数据线的压降的压降测试模块，所述压降测试模块与测试仪内的CPU通信连接，所述CPU控制测试仪上的显示屏显示压降测试模块测得的压降信息。

2.根据权利要求1所述的具有压降测试功能的测试仪，其特征在于：所述第一插线孔通过第一导电针与对应的第一导电布线电连接，所述第一导电针一端与位于第一转接PCB板上的第一导电布线焊接连接，另一端伸于第一插线孔内与第一转接导线电连接。

3.根据权利要求2所述的具有压降测试功能的测试仪，其特征在于：与同一个第一导电端子电连接的两个第一插线孔为上下设置。

4.根据权利要求1所述的具有压降测试功能的测试仪，其特征在于：所述第二插线孔通过第二导电针与对应的第二导电布线电连接，所述第二导电针一端与位于第二转接PCB板上的第二导电布线焊接连接，另一端伸于第二插线孔内与第二转接导线电连接。

5.根据权利要求4所述的具有压降测试功能的测试仪，其特征在于：与同一个第二导电端子电连接的两个第二插线孔为上下设置。

具有压降测试功能的测试仪

技术领域

[0001] 本实用新型涉及数据线性能测试设备领域，具体涉及一种具有压降测试功能的测试仪。

背景技术

[0002] 近几年来，随着智能手机的大量普及，数据线已成为手机用户必备的用品之一，要么将其用于给手机充电，要么用于连接电脑进行数据传输。在生产数据线时，需要对其进行相关的性能测试。现有的数据线测试仪内部通常通过一根导线与一个导电端子连接，这样的结构使得数据线测试过程中导通的阻抗很大，影响测试结果的准确性，使得测试仪只能进行短断路、导通、耐压等受阻抗影响较小的性能测试，而对于数据线的品质有重要影响的压降却不能进行。

实用新型内容

[0003] 本实用新型针对现有技术存在之缺失，提供一种具有压降测试功能的测试仪，其可降低测试仪的测试阻抗，提高数据线性能测试结果的准确性，实现对数据线压降的测试。

[0004] 为实现上述目的，本实用新型采用如下之技术方案：

[0005] 一种具有压降测试功能的测试仪，包括测试仪、第一转接线和第二转接线，所述第一转接线包括用于与测试仪连接的第一插接头、用于与数据线连接的第一转接头以及连接于第一插接头与第一转接头之间的多根第一转接导线，所述第一转接头包括第一转接PCB板，所述第一转接PCB板上设有第一插槽和第一插线座，所述第一插槽设有与数据线的第一插头上的PIN脚分别对应的多个第一导电端子，所述第一插线座上设有多个第一插线孔，所述每个第一插线孔插设有一根第一转接导线，所述第一转接PCB板上布设有与各个第一插线孔分别电连接的多根第一导电布线，所述每个第一导电端子均与两根第一导电布线电连接；

[0006] 所述第二转接线包括用于与测试仪连接的第二插接头、用于与数据线连接的第二转接头以及连接于第二插接头与第二转接头之间的多根第二转接导线，所述第二转接头包括第二转接PCB板，所述第二转接PCB板上设有第二插槽和第二插线座，所述第二插槽设有与数据线的第二插头上的PIN脚分别对应的多个第二导电端子，所述第二插线座上设有多个第二插线孔，所述每个第二插线孔插设有一根第二转接导线，所述第二转接PCB板上布设有与各个第二插线孔分别电连接的多根第二导电布线，所述每个第二导电端子均与两根第二导电布线电连接；

[0007] 使用时，所述第一插接头与第二插接头分别与测试仪插接，数据线的第一插头插于第一插槽内，数据线的第二插头插于第二插槽内，所述测试仪内设有用于计算接入数据线的压降的压降测试模块，所述压降测试模块与测试仪内的CPU通信连接，所述CPU控制测试仪上的显示屏显示压降测试模块测得的压降信息。

[0008] 作为一种优选方案，所述第一插线孔通过第一导电针与对应的第一导电布线电连

接，所述第一导电针一端与位于第一转接PCB板上的第一导电布线焊接连接，另一端伸于第一插线孔内与第一转接导线电连接。

[0009] 作为一种优选方案，与同一个第一导电端子电连接的两个第一插线孔为上下设置。

[0010] 作为一种优选方案，所述第二插线孔通过第二导电针与对应的第二导电布线电连接，所述第二导电针一端与位于第二转接PCB板上的第二导电布线焊接连接，另一端伸于第二插线孔内与第二转接导线电连接。

[0011] 作为一种优选方案，与同一个第二导电端子电连接的两个第二插线孔为上下设置。

[0012] 作为一种优选方案，所述数据线的第一插头为TYPE-C插头，所述数据线的第二插头为USB插头。

[0013] 通过采用以上技术方案，本实用新型具有以下优点和有益效果：通过设置第一转接线和第二转接线，并使第一转接线和第二转接线上的转接导线与导电端子连接时，一个导电端子同时与两根转接导线连接，使得通过一个导电端子的电流同时通过两根导线流通，从而极大地降低了测试过程中的测试阻抗，提高了测试仪的测试灵敏度，进而提高了数据线测试结果的准确性，保证测试仪的检测质量；通过在测试仪内设置压降测试模块，使得数据线的接入测试仪时，通过压降测试模块计算获得数据线的压降信息，并且该压降信息可以通过显示屏直接显示出来，方便操作人员读取，提高测试效率，有利于提高产品品质；而且也增加了测试仪的测试功能，使得对数据线的测试更加全面，更有利于企业对数据线性能的判断和评价，有利于企业对数据线性能的改进。

[0014] 为更清楚地阐述本实用新型的结构特征、技术手段及其所达到的具体目的和功能，下面结合附图与具体实施例来对本实用新型作进二步详细说明：

附图说明

[0015] 图1是本实用新型之实施例的组装结构示意图；

[0016] 图2是本实用新型之实施例的第一转接头的俯视结构示意图；

[0017] 图3是本实用新型之实施例的第一转接头的前视结构示意图。

具体实施方式

[0018] 如图1所示，一种具有压降测试功能的测试仪，包括测试仪10、第一转接线20和第二转接线30，所述第一转接线20包括用于与测试仪10连接的第一插接头21、用于与数据线40连接的第一转接头以及连接于第一插接头21与第一转接头之间的多根第一转接导线22，所述第一转接头包括第一转接PCB板23，所述第一转接PCB板23上设有第一插槽24、第一插线座25和用于连接第一插槽24和第一插线座25的多条第一导电布线；所述第二转接线30包括用于与测试仪10连接的第二插接头31、用于与数据线40连接的第二转接头以及连接于第二插接头31与第二转接头之间的多根第二转接导线32，所述第二转接头包括第二转接PCB板33，所述第二转接PCB板33上设有第二插槽34、第二插线座35和用于连接第二插槽34和第二插线座35的多根第二导电布线。使用时，所述第一插接头21与测试仪10上的第一输入接口11插接，所述第二插接头31与测试仪10上的第二输入接口12插接，数据线40的第一插头

41插于第一插槽24内，数据线40的第二插头42插于第二插槽34内。所述测试仪10内设有用于测试数据线性的常规性能测试模块14和用于计算接入数据线的压降的压降测试模块15，所述常规性能测试模块14和压降测试模块15均与测试仪内的CPU通信连接，所述CPU依据压降测试模块15传递的压降信息控制测试仪10上的显示屏13显示压降信息，从而方便操作人员对测试结果的读取。

[0019] 如图2和图3所示，所述第一转接头包括第一转接PCB板23，所述第一转接PCB板23上设有第一插槽24和第一插线座25，所述第一插槽24设有与数据线40的第一插头41上的PIN脚分别对应的多个第一导电端子，所述第一插线座25上设有多个第一插线孔26，所述每个第一插线孔26插设有一根第一转接导线22，所述第一转接PCB板23上布设有与各个第一插线孔26分别电连接的多根第一导电布线27，所述每个第一导电端子均与两根第一导电布线27电连接；所述第一插线孔26通过第一导电针28与对应的第一导电布线27电连接，所述第一导电针28一端与位于第一转接PCB板23上的第一导电布线27焊接连接，另一端伸于第一插线孔26内与第一转接导线22电连接。所述与同一个第一导电端子电连接的两个第一插线孔26为上下设置，对应的两个第一导电针28也为上下设置。

[0020] 同样的，所述第二转接头包括第二转接PCB板33，所述第二转接PCB板33上设有第二插槽34和第二插线座35，所述第二插槽34设有与数据线40的第二插头42上的PIN脚分别对应的多个第二导电端子，所述第二插线座35上设有多个第二插线孔，所述每个第二插线孔插设有一根第二转接导线32，所述第二转接PCB板33上布设有与各个第二插线孔分别电连接的多根第二导电布线，所述每个第二导电端子均与两根第二导电布线电连接；所述第二插线孔通过第二导电针与对应的第二导电布线电连接，所述第二导电针一端与位于第二转接PCB板33上的第二导电布线焊接连接，另一端伸于第二插线孔内与第二转接导线32电连接。所述与同一个第二导电端子电连接的两个第二插线孔为上下设置，对应的两个第二导电针也为上下设置。

[0021] 本实用新型中，转接PCB板上的导电布线的条数根据数据线插头上的PIN脚个数据设定，导电布线的条数为PIN脚个数的两倍。

[0022] 以上所述，仅是本实用新型的较佳实施例而已，并不用以限制本实用新型，故凡是依据本实用新型的技术实际对以上实施例所作的任何修改、等同替换、改进等，均仍属于本实用新型技术方案的范围内。

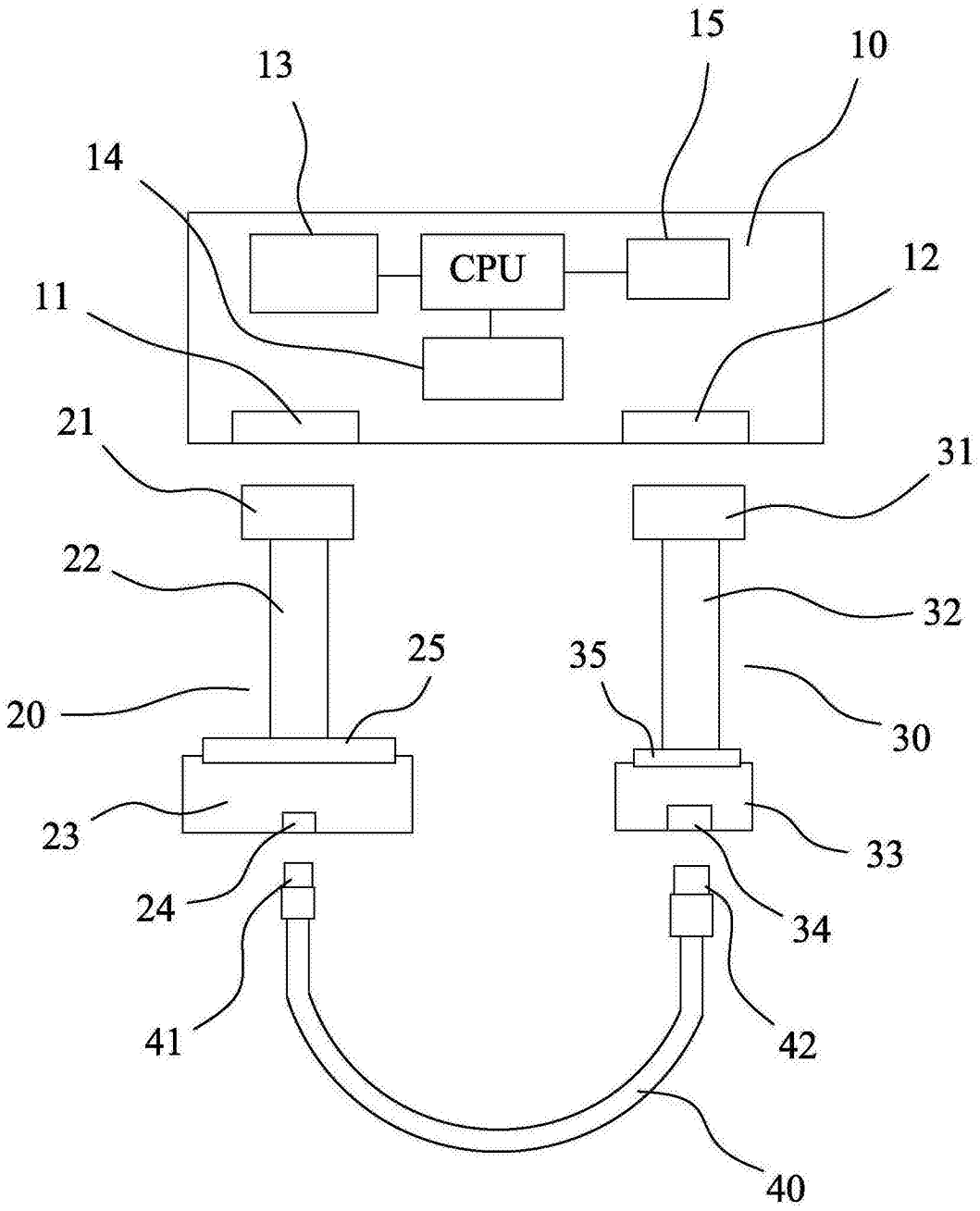


图1

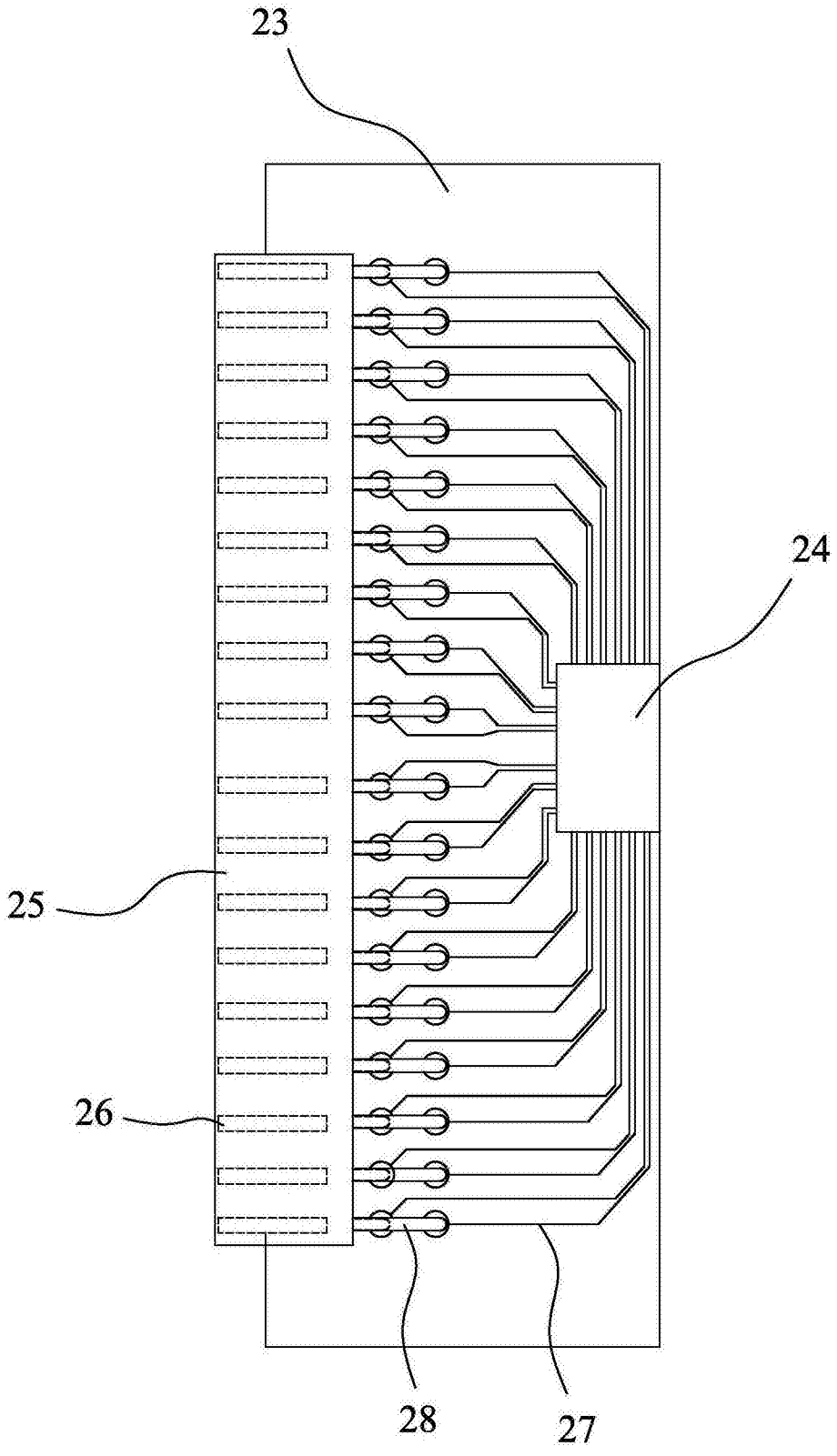


图2

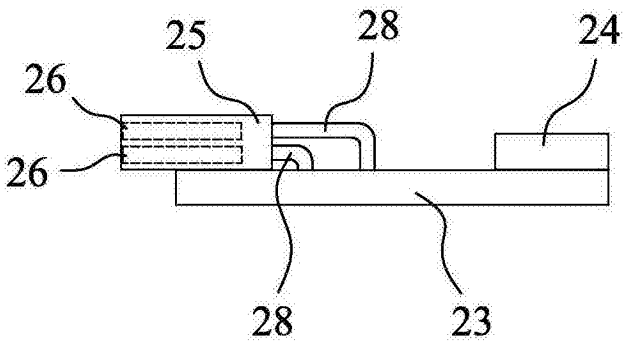


图3