



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I580165 B

(45)公告日：中華民國 106 (2017) 年 04 月 21 日

(21)申請案號：105127105

(22)申請日：中華民國 105 (2016) 年 08 月 24 日

(51)Int. Cl. : **H02M3/156 (2006.01)**

(30)優先權：2015/08/25 中國大陸 201510524521.1

(71)申請人：華為技術有限公司(中國大陸) HUAWEI TECHNOLOGIES CO., LTD. (CN)
中國大陸

(72)發明人：黃晨 HUANG, CHEN (CN)

(74)代理人：陳寧樺；陳軍宇

(56)參考文獻：

TW I454037

TW I511436

TW I521846

CN 101375492B

CN 101589540B

CN 102656788B

審查人員：彭極富

申請專利範圍項數：17 項 圖式數：4 共 45 頁

(54)名稱

電壓轉換電路、方法和多相並聯電源系統

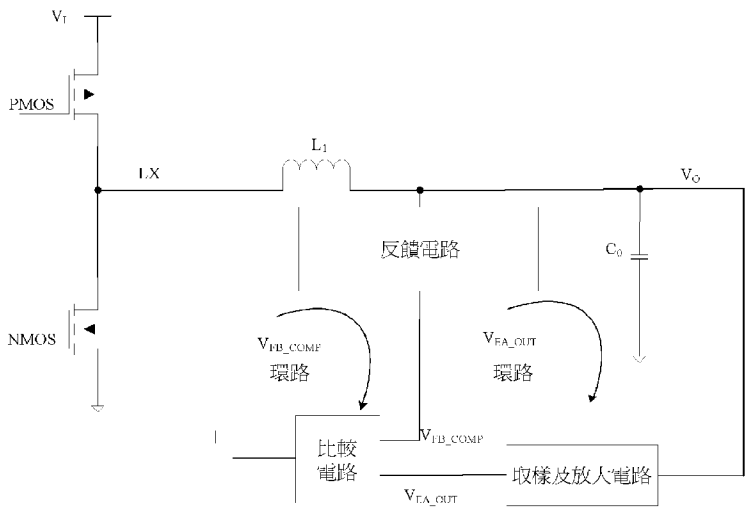
VOLTAGE CONVERSION CIRCUIT, VOLTAGE CONVERSION METHOD AND POLYPHASE
PARALLEL POWER SUPPLY SYSTEM

(57)摘要

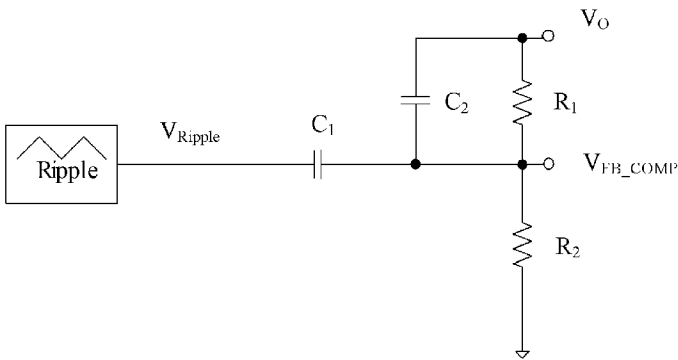
本發明實施例提供一種電壓轉換電路、方法和多相並聯電源系統。本發明電壓轉換電路，通過反饋電路提供頻率可控的反饋紋波信號，使得本實施的電壓轉換電路工作頻率可控，可以滿足負載對頻率需求，並且遲滯模式無需補償回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

Embodiments of the invention provide a voltage conversion circuit, a method and a polyphase parallel power supply system. In the voltage conversion circuit, through a feedback circuit, a feedback ripple signal with a controllable frequency is provided so that a work frequency of the voltage conversion circuit in the embodiments is controllable and a demand of a load to the frequency can be satisfied. And a response speed is fast in a hysteresis model without compensation. Simultaneously, because the work frequency is fixed, the voltage conversion circuit in the embodiments can be applied to the polyphase parallel power supply system so as to satisfy an application scene of a large load current.

指定代表圖：



【圖1】



【圖2】

符號簡單說明：

- C_0 ：電容/第二能量儲存元件
- L_1 ：電感/第一能量儲存元件
- LX ：第二連接點
- NMOS：第二功率電晶體
- PMOS：第一功率電晶體
- V_I ：輸入電壓
- V_{EA_OUT} ：取樣信號
- V_{FB_COMP} ：三角波信號
- V_O ：輸出電壓/第二直流電壓



申請日: 105.8.24

IPC分類: H02M 3/156

【發明摘要】**【中文發明名稱】** 電壓轉換電路、方法和多相並聯電源系統**【英文發明名稱】** VOLTAGE CONVERSION CIRCUIT, VOLTAGE
CONVERSION METHOD AND POLYPHASE PARALLEL POWER
SUPPLY SYSTEM

【中文】 本發明實施例提供一種電壓轉換電路、方法和多相並聯電源系統。本發明電壓轉換電路，通過反饋電路提供頻率可控的反饋紋波信號，使得本實施的電壓轉換電路工作頻率可控，可以滿足負載對頻率需求，並且遲滯模式無需補償回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

【英文】 Embodiments of the invention provide a voltage conversion circuit, a method and a polyphase parallel power supply system. In the voltage conversion circuit, through a feedback circuit, a feedback ripple signal with a controllable frequency is provided so that a work frequency of the voltage conversion circuit in the embodiments is controllable and a demand of a load to the frequency can be satisfied. And a response speed is fast in a hysteresis model without compensation. Simultaneously, because the work frequency is fixed, the voltage conversion circuit in the embodiments can be applied to

the polyphase parallel power supply system so as to satisfy an application scene of a large load current.

【指定代表圖】圖1。

【代表圖之符號簡單說明】

C_0 ：電容/第二能量儲存元件

L_1 ：電感/第一能量儲存元件

LX：第二連接點

NMOS：第二功率電晶體

PMOS：第一功率電晶體

V_I ：輸入電壓

V_{EA_OUT} ：取樣信號

V_{FB_COMP} ：三角波信號

V_O ：輸出電壓/第二直流電壓

【特徵化學式】

無

【發明說明書】

【中文發明名稱】電壓轉換電路、方法和多相並聯電源系統

【英文發明名稱】VOLTAGE CONVERSION CIRCUIT, VOLTAGE
CONVERSION METHOD AND POLYPHASE PARALLEL POWER
SUPPLY SYSTEM

【技術領域】

【0001】 本發明實施例涉及電子技術，尤其涉及一種電壓轉換電路、方法和多相並聯電源系統。

【先前技術】

【0002】 DC-DC (Direct Current, 簡稱 DC) 變換器是將輸入直流電壓轉換為輸出直流電壓的電路拓撲。根據系統升降壓的特性，DC-DC 變換器可以分為：升壓型 (BOOST)、降壓型 (BUCK) 以及升降壓型 (BUCK-BOOST) 等主要幾類。而一般小功率的 DC-DC 變換器採用降壓式 (BUCK) 和升壓式 (BOOST) 的結構，與傳統線性電源系統相比，BUCK 式 DC-DC 變換器的轉換效率更高，更加節能，效率可達 80% 以上，在移動基站，消費類終端各產品中都得到了廣泛的使用。

【0003】 在現有的較成熟的 DC-DC 變換器中，通常利用脈波寬度調變 (Pulse Width Modulation, 簡稱 PWM)、脈波頻率調變 (Pulse Frequency Modulation, 簡稱 PFM) 等調變方式，使得 DC-DC 變換器應用到不同工作條件下都能保持穩定的性能。而 DC-DC 變換

器 PWM 調變方式又分為電壓模式控制方式、電流模式控制方式以及遲滯模式控制方式。其中，電流模式控制的 DC-DC 結構可固定頻率，適合多相並聯，但是結構複雜，抗雜訊能力差，負載瞬態回應差；電壓模式控制的 DC-DC 也可固定頻率，但不適合多相並聯，內部補償電路複雜且較浪費面積；而遲滯模式控制的 DC-DC 電路結構簡單，負載瞬態回應速度快，但是頻率很難固定。

【0004】現今的商用電源系統中，特別是消費類終端，其對電源系統的轉換效率和瞬態回應能力的要求越來越高，電流模式控制的 DC-DC 變換器和電壓模式控制的 DC-DC 變換器由於結構限制，已經不能滿足客戶的要求，而遲滯模式控制的 DC-DC 變換器由於其工作頻率很難固定，不能滿足對於頻率較為敏感的負載要求。

【發明內容】

【0005】本發明實施例提供一種電壓轉換電路、方法和多相並聯電源系統，以解決現有技術中的遲滯模式 DC-DC 變換器的工作頻率不固定的問題。

【0006】第一方面，本發明實施例提供一種電壓轉換電路，用於將第一直流電壓轉換為第二直流電壓；包括：子電壓轉換電路和反饋回路；

所述子電壓轉換電路包括功率電晶體、第一能量儲存元件和第二能量儲存元件，用於通過控制所述功率電晶體的導通和截止，以控制所述第一能量儲存元件和所述第二能量儲存元件接收和儲存所述第一直流電壓的能量，從而在所述第一能量儲存元件

與所述第二能量儲存元件的連接端輸出所述第二直流電壓；

所述反饋回路包括取樣及放大電路、反饋電路和比較電路；
所述取樣及放大電路用於對所述第二直流電壓進行取樣，並將取樣獲取的取樣信號輸入所述比較電路；所述反饋電路用於取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號，將所述頻率可控的反饋紋波信號輸入所述比較電路；所述比較電路用於將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變 PWM 信號；

其中，所述頻率可控的 PWM 信號用於控制所述功率電晶體的導通和截止，所述頻率可控的 PWM 信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【0007】 結合第一方面，在第一方面的第一種可能的實現方式中，所述反饋電路包括三角波信號產生器、頻率控制子電路和直流控制子電路；

所述三角波信號產生器用於生成所述頻率可控的三角波信號；所述頻率控制子電路用於使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；所述直流控制子電路用於根據所述第二直流電壓和所述頻率可控的三角波信號的直流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【0008】 結合第一方面的第一種可能的實現方式，在第一方面的第二種可能的實現方式中，所述頻率控制子電路包括第一電容和第二電容，所述直流控制子電路包括第一電阻和第二電阻；

所述三角波信號產生器通過所述第一電容與所述比較電路連

接，所述第二電容連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第一電阻連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第二電阻連接在所述比較電路和接地端之間。

【0009】 結合第一方面、第一方面的第一種可能的實現方式或者第一方面的第二種可能的實現方式，在第一方面的第三種可能的實現方式中，所述取樣及放大電路包括分壓取樣電路和誤差放大電路；

所述分壓取樣電路用於對所述第二直流電壓進行分壓取樣，得到分壓取樣信號，並將所述分壓取樣信號輸入所述誤差放大電路；所述誤差放大電路用於比較所述分壓取樣信號和一預設參考電壓信號，將所述分壓取樣信號和所述預設參考電壓信號的差值信號進行放大後得到所述取樣信號，並將所述取樣信號輸入所述比較電路。

【0010】 結合第一方面的第三種可能的實現方式，在第一方面的第四種可能的實現方式中，所述分壓取樣電路包括第三電阻和第四電阻，所述第三電阻連接在所述誤差放大電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第四電阻連接在所述誤差放大電路和接地端之間。

【0011】 結合第一方面、第一方面的第一種至第四種任一種可能的實現方式，在第一方面的第五種可能的實現方式中，所述反饋回路還包括邏輯電路和驅動電路，所述比較電路的輸出端依次通過所述邏輯電路和所述驅動電路與所述功率電晶體連接；

所述邏輯電路用於將所述頻率可控的 PWM 信號和預設的控

制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號，所述驅動電路用於將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。

【0012】 結合第一方面、第一方面的第一種至第五種任一種可能的實現方式，在第一方面的第六種可能的實現方式中，所述功率電晶體包括第一功率電晶體和第二功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所述第二功率電晶體在所述第一功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第一功率電晶體及所述第二功率電晶體耦合，並在所述第一功率電晶體導通、所述第二功率電晶體截止時，使第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電；在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0013】 結合第一方面、第一方面的第一種至第五種任一種可能的實現方式，在第一方面的第七種可能的實現方式中，所述功率電晶體包括第一功率電晶體和第二功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所述第二功率電晶體在所述第一功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第一功率電晶體及所述第二功率電晶體耦合，並在所述第一功率電晶體導通、所述第二功率電晶體截止時，由所述第一直流電壓通

過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第一能量儲存元件通過所述第二功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電。

【0014】 結合第一方面、第一方面的第一種至第五種任一種可能的實現方式，在第一方面的第八種可能的實現方式中，所述功率電晶體包括第一功率電晶體、第二功率電晶體、第三功率電晶體和第四功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所述第二功率電晶體在所述第一功率電晶體截止時導通，所述第四功率電晶體在所述第三功率電晶體導通時截止，所述第四功率電晶體在所述第三功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第三功率電晶體及所述第四功率電晶體耦合，並且，所述第一能量儲存元件還與所述第一功率電晶體及所述第二功率電晶體耦合；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，所述第三功率電晶體導通、所述第四功率電晶體截止，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，所述第三功率電晶體截止、所述第四功率電晶體導通，所述第一能量儲存元件通過所述第四功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電；

在所述第三功率電晶體截止、所述第四功率電晶體導通時，

所述第一功率電晶體導通、所述第二功率電晶體截止，使第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電，所述第一功率電晶體截止、所述第二功率電晶體導通，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0015】 第二方面，本發明實施例提供一種多相並聯電源系統，包括：多個如第一方面、第一方面的第一種至第八種任一種可能實現的方式的所述電壓轉換電路；

其中，各個所述電壓轉換電路的所述頻率可控的三角波信號的頻率相同，且相鄰相位的所述電壓轉換電路的所述頻率可控的三角波信號的相位差為 360° 除以所述電壓轉換電路的個數；

各個所述電壓轉換電路共用一個所述取樣及放大電路。

【0016】 第三方面，本發明實施例提供一種電壓轉換的方法，包括：

通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，從而在所述第一能量儲存元件與所述第二能量儲存元件的連接端輸出第二直流電壓；

對所述第二直流電壓進行取樣，獲取取樣信號；

取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號；

將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變 PWM 信號；

其中，所述頻率可控的 PWM 信號用於控制所述功率電晶體的

導通和截止，所述頻率可控的 PWM 信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【0017】 結合第三方面，在第三方面的第一種可能的實現方式中，生成所述頻率可控的三角波信號，使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；

根據所述第二直流電壓和所述頻率可控的三角波信號的直流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【0018】 結合第三方面或者第三方面的第一種可能的實現方式，在第三方面的第二種可能的實現方式中，所述對所述第二直流電壓進行取樣，獲取取樣信號，包括：

對所述第二直流電壓進行分壓取樣，得到分壓取樣信號；

比較所述分壓取樣信號和一預設參考電壓信號，將所述分壓取樣信號和所述預設參考電壓信號的差值進行放大後得到所述取樣信號。

【0019】 結合第三方面或者第三方面的第一種或者第三方面的第二種可能的實現方式，在第三方面的第三種可能的實現方式中，所述方法還包括：

將所述頻率可控的 PWM 信號和預設的控制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號；

將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。

【0020】 結合第三方面、第三方面的第一種至第三種任一種可能的實現方式，在第三方面的第四種可能的實現方式中，所述功率電晶體包括第一功率電晶體和第二功率電晶體，所述通過控制功

率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，使第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電；在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0021】 結合第三方面、第三方面的第一種至第三種任一種可能的實現方式，在第三方面的第五種可能的實現方式中，所述功率電晶體包括第一功率電晶體和第二功率電晶體；所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第一能量儲存元件通過所述第二功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電。

【0022】 結合第三方面、第三方面的第一種至第三種任一種可能的實現方式，在第三方面的第六種可能的實現方式中，所述功率

電晶體包括第一功率電晶體、第二功率電晶體、第三功率電晶體和第四功率電晶體；所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通，控制所述第四功率電晶體在所述第三功率電晶體導通時截止，控制所述第四功率電晶體在所述第三功率電晶體截止時導通；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，所述第三功率電晶體導通、所述第四功率電晶體截止，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，所述第三功率電晶體截止、所述第四功率電晶體導通，所述第一能量儲存元件通過所述第四功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電；

在所述第三功率電晶體截止、所述第四功率電晶體導通時，所述第一功率電晶體導通、所述第二功率電晶體截止，使第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電，所述第一功率電晶體截止、所述第二功率電晶體導通，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0023】 本發明實施例電壓轉換電路、方法和多相並聯電源系統，通過反饋電路提供頻率可控的反饋紋波信號，使得本實施的電壓轉換電路工作頻率可控，可以滿足負載對頻率需求，並且遲

滯模式無需補償回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

【圖式簡單說明】

【0024】為了更清楚地說明本發明實施例或現有技術中的技術方案，下面將對實施例或現有技術描述中所需要使用的附圖作一簡單地介紹，顯而易見地，下面描述中的附圖是本發明的一些實施例，對於本領域普通技術人員來講，在不付出進步性勞動性的前提下，還可以根據這些附圖獲得其他的附圖。

圖 1 為本發明電壓轉換電路實施例一的結構示意圖。

圖 2 為本發明反饋電路結構示意圖。

圖 3 為本發明電壓轉換電路實施例二的結構示意圖。

圖 4 為本發明電壓轉換電路中關鍵節點工作波形示意圖。

圖 5 為本發明電壓轉換電路實施例三的結構示意圖。

圖 6 為本發明電壓轉換電路實施例四的結構示意圖。

圖 7 為本發明多相並聯電源系統結構示意圖。

圖 8 為本發明電壓轉換的方法的流程圖。

【實施方式】

【0025】為使本發明實施例的目的、技術方案和優點更加清楚，下面將結合本發明實施例中的附圖，對本發明實施例中的技術方案進行清楚、完整地描述，顯然，所描述的實施例是本發明一部

分實施例，而不是全部的實施例。基於本發明中的實施例，本領域普通技術人員在沒有作出進步性勞動前提下所獲得的所有其他實施例，都屬於本發明保護的範圍。

【0026】 本發明實施例可以實現一種頻率可控的電壓轉換電路，需要說明的是，本發明實施例中的“頻率可控”具體指任一固定頻率，例如可以是 5HZ、8HZ 以及 8HZ 等，可以根據電壓轉換電路負載的需求進行靈活設置，其並非為一固定唯一值。舉例而言，當負載的頻率需求為 5HZ 時，那麼本發明實施例的電壓轉換電路可以以 5HZ 的工作頻率進行電壓轉換，電路工作過程中其工作頻率不會改變。

【0027】 圖 1 為本發明電壓轉換電路實施例一的結構示意圖，如圖 1 所示，本實施例的電壓轉換電路用於將第一直流電壓轉換為第二直流電壓，本實施例的電壓轉換電路可以包括：子電壓轉換電路和反饋回路。

【0028】 其中，所述子電壓轉換電路可以包括功率電晶體（圖 1 中所示 PMOS、NMOS，此處不以圖 1 所示的作為限制，例如功率電晶體可以是三極電晶體、IGBT 等）、第一能量儲存元件（ L_1 ）和第二能量儲存元件（ C_0 ），用於通過控制所述功率電晶體的導通和截止，以控制所述第一能量儲存元件（ L_1 ）和所述第二能量儲存元件（ C_0 ）接收和儲存所述第一直流電壓的能量，從而在所述第一能量儲存元件（ L_1 ）與所述第二能量儲存元件（ C_0 ）的連接端輸出所述第二直流電壓（ V_o ）。

【0029】 需要說明的是，圖 1 以 BUCK 型 DC-DC 變換電路做示意性說明，本實施例的功率電晶體與第一能量儲存元件（ L_1 ）的連

接關係並不以圖 1 所示作為限制。本實施例的電壓轉換電路可以是 BUCK 型、BOOST 型（具體可參見圖 5 所示實施例）和 BUCK-BOOST 型（具體可參見圖 6 所示實施例）。但是無論本實施例的電壓轉換電路是上述哪一種類型，其原理均是通過功率電晶體使得第一能量儲存元件和第二能量儲存元件充電以及放電，從而將第一直流電壓轉換輸出為第二直流電壓。

【0030】 其中，所述反饋回路包括取樣及放大電路、反饋電路和比較電路；所述取樣及放大電路用於對所述第二直流電壓進行取樣，並將取樣獲取的取樣信號輸入所述比較電路；所述反饋電路用於取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號，將所述頻率可控的反饋紋波信號輸入所述比較電路；所述比較電路用於將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變 PWM 信號。

【0031】 其中，所述頻率可控的 PWM 信號用於控制所述功率電晶體的導通和截止，所述頻率可控的 PWM 信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【0032】 具體的，通過所述取樣及放大電路對所述第二直流電壓（ V_o ）進行取樣，輸出 V_{EA_OUT} 作為比較電路的一輸入電壓信號。反饋電路也可以對所述第二直流電壓（ V_o ）進行取樣，並將取樣的第二直流電壓（ V_o ）和頻率可控的三角波信號合成為頻率可控的反饋紋波信號 V_{FB_COMP} ，並且該 V_{FB_COMP} 為三角波信號，比較電路將 V_{FB_COMP} 與 V_{EA_OUT} 進行比較輸出一頻率可控的脈波寬度調變 PWM 信號，以調節輸出的第二直流電壓（ V_o ）。

【0033】 以電壓轉換電路為 BUCK 型進行舉例說明，即利用該頻率可控的脈波寬度調變 PWM 信號控制功率開關電晶體（PMOS 和 NMOS）的導通或截止，具體的，在 PMOS 導通、NMOS 截止時，由提供 V_1 的輸入電源對第一能量儲存元件（ L_1 ）與第二能量儲存元件（ C_0 ）充電，在 PMOS 截止、NMOS 導通時，第一能量儲存元件（ L_1 ）和第二能量儲存元件（ C_0 ）通過 NMOS 放電。即通過該頻率可控的 PWM 信號控制本實施例的電壓轉換電路的開關頻率，從而將輸入電壓 V_1 轉換為輸出電壓 V_0 。

【0034】 與傳統的遲滯模式控制的 DC-DC 電路相比，本實施例的電壓轉換電路可以通過反饋電路使得 V_{FB_COMP} 的頻率可控，從而實現遲滯模式控制的電壓轉換電路的開關頻率可控。

【0035】 圖 2 為本發明反饋電路結構示意圖，如圖 2 所示，本實施的反饋電路可以包括：

三角波信號產生器、頻率控制子電路和直流控制子電路；

其中，所述三角波信號產生器用於生成所述頻率可控的三角波信號 $Ripple$ ；所述頻率控制子電路用於使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；所述直流控制子電路用於根據所述第二直流電壓和所述頻率可控的三角波信號的直流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【0036】 具體的，所述頻率控制子電路包括第一電容（ C_1 ）和第二電容（ C_2 ），所述直流控制子電路包括第一電阻（ R_1 ）和第二電阻（ R_2 ）；

所述三角波信號產生器通過所述第一電容（ C_1 ）與所述比較

電路連接，所述第二電容（ C_2 ）連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第一電阻（ R_1 ）連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第二電阻（ R_2 ）連接在所述比較電路和接地端之間。

【0037】如圖 2 所示，第一電容（ C_1 ）和第二電容（ C_2 ）之間的節點與第一電阻（ R_1 ）和第二電阻（ R_2 ）之間的節點連接的節點處的電壓信號為頻率可控的反饋紋波信號 V_{FB_COMP} ， V_{FB_COMP} 為 V_{Ripple} 和 V_O 的疊加， V_{Ripple} 為一頻率可控的三角波電壓信號， V_O 為一直流電壓信號，根據疊加定理，將 V_{Ripple} 與 V_O 分別對地短路，計算出相應運算式，相加後得到 V_{FB_COMP} 的 s 域運算式為公式(1)。

$$\begin{aligned} V_{FB_COMP} &= V_{Ripple} \cdot A(s) + V_O \cdot B(s) \\ \text{【0038】} \quad &= V_{Ripple} \cdot \frac{R_1 R_2 [(C_1 R_1 + C_1 R_2) \cdot s + C_1 C_2 R_1 R_2 \cdot s^2]}{(R_1 + R_2 + C_2 R_1 R_2 \cdot s) \cdot [R_1 + R_2 + (C_1 R_1 R_2 + C_2 R_1 R_2) \cdot s]} \\ &\quad + V_O \cdot \frac{C_1 R_2 \cdot (C_1 R_1 R_2 + C_2 R_1 R_2) \cdot R_2 (C_2 R_1 \cdot s + 1) (C_1 R_2 \cdot s + 1)}{(s + 1/C_1 R_2) [s + (R_1 + R_2)/(C_1 R_1 R_2 + C_2 R_1 R_2)]} \end{aligned} \quad (1)$$

【0039】由公式（1）可以看出， V_{FB_COMP} 由兩部分組成，一部分由 V_{Ripple} 決定，一部分由 V_O 決定，當 $s \rightarrow 0$ ， $A(s) \rightarrow 0$ ，上述公式（1）中與 V_{Ripple} 有關這部分為 0， V_{FB_COMP} 的運算式如公式（2）。

$$\text{【0040】} \quad V_{FB_COMP} = V_O \cdot \frac{R_2}{R_1 + R_2} \quad (2)$$

【0041】即， V_{FB_COMP} 的直流部分由 V_O 的分壓決定。

【0042】根據上述分析可知，第一電容（ C_1 ）阻隔了頻率可控的三角波信號 $Ripple$ 的直流部分，使得 V_{FB_COMP} 的直流部分僅與 V_O 有關，而第二電容（ C_2 ）阻隔了 V_O 的直流部分，使得 V_{FB_COMP} 的交流部分僅與頻率可控的三角波信號 $Ripple$ 有關，進而由於頻率可控的三角波信號 $Ripple$ 的頻率可控，所以 V_{FB_COMP} 的頻率可

控。

【0043】 可選的，所述頻率可控的三角波信號包括固定頻率的三角波信號，相應的，所述頻率可控的反饋電壓信號包括固定頻率的反饋電壓信號。

【0044】 本發明實施例的反饋電路應用於遲滯模式控制的 DC-DC 變換器中，由於本發明實施例的反饋電路中的 V_{Ripple} 為頻率可控，通過上述分析可知頻率可控的反饋紋波信號 $V_{\text{FB_COMP}}$ 的頻率可控，且其直流分量保持與傳統遲滯模式一樣，由輸出電壓信號決定。所以利用本發明實施例的反饋電路可以實現遲滯模式控制的 DC-DC 變換器開關頻率可控，且具有很強的瞬態回應能力。

【0045】 為了更清楚的理解利用本發明的反饋電路實現遲滯模式控制的 DC-DC 變換器開關頻率固定，下面以 BUCK 式的遲滯模式控制的 DC-DC 變換器進行舉例說明，需要說明的是，也可以將本發明的反饋電路應用於 BOOST 式的遲滯模式控制的 DC-DC 變換器（可參見圖 5 所示實施例），和 BUCK-BOOST 式的遲滯模式控制的 DC-DC 變換器（可參見圖 6 所示實施例），以實現開關頻率固定。

【0046】 圖 3 為本發明電壓轉換電路實施例二的結構示意圖，本實施例即是將圖 2 所示的反饋電路應用於 BUCK 式遲滯模式控制的 DC-DC 變換器中的具體實施例，如圖 3 所示，本實施例的比較電路採用比較器（CMP）做舉例說明，本實施例的電壓轉換電路可以包括：

第一功率電晶體（PMOS）、第二功率電晶體（NMOS）、電感（ L_1 ）、電容（ C_0 ）、反饋電路、比較器（CMP）、取樣及放

大電路以及邏輯電路（LOG）和驅動電路（DRI）。

【0047】 其中，所述取樣及放大電路可以包括分壓取樣電路和誤差放大電路（EA）；所述分壓取樣電路用於對所述第二直流電壓進行分壓取樣，得到分壓取樣信號 V_{FB} ，並將所述分壓取樣信號 V_{FB} 輸入所述誤差放大電路（EA）；所述誤差放大電路（EA）用於比較所述分壓取樣信號 V_{FB} 和一預設參考電壓信號 V_{REF} ，將所述分壓取樣信號 V_{FB} 和所述預設參考電壓信號 V_{REF} 的差值信號進行放大後得到所述取樣信號 V_{EA_OUT} ，並將所述取樣信號 V_{EA_OUT} 輸入所述比較電路（CMP）。所述分壓取樣電路包括第三電阻 R_3 和第四電阻 R_4 ，所述第三電阻 R_3 連接在所述誤差放大電路（EA）和所述第一能量儲存元件（ L_1 ）與所述第二能量儲存元件（ C_0 ）的連接端之間，所述第四電阻 R_4 連接在所述誤差放大電路（EA）和接地端之間。

【0048】 需要說明的是，圖 3 所示的取樣及放大電路（ R_3 、 R_4 及 EA）僅做示意性說明，本發明實施例的取樣及放大電路並不以此作為限制。

【0049】 所述比較電路（CMP）的輸出端依次通過所述邏輯電路（LOG）和所述驅動電路（DRI）與所述功率電晶體連接；所述邏輯電路（LOG）用於將所述頻率可控的 PWM 信號和預設的控制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號，所述驅動電路（DRI）用於將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。其中，所述功率電晶體包括第一功率電晶體（PMOS）和第二功率電晶體（NMOS）。

【0050】 其中，電感（ L_1 ）、電容（ C_0 ）分別作為上述實施例中的第一能量儲存元件和第二能量儲存元件。

【0051】 其中，反饋電路包括第一電容 C_1 、第二電容 C_2 、第一電阻 R_1 、第二電阻 R_2 和三角波信號產生器，該三角波發生器用於生成頻率可控的三角波信號 $Ripple$ 。該反饋電路中的各部件的連接關係具體為：相互串聯的第一電容 C_1 和第二電容 C_2 ，該相互串聯的第一電容 C_1 和第二電容 C_2 的一端與固頻率可控的三角波信號 $Ripple$ 連接，另一端與輸出節點連接，該輸出節點的電壓為 V_0 ；相互串聯的第一電阻 R_1 和第二電阻 R_2 ，該相互串聯的第一電阻 R_1 和第二電阻 R_2 的一端與輸出節點連接，另一端接地，其中，第一電容 C_1 和第二電容 C_2 之間的節點與第一電阻 R_3 和第二電阻 R_4 之間的節點連接，即本實施例的該反饋電路與圖 2 所示的反饋電路結構相同。

【0052】 本實施例的電壓轉換電路的具體連接關係為，相互串聯的第一功率電晶體（PMOS）和第二功率電晶體（NMOS），該第一功率電晶體（PMOS）的第一端子與輸入電壓 V_i 的正極連接，該第一功率電晶體（PMOS）的第二端子與該第二功率電晶體（NMOS）的第二端子在第一連接點處連接，該第一功率電晶體（PMOS）的第三端子與該第二功率電晶體（NMOS）的第一端子在第二連接點 LX 處連接，該第二功率電晶體（NMOS）的第三端子接地；該電感 L_1 的一端連接在第二連接點處，另一端與輸出節點連接；相互串聯的比較器（CMP）和誤差放大器（EA），該比較器（CMP）的輸出端連接在第一連接點處，該比較器（CMP）的第一輸入端與第一電容（ C_1 ）和第二電容（ C_2 ）之間的節點連

接，該比較器（CMP）的第二輸入端與誤差放大器（EA）的輸出端連接，該誤差放大器（EA）的第一輸入端通過反饋電阻與輸出節點 V_0 連接，該誤差放大器（EA）的第二輸入端與預設參考電壓信號 V_{REF} 連接。

【0053】進一步地，本實施例中的第一功率電晶體 PMOS 和第二功率電晶體 NMOS 可以為 MOS 電晶體，第一功率電晶體 PMOS 為 P 型 MOS 電晶體，第二功率電晶體 NMOS 為 N 型 MOS 電晶體，對應的，第一端子為汲極，第二端子為閘極，第三端子為源極，即第一功率電晶體 PMOS 的汲極與輸入電壓 V_i 的正極連接，其源極與第二功率電晶體 NMOS 的汲極連接，其閘極與第二功率電晶體 NMOS 的閘極連接，第二功率電晶體 NMOS 的源極接地。

【0054】可選的，本實施例中的第一功率電晶體和第二功率電晶體也可以均為三極電晶體，第一功率電晶體為 PNP 型三極電晶體，第二功率電晶體為 NPN 型三極電晶體，對應的，第一端子為集極，第二端子為基極，第三端子為射極，即第一功率電晶體的集極與輸入電壓 V_i 的正極連接，其射極與第二功率電晶體的集極連接，其基極與第二功率電晶體的基極連接，第二功率電晶體的射極接地。

【0055】本實施例的電壓轉換電路的具體工作方式為，反饋電路提供一頻率固定的反饋紋波信號（ V_{FB_COMP} ），該 V_{FB_COMP} 與 V_{EA_OUT} 比較後輸出一固定頻率的脈波寬度調變 PWM 信號，當該固定頻率的 PWM 信號為高電平時，第一功率電晶體（PMOS）導通，第二功率電晶體（NMOS）截止，輸入電壓 V_i 對電感（ L_1 ）和電容（ C_0 ）進行充電，之後，該固定頻率的 PWM 信號翻轉為低

電平時，第一功率電晶體 (PMOS) 截止，第二功率電晶體 (NMOS) 導通，電感 (L_1) 和電容 (C_0) 進行放電，即通過該固定頻率的 PWM 信號控制本實施例的電壓轉換電路的開關頻率，從而將輸入電壓 V_1 轉換為輸出電壓 V_o 。

【0056】 本實施例的電壓轉換電路通過反饋電路耦合固定頻率的三角波信號，使得本實施的電壓轉換電路工作頻率固定，可以滿足固定頻率的負載需求，並且遲滯模式無需補償，回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

【0057】 下面以上述實施例中的關鍵節點的工作波形圖對上述實施例進行補充解釋說明。

【0058】 圖 4 為本發明電壓轉換電路中關鍵節點工作波形示意圖，如圖 4 所示，其中的三角波形為圖 3 中第一電容 C_1 和第二電容 C_2 之間的節點的工作波形，即比較器 CMP 的第一輸入 V_{FB_COMP} 的工作波形，當誤差放大器 EA 的輸出為 V_{EA_OUT} ，那麼比較器 CMP 的輸出 (PWM 脈波寬度調變輸出) 為圖 4 中的實線方波。

【0059】 具體的，當 V_{FB_COMP} 下穿 V_{EA_OUT} 時，PWM 信號翻轉為高電平，相應地，圖 3 中的第一功率電晶體 PMOS 導通，第二功率電晶體 NMOS 截止；當 V_{FB_COMP} 上穿 V_{EA_OUT} 時，PWM 信號翻轉為低電平，相應的，圖 3 中的第一功率電晶體 PMOS 截止，第二功率電晶體 NMOS 導通，當圖 3 的電壓轉換電路的輸出電壓穩定時，該 V_{FB_COMP} 和 V_{EA_OUT} 的相對位置不變， V_{FB_COMP} 和 V_{EA_OUT} 比較得到的 PWM 脈波寬度調變器輸出信號的頻率即不會改變，其頻率由 V_{FB_COMP} 的頻率決定。

【0060】 由此可知，本發明上述實施例的電壓轉換電路具有固定的工作頻率。

【0061】 除此之外，本發明實施例的比較器 CMP 輸出的 PWM 脈波寬度調變信號的工作週期可以通過誤差放大器 EA 的輸出進行控制，具體的，當 V_{FB_COMP} 和 V_{EA_OUT} 的相對位置發生變化時，如圖 4 所示，該 V_{EA_OUT} 向上移動至 V'_{EA_OUT} ，那麼比較器 CMP 輸出的 PWM 脈波寬度調變信號即調整為圖 4 中的虛線方波，通過比較器輸出的 PWM 脈波寬度調變信號的工作週期變化，來調節第一功率電晶體和第二功率電晶體的導通時間、截止時間，以保證輸出電壓趨於穩定。

【0062】 如圖 4 所示，將 V_{EA_OUT} 近似為一基準電壓， V_{FB_COMP} 的中心值為 V_{FB_COMP} ，其波形信號的峰峰值為 V_{RAMP} ，則工作週期可表示為公式 (3)。

$$\text{【0063】 } D = \frac{V_{EA_OUT} - (V_{FB_COMP} - V_{RAMP}/2)}{V_{RAMP}} \quad (3)$$

【0064】 根據公式 (3)，可以得到：

$$\text{【0065】 } \frac{\partial D}{\partial V_{FB_COMP}} = -\frac{1}{V_{RAMP}}$$

【0066】 由此可以看出，本發明的電壓轉換電路中的 PWM 脈波寬度調變信號的增益與常見的電壓模式的增益計算方式相同， V_{RAMP} 的大小決定該部分的增益，那麼，通過調整 V_{FB_COMP} 的 AC 分量紋波峰峰值大小，即可調整本發明的遲滯模式的 DC-DC 變換電路中的 V_{FB_COMP} 環路增益與頻寬，提高其瞬態回應能力。

【0067】 本發明實施例的電壓轉換電路的工作頻率更容易提升，

從而實現高頻高瞬態性能的遲滯模式的 DC-DC 變換電路。

【0068】圖 5 為本發明電壓轉換電路實施例三的結構示意圖，本實施例即是將圖 2 所示的反饋電路應用於 BOOST 式遲滯模式控制的 DC-DC 變換器中的具體實施例，本實施例的電壓轉換電路通過反饋電路應用於 BOOST 式遲滯模式控制的 DC-DC 變換器中，可以將遲滯模式控制的 DC-DC 變換器的開關頻率可控，使得本實施例的 BOOST 式遲滯模式控制的 DC-DC 變換器工作頻率可控，可以滿足固定頻率的負載需求，並且遲滯模式無需補償，回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

【0069】其具體工作方式為：反饋電路提供一頻率可控的反饋紋波信號（ V_{FB_COMP} ），該 V_{FB_COMP} 與 V_{EA_OUT} 比較後輸出一頻率可控的脈波寬度調變 PWM 信號，當該頻率可控的 PWM 信號為高電平時，第一功率電晶體（PMOS）導通、第二功率電晶體（NOMS）截止，使第一直流電壓經過第一能量儲存元件（ L_1 ）對第二能量儲存元件（ C_0 ）充電；當該頻率可控的 PWM 信號為低電平時，第一功率電晶體（PMOS）截止、第二功率電晶體（NOMS）導通，第二能量儲存元件（ C_0 ）經過第一能量儲存元件（ L_1 ）通過第二功率電晶體（NOMS）放電。即通過該頻率可控的 PWM 信號控制本實施例的電壓轉換電路的開關頻率，從而將輸入電壓 V_I 轉換為輸出電壓 V_O 。

【0070】圖 6 為本發明電壓轉換電路實施例四的結構示意圖，本實施例即是將圖 2 所示的反饋電路應用於 BUCK-BOOST 式遲滯模式控制的 DC-DC 變換器中的具體實施例，本實施例的電壓轉換電

路通過反饋電路應用於 BUCK-BOOST 式遲滯模式控制的 DC-DC 變換器中，可以將遲滯模式控制的 DC-DC 變換器的開關頻率可控，使得本實施的 BUCK-BOOST 式遲滯模式控制的 DC-DC 變換器工作頻率可控，可以滿足固定頻率的負載需求，並且遲滯模式無需補償，回應速度快，同時由於工作頻率固定，所以可以將本實施例的電壓轉換電路應用於多相並聯電源系統中，使其滿足大負載電流的應用場景。

【0071】其具體工作方式為：反饋電路提供一頻率可控的反饋紋波信號（ V_{FB_COMP} ），將該 V_{FB_COMP} 分別提供給兩個比較器（ CMP_1 和 CMP_2 ），比較器（ CMP_1 ）將該 V_{FB_COMP} 與 V_{C1} 比較後輸出一頻率可控的脈波寬度調變 PWM 信號，以控制第三功率電晶體（PMOS2）和第四功率電晶體（NMOS2）的導通或截止，比較器（ CMP_2 ）將該 V_{FB_COMP} 與 V_{C2} 比較後輸出一頻率可控的脈波寬度調變 PWM 信號，以控制第一功率電晶體（PMOS1）和第二功率電晶體（NMOS1）的導通或截止，當第一功率電晶體（PMOS1）導通、第二功率電晶體（NMOS1）截止時，圖 6 所示的電路為升壓電路，即控制第三功率電晶體（PMOS2）導通，第四功率電晶體（NMOS2）截止，則第一直流電壓（ V_{IN} ）經過第一能量儲存元件（ L_1 ）儲存能量，第二能量儲存元件（ C_0 ）放電，控制第三功率電晶體（PMOS2）截止，第四功率電晶體（NMOS2）導通，第一能量儲存元件（ L_1 ）通過第四功率電晶體（NMOS2）釋放能量，由第一能量儲存元件（ L_1 ）和第一直流電壓（ V_{IN} ）對第二能量儲存元件（ C_0 ）充電。

【0072】在第三功率電晶體（PMOS2）截止、第四功率電晶體

(NMOS2) 導通時，圖 6 所示的電路為降壓電路，即控制第一功率電晶體 (PMOS1) 導通、第二功率電晶體 (NMOS1) 截止，使第一直流電壓 (V_{IN}) 經過所述第一能量儲存元件 (L_1) 對所述第二能量儲存元件 (C_0) 充電，控制第一功率電晶體 (PMOS1) 截止、第二功率電晶體 (NMOS1) 導通，所述第二能量儲存元件 (C_0) 經過所述第一能量儲存元件 (L_1) 通過所述第二功率電晶體 (NMOS1) 放電。

【0073】 即通過該頻率可控的 PWM 信號控制本實施例的電壓轉換電路的開關頻率，從而將輸入電壓 V_{IN} 轉換為輸出電壓 V_O 。

【0074】 圖 7 為本發明多相並聯電源系統結構示意圖，如圖 7 所示，本發明實施例的多相並聯電源系統包括多個圖 3 所示的電壓轉換電路，其中，各個所述電壓轉換電路的所述頻率可控的三角波信號的頻率相同，且相鄰相位的所述電壓轉換電路的所述頻率可控的三角波信號的相位差為 360° 除以所述電壓轉換電路的個數；各個所述電壓轉換電路共用一個所述取樣及放大電路。

【0075】 需要說明的是，各個所述電壓轉換電路的驅動電路和邏輯電路是相互獨立的，即各個所述電壓轉換電路單獨使用一個驅動電路和邏輯電路。

【0076】 各個所述電壓轉換電路的輸入電壓源相同。

【0077】 其中，該電壓轉換電路的個數可以為 2 個、3 個等等，以 2 個進行舉例說明，即兩個本發明實施例的電壓轉換電路並聯實現兩相並聯電源系統，則兩個電壓轉換電路中的固定頻率三角波信號的相位即相差為 180° ，兩個電壓轉換電路中的 PWM 脈波寬度調變輸出的方波相位也相差 180° ，即 Ripple1 與 Ripple2 相位差為 180°

【0078】 本實施例將多個圖 3 所示的電壓轉換電路應用於多相並聯結構中，從而滿足大負載電流的應用場景，同時，多相並聯結構的等效電感等於單相電感值除以相位數，多相並聯結構的開關頻率等效為單相開關頻率乘以相位數，從而多相並聯結構可大大提升環路的回應速度。

【0079】 圖 8 為本發明電壓轉換的方法的流程圖，如圖 8 所示，本發明的方法可以包括：

步驟 801、通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，從而在所述第一能量儲存元件與所述第二能量儲存元件的連接端輸出第二直流電壓。

【0080】 步驟 802、對所述第二直流電壓進行取樣，獲取取樣信號。

【0081】 步驟 803、取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號。

【0082】 步驟 804、將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變 PWM 信號。

【0083】 其中，所述頻率可控的 PWM 信號用於控制所述功率電晶體的導通和截止，所述頻率可控的 PWM 信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【0084】 可選的，生成所述頻率可控的三角波信號，使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；根據所述第二直流電壓和所述頻率可控的三角波信號的直

流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【0085】 可選的，步驟 802 具體可以為：對所述第二直流電壓進行分壓取樣，得到分壓取樣信號；比較所述分壓取樣信號和一預設參考電壓信號，將所述分壓取樣信號和所述預設參考電壓信號的差值進行放大後得到所述取樣信號。

【0086】 進一步的，所述方法還可以包括：將所述頻率可控的 PWM 信號和預設的控制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號；將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。

【0087】 可選的，所述功率電晶體可以包括第一功率電晶體和第二功率電晶體，步驟 801 所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，具體可以包括：控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；在所述第一功率電晶體導通、所述第二功率電晶體截止時，使第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電；在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0088】 可選的，所述功率電晶體可以包括第一功率電晶體和第二功率電晶體；步驟 801 所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，具體可以包括：控制所述第二功率電晶體在所述

第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；在所述第一功率電晶體導通、所述第二功率電晶體截止時，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第一能量儲存元件通過所述第二功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電。

【0089】 可選的，所述功率電晶體可以包括第一功率電晶體、第二功率電晶體、第三功率電晶體和第四功率電晶體；步驟 801 所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，具體可以包括：控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通，控制所述第四功率電晶體在所述第三功率電晶體導通時截止，控制所述第四功率電晶體在所述第三功率電晶體截止時導通；在所述第一功率電晶體導通、所述第二功率電晶體截止時，所述第三功率電晶體導通、所述第四功率電晶體截止，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，所述第三功率電晶體截止、所述第四功率電晶體導通，所述第一能量儲存元件通過所述第四功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電；在所述第三功率電晶體截止、所述第四功率電晶體導通時，所述第一功率電晶體導通、所述第二功率電晶體截止，使第一直流電壓經過所述第一能量儲存元件對所述第二能量

儲存元件充電，所述第一功率電晶體截止、所述第二功率電晶體導通，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【0090】 本實施例的方法，可以用於執行圖 1 至圖 7 所示方法實施例的技術方案，其實現原理和技術效果類似，此處不再贅述。

【0091】 本領域普通技術人員可以理解：實現上述各方法實施例的全部或部分步驟可以通過程式指令相關的硬體來完成。前述的程式可以儲存於一電腦可讀取儲存媒體中。該程式在執行時，執行包括上述各方法實施例的步驟；而前述的儲存媒體包括：ROM、RAM、磁碟或者光碟等各種可以儲存程式碼的媒體。

【0092】 最後應說明的是：以上各實施例僅用以說明本發明的技術方案，而非對其限制；儘管參照前述各實施例對本發明進行了詳細的說明，本領域的普通技術人員應當理解：其依然可以對前述各實施例所記載的技術方案進行修改，或者對其中部分或者全部技術特徵進行等同替換；而這些修改或者替換，並不使相應技術方案的本質脫離本發明申請專利範圍所界定的範圍之內。

【符號說明】

【0093】

801~804：步驟

C_0 ：電容/第二能量儲存元件

C_1 ：第一電容

C_2 ：第二電容

CMP：比較電路/比較器

CMP_1 、 CMP_2 ：比較器
 DRI 、 $DRI1$ 、 $DRI2$ ：驅動電路
 EA ：誤差放大電路
 L_1 ：電感/第一能量儲存元件
 L_2 ：電感
 LOG 、 $LOG1$ 、 $LOG2$ ：邏輯電路
 LX ：第二連接點
 $LX1$ 、 $LX2$ ：連接點
 $NMOS$ 、 $NMOS1$ ：第二功率電晶體
 $NMOS2$ ：第四功率電晶體
 $PMOS$ 、 $PMOS1$ ：第一功率電晶體
 $PMOS2$ ：第三功率電晶體
 $Ripple$ 、 $Ripple1$ 、 $Ripple2$ ：三角波信號
 R_1 ：第一電阻
 R_2 ：第一電阻
 R_3 ：第三電阻
 R_4 ：第四電阻
 V_I ：輸入電壓
 V_{C1} 、 V_{C2} ：電壓
 V_{EA_OUT} 、 V'_{EA_OUT} ：取樣信號
 V_{FB} ：分壓取樣信號
 V_{FB_COMP} ：反饋紋波信號
 V_{IN} ：輸入電壓/第一直流電壓
 V_O ：輸出電壓/第二直流電壓

V_{RAMP} ：波形信號的峰峰值

V_{REF} ：預設參考電壓信號

V_{Ripple} ：頻率可控的三角波電壓信號

【發明申請專利範圍】

【第 1 項】一種電壓轉換電路，用於將第一直流電壓轉換為第二直流電壓，所述電壓轉換電路包括：

子電壓轉換電路和反饋回路；

所述子電壓轉換電路包括功率電晶體、第一能量儲存元件和第二能量儲存元件，用於通過控制所述功率電晶體的導通和截止，以控制所述第一能量儲存元件和所述第二能量儲存元件接收和儲存所述第一直流電壓的能量，從而在所述第一能量儲存元件與所述第二能量儲存元件的連接端輸出所述第二直流電壓；

所述反饋回路包括取樣及放大電路、反饋電路和比較電路；所述取樣及放大電路用於對所述第二直流電壓進行取樣，並將取樣獲取的取樣信號輸入所述比較電路；所述反饋電路用於取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號，將所述頻率可控的反饋紋波信號輸入所述比較電路；所述比較電路用於將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變信號；

其中，所述頻率可控的脈波寬度調變信號用於控制所述功率電晶體的導通和截止，所述頻率可控的脈波寬度調變信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【第 2 項】如申請專利範圍第 1 項所述的電壓轉換電路，其中所述反饋電路包括三角波信號產生器、頻率控制子電路和直流控制子電路；

所述三角波信號產生器用於生成所述頻率可控的三角波信

號；所述頻率控制子電路用於使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；所述直流控制子電路用於根據所述第二直流電壓和所述頻率可控的三角波信號的直流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【第 3 項】如申請專利範圍第 2 項所述的電壓轉換電路，其中所述頻率控制子電路包括第一電容和第二電容，所述直流控制子電路包括第一電阻和第二電阻；

所述三角波信號產生器通過所述第一電容與所述比較電路連接，所述第二電容連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第一電阻連接在所述比較電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第二電阻連接在所述比較電路和接地端之間。

【第 4 項】如申請專利範圍第 2～3 項任一項所述的電壓轉換電路，其中所述取樣及放大電路包括分壓取樣電路和誤差放大電路；

所述分壓取樣電路用於對所述第二直流電壓進行分壓取樣，得到分壓取樣信號，並將所述分壓取樣信號輸入所述誤差放大電路；所述誤差放大電路用於比較所述分壓取樣信號和預設參考電壓信號，將所述分壓取樣信號和所述預設參考電壓信號的差值信號進行放大後得到所述取樣信號，並將所述取樣信號輸入所述比較電路。

【第 5 項】如申請專利範圍第 4 項所述的電壓轉換電路，其中所述分壓取樣電路包括第三電阻和第四電阻，所述第三電阻連接在所述誤差放大電路和所述第一能量儲存元件與所述第二能量儲存元件的連接端之間，所述第四電阻連接在所述誤差放大電路和所

述接地端之間。

【第 6 項】如申請專利範圍第 1~3 項任一項所述的電壓轉換電路，其中所述反饋回路更包括邏輯電路和驅動電路，所述比較電路的輸出端依次通過所述邏輯電路和所述驅動電路與所述功率電晶體連接；

所述邏輯電路用於將所述頻率可控的脈波寬度調變信號和預設的控制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號，所述驅動電路用於將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。

【第 7 項】如申請專利範圍第 1~3 項任一項所述的電壓轉換電路，其中所述功率電晶體包括第一功率電晶體和第二功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所述第二功率電晶體在所述第一功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第一功率電晶體及所述第二功率電晶體耦合，並在所述第一功率電晶體導通、所述第二功率電晶體截止時，使所述第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電；在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【第 8 項】如申請專利範圍第 1~3 項任一項所述的電壓轉換電路，其中所述功率電晶體包括第一功率電晶體和第二功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所

述第二功率電晶體在所述第一功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第一功率電晶體及所述第二功率電晶體耦合，並在所述第一功率電晶體導通、所述第二功率電晶體截止時，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第一能量儲存元件通過所述第二功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電。

【第 9 項】如申請專利範圍第 1~3 項任一項所述的電壓轉換電路，其中所述功率電晶體包括第一功率電晶體、第二功率電晶體、第三功率電晶體和第四功率電晶體；

所述第二功率電晶體在所述第一功率電晶體導通時截止，所述第二功率電晶體在所述第一功率電晶體截止時導通，所述第四功率電晶體在所述第三功率電晶體導通時截止，所述第四功率電晶體在所述第三功率電晶體截止時導通；

所述第一能量儲存元件和所述第二能量儲存元件，與所述第三功率電晶體及所述第四功率電晶體耦合，並且，所述第一能量儲存元件還與所述第一功率電晶體及所述第二功率電晶體耦合；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，所述第三功率電晶體導通、所述第四功率電晶體截止，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，所述第三功率電晶體截止、所述第四功率電晶體導通，所述第一能量儲存元件通過所述第四功率電晶體釋放能

量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電；

在所述第三功率電晶體截止、所述第四功率電晶體導通時，所述第一功率電晶體導通、所述第二功率電晶體截止，使所述第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電，所述第一功率電晶體截止、所述第二功率電晶體導通，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【第 10 項】一種多相並聯電源系統，包括：

多個如申請專利範圍第 1～3 項任一項所述的電壓轉換電路；

其中，各個所述電壓轉換電路的所述頻率可控的三角波信號的頻率相同，且相鄰相位的所述電壓轉換電路的所述頻率可控的三角波信號的相位差為 360° 除以所述電壓轉換電路的個數；

各個所述電壓轉換電路共用一個所述取樣及放大電路。

【第 11 項】一種電壓轉換的方法，包括：

通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，從而在所述第一能量儲存元件與所述第二能量儲存元件的連接端輸出第二直流電壓；

對所述第二直流電壓進行取樣，獲取取樣信號；

取樣所述第二直流電壓，並將取樣的所述第二直流電壓和頻率可控的三角波信號合成為頻率可控的反饋紋波信號；

將所述取樣信號和所述頻率可控的反饋紋波信號進行比較，輸出頻率可控的脈波寬度調變信號；

其中，所述頻率可控的脈波寬度調變信號用於控制所述功率電晶體的導通和截止，所述頻率可控的脈波寬度調變信號的頻率與所述頻率可控的反饋紋波信號的頻率相同。

【第 12 項】如申請專利範圍第 11 項所述的電壓轉換的方法，其中生成所述頻率可控的三角波信號，使所述頻率可控的反饋紋波信號的頻率與所述頻率可控的三角波信號的頻率相同；

根據所述第二直流電壓和所述頻率可控的三角波信號的直流分量控制所述頻率可控的反饋紋波信號的直流分量電壓。

【第 13 項】如申請專利範圍第 11 或 12 項所述的電壓轉換的方法，其中所述對所述第二直流電壓進行取樣，獲取取樣信號，包括：

對所述第二直流電壓進行分壓取樣，得到分壓取樣信號；

比較所述分壓取樣信號和預設參考電壓信號，將所述分壓取樣信號和所述預設參考電壓信號的差值進行放大後得到所述取樣信號。

【第 14 項】如申請專利範圍第 11 或 12 項任一項所述的電壓轉換的方法，其中所述方法更包括：

將所述頻率可控的脈波寬度調變信號和預設的控制邏輯信號進行比較，得到控制所述功率電晶體導通和截止的控制信號；

將所述控制信號轉換為具有電流驅動能力的驅動信號，並使用所述驅動信號控制所述功率電晶體的導通和截止。

【第 15 項】如申請專利範圍第 11 或 12 項任一項所述的電壓轉換的方法，其中所述功率電晶體包括第一功率電晶體和第二功率電晶體，所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，

包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，使所述第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電；在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

【第 16 項】如申請專利範圍第 11 或 12 項任一項所述的電壓轉換的方法，其中所述功率電晶體包括第一功率電晶體和第二功率電晶體；所述通過控制功率電晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通；

在所述第一功率電晶體導通、所述第二功率電晶體截止時，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，在所述第一功率電晶體截止、所述第二功率電晶體導通時，所述第一能量儲存元件通過所述第二功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電。

【第 17 項】如申請專利範圍第 11 或 12 項任一項所述的電壓轉換的方法，其中所述功率電晶體包括第一功率電晶體、第二功率電晶體、第三功率電晶體和第四功率電晶體；所述通過控制功率電

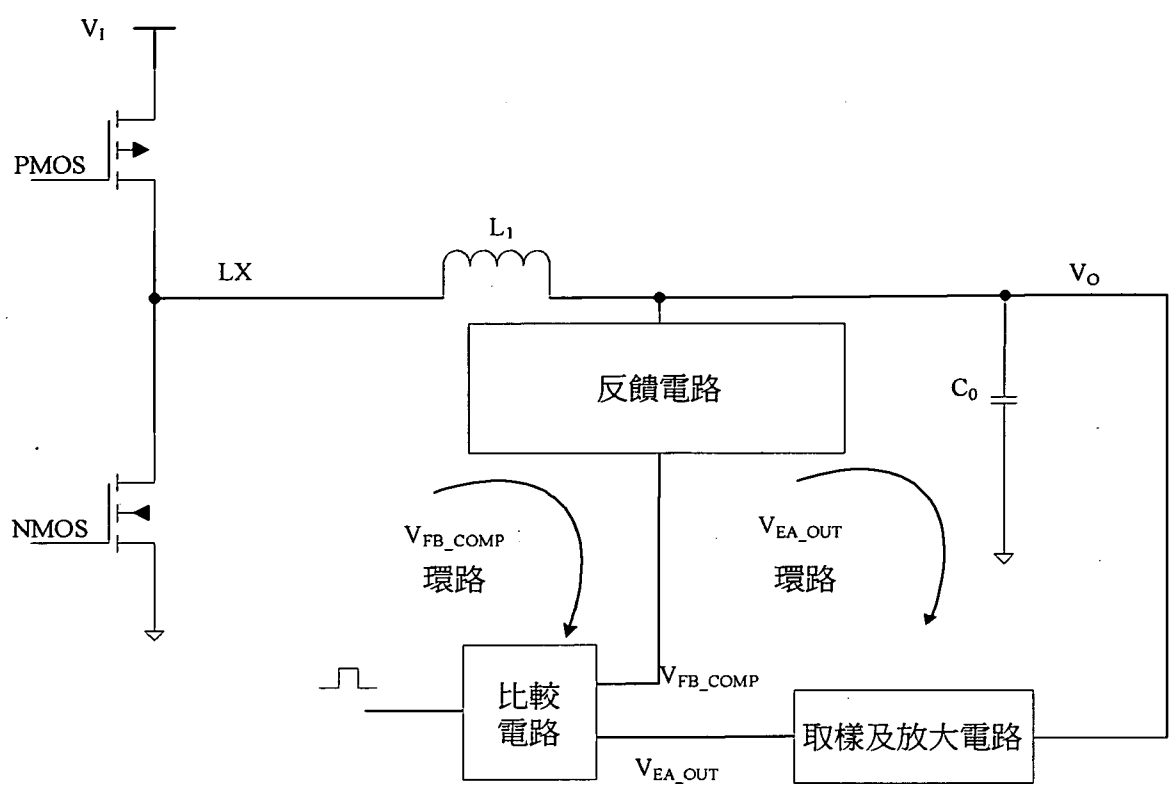
晶體的導通和截止，以控制第一能量儲存元件和第二能量儲存元件接收和儲存第一直流電壓的能量，包括：

控制所述第二功率電晶體在所述第一功率電晶體導通時截止，控制所述第二功率電晶體在所述第一功率電晶體截止時導通，控制所述第四功率電晶體在所述第三功率電晶體導通時截止，控制所述第四功率電晶體在所述第三功率電晶體截止時導通；

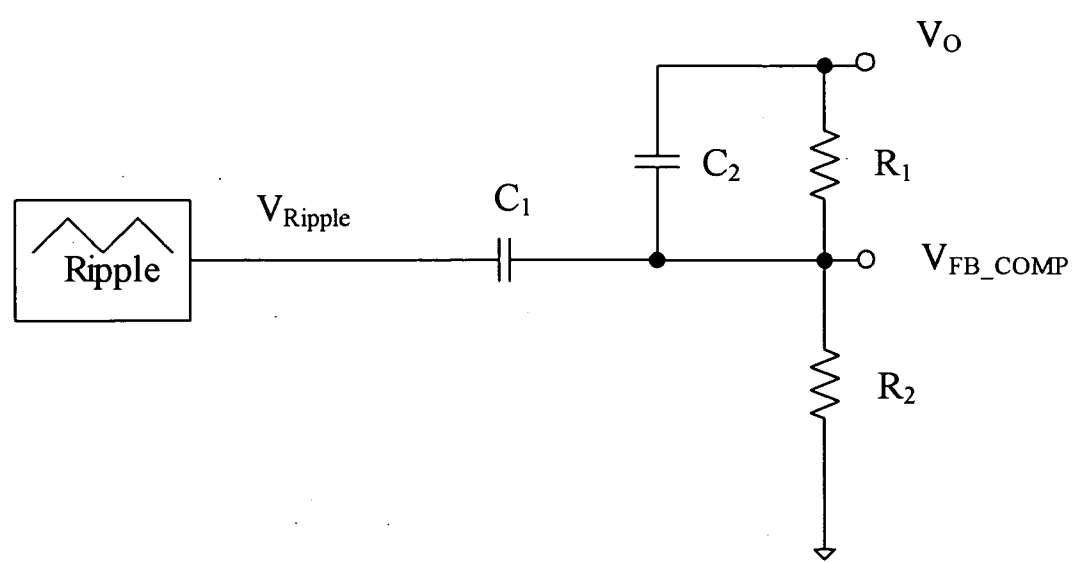
在所述第一功率電晶體導通、所述第二功率電晶體截止時，所述第三功率電晶體導通、所述第四功率電晶體截止，由所述第一直流電壓通過所述第一能量儲存元件儲存能量，所述第二能量儲存元件放電，所述第三功率電晶體截止、所述第四功率電晶體導通，所述第一能量儲存元件通過所述第四功率電晶體釋放能量，由所述第一能量儲存元件和所述第一直流電壓對所述第二能量儲存元件充電；

在所述第三功率電晶體截止、所述第四功率電晶體導通時，所述第一功率電晶體導通、所述第二功率電晶體截止，使所述第一直流電壓經過所述第一能量儲存元件對所述第二能量儲存元件充電，所述第一功率電晶體截止、所述第二功率電晶體導通，所述第二能量儲存元件經過所述第一能量儲存元件通過所述第二功率電晶體放電。

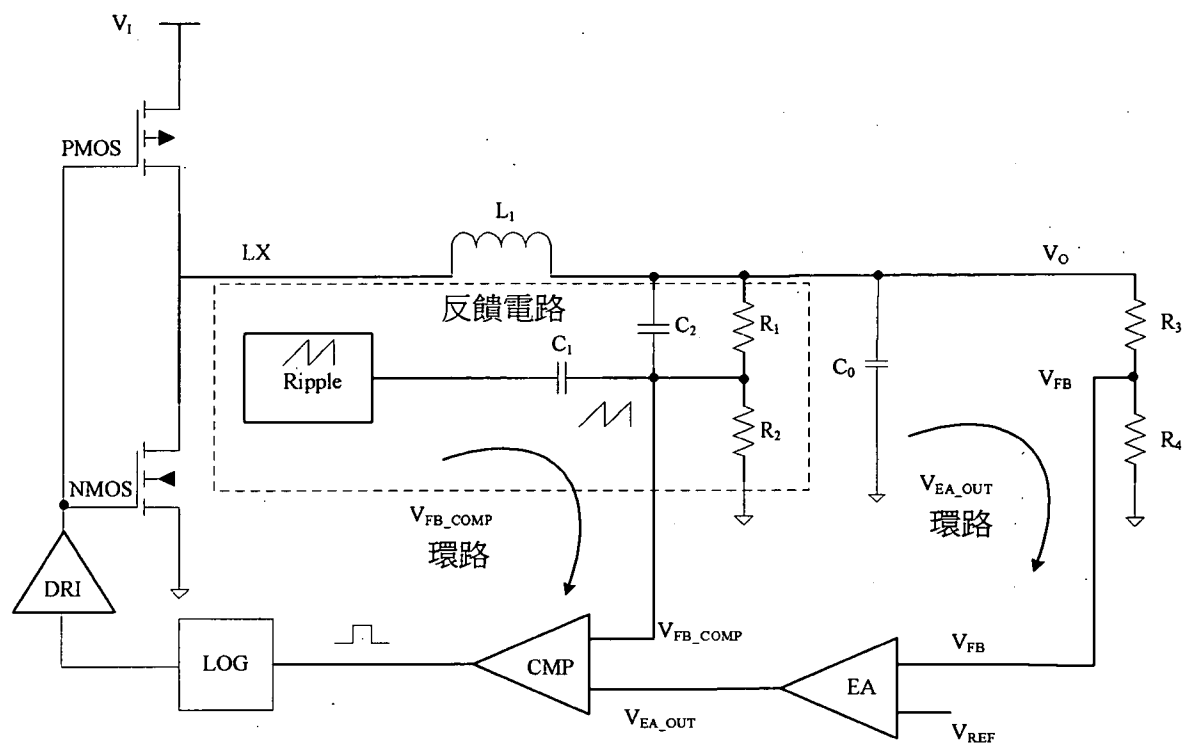
【發明圖式】



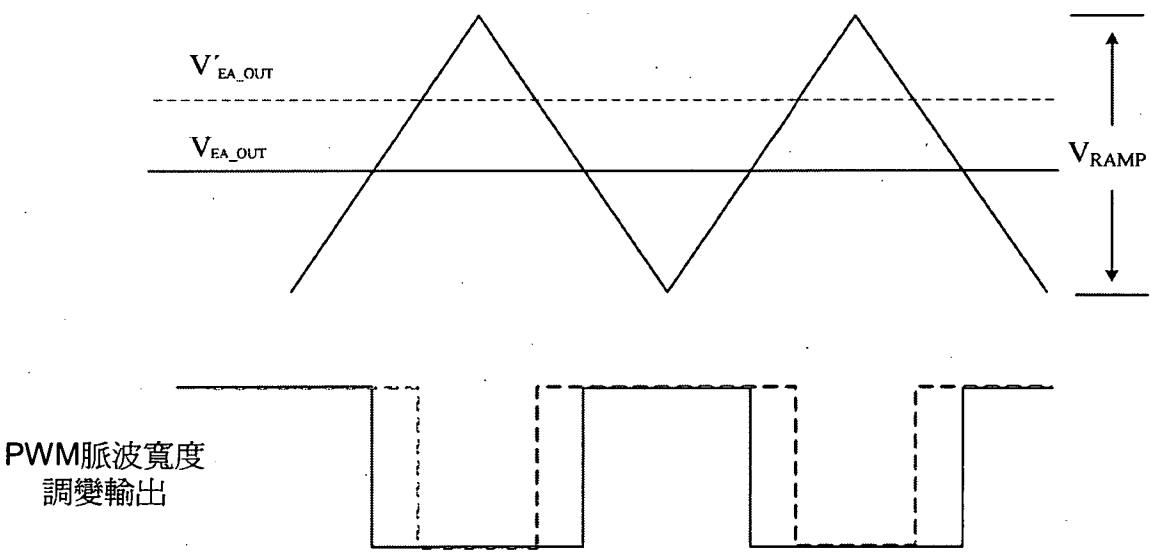
【圖1】



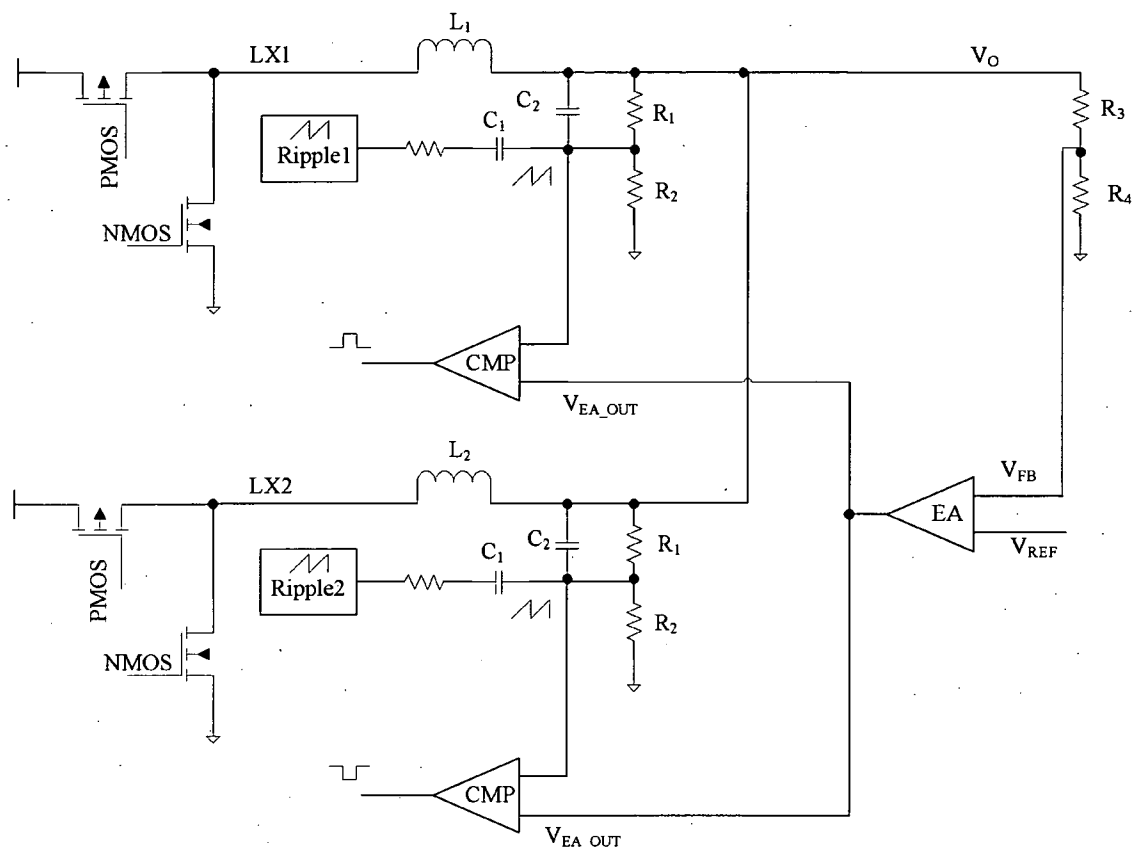
【圖2】



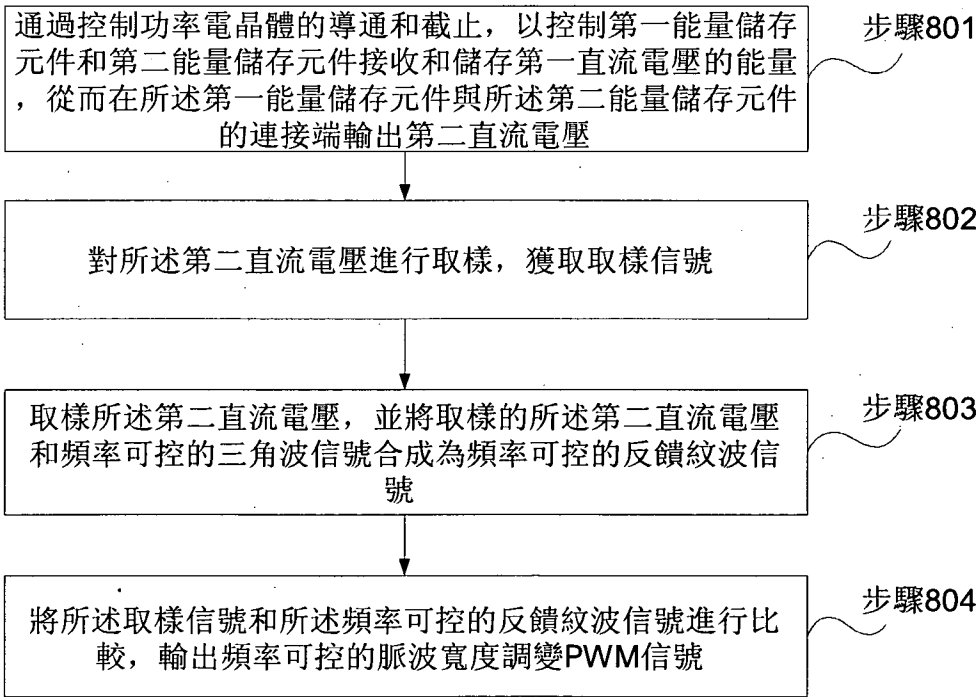
【圖3】



【圖4】



【圖7】



【圖8】