



[12] 发明专利申请公开说明书

[11] CN 85 1 08662 A

公开日 1986年11月5日

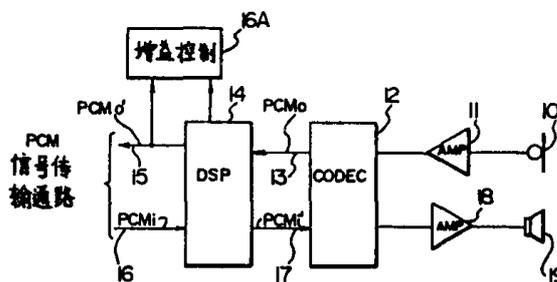
[21]申请号 85 1 08662
 [22]申请日 85.11.27
 [30]优先权
 [32]85.5.10 [33]加拿大 [31]481,289
 [71]申请人 米特尔公司
 地址 加拿大安大略省·卡拿达·邮箱
 13089号
 [72]发明人 戈登·J·里萨 杰拉尔德·库恩

[74]专利代理机构 中国专利代理有限公司
 代理人 董江雄

[54]发明名称 数字式扩音电话

[57]摘要

用于与电话传输线连接的数字式扩音电话由送话器、扩音器、代码转换器及数字信号处理器组成。从远处及当地用户那里分别接收输入及输出信号，并相应产生和比较了输入和输出包络信号及底噪声信号电平并抑制输入或输出信号中的一个。实现了输出信号的自动增益控制以允许其平滑转接并抑制由送话器传输的背景噪声。本发明也可检测出室内回声及混响，并消除由于响应那里的回声信号引起的虚假通道转接。



1. 一种与输入和输出单向数据传输线 16、17、13 和 15 相连的数字式扩音电话，这些传输线载送分别与输入和输出模拟信号相对应的输入与输出数字信号，该扩音机包括：

(1) 一个传输上述输出模拟信号用的送话器 10。

(2) 一个接收上述输入模拟信号用的扩音器 19。

(3) 一个与送话器 10 和扩音器 19 相连接的代码转换器 12。

它用来接收输出的模拟信号，并又相应产生上述的输出数字信号，此外接收上述的输入数字信号并又相应产生输入模拟信号。

本发明特征在于：

(4) 数字信号处理器 14 和上述输入与输出数据传输线 16、17、13、15 以及代码转换器 12 相连接，用来接收和检测上述输入与输出数字信号的相对应数值并相应地抑制上述输入与输出数字信号中一个。被抑制的信号将是上述输入与输出数字信号中相对数值较小的那一个。

2 根据权利要求 1 中所述的扩音电话其特征在于上述数字信号处理器 14 还包括：

(1) 存贮寄存器 205 和 206 用来检测上述输入与输出数字信号的输入与输出包络，并相应产生输入和输出数字包络信号。

(2) 存储寄存器 207 及 208，用来检测上述输入与输出数字信号的输入与输出底噪声电平，并相应产生输入与输出数字底噪声电平。

(3) 用来比较上述输入与输出数字包络与底噪声信号的运算器 204。

(4) 在输出数字包络的数值与底噪声电平之间的差值大于输入数字包络与底噪声电平之间的差值的情况下，抑制输入数字信号；及当输出数值信号包络与底噪声电平之间的差值小于输入数字包络与底噪声电平之间的差值的情况下抑制输出信号用的缓冲器电路系统 200 及累加器 201。

3 根据权利要求 1 或 2 所述的数字式扩音电话其特征在于自动增益控制装置 16A 被连接到上述的缓冲器电路系统 200 上，在上述输入数字信号被抑制，同时上述输出数字包络信号小于上述输出底噪声信号与预定的阈值信号之间的差值的情况下，逐渐衰减上述输出信号；而在上述输入数字信号被抑制，并且上述输出数字包络信号大于输出底噪声信号与上述阈值信号的差值时，逐渐增大上述输出数字信号增益。

4 根据权利要求 1 至 3 中所述的数字式扩音电话其特征在于上述的数字信号处理器 14 又由用来产生一个振铃或拨号声并将它们分别地传输至输入或输出数据传输线 17 或 15 拨号音发生器装置 306 组成。

5 根据权利要求 1 所述的数字式扩音电话其特征在于上述的数字信号处理器 14 将能

(1) 检测上述输入与输出数字信号的输入与输出包络并又对应产生输入及输出数字包络信号。

(2) 检测上述输入及输出数值信号的输入及输出噪声电平并又对应产生输入与输出数字底噪声信号。

(3) 检测上述输入或输出信号中预定的某一信号中的回声信号的数量并又对应产生它的数字的 RAMP 指示信号。

(4) 产生输入及输出的数字阈值信号。

(5) 对于上述输入及输出数字信号中的某一个信号，即相对另外一个来讲已被预先抑制了的那一个信号进行检测，同时在输入数字信号原先被抑制了的情况下选择步骤(6)，在输出数字信号原先被抑制的情况下选择步骤(7)。其中步骤(6)包括将上述输出包络信号与上述输出底噪声信号进行比较。或者选择【A】(当上述输出包络信号大于上述输出噪声底信号)，否则选【B】。其中：

【A】 抑制上述的输入数字信号。

【B】 将上述输入底噪声信号，上述输入阈值信号和上述RAMP信号相加并又对应产生第一总和信号，同时将上述的输入包络信号和上述的总和信号进行比较。在上述的输入包络信号小于上述总和信号的情况下，抑制上述输入数字信号，否则选取步骤【C】。

【C】 抑制上述输出数字信号，而步骤(7)包括将上述输入包络信号与上述输入底噪声信号进行比较，另外在上述输入包络信号大于上述输入底噪声信号情况下，抑制上述输出数字信号，否则选择步骤【D】。

【D】 先将上述输出底噪声信号，上述输出阈值信号和上述RAMP信号相加并又对应产生第二总和信号，同时还比较上述输出包络信号与上述第二总和信号。此外，在上述输出包络信号小于上述第二总和信号的情况下选取步骤【C】，否则选取步骤【A】。

6. 根据权利要求5所述的数字式扩音电话其特征在于上述数字信号处理器14又包括：

(1) 产生抑制信号用的定时及控制电路系统202。

(2) 存储上述包络信号，底噪声信号，RAMP信号以及阈值信号

用的多个移位寄存器 205、206、207、208、209、210、211、212 和 214。

(3) 与上述移位寄存器连接的运算器 204。根据从上述定时及控制电路系统 202 接收上述控制信号中的第一预定信号，运算器产生上述总和信号。

(4) 与上述移位寄存器相连接的一些译码器电路 302 及 304。它们用来根据从上述定时和控制电路 202 接收上述控制信号的第二个预定信号来启动上述移位寄存器的预定信号。

(5) 与上述输入与输出数据传输线 16、17、13 和 15 相连接的缓冲器电路系统用来暂时存储上述输入与输出数字信号和根据从上述定时和控制电路系统 202 接收的上述控制信号中的第二预定信号抑制上述输入或输出信号中的一个。

7 根据权利要求 6 中所述的数字式扩音电话其特征在于上述定时和控制电路系统 202 包括：

(1) 用来产生同步时钟信号的时钟电路 404

(2) 与上述时钟电路相连接的第一计数器 408。它用来接收上述时钟信号与上述控制信号中一个预定信号并又对应产生计数信号。

(3) 与上述计数器连接的复位电路 412。它用来接收上述计数信号并又对应产生计数启动信号。

(4) 与上述复位电路连接的程序计数器 414。它用来接收上述计数启动信号并又对应产生程序计数信号。

(5) 与上述程序计数器连接的存储器电路 418。它用来接收上述程序计数信号并又对应产生上述控制信号。

8 根据权利要求 6 或 7 所述的数字式扩音电话其特征在于上述

数字信号处理器 14 本身又有一个音调发生器装置 306。它用来接收附加的控制信号并又对应地产生振铃或者拨号音调。同时将它分别地传送至输入或输出数据传输线 17 或 15 上。

9 在扩音电话中，一个抑制分别在输入与输出数据传输线 16、17、13 及 15 上的输入或输出信号中某一个信号的方法，其特征在于下述步骤：

(1) 从上述数据传输线接收上述输入及输出信号的当时的输入和输出信号取样值并又对应产生输入与输出包络信号取样值及输入与输出底噪声取样值。

(2) 检测在上述输入或输出信号中，相对另一个来讲已被抑制的那个信号。

(3) 在上述的输入或输出信号中的另一个被抑制的情况下，将上述输入或输出噪声取样值中的一个与上述输入或输出包络信号中相应的取样值中相应的一个进行比较，并在上述相应的一个包络信号取样值大于相应的底噪声信号取样值的情况下，抑制当时的输入或输出信号取样信号中的另外一个。

10 根据权利要求 9 所述的方法其特征在于如下步骤：

(1) 产生一个能表征上述另一个输入或输出信号取样的回波信号瞬时电平的回波信号 RAMP 信号样本值。

(2) 产生输入和输出予定阈值信号取样值。

(3) 把上述底噪声信号的另一个取样值和阈值取样值相加。

(4) 将上述另一个输入或输出包络信号取样值和上述相加后的信号取样值进行比较。

(5) 在上述另一个包络信号取样值小于上述相加后的信号取样值

的情况下，抑制另一个当时输入或输出信号取样值，在上述另一个包络信号取样值大于上述相加后的信号取样值的情况下，则抑制相应的一个输入或输出信号取样值。

11 根据权利要求9和10所述的方法其特征在于下述步骤：要么产生一个振铃要么产生双音多频音调并分别将上述所产生的音调或者加到上述输入传输线17上或者加至输出传输线15上。

数字式扩音电话

本发明总的来说与电话系统有关。而特别与用于和数字式专用自动交换机相连接的数字式扩音电话有关。

扩音电话使当地用户无须把电话听筒放到耳边而能与远地用户通话。扩音电话采用送话器以接收来自当地用户的声信号。采用扩音器以重发通过电话传输线从远处用户接收的声信号。因此，当用户的手在作其他工作时，就可实现两个电话用户之间的正常谈话。

在许多扩音电话先有技术中普遍的问题是反馈。同时使用扩音器及送话器可造成在扩音器与送话器之间建立起正反馈通路并具有大于1的闭环增益。结果形成一个不稳定系统。

一种模拟扩音电话的先有技术是利用声控开关，使一个送话器或扩音器能够分别地检测和比较送话器及扩音器通道所传输信号的相对振幅。送话器或扩音器中的另外一个不能响应，以消除或“破坏”反馈通路从而确保系统稳定性。

上述扩音电话先有技术的缺点在于当远程用户正在讲话时，当地扩音电话一般转向扩音器方式（亦即送话器被中止）。因此，给远程用户的印象是电话线路已“中断”，这是一种不良的效果。

在MITEL公司于1982年5月21日提出的加拿大专利申请NO403,582中描述的第二种扩音电话先有技术采用了自动增益控制线路，根据信号的相对振幅来衰减送话器及扩音器通道上的信号。

在上述两种扩音电话先有技术中，从远程用户接收的声信号与预先规定的阈值相比较，并在它们大于阈值情况下才通过扩音器传送。然而，在通过长距离中继线传输期间声信号一般是衰减的。因此，为使扩音器能把振幅较低的声信号检测出来，一般地可以把预先规定的

阈值定得足够小，因此，由于拨号、串话等等造成的噪声通过长距离中继线传输后，其振幅一般大于阈值，从而可造成偶然的假的通道转接。

由扩音电话先有技术的送话器接收的输出信号只有在它们的振幅大于另一个阈值情况下才被传输到远程用户。因为使用扩音电话的不同地点其声学环境不同（如喧闹的工厂车间或安静的办公室），需要调整上面所指出的另一个阈值，以使来自声学环境的噪声信号不致引起送话器的接通，以致把噪声信号传输到远程用户。还有，线路元件的温度漂移可引起阈值电平的变化，这一般要求训练有素的技术人员进行必要的调整。

模拟式扩音电话先有技术的另一缺点是：来自远程用户的声信号经放大并通过扩音器播音后，在当地用户的声学环境中偶然地从墙壁或其他声学反射物弹回。送话器接收这些回声信号并错误地把它检测为当地用户的原始信号，引起送话器接通及扩音器关闭，因此妨碍继续接收来自远程用户的声信号。

此外，在接收来自线路的输入声信号与送话器接收的输出信号的振幅近似相等的情况下，在扩音电话先有技术的送话器与扩音器通道之间可发生假的不稳定转接。

扩音电话另外一种先有技术采用单独的送话器及扩音器外罩以企图克服与声控开关相联系的问题。把送话器与扩音器分开将有效地把回路增益减小到小于1，所以使系统变得稳定。用这种装置可实现更正常的通话，但两个外罩及其附带的导线使得结构变复杂和价格增加此外，当地用户常企图直接对着扩音器而不是对着送话器讲话，这就降低了传输到远地用户信号的振幅及清晰度。

本发明使用声控数字式转接以确保在给定时刻送话器或扩音器中只有一个在工作，从而消除反馈通路。因此，送话器及扩音器可布置在一个外罩中。这样克服了后者指出的扩音电话先有技术缺点。

在本发明中，根据分别来自送话器及电话线的输出及输入的声信号产生了输出及输入声信号的数字化包络表征值。也产生了在当地用户声学环境下出现的背景噪声的数字化表征值并与产生的声信号包络表征值比较，以分别地识别出在送话器及扩音器通道中呈现的真正的语言能与噪声。（亦即：检测出“有效”语言包络信号）。

按照本发明，连续监测背景噪声目的在于自动补偿噪声电平的变化。因此，本发明的数字扩音电话是自适应的，根据检测到的“真正语言”或声信号发生转接而与背景噪声无关。

于是，本发明把第一次指出的扩音电话先有技术的缺点克服了，该缺点就是：为了使扩音电话在特定当地声学环境（例如工厂或办公室）下能合适地运行，要求训练有素的技术人员调整另一个阈值电平。

因产生的语言包络信号电平的增高时间小于其衰减时间。于是，当地用户在讲单词之间暂时停止情况下，传输线上呈现低振幅的噪声信号，因为当地用户产生的语言包络的振幅缓慢地衰减到小于传输线上噪声信号振幅，所以当地用户的送话器通道此时仍保持着控制。这样，克服了该先有技术的缺点——假的通道转接。

此外，为了抑制来自当地声学环境的背景噪声，本发明实现了对送话器通道信号的自动增益控制。例如，在当地用户暂停讲话时，最初把背景噪声传输到远地用户但逐渐地衰减，以使远地用户得不到传输线由于意外的通道转换而突然中断的印象。借助信号电平迅速的增高及缓慢的衰减实现增益控制功能。因此在当地用户继续讲话情况下

单词的开始并不被截短。于是，由于慢的衰减时间周期的结果，室内噪声逐渐衰减。

本发明还包括估算预期的回波或回程损耗电平率的电路系统，并产生一个信号来表示它们，使有效的语言包络信号与预期的回声或回程损耗信号电平相比较，从而防止了由于接收回波信号而引起错误的通道转接。

本发明的数字式扩音电话，直接处理脉冲代码调制（PCM）字节。因此，可利用今天数字式专用自动交换机具有的特点。例如，可把本发明中数字式信号处理部分在多个用户扩音电话装置与传输线或中继线回路之间实现多路转换。因此，可把数字式信号处理器配制在专用自动交换机的主控制板上，相应的每个用户扩音电话可简单地由送话器、扩音器以及把脉冲代码调制的字节转换成模拟信号或完成相反转换的代码转换器组成。由于数字式信号处理器实现多路转换的结果，与扩音电话先有技术相比就显著地节省了费用与空间。

总的来说，本发明是用于连接到输入及输出单向数据线上的扩音电话，这些数据线分别地载送输入及输出模拟信号的数字化表征值；扩音电话由用于传送输出模拟信号的送话器、用于接收输入模拟信号的扩音器与送话器及扩音器连接的代码转换器以及数字式信号处理器组成。代码转换器用于接收输出模拟信号并依据到达该处的模拟信号大小产生输出模拟信号的数字化表征值；还用于接收输入模拟信号的数字化表征值并又依据到达该处的数码大小产生输入模拟信号。数字信号处理器包括下列电路系统：用于接收来自数据传输线的输入及输出信号的当时输入及输出信号的取样值，并又产生相应的输入及输出包络信号取样值以及输入和输出底噪声信号取样值的电路系统；用于

检测上述的输入或输出信号中那一个相对于其他信号而言曾被抑制的电路系统以及另外的用于在上述的输入或输出信号中另一个被抑制的情况下，把一个输入或输出底噪声取样值与相应的一个输入或输出包络信号取样值相比较以及在相应的包络信号取样值大于相应的底噪声信号取样值情况下抑制另一个当时输入或输出信号取样值的电路系统。

更详细地说，本发明是用于连接到输入及输出单向数据线上的数字式扩音电话，这些数据线分别地载送输入及输出模拟信号的数字化表征值；扩音电话由用于传送输出模拟信号的送话器，用于接收输入模拟信号的扩音器、与送话器及扩音器连接的代码转换器组成。代码转换器用于接收输出模拟信号并依据到达该处的模拟信号而产生输出模拟信号的数字化表征值；还用于接收输入模拟信号的数字化表征值并又依据到达该处的数字化表征值产生输入模拟信号。本发明另外包括一个数字信号处理器，与输入及输出数据线及代码转换器相连接，其用途为：(1) 存贮一个或更多的预先确定的阈值信号；(2) 接收输入及输出的数字信号表征值并又分别地产生相应的输入及输出数字包络信号表征值以及输入及输出数字底噪声信号表征值；(3) 把输入或输出数字包络信号表征值中预先规定的一个与输入或输出底噪声信号表征值中相应的一个比较；及(4)在上面指出的输入或输出数字包络信号表征值中一个大于相应的输入或输出底噪声信号表征值的一个时，则抑制输入或输出信号表征值中的另一个；或(5)在上面指出的信号表征值中的一个小于底噪声信号表征值中相应的一个并又响应产生和数信号的情况下，把阈值信号中预先规定的一个与输入或输出噪声底信号表达法中的另一个相加。把输入或输出包络信号中的另一个与和数信号比较，在包络信号中另一个小于和数信号情况下，抑制数字信号

中的另一个，在包络信号中的另一个大于和数信号的情况下，抑制数字信号中上面指出的那一个。

本发明也是一种方法，用来抑制扩音电话输入及输出数据线上的一个输入或输出数字信号。它包括下列步骤：接收来自数据线的输入及输出信号中的当时输入及输出信号取样值；并又产生相应输入及输出包络信号取样值以及输入及输出噪声底信号取样值；检测输入或输出信号中上述的那一个相对于其他信号而言是曾被抑制的信号；在上述的输入或输出信号取样中另一个被抑制的情况下，把输入或输出底噪声取样中的一个与输入或输出包络信号取样值中相应的一个相比较；及在包络信号取样值中相应的一个大于相应的噪声底信号取样值的情况下，抑制输入或输出信号取样值中的另一个。

为了便于叙述本发明的工作原理，下文提到送话器或扩音器通道是“受控制”的，这意味着扩音电话中一个送话器或扩音器被启动，而另一个送话器或扩音器被中止。

参看下文详细的叙述以及下列附图，将对本发明获得更好的理解附图为：

图 1 A 是最概括形式表示的本发明系统框图。

图 1 B 是阐明本发明与双向平衡电话传输线连接的系统框图。

图 1 C 是系统框图，阐明本发明数字信号处理器部分与数字式转接网络连接。

图 1 D 是阐明模拟信号与数字信号按照 μ - 定律编码转换的图形。

图 2 是表明本发明的数字信号处理器部分主要特点的详细框图。

图 3 是本发明中数字信号处理器部分数据存贮及数据操作电路最佳实施例的示意图。

图 4 是本发明中数字信号处理器部分定时及控制电路系统优先最佳实施例的示意图。

以及

图 5 是本发明中增益控制回路框图。

现在阐明本发明的系统框图的图 1 A, 送话器 1 0 与放大器 1 1 相连接以放大输出模拟信号。把放大器 1 1 连向代码转换器 1 2 的模拟输入端, 以把输出模拟信号转换成脉冲代码调制信号。把脉冲代码调制的输出信号 P C M。加在单向数据传输线 1 3, 并从那里到达数字信号处理器 1 4 处理该信号以完成需要的通道转接, 消除回声等等参阅下文图中图 2 的说明。把已处理的输出信号 P C M。' 加在单向数据传输线 1 5 通向脉冲代码调制信号传输通路。

把增益控制回路 1 6 A, 连向数据传输线 1 5 以及数字信号处理器 1 4 以实现上面指出的送话器通道的增益控制。在运行中, 增益控制回路 1 6 A 接收已处理的数字, 输出信号 P C M。' 及来自数字信号处理器 1 4 的预先规定的控制信号, 并且借助于转换成 1 3 位线性代码及随后的移位操作完成信号的增益调节, 参阅下面图 5 更详细的叙述。把已调增益的信号 P C M。' 再加入到数据传输线 1 5 以进一步传输。

数字信号处理器 1 4 接收来自单向数据传输线 1 6 的输入数据信号 P C M_i, 加在其输入通道并在那里处理, 如下面图 2 所描述。把最终的已处理的输入数字信号 P C M_i ' 通过单向数据传输线 1 7 加到代码转换器 1 2。代码转换器 1 2 产生一个输入数字信号 P C M_i ' 的输入模拟信号, 并把它加在放大器 1 8 进行放大通过扩音器 1 9 播音。

数字信号处理器 1 4 检测出上述的取样中输入或输出脉冲代码调哪一个通道受控, 及 P C M_i 或 P C M_o 的当时取样值所产生的包络信

号取样的幅度参数是否大于各自的底噪声信号取样值、回声信号取样值及预先规定的门值信号取样值从而引起送话器及扩音器通道相应的转接。

此外，可用数字信号处理器 14 来产生可编程的音调，例如传输到扩音器 19 的振铃及忙音的音调，参阅图 3 及 4，在下文中更详细地叙述。

现在转向图 1 B，阐明本发明通过插塞尖头及塞环引线 20 与平衡的 2 一线电话传输线连接，把数字信号处理器 14 通过单向数据线 15 及 16 连向第二个代码转换器 21，分别地经过不平衡输出及输入引线 22 A 及 22 B 把代码转换器 21 连向模拟中继线 23 以及与插塞尖头及塞环引线 T 及 R，20 相连接。

来自送话器 10 的输出信号在代码转换器 12 中转换成数字信号 PCM₀。把 PCM₀ 信号加在数字信号处理器 14 上以完成上面所指出的通道转接、等等，并又响应产生输出信号 PCM₀'。在增益控制回路 16 A 中对 PCM₀' 信号进行增益调节，再加到数据传输线 15。在代码转换器 21 中转换成输出模拟信号并被传送到模拟中继线电路 23 以进一步沿着插塞尖头及塞环引线 20 传输到远距的电话总局，等等。

把插塞尖头及塞环 T 及 R 20 上的输入信号加到模拟中继线电路 23 上。中继线电路 23 实现各种阻抗匹配的转换并在熟知的方式下把输入信号传送到不平衡的输入导线 22 B 处。然后代码转换器 21 接收来自导线 22 B 的输入信号，且在那里转换成输入数字信号 PCM₁，并接着把它加到数字信号处理器 14 上以完成通道转接，等等。然后，把已处理过的输入数字信号 PCM₁' 传输到代码转换器

1 2 以转换成模拟信号，并从那里转向扩音器 1 9。

现在说明图 1 C。如图所示把脉冲代码调制信号传输通路的多组单向数据传输线 2 4 连向数字转接网络 2 5 以从两对单向数据传输线中选择脉冲代码调制信号。可把数据传输线 2 4 中的每根连向另外的数字转接网络 2 5 或代码转换器 1 2 或 2 1。数字转接网络 2 5 在技术上是众所周知的，而在多个当地扩音电话与外部传输线之间数字信号处理器 1 4 有效地多路传输已如上所述。

在运行中，根据数字转接网络 2 5 接收的来自外部控制器，例如微处理器（在图中未表明），的预先规定的补晶体管—电阻器逻辑（C T R L）控制信号选择单向数据传输线中预先规定的第一对。把单向数据传送线载送的信号加在数字信号处理器 1 4 上以实现前面提出的通道转接、等等。从第一对中选定的数据传输线一般被连接到单向数据传输线如图 1 A 中的传输线 1 5 及 1 6。一般把选定数据传输线中的第二对连向单向数据传输线 1 3 及 1 7。从数字信号处理器 1 4 接收的已处理的信号 P C M₀' 及 P C M₁' 被加到数字转换网络 2 5 以连向单向数据传输线 2 4 中预先规定的第二对。

在继续进行以前，简单地提到图 1 D 以叙述本发明中采用的熟知的 P C M μ —定律编码方法。

常把脉冲代码调制信号压缩以使其沿数据传输线传输，诸如 1 5、1 6、1 3、1 7 及 2 4 等。在北美，按照在技术上众所周知的 μ —定律编码实现数字压缩；而在欧洲按照 A—定律编码完成压缩。在 μ —定律编码中，脉冲代码调制信号最高有效位是符号位，在那里“1”表示正的振幅，而“0”表示负的振幅。参阅图 1 D 中的图，沿水平轴测定模拟信号的振幅而沿垂直轴测定脉冲代码调制信号的取样值。

第一组较低有效位代表信号预先规定的振幅段或弦。在图 1 D 中用参考数码 2 6 来表示三个弦或段。第二组最低有效位代表在段或弦内的离散的振幅步长。在图 1 D 中一系列离散的振幅步长用参考数 2 7 来表示。例如 8 位 μ -定律编码一般包含一位最重要的符号位, 3 位表示弦的特征, 4 位表示在预先规定弦内 1 6 个振幅步长中某一特定的步长。在图 1 A 所示的代码转换器 1 2 以及图 1 B 中的代码转换器 1 2 及 2 1 中以熟知的方式把模拟信号转换成 μ -定律脉冲代码调制信号以及相反的转变。

现在请看图 2, 它示出了阐明本发明中的数字信号处理器 1 4 (图 1 A、1 B 及 1 C) 的详细框图。用单向数据传输线 1 6 及 1 3 分别载送输入及输出脉冲代码调制信号 PCM_i 及 PCM_o , 并示出它们与脉冲代码调制缓冲寄存器 2 0 0 相连。而脉冲代码调制缓冲寄存器 2 0 0 连向累加器 2 0 1 的 PCM 输入及 PCM 输出终端。已处理的输入及输出脉冲代码调制信号 PCM_i' 及 PCM_o' 分别地被传输到单向数据传输线 1 7 及 1 5。数据传输线 1 6、1 3、1 7 及 1 5 相应于在图 1 A、1 B 及 1 C 中阐明的已同样地编号的数据传输线。在定时及控制电路 2 0 2 的控制下, 累加器 2 0 1 接收输入及输出脉冲代码调制信号 PCM_i 及 PCM_o , 定时及控制电路 2 0 2 借助于控制总线 2 0 3 连接到累加器 2 0 1 的控制输入端 $CTRL$ 。把累加器 2 0 1 的输出端 QR 连接到运算器 ALU 2 0 4 的输入端 S_1 上, 下文中将进一步描述该运算器。

送话器包络检测寄存器 2 0 5 及传输线包络检测寄存器 2 0 6 是存贮寄存器, 用于暂时地、分别地存贮送话器及扩音器通道上相应信号的振幅包络的数字取样值, 下文中将详细叙述。

送话器噪声检测寄存器207及传输线噪声检测寄存器208也是存贮寄存器，用于分别地存贮送话器及传输线通道所载送的噪声信号振幅包络相应的数字取样值。因此，存贮的底噪声值代表与送话器或扩音器通道的某一特定通道有关的平均外界噪声振幅。例如，自远程用户接收的信号趋向于呈现较高的平均外界噪声，这是由于串话，从高压电线的60赫芝干扰、等等引起的；而自当地用户接收的信号呈现由于室内周围的噪声引起的噪声信号。

阈值寄存器209存贮预先规定的数字阈值的值，用来与存贮在寄存器205及206中的包络信号值相比较。借助运算器ALU204对数字阈值的值及存贮在寄存器205、206、207及208中数字值完成一系列的运算（包括前面提到的比较），在下文中将更详细地阐述。这些运算最终造成送话器及扩音器通道的转接。

RAMP寄存器210是存贮寄存器，用于存贮期望的室内回声（当扩音器通道受控制时）或关于送话器预计的回程损失（当送话器通道受控制时）的指示性数值。利用RAMP寄存器210来防止由于回声或室内混响引起的假通道转接。下文将进一步阐述。

寄存器211、212及214也是存贮寄存器，用于暂时存贮前面提到的运算中预先规定的结果。下文将更详细地阐明。

把运算器ALU204的输出OUT连接到累加器201的输入IN及寄存器205~214的各个输入SI。把寄存器205~214的串行输出端SO连接在一起并连接到运算器ALU204的输入端S2。

借助于控制总线203把定时及控制电路202连接到累加器201的许多控制输入端，脉冲代码调制缓冲寄存器200及运算器

204，并连到寄存器205~215的启动输入端E。

控制触发器216是个一位存储器，用来存贮在处理上述的脉冲代码调制信号取样值期间事先已处于受控制的一条传输线或送话器通道的数字指示性信号。

现代数字式专用自动交换机一般应用时间间隙线路以传输及接收脉冲代码调制信号。按照最佳实施例，例如设计成使用Mitel公司的ST-BUS*线路，数字信号的“帧”。一般由32个8位脉冲代码调制“时隙”组成。在32个时隙中预先规定的一个时隙期间，一般地传送输入及输出信号（ PCM_i 及 PCM_o ）。

当上面提到 PCM_i 、 PCM_i' 、 PCM_o 及 PCM_o' 时，作为组成脉冲代码调制取样信号序列的代表信号；在下面叙述中涉及这些术语，其意义是指脉冲代码调制信号中个别的取样信号。

在运行中，参阅图2及附录A中的流程图，遵循流程图中步骤1A在第一个帧（表示为奇数结构）中预先规定的一个时隙期间，借助数据传输线13传送来自当地用户送话器的送话器取样信号 PCM_o 。它被接收并存贮在脉冲代码调制缓冲寄存器200中，接着在定时及控制电路202的控制下加载入累加器201。

接收的送话器取样信号 PCM_o 是用上面所描述的 μ 一定律编码表示的。在线性编码中，取样值最高有效位的“1”表示负值。为了完成紧接着的算术运算，不需要把脉冲代码调制取样信号完全转换成线性代码，由此把最高有效位（即符号位）复位到“0”，以便在运算器ALU204中完成以2为模的补码运算。遵循流程图中步骤1在累加器201中借助在定时及控制电路202的控制下清除符号位

ST-BUS是米但尔公司的注册商标。

对信号取样值 P C M。整流。

送话器峰值检测寄存器 2 0 5 贮有数字化取样值，它代表在上一个取样值〔指 $P u (n - 1)$ 〕期间在送话器通道上信号包络的瞬时振幅。

把符号为 $R E C T u (n)$ 整流后的送话器信号取样值，加在运算器 $A L U 2 0 4$ 的输入端 $S 1$ 处。在定时及控制电路 2 0 2 的控制下，把来自寄存器 2 0 5 的 $P u (n - 1)$ 加在运算器 $A L U 2 0 4$ 的输入 $S 2$ 处。在运算器 $A L U 2 0 4$ 中利用 2 的补码加法从 $R E C T u (n)$ 中减去 $P u (n - 1)$ 。把 $R E C T u (n) - P u (n - 1)$ 相减的结果加在累加器 2 0 1 的输入 $I N$ 处。当相减的结果为负数时，在最高有效位用逻辑“1”来指示，送话器信号振幅将不断衰减。而在定时及控制电路 2 0 2 的控制下在累加器 2 0 1 中 $(R E C T u (n) - P u (n - 1))$ 的结果右移 8 位。这相当于振幅除以 2 5 6。在运算器 $A L U 2 0 4$ 中，减法运算产生最高有效位为“0”情况，则表示上升的送话器信号振幅，在累加器 2 0 1 中把结果 $(R E C T u (n) - P u (n - 1))$ 向右移 5 位（相应于除以 3 2）。然后把移位的结果加在运算器 $A L U 2 0 4$ 的 $S 1$ 输入处并在那里加上先前的包络取样值 $P u (n - 1)$ 。把这个相加的结果存贮在寄存器 2 0 5 中。

在寄存器 2 0 5 中最终的和是送话器包络信号的当时取样值 $P u (n)$ ，可用下式来表示：

在送话器信号振幅上升的情况下，

$$P u (n) = P u (n - 1) + (R E C T u (n) - P u (n - 1)) / 3 2$$

或在输出信号振幅衰减的情况下，

$$P_u(n) = P_u(n-1) + (\text{RECT}u(n) - P_u(n-1)) / 256。$$

由相继的取样值 $P_u(n)$ 所产生的包络信号，近似地跟踪送话器信号包络，并具有中等的上升时间及缓慢的衰减时间。

遵循流程图步骤2，把当时的送话器包络取样值 $P_u(n)$ 移到累加器201中。在运算器ALU204中从 $P_u(n)$ 中减去存储在寄存器207中的先前的送话器底噪声取样值 $N_u(n-1)$ 。在这个减法的结果是正的情况下，在运算器ALU204中把 $N_u(n-1)$ 增加1，由此形成当时的送话器底噪声取样值 $N_u(n)$ 并接着把它送到送话器噪声检测寄存器207。在前面提到的减法的结果是负的情况下，在运算器204中把先前的底噪声值减去8。

根据前面提到的减法的结果把噪声底值增加1或减小8。噪声检测寄存器207及208的主要功能是分别地作为包络检测寄存器205及206的负峰值检测器（即寄存器207及208呈现长的上升时间及短的衰减时间）。

根据流程图的步骤3，把输入（或传输线）信号的当时取样 P_{CM1} 加载入脉冲代码调制缓冲器200，并从那里加到累加器201。在累加器201中，取样信号 P_{CM1} 被整流。（可参照上文关于送话器通道的阐述）所形成的当时的整流的传输线信号取样符号为 $\text{RECT}_L(n)$ 。在运算器ALU204中从 $\text{RECT}_L(n)$ 中减去存储在传输线包络检测寄存器206中的传输线包络信号先前的取样值 $P_L(n-1)$ ，并在定时及控制电路202的控制下右移5位或8位，如上文中关于步骤1的叙述，把其结果加在 $P_L(n-1)$ 上并存储在传输线包络检测寄存器206中。

传输线包络信号的当时取样值 $P_L(n)$ 可用公式表示：

在输入信号振幅是上升的情况下，

$$PL(n) = PL(n-1) + [RECTL(n) - PL(n-1)] / 32$$

在输入信号振幅是衰减的情况下，

$$PL(n) = PL(n-1) + [RECTL(n) - PL(n-1)] / 256$$

根据流程图中步骤4，计算当时的传输线底噪声取样值 $N_L(n)$ 是用上文中叙述的参照流程图中步骤2计算送话器底噪声取样值类似的方法，并把 $N_L(n)$ 存储在传输线噪声检测寄存器208中。

由 $N_u(n)$ 及 $N_L(n)$ 相继的取样信号所产生的底噪声值分别地代表在送话器及传输线通道上的平均外界噪声振幅。具有长的上升及衰减时间，所以在送话器或传输线通道上对假峰值包络信号取样值不起反应。

根据流程图中步骤5，把RAMD寄存器216中的内容装载入运算器ALU204并在那里减小，然后，把已减小的RAMD值存储在RAMD寄存器210中，在下文中将更详细地讨论。

再参照步骤1A，定时及控制电路202确定当前的脉冲代码调制帧是奇数或偶数。在当前的帧是偶数情况下，执行步骤6。

参照流程图中步骤6~14，对在寄存器205~214中存储的当时的取样值完成下文所叙的操作。今后，从流程图及以后的叙述中忽略后标“(n)”。

送话器或传输线通道中那一个对前述的取样值是最有效的（即那一个通道是受控制。）代表这一状态被存储在控制触发器216中。在本发明一个成功的样机中，“1”存储在触发器216中表明扩音器通道原先已受控制；而“0”存储在那里表明对于前述的取样送话器通道已受控制。

为了确定对于上述值，哪一个通道是受控制，在定时及控制电路 202 的控制下检测存储在触发器 216 中位的值，这符合附录 A 的流程图中步骤 6。

在送话器通道受控制的情况下，参照流程图中步骤 7 A，在运算器 ALU 204 中从送话器包络值 P_u 减去存储在寄存器 208 中送话器底噪声值 N_u 。把最终的有效的送话器信号值存储在寄存器 211 中。

在步骤 7 A 中减法的结果为正的情况下，表明当地用户仍正在讲话，送话器通道保持受控制并把存储在寄存器 211 中的结果装入累加器 201 里并在那里乘以 8（即向左移 3 位）。然后，遵照步骤 8 A，在运算器 ALU 204 中从 $8(P_u - N_u)$ 中减去存储在 RAMP 寄存器 210 中的值并把结果存储在寄存器 214 中。

当存储在 RAMP 寄存器中的值小于 $8(P_u - N_u)$ 的情况下把值 $8(P_u - N_u)$ 装入 RAMP 寄存器 210 中。然后存储在 RAMP 寄存器 210 中的值跟随或“跟踪”在送话器通道上信号的峰值。再考虑步骤 5，对每次交替的帧，RAMP 210 寄存器中的内容是减小的，因此当在送话器通道上无言语时，存贮在 RAMP 寄存器 210 中的值缓慢地衰减到零。

遵循步骤 10，把存储在寄存器 211 中 $(P_u - N_u)$ 的值与语言阈值 T_u 相比较。遵循步骤 11 A，假若比较的结果是正的，可认为声能呈现在送话器通道上，定时及控制电路 202 在总线 203 上产生一预先规定的控制信号，用于在下文描述的增益控制触发器中的存储，参阅图 5。

在输出信号被预先衰减情况下，在 256 个帧之后增益控制回路

16 A (图1 A、B及C)增加输出信号的增益。在步骤10中的比较产生负的结果情况下,按照步骤11 B在2048个帧之后在送话器通道上输出信号的增益被减小。在本发明优先实施例中应用四个增益档; -18分贝, -12分贝, -6分贝及0分贝。用以下方法调节增益:从累加器201接收送话器取样值PCM₀′,转换成线性编码并向右移动预先规定的位数,在增益控制回路16 A内再转换成μ-定律编码,接着在累加器201中恢复移位的取样值,如下文中图5讨论的那样。

遵循步骤12 A,借助向脉冲代码调制缓冲寄存器传输“静噪代码”就使扩音器19关断。静噪代码由一序列脉冲代码调制信号取样值组成其中每个包括许多逻辑低信号(即二进制零)。下文图3及4更详细地讨论了静噪代码的产生。

在步骤7 A中减去的结果是负的情况下(即在送话器通道上无声能),给扩音器通道一个机会以重新获得控制。首先,从存储在寄存器206中的 P_L 值中减去寄存器208中的值。然后,把其结果($P_L - N_L$)存储在寄存器212中。然后,从($P_L - N_L$)中减去存储在RAMP寄存器210中的信号以从存储在传输线峰值检测寄存器206的值中消除送话器回程损失信号的全部痕迹。然后,把这个减法的结果与阈值 TH_L 相比较。在步骤12 A中,假若这个结果是负的,那么控制不转接到扩音器通道,而扩音器再一次关断。然而,在步骤13 A中,假若减法的结果是正的,借助于步骤14 A中把控制触发器216中存贮的比特位置位到“0”则控制就转向扩音器通道。然后,当程序重新循环并返回到步骤6时,存储在控制触发器216中的“0”表明扩音器通道是受控状态。

其次，存贮在寄存器 212 中的值 ($P_L - N_L$) 乘以 16 (即在累加器 201 中向左移 4 位)，存贮在寄存器 214 中，并在步骤 8 B 中与 RAMP 寄存器 210 的内存相比较。假若这个比较的结果是负的，在步骤 12 B 中关断送话器，以产生并传输静噪音调至远方用户。然而，假若比较的结果是正的，把 RAMP 寄存器 210 加上 $16(P_L - N_L)$ 的值存储在寄存器 214 中。

值 $16(P_L - N_L)$ 是预期室内回声信号振幅的估计值。在扩音器 19 与送话器 10 之间的信号增益，包括放大器 11 及 18 (图 1 A、1 B)，一般是 20 分贝 (因此乘以 16)。假若预计的信号振幅大于存储在 RAMP 寄存器 210 中的值，则把 RAMP 210 寄存器调定到等于 $16(P_L - N_L)$ 。用这种方法不断地修正 RAMP 寄存器 210 并减化了步骤 5，这样实际上消除了由于回声信号引起的通道转接。

根据步骤 12 B，借助于传输静噪代码至脉冲代码调制缓冲器 200，就有效地关断送话器，以便确保从扩音器发散的信号不会经过送话器传送至远方用户。

步骤 7 B、13 B 及 14 B 相应于上文中涉及的步骤 7 A、13 A 及 14 A。因此，按照正受控制扩音器通道所执行的步骤相应于上述关于正受控制送话器通道所涉及的步骤；例外的是；由于在扩音器 19 与送话器 10 之间的增益较大 (20 分贝)，对于送话器通道使用乘数因子为 16 而不是 8，这样达到充分消除混响。另外，当扩音器通道受控制，不实现送话器的增益控制。如上面所讨论，送话器增益控制显著地消除了把来自使用扩音电话的局部用户的噪声传输到远方用户，所以当扩音器通道受控制时，送话器增益控制是不需要的。

在远方用户停止讲话的情况下，他最后讲的单词在当地用户扩音电话的声学环境下由墙壁或其他反射物反射出来，引起了回声信号，送话器10接收了这些回声信号，并在下一个取样期间把它们加在脉冲代码调制缓冲器200上。由于RAM P寄存器210跟踪在扩音器通道上的信号峰值，存储在RAM P寄存器210中的数值将是大的。因为远方用户已经停止讲话， P_L 是一小的数值而在步骤7 B中的减法产生负的结果。在步骤13 B中，从存储在寄存器211的值 $(P_u - N_u)$ 中减去存储在RAM P寄存器210中的送话器回声信号。然后把这个减法的结果与存储在寄存器209中阈值 T_{Hu} 的数值相比较。

如上所述，存储在RAM P寄存器210中的数值是大的，所以在步骤13 B中减法的结果将是负的。在步骤13 B中减法得负的结果指明传输线通道是仍在受控制。换言之，假若远方用户暂停讲话则当地用户扩音电话的送话器10接收到的回声信号不会大到足以引起送话器通道重新获得控制。

在回声信号消失后，双方用户都保持静默的情况下， P_L 仍保持低值而随后遵循步骤7 B及13 B的减法产生负的结果。所以传输线通道保持受控制。然而，随着每次接收的负的脉冲代码调制帧存储在RAM P寄存器210中的数值减小（步骤5）并逐渐回到零。传输线通道保持受控制直到存储在寄存器211中有效的送话器信号振幅 $(P_u - N_u)$ 大于阈值 T_{Hu} 与RAM P寄存器中数值之和时为止。阈值 T_{Hu} 确定一个阈值电平，低于该电平控制不会由于接收送话器通道上低幅度信号而偶然地转接，（例如背景寄生噪声等等）。

根据同样的原理，假若当地用户及远方用户同时并等响地开始谈

话，先前受控制的通道将保持控制。

然而，假若当地用户开始谈话时远方用户已暂停， P_u 的当时取样值变得大于 N_u 与阈值 T_{H_u} 之和（在约100毫秒后 $RAMP$ 值减少到近于零）。结果，在步骤13B中的减法产生正的结果，在步骤14B中用“1”加到控制触发器216（即送话器通道取得控制）（ $P_u - N_u$ ）的数值存储在寄存器207中，乘以8并把其结果存储在寄存器211中。按照步骤8A及9A，在 $RAMP$ 的数值小于 $8(P_u - N_u)$ 情况下用存储在寄存器214中 $8(P_u - N_u)$ 的二进制值装入 $RAMP$ 寄存器210。在步骤10、11A及11B中调节送话器增益控制并关断扩音器19（步骤12A）。

总之，扩音电话的数字信号处理器部分，检测传输线或送话器通道中哪一个原先受控制，还借助于把输入及输出包络信号值与相应的预先规定的阈值及回升值比较，为另外的通道重新获得控制提供机会，在当地用户正在谈话的情况下，传输线通道信号被抑制而送话器通道的增益根据其信号进行调节。同样，在远方用户正在谈话情况下，送话器通道信号被抑制。数字信号处理器首先防止远程及当地扩音电话同时转接到送话器方式，其次防止由于回声信号或在两个用户都不在谈话或两个用户正在等响地谈话情况下的假通道转接。

本发明也补偿了由于串话等在输入及输出通道产生的噪声，其方法是检测有关通道平均底噪声信号值并从该通道载送的声信号中减去它们。

按照本发明中数据信号处理器14这一最佳实施例，图3及图4是数据存贮及操作以及定时及控制电路的示意图。

参阅图3，根据执行 $ROM\ 418$ （图4）所产生的左移位指令

(下文中详细讨论), 在系统时钟信号正向过渡时把输入及输出 8 位脉冲代码调制信号 PCM_1 及 PCM_0 连续装载进入脉冲代码调制缓冲器 200。这将在下面更详细地讨论。

把脉冲代码调制缓冲器 200 连接到双向累加器的 PCM_{IN} 及 PCM_{OUT} 端。把累加器 201 连接到运算器 ALU_{204} 的 S_1 输入端。正如图 2 所述, 把存储寄存器 205~214 连接到运算器 ALU_{204} 的 S_2 输入端。把寄存器 205~214 的允许输入 \bar{E} 分别连接到三一至一八译码器 307 及 304 各自的输出 $Y_0 \sim Y_5$ 及 $Y_0 \sim Y_2$ 。在本发明一个成功的样机中, 累加器 201 及寄存器 205~214 每个都有 14 位的容量。

寄存器 205~214 可以是一系列存储寄存器中的任何一种, 例如随机存取存储器。然而, 在最佳实施例中, 寄存器 205~214 是移位寄存器。

把累加器 201 的 QA 输出端连接到脉冲代码调制缓冲器 200 的一个 I_2 输入端。 QA 输出端把存储在那里的 14 位数值中 8 位最低有效位传输到一般存储 8 位信号的脉冲代码调制缓冲器 200 中。

噪声检测寄存器 207 及 208 能从微处理器 μP (图上未画出) 并行装入以完成双音多频 (DTMF) 音调的产生。如下文所述。阈值寄存器 209 能并行装入以存储上文中所讨论的 值 TH_u 、 TH_2 及 T_u 。RAM 寄存器 210 的并行输出 $Q_0 \sim Q_F$ 被用来对数据只读存储器 $DATA_{ROM306}$ 寻址。

寄存器 205~214 的串行输出端 SO 上显示的信号在数据位 D_3 、 D_4 及 D_5 的控制下通过门电路 308 及 310 选择性地可被反馈到相应的输入端 SI 。

在叙述图3中所阐明电路的工作原理以前，将提及阐明定时及控制电路202的图4并参照图2讨论。

高频振荡器402产生约为4096兆赫信号连到主时钟电路404。根据接收的高频信号，主时钟电路404从CLK输出端产生前面提到的时钟信号 ϕ 。此外，主时钟电路404从启动（RESTART）输出端产生帧脉冲信号FP，通过反相器406把FP加在帧计数触发器407上。

把触发器407的 \bar{Q} 输出连接到在那里的D输入，以致触发器的功能象根据接收来自在时钟电路404的帧脉冲信号FP而翻转。把触发器406的Q输出连接到下文中进一步详细叙述的转移控制电路。

把主计数器408的输出Q0、Q1、Q2及Q3连接到4-至-16译码器410的输入A、B、C及D。

把译码器410的输出Y2、Y4、Y7及Y13连接到复位电路412的译码（DECODE）输入。把数据位D2、D3、D4及D9，还有启动信号SHLAB、SHRB、REGLD及ACCONTL都加到复位电路412的控制（CONTROL）输入端。

在复位电路412的控制（CONTROL）及译码（DECODE）输入处预先规定的信号组合引起在EN输出处产生复位信号。把EN输出连接到主计数器408的清除输入端CLR，并通过反相器416把程序计数器414的启动输入CEN连接到CLR。另外，把主时钟404产生的帧脉冲信号FP加到复位电路412的CONTROL输入端。

在主计数器408从0~14（十进制）计数之后，复位电路412的EN输出瞬间变低，加一个复位信号到计数器408。主计

计数器 408 对执行存储在 ROM 418 中的一个指令所需要的循环数进行计数。执行指令需要不同的时间周期其范围在 1~14 时钟周期之间。例如，通过运算器 ALU 204 把两个二进制值相加需要 14 个周期，而转移指令只需要 1 个周期。每次计数器 408 被复位，对于 1 个时钟周期就启动程序计数器并使其增加 1，从而在只读存储器 (ROM) 418 中寻找下一个存储单元。把 ROM 418 中编址的存储单元中的内容在译码器 302、304 及 312 (图 3) 及 420 (示于图 4 中) 中译码，以实现以下七种类型指令中的一种：转移 (JUMP)、增或减 (INCDEC)、运算 (ARITHMETIC)、左移位 (SHIFT LEFT)、右移位 (SHIFT RIGHT)、装入寄存器 (REGISTER LOAD) 及累加器控制 (ACCUMULATOR CONTROL) 等。

七种指令类型中的各种类型带来了关于图 2 及流程图阐述的不同的操作特性。

根据复位电路 412 的 CONTROL 输入端出现的 SHLAB、SHRB 或 ACCONTB 信号主计数器 408 也被复位。例如，收到来自自主时钟 404 的帧脉冲信号 FP 就复位主计数器 408 及程序计数器 414。在本发明的一个成功的实施例中，每 125 微秒发生一帧脉冲信号。执行运算 (ARITHMETIC) 及加或减 (INCDEC) 指令一般需要 14 个时钟周期，执行左移位 (SHIFT LEFT) 及右移位 (SHIFT RIGHT) 指令需要 1~8 个时钟周期，而执行转移 (JUMP)、累加器控制 (ACCUMULATOR CONTROL) 及装入寄存器 (REGISTER LOAD) 指令仅需要一个周期。

把 ROM 418 指令的最重要数据输出端 D6、D7、D8 及 D

9 上出现的信号在译码器 4 2 0 中译码, 以提供若干个转移控制信号。来自输出端 Y 2、Y 4 及 Y 5 的条件转移信号分别地在反相器 4 2 2、4 2 4 及 4 2 6 中反相, 并分别加在“与”门 4 2 8、4 3 0 及 4 3 2 的第一个输入端。来自累加器 2 0 1 的 S G N 信号(图 3)提供了存储在那里的数值是正或负的指示(即 S G N 信号是存储在累加器 2 0 1 中数值的最高有效位)。把 S G N 信号施加到“与”门 4 2 8 的第二个输入端。“与”门 4 3 0 的第二个输入端连接到触发器 4 0 7 的 Q 输出。

把译码器 4 2 0 的输出 Y 0 在反相器 4 3 4 中反相, 以提供无条件转移信号, 用于“或非”门 4 3 6 的第一个输入端。把反相器 4 3 4 的输出以及“与”门 4 2 8 及“与”门 4 3 0 的输出连接到“或非”门 4 3 6 的第二及第三个输入端, 把其输出连接到“与”门 4 3 8 的第一个输入端。

把时钟信号 ϕ 、数据位 D 3 及启动信号 C T E N 加在“与”门 4 4 0 的第一、第二及第三个输入端。把“与”门 4 4 0 的输出连接到控制触发器 2 1 6 的时钟输入端。把触发器 2 1 6 的 D 输入端连接到累加器 2 0 1 的 S G N 输出端。把触发器 2 1 6 的 Q 输出端连接到“与”门 4 3 2 的第二个输入端。把“与”门 4 3 2 的输出连接到“或非”门 4 4 2 的第一个输入端, 并产生一个允许信号, 其符号为 J M P S G N L 以实现一个预先规定的转移 (J U M P) 指令。把“或非”门的第二个输入端接地, 并把其输出连接到“与”门 4 3 8 的第二个输入端。把“与”门 4 3 8 的输出连接到程序计数器 4 1 4 的 P C L D 输入端。

当“与”门 4 2 8、4 3 0 及 4 3 2 或反相器 4 3 4 的输出中任

一个变高时，相应的“或非”门436或442变低，引起“与”门输出变低。结果，在ROM418中表示中断地址存储单元的数据位D0~D6由ROM418装载入程序计数器414。于是，根据正被加在“与”门428、443、432及反相器434上预先规定的信号程序控制而“转移”到中断地址。

译码器420的输出Y3产生GCEN启动信号以用于增益控制回路16A，这在图1A已讨论过并在下面参照图5将更详细讨论。

回到图3，在前面提到的3-到-8译码器312中数据位D6、D7及D8将被译码。把数据位D9连接到译码器312的启动输入端EN，这样译码器312及420（图4）中一个被中止，当译码器中另一个被启动时。把译码器312的输出Y1连接到译码器304的启动输入端EN。译码器312的输出Y2产生一信号ACCONTB，以实现一个前面提到的累加器控制（ACCUMULATOR CONTROL）指令。把ACCONTB信号在反相器314中反相以提供前面提到的控制启动信号CTEN。把反相器314的输出连接到“与”门316及318的第一个输入端。把“与”门316及318的第二个输入端分别地连接到ROM418，（图4）指令的数据输出D4及D5。根据译码器312的Y2输出减小及ROM418（图4）的数据输出D4变高，“与”门316输出变高产生SET SGN信号。SET SGN信号把存储在累加器201中数值的符号位SGN置位等于1。同样，根据译码器312的Y2输出是低的及D5数据输出是高的，“与”门318的输出产生一个清除符号位（CLR SGN）指令，用来清除存储在累加器201中数据值的符号位。

根据译码器312的Y1输出变低，译码器304被启动。译码

器 3 1 2 的 Y 1 输出还被连接到“与”门 3 2 0 的第一个输入端。把“与”门 3 2 0 的第二个输入连接到译码器 3 1 2 的 Y 6 输出。“与”门 3 2 0 的输出产生 ALU B 启动信号，用于累加器 2 0 1 及运算器 2 0 4 以实现预先规定的一条运算 (ARITHMETIC) 指令。

译码器 3 1 2 的 Y 3 输出产生 REGLDB 信号，以实现前面提到的一条寄存器装载指令 (REGISTER LOAD)，把该信号加在阈值寄存器 2 0 9 的寄存器装载输入端 LD 以装入阈值 TH_u、TH_L 及 T_u 的值。

译码器 3 1 2 的 Y 4 输出产生 SHRB 信号，以实现一条右移位 (SHIFT RIGHT) 指令，把它加在“或非”门 3 2 2 及 3 2 4 的第一输入端。把“或非”门 3 2 2 的第二输入端连接到 ROM 4 1 8 指令的数据输出 D 5 (图 4)。把 ROM 4 1 8 (图 4) 指令的数据输出 D 5 及累加器 2 0 1 的 SGN 输出加到“与非”门 3 2 6 的第一及第二输入端，把其输出连接到“或非”门 3 2 4 的第二输入端。把“或非”门 3 2 2 及 3 2 4 的输出连接到“或”门 3 2 8 的第一及第二输入端。“或”门 3 2 8 的输出产生 SHIFT 启动信号，把它施加在累加器 2 0 1 的 CONTROL 输入端。

译码器 3 1 2 的输出 Y 5 产生 SHLAB 启动信号，也被加在累加器 2 0 1 的控制输入端。

译码器 3 1 2 的输出 Y 7 产生加或减 (INCDEC) 启动指令，被加到运算器 ALU 2 0 4 以增加或减少一个数值。译码器 3 1 2 的 Y 7 输出还连接到“与”门 3 3 0 的第一输入端，把其第二输入端连接到译码器 3 1 2 的输出 Y 6。把“与”门 3 3 0 的输出连接到译码器 3 0 2 的启动输入 EN。

SHIFT及SHLAB 信号启动把存储在累加器201中的数据向右或向左移位，在下文参阅表E及F将作更详细阐述。

ALUB信号控制在运算器204中的算术运算并把运算结果存储在累加器201中。

分别来自“与”门316及318的SET SGN及CLR SGN信号导致存储在累加器201中数据的最高有效位分别地置位为“1”或“0”。例如，遵循附录A中所示的步骤1及3，需要把输入信号整流；在步骤14A中需要把控制字置位到正值。借助于产生SET SGN信号并加到累加器201上就满足这两个要求，同样地，在步骤14B中需要取消存储在触发器216中的控制信号，借助于产生CLR SGN信号并把它加到累加器201，接着把SGN信号（即零）加载到触发器216的输入就可完成步骤14B。

把数据位D3、D4及D5连接到运算器ALU204的控制输入端，以在运算器ALU204的加法、减法及程序框图操作之间选择，下文参阅表C1、C2及C3将更详细阐述。

随着译码器的启动，数据最低有效位D0、D1及D2在译码器302及404中被译码。根据接收来自译码器312输出Y7的低逻辑（电平）信号译码器302被启动。译码器302的译码输出Y0~Y5通过寄存器的启动输入端E，选择性地启动启动移位寄存器205到214。

把输出Y6及Y7连接到数据ROM306的输入E1及E2，以选择存储于那里的数据的高页面及低页面。

根据译码器312的输出Y1变低，译码器304被启动。在译码器304中数据位D0、D1及D2被译码，为传输到移位寄存器

2 1 1、2 1 2 及 2 1 4 提供启动信号。

作为扩音电话的数字信号处理器的运行在每 1 2 5 微秒帧开始时借助于主时钟电路 4 0 4 产生的帧脉冲信号 F P 进行预置。它导致程序计数器 4 1 4 的 C L R 输入变高及复位电路 4 1 2 的 E N 输出变低因此清除计数器 4 0 8 及 4 1 4 并从而访问 R O M 4 1 8 指令的第一存贮单元。

串行脉冲代码调制缓冲寄存器 2 0 0 接收当时传输线及送话器脉冲代码调制信号取样值， $P C M_i$ 及 $P C M_o$ ，并各自存贮一个时隙，因为在 1 2 5 微秒帧的剩余部分期间取样值被处理。在这个时隙（在成功的样机中大约是 4 微秒）之后，R O M 4 1 8 中的指令在译码器 3 1 2 中被译码，因此使存储在脉冲代码调制缓冲器 2 0 0 中信号取样值被移位、抑制或其他的算术操作。

脉冲代码调制字的最高有效位首先移位，但运算器 A L U 2 0 4 要求首先装入最低有效位。因此，把累加器 2 0 1 做成双向，这样使字的最高有效位首先被移位进入 P C M I N 输入；而使字的最低有效位首先被移位出 Q R 输出。同样地，把数据移位进入输入 I N 时首先移入最低位；从 P C M O U T 及 Q A 移位出时首先移出最高有效位。

为了整流存储在累加器 2 0 1 中输入信号值，把信号值移位进入累加器 2 0 1 并把 R O M 4 1 8 产生的指令数据位 D 0 ~ D 9 在译码器 3 1 2 中译码，如此使输出 Y 2 变低及数据位 D 5 变高这样使“与”门 3 1 8 的输出变高以清除存储在累加器 2 0 1 中值的最高有效位（符号位）至零。这相应于整流输入值，如上文中参阅图 2 所阐述的那样。

如上所述，为了置位或复位控制触发器 216，来自累加器的 SGN 信号加在触发器的输入 D。在译码器 312 中把数据位 D6 ~ D8 译码，这样使其输出 Y2 变低。在数据位 D3 为高电平及在时钟信号 ϕ 的上升边缘上，“与”门 440 的输出变高，锁存进入控制触发器 216 的 SGN 数值。

为了把一个阈值字 TH_U、TH_L 或 T_U 装入阈值寄存器 209 以用于在运算器 ALU 204 的减法中，由 ROM 418 指令产生的数据位 D6 ~ D8 被译码，这样使译码器 312 的输出 Y3 变低。从而把 REG_{LDB} 信号加到寄存器 209 的输入 LD。此外，在译码器 304 中数据位 D0 ~ D2 被译码。这样随着译码器 312 的输出，Y6 及 Y7 是高电平，因此被启动，使那里的输出 Y1 变低。因此六个最低有效位，D0 ~ D5，（相应于阈值字）被装入寄存器 209 然后，运算 ALU 204 中从峰值与噪声值之间的差中减去阈值字，并把其结果存储在累加器 201 中。其次，从累加器 201 的结果中减去存贮在寄存器 210 中的 RAMP 值，正如参照流程图中步骤 13A 及 B 所讨论的那样。

在 ALU 204 中，减法的结果是负的情况下，累加器 201 的 SGN 输出变高，提供了条件转移至“与”门 428 的“条件”（图 4）。来自 ROM 418 指令的数据位 D6、D7 及 D8 在译码器 420 中被译码，这样使输出 Y2 变低，及把预先规定的转移地址装入程序计数器 414。

参照附录 A 及图 2 所描述的步骤 9A 及 9B 中，分别把 8 (P_U-N_U) 及 16 (P_L-N_L) 数值装入 RAMP 寄存器 210。在累加器 201 中把 (P_U-N_U) 数值向左移位 3 位就完成了乘以 8

而向左移位4位就完成了乘以16。

存储在移位寄存器205~214中预先规定的一寄存器内的信号取样值可从输出S0被移位出来，并根据接收来自“与”门332的低逻辑电平启动信号通过传输门308把在那里的信号反馈回输入SI。把“与”门332的第一输入连接到ROM418的输出D5其第二输入连接到“与非”门334的输出端。“与非”门334的两个输入端连接到ROM418指令输出D3及D4。根据加在“与”门332及“与非”门334的数据位D3、D4及D5预先规定的值，寄存器205~214中选定的一个寄存器通过传输门308或310在相应的输入SI端接收信号取样值。如下文参照运算（ARITHMETIC）指令描述已作的详细讨论。

如上所讨论，由ROM418指令产生的数据位D0~D9被译码以提供前面提到的JUMP、INCDEC、ARITHMETIC、SHIFTLEFT、SHIFTRIGHT、REGISTERLOAD及ACCUMULATORCONTROL指令，以完成参照附录2流程图中所阐述的各种操作。

每个指令具有一系列的形式，它取决于数据位D0~D9特定的数值。

JUMP指令产生的信号最终造成“与”门438的输出变低，导致ROM418指令的数据位D0~D5被装入程序计数器：14表A阐明了根据译码的数据位D0~D9所产生的不同JUMP指令。

按照表B1中所示的数值，由译码的数据位D0~D9产生INCDEC指令，根据该指令的执行使

表 A

D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	说 明
1	0	0	0	转	移	地	址			无条件转移地址
1	0	0	1	转	移	地	址			未用
1	0	1	0	转	移	地	址			假若 SGN=1 转移至地址
1	0	1	1	转	移	地	址			启动增益控制
1	1	0	0	转	移	地	址			假若 FRAME 是正的转移至地址
1	1	0	1	转	移	地	址			假若 JMP SGNL = 1 转移至地址
1	1	1	0	转	移	地	址			未用
1	1	1	1	转	移	地	址			未用

此处 X = 不必注意

寄存器 201~210 的内存增加或减小，及按照表 B 2 中所示的数值选择一个寄存器或 ROM 306 的高页面或低页面，表 B 1 及表 B 2 如下：

表 B 1

D9	D8	D7	D6	D5	D4	D3	说 明
0	1	1	1	X	0	0	如果 SGN=0 则所选的寄存器增加 1, 否则减少 8
0	1	1	1	X	0	1	如果 SGN=0 则所选的寄存器增加 2, 否则减少 8
0	1	1	1	0	1	0	如果 SGN=0 则所选的寄存器增加 0, 否则增加 1
0	1	1	1	0	1	1	总是增加 1
0	1	1	1	1	X	0	如果 SGN=0 则所选的寄存器增加 1, 否则减少 8
0	1	1	1	1	X	1	如果 SGN=0 则所选的寄存器增加 2, 否则减少 8

此处 X = 不必注意

表 B 2

D2	D1	D0	说 明
0	0	0	选择寄存器 2 1 0
0	0	1	选择寄存器 2 0 9
0	1	0	选择寄存器 2 0 5
0	1	1	选择寄存器 2 0 6
1	0	0	选择寄存器 2 0 7
1	0	1	选择寄存器 2 0 8
1	1	0	选择数据 ROM3 06 的低页面
1	1	1	选择数据 ROM3 06 的高页面

运算器 ALU204 的输入端 S 1 和 S 2 上的数据可以相加、相减或者根据运算指令进行其它的算术和逻辑操作，这些运算指令是根据被解调的数据位 D 3 ~ D 9 产生的。正如表 C 1 和 C 2 所示，运算器 ALU204 输入端 S 2 的数据是由从寄存器 2 0 5 ~ 2 1 4 之中所选出的某一个提供的。如上面的表 B 2 所示，寄存器 2 0 5 ~ 2 1 0 和数据 ROM3 06 一样也是按照 D 0 ~ D 2 的数值来选择的。在数据位 D 6 处于高电平的情况下，移位寄存器 2 1 1 ~ 2 1 4 按照下面表 C 3 中示出的数值选择，而当位 D 7 ~ D 9 处于低电平时，则按下面的表 C 2 选择。

表 C 1			说 明
D5	D4	D3	
0	0	0	将所选择的寄存器与累加器相加，并存储于累加器中
0	0	1	将所选择的寄存器从累加器中减去，并存储于累加器中
0	1	0	将所选择的寄存器移位入累加器中
0	1	1	将所选择的寄存器的 2 的补码移位入累加器中
1	0	0	将所选择的寄存器和累加器相加，并存储于寄存器和累加器中
1	0	1	将所选择的寄存器从累加器中减去，并存储于寄存器和累加器中
1	1	0	将累加器移位入所选择的寄存器中并保存累加器
1	1	1	减小累加器

表 C 2

D9	D8	D7	D6	说 明
0	1	1	0	寄存器 2 0 5 ~ 2 1 0 上的算术运算
0	0	0	1	寄存器 2 1 1 ~ 2 1 4 上的算术运算

表 C 3

D2	D1	D0	说 明
0	0	0	选择寄存器 2 1 1
0	0	1	选择寄存器 2 1 2
0	1	0	选择寄存器 2 1 4

如下面表 D 所示，脉冲代码调制数值根据左移位指令的特殊形式的执行，将在累加器 2 0 1 和脉冲代码调制缓冲器 2 0 0 之间移位。

表 D

D9	D8	D7	D6	D5	D4	D3	D2	说 明
0	1	0	1	1	0	1	0	从累加器移位至脉冲代码缓冲器〔扩音器通道〕
0	1	0	1	0	0	1	0	清除脉冲代码调制的各缓冲器〔扩音器通道〕
0	1	0	1	1	1	1	0	从累加器移至脉冲代码调制缓冲器〔受话器通道〕
0	1	0	1	0	1	1	0	清除脉冲代码调制缓冲器〔受话器通道〕
0	1	0	1	X	0	0	0	从脉冲代码调制缓冲器〔受话器通道〕移位至累加器
0	1	0	1	X	1	0	0	从脉冲代码调制缓冲器〔传输线通道〕移位至累加器
0	1	0	1	X	X	X	1	将累加器的内存向左移一位

此处 X = 不必注意

正如表 E 所示，存储在累加器 201 中的数据可以根据右移位指令有条件或无条件地向右移动 1、3 或 5 位：

表 E

D9	D8	D7	D6	D5	D4	D3	D2	说 明
0	1	0	0	0	0	0	1	将累加器的内存向右移 1 位
0	1	0	0	0	0	1	0	将累加器的内存向右移 3 位
0	1	0	0	0	1	0	0	将累加器的内存向右移 5 位
0	1	0	0	1	0	0	1	如果 SGN=1 则将累加器的内存向右移 1 位
0	1	0	0	1	0	1	0	如果 SGN=1 则将累加器的内存向右移 3 位
0	1	0	0	1	1	0	0	如果 SGN=1 则将累加器的内存向右移 5 位

根据处于逻辑低电平的数据位 D 8 与 D 9 以及处于逻辑高电平的数据位 D 6 与 D 7 【寄存器装入指令】把由数据位 D 0 ~ D 4 确定的值装入阈值寄存器 209。

如上所述，存储在累加器 201 中的数值的最高有效位（符号位）可以按照下面表 F 上所示的那样，根据执行累加器控制指令可以被清除或置位：

表 F

D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	说 明
0	0	1	0	1	0	0	0	0	0	清除累加器中的符号位
0	0	1	0	0	1	0	0	0	0	置入累加器中的符号位
1	0	1	0	0	0	1	0	0	0	将符号位锁存于触发器 216 中
0	0	1	0	0	0	0	1	0	0	将符号位锁存于增益触发器 216 中

此处介绍的电路系统可以用来在一台未示出的外部微处理器控制下产生双音多频及振荡音调。

数据 ROM 306 的低序页面（见图 3）最好具有一个 32 字的正弦曲线表，而高序页面则具有一个线性- μ 一定律转换表。数据 ROM 306 根据由译码器 302 启动的情况被 RAMP 寄存器寻址寄存器 210 的输出 Q A ~ Q F 为数据 ROM 306 的高序或低序页

面中的指定的存储单元的寻址提供地址的数值。加在ROM 306的E1输入的逻辑高信号启动ROM以读入低页面数据，E2输入上的逻辑高信号启动ROM 306以读入高页面数据。

利用叠加两个六位数字化的正弦波并把它们的总和转换成为一个8位 μ 定律的编码值来产生双音多频的音调。被加到数据ROM 306的地址输入端的RAMP寄存器210的内容被音调系数值扩大了，而该音调系数是与在预定频率下产生一个正弦波的预定的相位增量相对应的。为了产生双重音调，寄存器210的存储信息被保存，而第二个地址被装入寄存器210，并接着被一个用外部微处理器产生的第二音调系数值更新。

送话器包络检测寄存器205存储ROM表寻址用的第一数值以产生在前述预定频率下的第一正弦波的第一个取样值。而传输线包络检测寄存器206则存储了ROM 306寻址用的第二个数值以产生具有较高频率的第二正弦波的第一个取样值。送话器噪声检测寄存器207中，装入从外部微处理器来的第一音调系数。以相同的方式将第二音调系数装入传输线噪声检测寄存器208中。

在运行时，寄存器205的内容和存储在寄存器207中的第一音调系数相加。相加的结果移位入寄存器210中，以便对ROM 306进行访问。ROM 306则根据加在输入E1上的逻辑高信号启动。然后，寄存器210的内容被存储到寄存器205中。与第一个正弦波的第一个取样信号对应的数据从ROM 306的输出S0此时移位入ALU 204的输入S2中，从那儿再移位入累加器201中。然后D5是高的情况根据数据位D3或D4中至少一个是低的及此取样值从累加器201经传输门310，移位入寄存器214。

接着，寄存器 206 的内容及存储在寄存器 208 中的第二音调系数相加。相加的结果移位入寄存器 210 中以对数据 ROM 306 中第二存储单元寻址。然后，寄存器 210 的内容存储入寄存器 206。

对应于第二个（频率较高的）正弦波的第一个取样的数据从 ROM 306 被移位入累加器 201 并与寄存器 214 中存储的取样值相加。所得到的线性总和被移位入寄存器 210 中。接着，根据被加在输入 E2 上的逻辑高信号，储存于 ROM 306 中的数据高序页面被启动。存储在寄存器 210 中的两个正弦波取样值的总和被用来寻址存储在数据 ROM 306 中的线性— μ 定律转换表中的存储单元的地址。经转换后的 μ 定律正弦波取样值从数据 ROM 306 经 ALU 204 及累加器 201 移位到脉冲代码调制缓冲器 200。

寄存器 205 和 206 的更新后的内容如上所述再与存储于寄存器 207 和 208 中的音调系数相加，整个过程重复进行。

在本发明的一台成功的样机中，存储在寄存器 205 和 206 中的数值的最有效的 6 位被用来通过寄存器 210 为 ROM 306 寻址。存储在寄存器 207 和 208 中的音调系数要求用 8 位来表示。所得到的双音多频 DTMF 音调处于要求频率的 $\pm 1.5\%$ 的误差范围内此外，所产生的音调的频率处于 500 赫和 1633 赫之间。

数字信号处理器还可用来作为一个音铃，在本发明的一成功的实施例中，音响信号是一个矩形波。在每秒发生 16 个波的条件下其频率在 500 及 364 之间变动。矩形波的产生是靠从微处理器向噪声检测寄存器 207 和 208 装入若干 500 赫和 364 赫矩形波的半周期的取样值的数值来实现的。寄存器 205 被装入寄存器 207 的

内容，然后作为逆计数器使用。寄存器 206 存有表示矩形波振幅的数值。

在运行中，“计数器”寄存器 205 的内容在运算器 ALU 204 中被减小并被输入累加器 201 中，以便确定是否符号位已被设置（即是否计数器寄存器的内存已经降到零）。减小了的数值然后又被装回“计数器”寄存器中。接着，表示矩形波振幅的寄存器 206 的内容被加至脉冲代码调制 PCM 缓冲寄存器 200 中，并通过代码转换器 12 和放大器 18 传输至扩音器（图 1A 及 1B）。此过程一直重复进行，直到计数器寄存器 205 的内容到零为止，与此对应振幅寄存器 206 的符号转换为负值，它表征矩形波的另外半周期的振幅。寄存器 207 的内容再次予加至计数器 205 中，过程再重复进行。

此外，矩形波音铃振幅能够造成利用减小振幅寄存器 206 内容和重复上述过程的方式来衰减的。

将存储在寄存器 207 中的予置的数值（对应于 500 赫的频率）和存在寄存器 208 中的较小的予置数值（对应于 363 赫的频率）以 16 赫的速率交替地加在寄存器 205 上。

在本发明的样机中第一个予置数值是 0B hex，第二个予置数值是 08 hex。

音响信号取样值和 DTMF 信号取样值从计数器寄存器 205 或者从 ROM 306 相应地加到运算器 ALU 204 上，并从那儿加到累加器 201 上，【用来加至 PCM 缓冲器 200 中】。然后信号取样值被加至数据传输线路 15 或 17 中的一个上（见图 1A 及 1B）以加到代码转换器 21 或者和用户的扩音电话联结在一起的扩音器上。

图 5 是图 1A 所讨论过的增益控制电路 16A 的示意框图。再参照

一下附录 A 中的流程表，特别是步骤 10，在 $Pu - Nu - Tu$ 相减所得的结果为负的情况下，累加器 201 的 SGN 输出上升为高电平。因此，在增益控制触发器 500 的 D 输入端上出现逻辑高电平信号。根据由反相器 314 产生的 CTEN 信号，数据被记录在触发器 500 中，ROM418 指令的 D2 输出和时钟信号 ϕ ，每个都变高，CTEN 信号被施加在“与”门 502 的第一输入端，它的第二输入端连接于 ROM418 指令的 D2 输出端。“与”门 502 的输出和“与”门 504 的第一输入端相连接，它的第二输入端则与时钟信号 ϕ 连接。“与”门 504 的输出端连接在触发器 500 的时钟输入端上。

对应于被计时的高电平 SGN 信号，触发器 500 的 Q 输出变高。触发器 500 的 Q 输出和“与”门 506 的第一输出端以及状态反馈电路 508 和 510 的第一输入端相连接。

“与”门 506 和 512 的第二输入和正计时及逆计时时钟信号源 UCLK 及 DCLK 对应连接。正计时和逆计时时钟信号源 UCLK 及 DCLK 在图中没有示出，但是，如所周知，计数器电路和主时钟电路 404 相连接（图 4）。UCLK 信号源产生每 2048 帧一次的正时钟脉冲，同时 DCLK 信号源产生每 256 帧一次的时钟脉冲。这样一来，在累加器 201 的 SGN 输出端处在逻辑高电平的情况下每 256 毫秒“与”门 506 变为高电平，而在累加器 201 的 SGN 输出端处在逻辑低电平的情况下每 32 毫秒“与”门 512 的输出变为逻辑高电平。

“与”门 506 及 512 的输出和“或非”门 514 的第 1 和第 2 输出连接。“或非”门 514 的输出端和触发器 516 及 518 的时钟输入端连接。

触发器 5 1 6 的输出和触发器 5 1 8 的输出 \bar{Q} 和状态反馈电路 5 0 8 和 5 1 0 的第三输入端对应连接。触发器 5 1 6 的输出 Q 还和状态反馈电路 5 1 0 的第四输入端连接。触发器 5 1 8 的输出 Q 还和状态反馈电路 5 0 8 的第四输入端连接。状态反馈电路 5 0 8 及 5 1 0 的输出对应连接到触发器 5 1 6 及 5 1 8 的输入 D 上。

触发器 5 1 6 及 5 1 8 的输出 \bar{Q} 产生被相应表示为 GMS 和 GLS 的启动信号，以施加至状态控制器电路 5 2 0 上。

触发器 5 1 6 及 5 1 8 和对应的状态反馈电路 5 0 8 及 5 1 0 一起用来作为上述的 2 位上/下增益控制计数器。设触发器开始被复位门 5 0 6 产生了一个逻辑高信号（即在第 1 0 步中所减的结果为一负值）触发器 5 1 8 的输出 Q 变为逻辑高电平（即 GLS 等于 1），同时触发器 5 1 6 的输出 Q 仍保持在低逻辑电平上（即 GMS 等于 0）再过 1 2 5 毫秒，同时第 1 0 步中的减得的结果仍是负的情况下，2 位计数器电路将对应于产生一个逻辑高信号的“与”门 5 0 6 而增大结果 GMS 等于 1 和 GLS 等于 0，不过，在过了 3 2 毫秒，第 1 0 步中的减法获得正的结果情况下。将一个逻辑低信号锁存于触发器 5 0 0 中，它使“与”门 5 1 2 产生另一个逻辑高信号，后者本身又使计数器电路降低。

状态反馈电路 5 0 8 和 5 1 0 可保证，在触发器 5 1 6 及 5 1 8 的两个输出 Q 都处在逻辑高电平上，同时门 5 0 6 产生另一个逻辑高信号的情况下，触发器 5 1 6 及 5 1 8 的输出 Q 保持原状（即计数器没有“翻转”使得 GMS 和 GLS 都变得等于 0）。同样，在 GMS 及 GLS 各个都等于 0，同时门 5 1 2 产生一个逻辑高信号的情况下，计数器就不下再下降了。

脉冲编码调制信号取样值从脉冲编码调制缓冲寄存器 200，经数据传输线 15 获得并再加入到 μ 定律—线性转换器 522 上（在状态控制器电路 520 的控制下）。弦（chord）位和步位在转换器 522 中被分离开来，以及预定的一些步位向左移一个预定的位数，以产生一个 13 位的线性信号。这个线性信号被加在偏移数值上（具有代表性的是 33 小数位）以便以众所熟知的方式补偿零交叉转换偏差。利用串联移位电路从转换器 522 接收这个 13 位线性信号，从而将这个线性信号取样值向右移动一位（与衰减—6 分贝对应）或向左移一位（与增益增加+6 分贝相对应）。

移位线性信号取样值再加入到转换器 522 上，以便在状态控制器电路 520 的控制下再转换成 μ 定律编码的脉冲代码调制格式。

信号数值 GMS 和 GLS 被加在状态控制器电路 520 上，使得被加在串联移位电路 524 上的线性信号取值向右或左移动一位。

表 G 示出了 GMS 和 GLS 的数值及及送话器通道信号的相应的衰减值。

表 G

GMS	GLS	衰减值
0	0	0db
0	1	-6db
1	0	-12db
1	1	-18db

总之，本发明是一台使用数字信号处理器的数字式扩音电话。数字信号处理器能够实现扩音电话的多种功能，例如通道的转接，自动增益控制，消除回声，振铃音调以及双音多频音调的产生。在本发明的最佳实例中，在当地用户讲话的时刻从远处用户输入的信号将被抑制，送话器所接收到的输出信号的取样值则被放大，以在他讲话时传输至远处用户。在双方同时讲话的情况下原先处于控制下的通道保持受控制，如此不会出现假转接。

理解本发明的本领域的技术人员，现在就能利用此处阐述的原理想出其他的实施例或各种变换了。

例如，可使用任何一种合适的数字信号处理器，输入和输出的信号能够在数字上压缩（即依靠把脉冲代码调制码位数向右移予定位数），而不是被抑制（即产生静噪代码）。

此外，鉴于图 1 A 上的代码转换器 12 和图 1 B 上的 21 是用来实现脉冲代码调制音频信号的模拟——数字及数字——模拟变换，任何合适的模/数或数/模系统都可以使用。

所有这些以及其它的变换，都将认为是处于所附的本权利要求中所定义的本发明的范畴之内。

文件名称	页	行	补 正 前	补 正 后	
说 明 书	1	11-12	使一个送话器或扩音器能够分别	使送话器或扩音器之一能够响应分别	
		21	并又响应产生和数	并又产生对应其的和数	
		23	包络信号中的	包络信号表征值中的	
		1	电路系统优先最	电路系统最	
		7	脉冲代码调制信号	脉冲代码调制(PCM)信号	
		9	消除回声等等	消除回声等, 可	
		14	已处理的数字,	已处理的数字	
		24	哪一个通道受控,	制通道哪一个受控	
		8	15	数据传输线 1 5	数据传输线 1 5,
			20	转换	转换
		9	9	补晶体管	互补晶体管
		16	12	BAMP	RAMP
		21	8	三一至一八	三至八
			19	讨论的 值	讨论的阈值
		22	11-12	4 - 至 - 1 6	4 至 1 6
24	1	转移控制信号	转移控制信号。		
25	8	3 - 到 - 8	3. 到 8		
27	19	启动启动	启动		
28	4	EN 输出变低	EN 输出变低		

勘 误 表

文件名称	页	行	补 正 前	补 正 后
说 明 书	28	12	或其他	或作其他
	29	12	装入寄存器 209	装入寄存器 209。
		13	运算 ALU204 中	运算在 ALU204 中
	30	11	已作的	所作的
		20	计数器 414	计数器 414。
	40	21	在每秒发生 16 个波	在 16 赫的比率
			的条件	
	41	15	对应于 363	对应于 364
	42	6	连接予	连接至
		10	Q 输出变高	Q 输出变高
		11	第一输出端	第一输入端
		12	相连接。	相连接。该 Q 输出还和 与门 512 的第一输入 端，以及状态反馈电路 508 和 510 的第二输 入端分别连接。
		43	24	不再下降了。
	44	14	及及	以及
权 利 要 求 书	2	15	17 或 15 拨号	17 或 15 的拨号
	3	7	噪声底信号	底噪声信号
	4	3	204。	204，

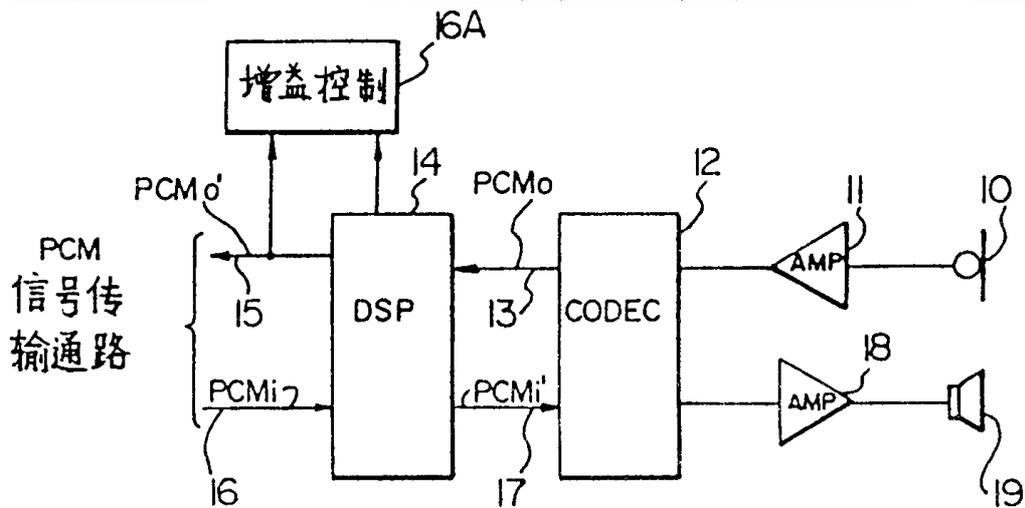


图 1A

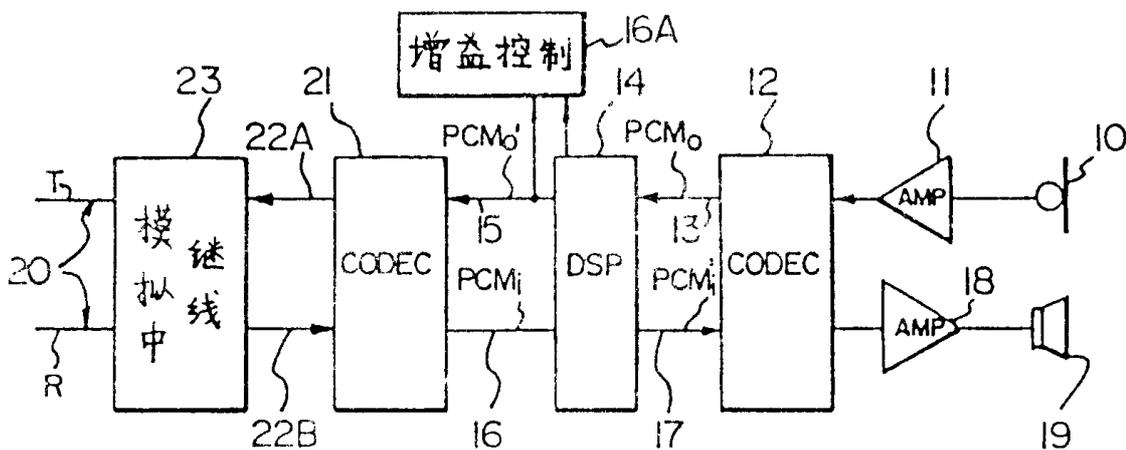


图 1B

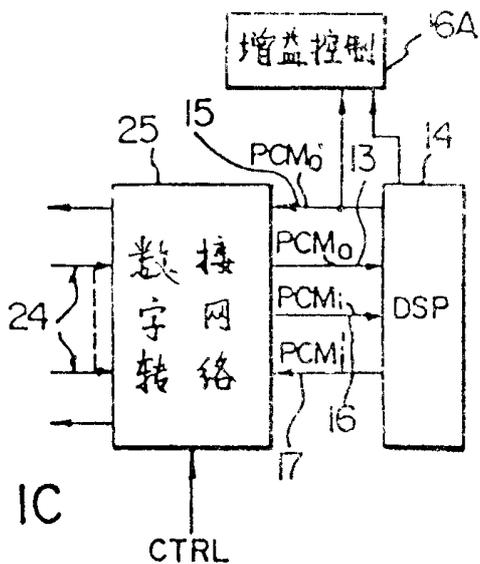


图 1C

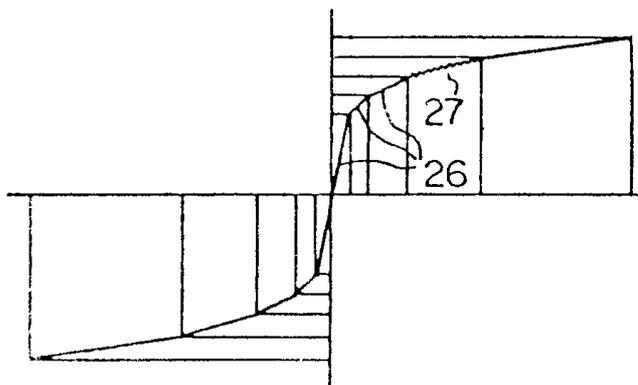


图 1D

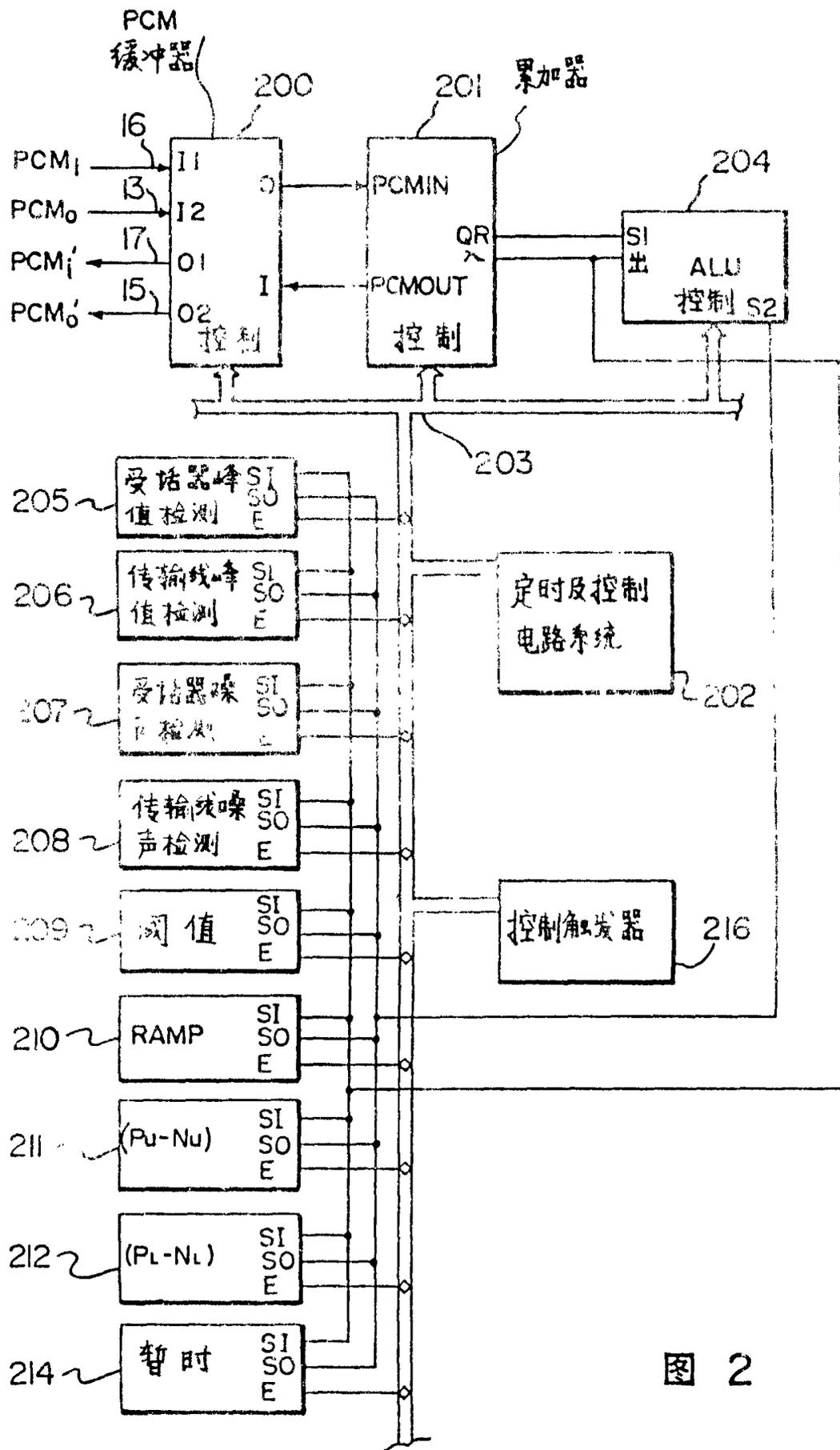


图 2

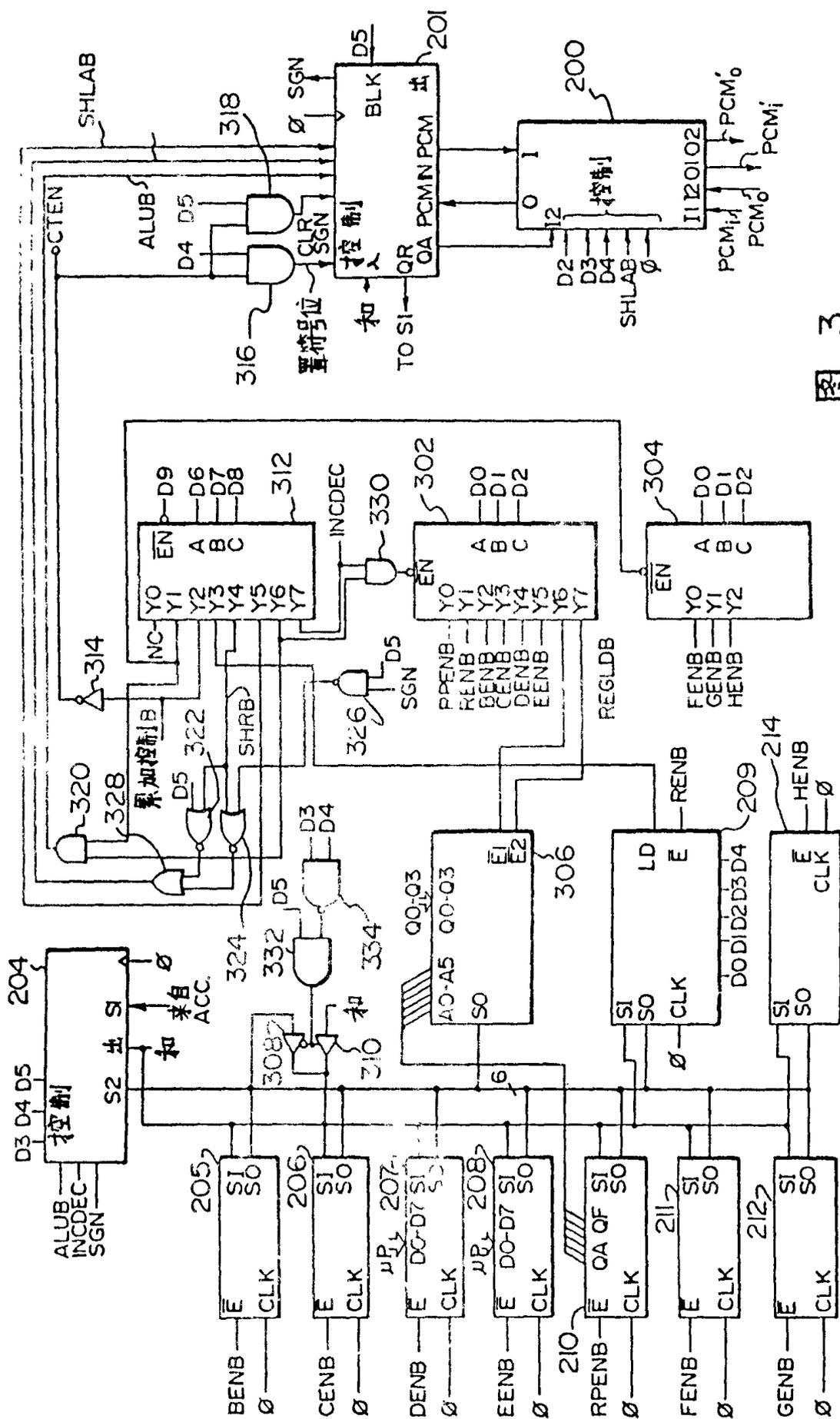


图 3

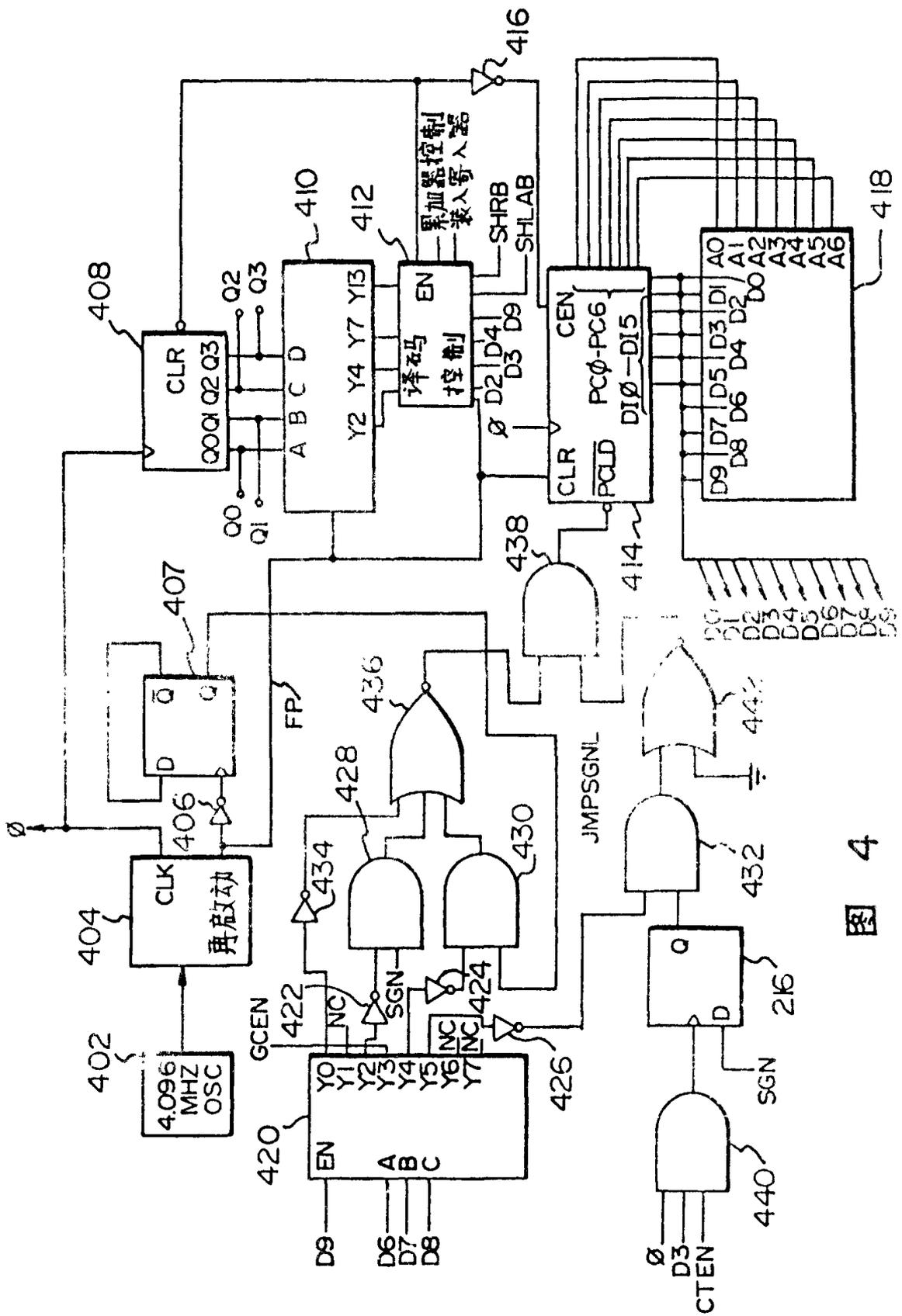


图 4

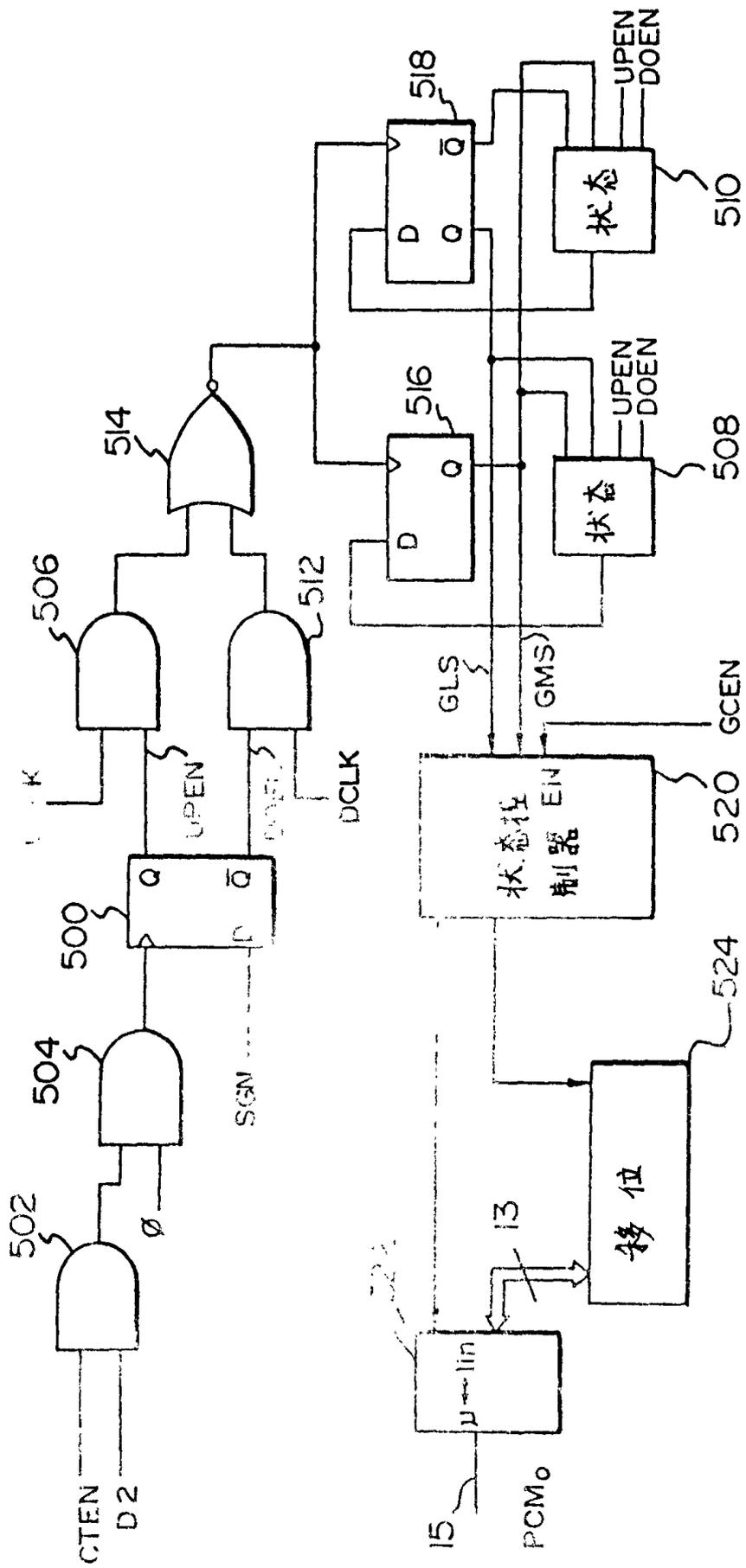


图 5