



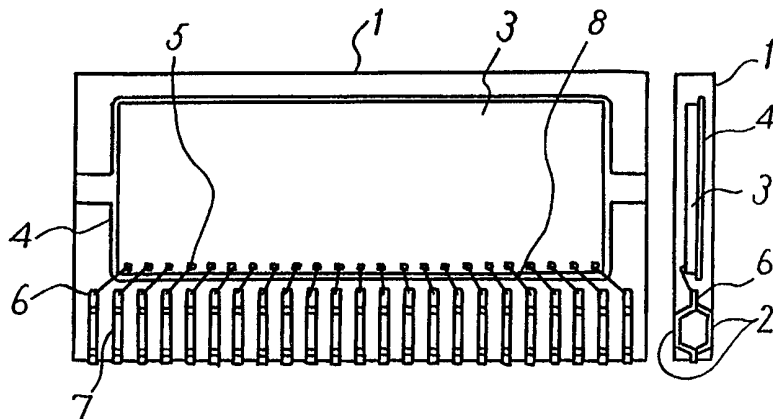
PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 H01L 23/50</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/18610</p> <p>(43) 国際公開日 1999年4月15日(15.04.99)</p>
<p>(21) 国際出願番号 PCT/JP97/03569</p> <p>(22) 国際出願日 1997年10月7日(07.10.97)</p> <p>(71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP)</p> <p>(72) 発明者; および</p> <p>(75) 発明者/出願人 (米国についてのみ) 道井一成(MICHII, Kazunari)[JP/JP] 〒100 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)</p> <p>(74) 代理人 弁理士 宮田金雄, 外(MIYATA, Kaneo et al.) 〒100 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)</p>	<p>(81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>	

(54)Title: SEMICONDUCTOR DEVICE

(54)発明の名称 半導体装置



(57) Abstract

A semiconductor device provided with a semiconductor element (3) surrounded by a plurality of electrodes, a plurality of leads for external connection which are arranged correspondingly to the electrodes (5) and respectively connected to the electrodes (5) through wires (8), and a package main body (1) in which the element (3) and the leads (6) are sealed with a resin material. The device is constituted in such a way that the leads (6) are extended toward the bottom on the side where the leads are inserted into a socket of the main body (1) and alternately bent in convex and concave states, so that the top faces of the convex sections and bottom faces of the concave sections can be exposed on the surface of the main body (1). The pitch in the sections (namely, the top faces of the convex sections and bottom faces of concave section) which serve as electrodes (2) for external connection becomes wider and the area of each electrode (2) can be increased. In addition, the connection reliability of the electrode (2) is improved. Alternatively, the size of the package main body (1) can be reduced by narrowing the pitch of the leads, because the required area of each electrode (2) can be secured even when the pitch of the leads is made narrower.

(57)要約

複数の電極 5 をその周辺部に形成した半導体素子 3 と、複数の電極 5 のそれぞれに対応して配設され、ワイヤ 8 で接続される外部接続用の複数のリード 6 と、半導体素子 3 および複数のリード 6 を樹脂材で封止したパッケージ本体 1 を備え、複数のリード 6 はパッケージ本体 1 のソケットに挿入される側の底面に向かって延在し、交互に凸形状および凹形状に折り曲げられ、凸形状部の頂点面および凹形状部の底面がパッケージ本体の表面に露出している構造としたので、外部接続用電極 2 となる部分（即ち、凸形状部の頂点面および凹形状部の底面）のピッチが広くなり、外部接続用電極 2 の面積を大きくでき、接触信頼性を向上させることができる。

あるいは、リードピッチを小さくしても必要な外部接続用電極 2 の面積を確保することが可能であり、リードピッチを小さくすることによりパッケージの小型化が図れる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	ES スペイン	LI リヒテンシュタイン	SG シンガポール
AL アルバニア	FI フィンランド	LK スリ・ランカ	SI スロヴェニア
AM アルメニア	FR フランス	LR リベリア	SK スロヴァキア
AT オーストラリア	GA ガボン	LS レソト	SL シエラ・レオネ
AU オーストラリア	GB 英国	LT リトアニア	SN セネガル
AZ アゼルバイジャン	GD グレナダ	LU ルクセンブルグ	SZ スワジランド
BA ボスニア・ヘルツェゴビナ	GE ギルジア	LV ラトヴィア	TD チャード
BB バルバドス	GH ガーナ	MC モナコ	TG トーゴ
BE ベルギー	GM ガンビア	MD モルドヴァ	TJ タジキスタン
BF ブルキナ・ファソ	GN ギニア	MG マダガスカル	TM トルクメニスタン
BG ブルガリア	GW ギニア・ビサオ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BJ ベナン	GR ギリシャ	共和国	TT トリニダード・トバゴ
BR ブラジル	HR クロアチア	マリ	UA ウクライナ
BY ベラルーシ	HU ハンガリー	ML モンゴル	UG ウガンダ
CA カナダ	ID インドネシア	MN モンゴル	US 米国
CF 中央アフリカ	IE アイルランド	MR モーリタニア	UZ ウズベキスタン
CG コンゴ	IL イスラエル	MW マラウイ	VN ヴィエトナム
CH スイス	IN インド	MX メキシコ	YU ユーゴスラヴィア
CI コートジボアール	IS アイスランド	NE ニジェール	ZA 南アフリカ共和国
CM カメルーン	IT イタリア	NL オランダ	ZW ジンバブエ
CN 中国	JP 日本	NO ノールウェー	
CU キューバ	KE ケニア	NZ ニュー・ジーランド	
CY キプロス	KG キルギスタン	PL ポーランド	
CZ チェッコ	KP 北朝鮮	PT ポルトガル	
DE ドイツ	KR 韓国	RO ルーマニア	
DK デンマーク	KZ カザフスタン	RU ロシア	
EE エストニア	LC セントルシア	SD スーダン	
		SE スウェーデン	

明 細 書

半 導 体 装 置

技術分野

本発明は樹脂封止型の半導体装置の構造に関するものである。

5

背景技術

図7は、パソコン等に用いられるメモリ拡張用のメモリモジュールの構成を示す斜視図である。

図において、17はモジュール基板、18は電極、19はメモリ用半
10 導体装置である。

パソコンのメモリを拡張する場合は、図7に示すメモリモジュールをパソコンに取り付けられたメモリ拡張用ソケットに挿入する。

このメモリモジュールは、図7に示したようにモジュール基板17にメモリ用半導体装置が多数個実装されており、また、外部接続用の電極
15 18はメモリモジュール基板17上の端部に設けられている。

この電極18がパソコン本体側のメモリ拡張用ソケットに挿入され、メモリ拡張用ソケットのコンタクトピンとコンタクト（接触）することにより電氣的に接続される。

ところが、メモリ用半導体装置のメモリ要領が大規模化してくると、
20 必ずしも図7に示したメモリモジュールのように複数個のメモリ用半導体装置19を必要としない場合が増えてくる。

また、メモリ用半導体装置19に用いられるパッケージとしては安価な樹脂封止型が使用されている。

代表的なパッケージとしては、図8に示すTSOP（Tin Small Out

line Package) と図 9 に示すような S O J (Small Outline Jleaded Package) がある。

これらのパッケージは、実装基板（例えば、モジュール基板 17）に半田付け実装が可能なように外部リード 20 がパッケージ本体の外部の側面に延在し、ガルウイング状または J の字状に成形されている。

これらのパッケージは、リードがパッケージ本体の外部に出ているため、図 7 に示したようなこれらパッケージを用いたメモリ用半導体装置が実装されたモジュール基板の電極 18 をパソコン本体側のソケットに挿入する際に、外部リード 20 が変形し易く、取り扱いに十分な注意が必要となる。

しかし、パソコン等の拡張用メモリは一般の人が取り扱うため、少々手荒く扱っても外部リードが変形することなく容易に実装できる形状が求められ、図 8 あるいは図 9 に示したような従来のパッケージ構造では不十分である。

尚、このようなソケット挿入に適した半導体装置のパッケージとしては、パッケージ本体がセラミックからなり、本体の側面に外部接続用の端子としてのメタルを印刷したリードレスタイプの L C C (Leadless Chip Carrier) があるが、パッケージコストが極めて高つく。

本発明はこのような問題点を解決するためになされてもので、パソコン本体等のソケットへの実装時に外部接続部が変形することなく容易に実装でき、かつ、ソケットのコンタクタと確実に接触できる安価な樹脂封止型の半導体装置を提供することを目的とする。

また、小型化された上述のような樹脂封止型の半導体装置を提供することを目的とする。

25

発明の開示

本発明の半導体装置は、複数の電極をその周辺部に形成した半導体素子と、複数の電極のそれぞれに対応して配設され、複数の電極のそれぞれとワイヤで接続される外部接続用の複数のリードと、半導体素子および複数のリードを樹脂材で封止したパッケージ本体を備え、複数のリードはパッケージ本体のソケットに挿入される側の底面に向かって延在し、交互に凸形状および凹形状に折り曲げられ、凸形状部の頂点面および凹形状部の底面がパッケージ本体の表面に露出している構造としているので、外部接続用電極となる部分（即ち、凸形状部の頂点面および凹形状部の底面）のリードピッチが広くなり、外部接続用電極部の面積を大きくすることが可能であり、接触信頼性を向上させることができる。

あるいは、リードピッチを小さくしても必要な外部接続用電極2の面積を確保することが可能であり、リードピッチを小さくすることによりパッケージの小型化が図れる。

また、本発明の半導体装置は、複数のリードは、パッケージ本体のソケットに挿入される側の底面に向かって延在し、交互に凸形状および凹形状に折り曲げられ、凸形状部の頂点面および凹形状部の底面がパッケージ本体の表面に露出している共に、パッケージ本体の底面の中央近傍で終端している構造としているので、金型を用いてパッケージ本体を射出成形法により樹脂封止し製作することが容易となる。

また、本発明の半導体装置は、搭載される半導体素子は複数の電極をその表面の略中央部に形成されると共に、半導体素子の複数の電極のそれぞれに対応して配設された複数のリードの一端側を複数の電極の近傍に延在し、対応する電極とリード端をワイヤで接続した構造としているので、パッケージ化された半導体装置全体の高さ方向の寸法を縮小することができるので、半導体装置の小型化が図れる。

図面の簡単な説明

第1図は、本発明の第1の実施例の半導体装置の外観を示す斜視図、第2図は本発明の第1の実施例の半導体装置の透視平面図と断面図、第3図は本発明の第1の実施例の半導体装置のダイパッド上に取り付けられた半導体素子の電極（内部電極）とリード部との接続状態を示す要部の分解図、第4図は本発明の第1の実施例の半導体装置をソケットに取り付けた時の状態を示す斜視図、第5図は本発明の第1の実施例の半導体装置をソケットに取り付けた時の状態を示す断面図、第6図は本発明の第2の実施例の半導体装置の透視平面図と断面図であり、第7図は従来のメモリモジュールの外観を示す斜視図、第8図は従来のTSOP型半導体装置の外観を示す斜視図、第9図は従来のSOJ型半導体装置の外観を示す斜視図である。

発明を実施するための最良の形態

本発明をより詳細に説述するために、添付の図面に基づいて説明する。
第1の実施例

第1図は、この発明の第1の実施例による半導体装置の外観を示す斜視図であり、第1図(a)は表面側、第1図(b)はその裏面側を示している。尚、図において1はパッケージ本体、2は外部接続用電極である。

また、第2図はこの発明の第1の実施例による半導体装置の透視平面図と断面図であり、図において、1は例えばエポキシ樹脂からなるパッケージ本体、2は外部接続用電極、3は半導体素子、4は半導体素子3が取り付けられるダイパッド、5は半導体素子3の電極である内部電極、6は半導体素子3の内部電極5のそれぞれに対応してパッケージ本体1の底面側端部に設けられたリードである。

これらのリード6はワイヤ8により半導体素子3の対応する内部電極5とそれぞれ接続されている。

また、7はリード6の折り曲げ部であって、リード6は第3図に示したようにパッケージ本体内で凹形状および凸形状に交互に折り曲げられて配設されている。

そして、このリード6の折り曲げ部7の凹形状部の底面および凸形状部の頂点面はパッケージ本体1の表面に露出しており、この露出した部分が第1図に示した外部接続用電極2となっている。

リード6のワイヤ8が接続されない側の端部はパッケージ本体1の底面部近傍で切断し、パッケージ本体1より突出しないようにしてあるので、実質的には外部リードレスの構造となっている。

また、リード6のワイヤ8が接続されない側のそれぞれの端部はパッケージ本体1の底面の略中央部に位置するようにリード6の形状が形成されている。

また、第4図および第5図は本発明の第1の実施例の半導体装置をパソコン本体等のソケットに取り付けた時の状態を示す斜視図および断面図であり、第4図において、9はソケット、11は第1の実施例の半導体装置、第5図において、1はパッケージ本体、2は外部接続用電極、3は半導体素子、4はダイパッド、6はリード、8はワイヤ、9はソケット、12はソケット9のコンタクトピンである。

第4図および第5図に示すように、パソコン本体等のソケット9に第1の実施例による半導体装置11を実装した時、リード6が交互に凸形状あるいは凹形状に折り曲げられてパッケージ本体1の表面に露出するように形成された外部接続用電極2にコンタクトピン12がバネ力により確実に接触し、電氣的に接続される構造となっている。

尚、リード6に形成された外部接続用電極2はパッケージ本体1の両

表面（即ち、第1図に示した表面側および裏面側の表面）の底面側で交互に露出させているので、各表面での外部接続用電極2間のピッチはリード6間のピッチの2倍となる。

5 従って、図示はしていないが各外部接続用電極2となる部分のリード6の幅をリード6の両端部の幅より十分大きくして、装着するソケット9のコンタクトピン12との接触面積を増加させ、接触信頼性を増加させるように構成することもできる。

10 以上のように、第1の実施例による半導体装置は、パッケージ本体1の外部にリード6が出ていないため、作業に不慣れな一般ユーザがパソコン本体等のソケットへこの半導体装置を実装しても、従来のようにリード6が変形することはなく、容易にソケットへ装着することが可能となる。

15 更に、リード6はパッケージ本体1内で凹形状および凸形状に交互に折り曲げられ、外部接続用電極2となる折り曲げ部7の凹形状部の底面および凸形状部の頂点面をパッケージ本体1の両側の表面に露出させる構造であるので、外部接続用電極2となる部分のリードピッチが広くなり、外部接続用電極2の面積を大きくすることも可能であり、接触信頼性を向上させることができる。

20 あるいは、リードピッチを小さくしても必要な外部接続用電極2の面積を確保することが可能であり、リードピッチを小さくすることによりパッケージの小型化が図れる。

25 更に、リード6のワイヤ8が接続されない側のそれぞれの端部はパッケージ本体1の底面の略中央部に位置するようにリード6の形状が形成され、かつ、樹脂封止前においてはパッケージ本体1の外側に延在して同一面上にあるため、樹脂封止金型でこの部分を容易にはさみ込みができるので、パッケージ本体1を金型を用いて射出成形法により樹脂封止

し製作することが容易となる。

尚、パッケージ本体 1 の樹脂封止工程の後、リード 6 の端部のパッケージ本体 1 の外部に突出した部分は切断される。

第 2 の実施例

5 第 6 図は、この発明の第 2 の実施例による半導体装置の透視平面図と断面図であり、図において 1 は例えばエポシキ樹脂からなるパッケージ本体、2 は外部接続用電極、3 は半導体素子、5 は半導体素子 3 の電極である内部電極、6 は半導体素子 3 の内部電極 5 のそれぞれに対応してパッケージ本体 1 の底面側端部に設けられたリードである。

10 これらのリード 6 はワイヤ 8 により半導体素子 3 の対応する内部電極 5 とそれぞれ接続されている。

また、7 はリード 6 の折り曲げ部であって、リード 6 は第 1 の実施例の第 3 図に示したものと同様に、パッケージ本体 1 内で凹形状および凸形状に交互に折り曲げられて配設されている。

15 そして、このリード 6 の折り曲げ部 7 の凹形状部の底面および凸形状部の頂点面はパッケージ本体 1 の表面に露出しており、この露出した部分が第 3 図に示したものと同様の外部接続用電極 2 となっている。

また、リード 6 のワイヤ 8 が接続されない側の端部はパッケージ本体 1 の底面部近傍で切断し、パッケージ本体 1 より突出しないようにして
20 あるので、実質的には外部リードレスの構造となっている。

第 2 の実施例の特徴的な構造は、半導体素子 3 の内部電極 5 を半導体素子 3 の中央部あるいはその近傍に配置すると共に、リード 6 の半導体素子 3 の内部電極 5 側の端部を絶縁部材 13 を介して内部電極 5 の近傍まで延在させ、ワイヤ 8 により各内部電極 5 とこれに対応するリード 6
25 とをワイヤボンドにより接続するようにした点にある。

このような構造を採用することにより、パッケージ化された半導体装

置全体の高さ方向の寸法 h を縮小することができるので、半導体装置の小型化が図れる。

産業上の利用の可能性

- 5 以上のように、本発明にかかる半導体装置は、パソコン等の拡張用メモリ装置のようにソケットへの装着作業に不慣れな一般ユーザであつてもソケットへの装着を容易かつ確実に行え、また、小型化された安価な半導体装置を実現するのに適している。

請 求 の 範 囲

1. 複数の電極をその周辺部に形成した半導体素子と、

前記複数の電極のそれぞれに対応して配設され、前記複数の電極のそれぞれとワイヤで接続される外部接続用の複数のリードと、

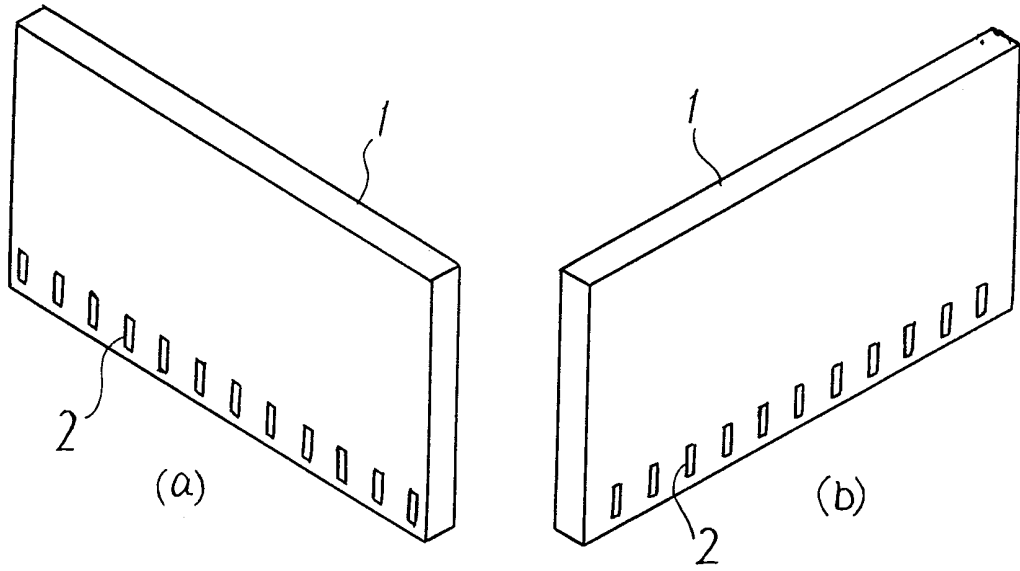
5 前記半導体素子および前記複数のリードを樹脂材で封止したパッケージ本体を備え、

前記複数のリードは、前記パッケージ本体のソケットに挿入される側の底面に向かって延在し、交互に凸形状および凹形状に折り曲げられ、凸形状部の頂点面および凹形状部の底面が前記パッケージ本体の表面に露出していることを特徴とする半導体装置。

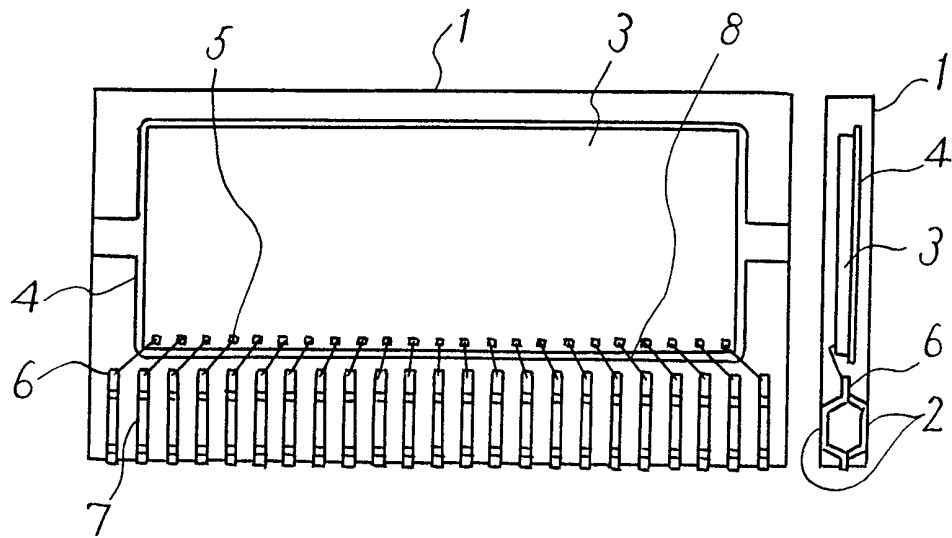
2. 複数のリードは、パッケージ本体のソケットに挿入される側の底面に向かって延在し、交互に凸形状および凹形状に折り曲げられ、凸形状部の頂点面および凹形状部の底面が前記パッケージ本体の表面に露出している共に、前記パッケージ本体の底面の中央近傍で終端していることを特徴とする請求項 1 に記載の半導体装置。

3. 半導体素子は複数の電極をその表面の略中央部に形成されると共に、前記半導体素子の複数の電極のそれぞれに対応して配設された複数のリードの一端側を前記複数の電極の近傍に延在し、対応する電極とリード端をワイヤで接続したことを特徴とする請求の範囲第 1 項または 2 のいずれかに記載の半導体装置。

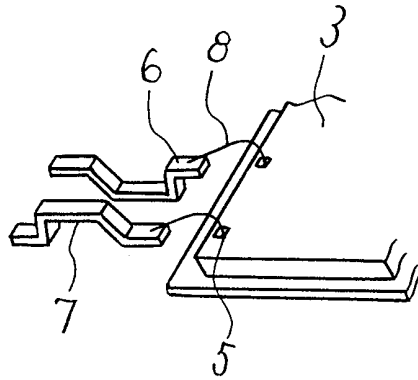
第 1 図



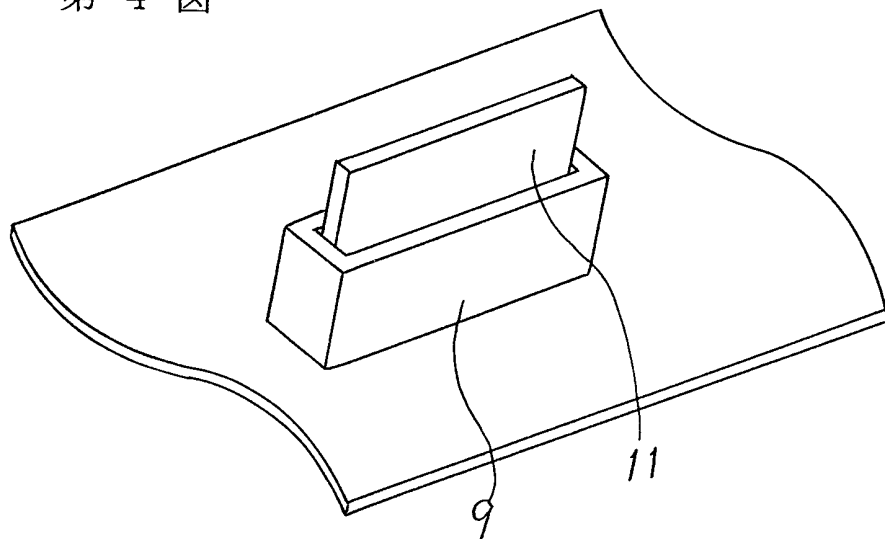
第 2 図



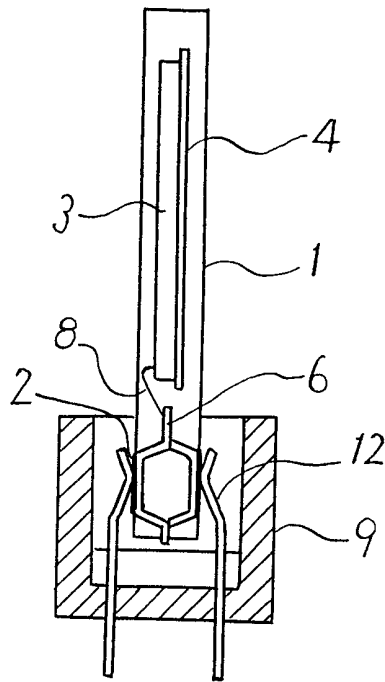
第 3 図



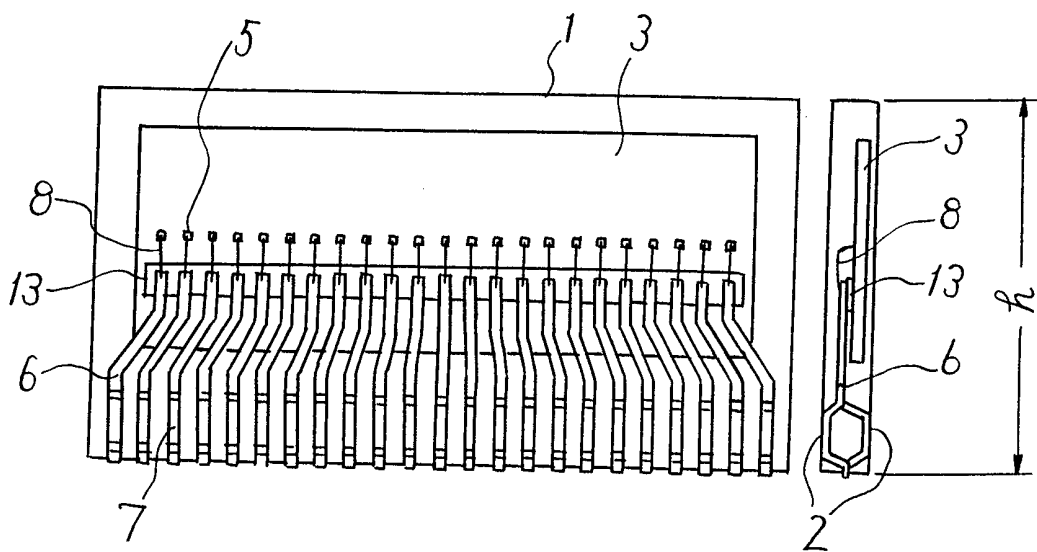
第 4 図



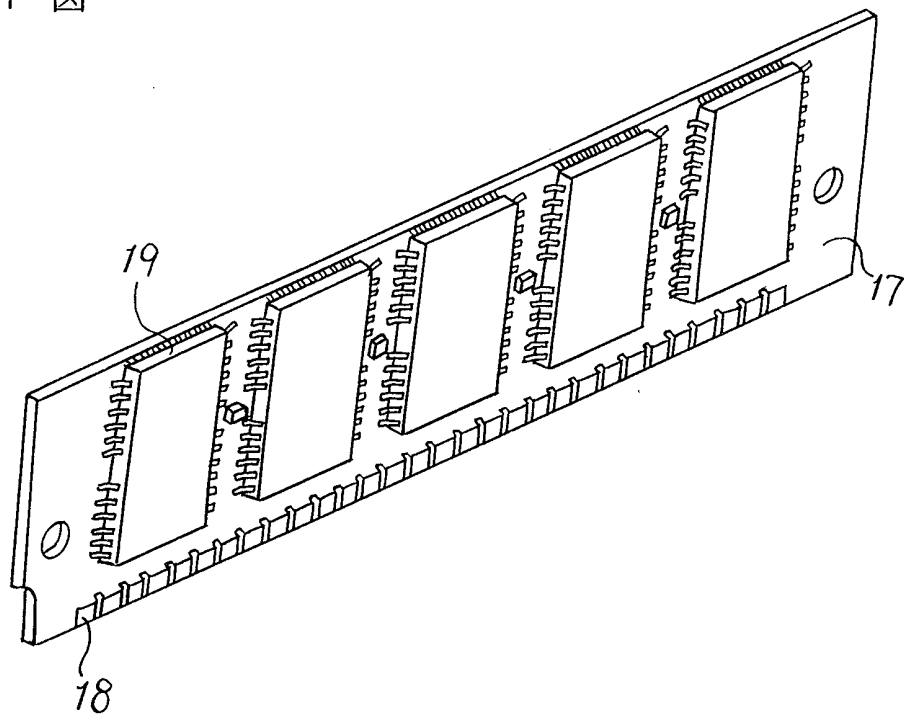
第 5 図



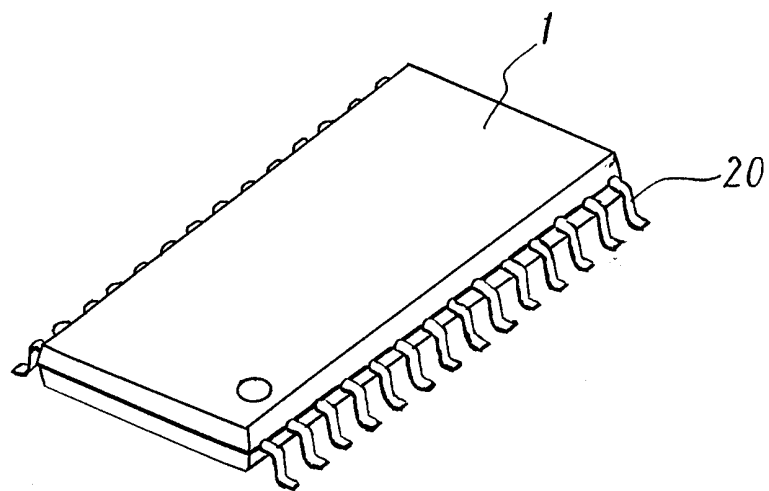
第 6 図



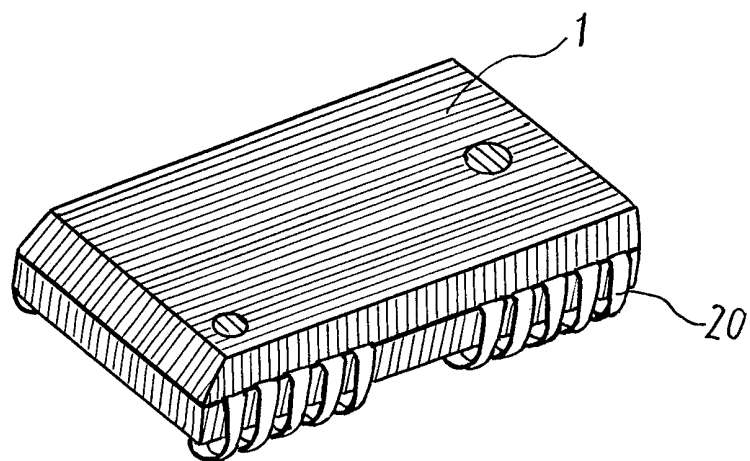
第 7 図



第 8 図



第 9 図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/03569

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L23/50

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L23/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926 - 1996	Jitsuyo Shinan Toroku	
Kokai Jitsuyo Shinan Koho	1971 - 1997	Koho	1996 - 1997
Toroku Jitsuyo Shinan Koho	1994 - 1997		

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 4-196348, A (Hitachi, Ltd.), July 16, 1992 (16. 07. 92) (Family: none)	1 - 3
A	JP, 62-261164, A (Mitsubishi Electric Corp.), November 13, 1987 (13. 11. 87) (Family: none)	1 - 3
A	JP, 62-149848, U (Rohm Co., Ltd.), September 22, 1987 (22. 09. 87) (Family: none)	1 - 3

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
December 17, 1997 (17. 12. 97)

Date of mailing of the international search report
January 7, 1998 (07. 01. 98)

Name and mailing address of the ISA/
Japanese Patent Office
Facsimile No.

Authorized officer
Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl⁶ H 0 1 L 2 3 / 5 0

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl⁶ H 0 1 L 2 3 / 5 0

最小限資料以外の資料で調査を行った分野に含まれるもの

- 日本国実用新案公報 1926-1996年
- 日本国公開実用新案公報 1971-1997年
- 日本国登録実用新案公報 1994-1997年
- 日本国実用新案登録公報 1996-1997年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 4-196348, A (株式会社日立製作所) 16. 7月. 1992 (16. 07. 92) (ファミリーなし)	1-3
A	J P, 62-261164, A (三菱電機株式会社) 13. 11月. 1987 (13. 11. 87) (ファミリーなし)	1-3
A	J P, 62-149848, U (ローム株式会社) 22. 9月. 1987 (22. 09. 87) (ファミリーなし)	1-3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 先行文献ではあるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献
- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日
17. 12. 97

国際調査報告の発送日

07.01.98

国際調査機関の名称及びあて先
日本国特許庁 (ISA/J P)
郵便番号100
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
坂本 薫昭



4 E 9 2 6 5

電話番号 03-3581-1101 内線 3425