申請日期	89/2/16
案號	89102595
類別	G06F 11/16

（以上各欄由本局填註）

A4
C4

457418

發明 新型 專利說明書

一、發明新型名稱	中文	資料錯誤訂正裝置
	英文	DATA ERROR CORRECTION DEVICE
二、發明創作人	姓名	1.野口展明 2.渡部隆弘
	國籍	1.日本 2.日本
	住、居所	1.愛媛縣溫泉郡川內町南方374-5 2.愛媛縣溫泉郡重信町 樋口714
三、申請人	姓名（名稱）	松下電器產業股份有限公司 （松下電器産業株式會社）
	國籍	日本
	住、居所（事務所）	大阪府門真市大字門真1006番地
	代表人姓名	森下洋一

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

（由本局填寫）

承辦人代碼：	
大　　類：	
IPC分類：	

A6
B6

本案已向：

國（地區）　申請專利，申請日期：　　案號：　　，☑有　□無主張優先權

日本　1999年2 月19日 特願平11-42187

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（1）

本發明為有關由複數的錯誤訂正符號，訂正資料錯誤的資料錯誤訂正裝置。

[習知的技術]

作為資料處理系統的高可靠度的一個手法而言，訂正資料錯誤的錯誤訂正符號，對於各式各樣的機器都適用。特別是包含read solomon符號的BCH(Bose-Chaundhuri-Hocqenghen)符號，因為符號的效率高所以成為重要的符號之一。Read solomon符號為原始多項式W(z)，W(z)＝0的根為α時，此根α成為原始的伽羅瓦體(Galois field)上的符號，為方塊錯誤訂正符號之一。

第3圖是在特開平5-55926公報所記載的錯誤訂正裝置架構所顯示的方塊圖。此錯誤訂正裝置，記憶輸入資料的資料記憶體72，與附加於輸入資料的多重錯誤訂正符號的伴隨式(Syndrome)，計算伴隨式計算電路76,78，以及由該伴隨式計算電路76,78記憶計算的伴隨式的伴隨式記憶體80，將伴隨式記憶體80所記憶的伴隨式予以讀取，重新寫入資料記憶體72上的錯誤資料，具有錯誤檢測訂正處理電路86。而且，OR電路82取計算伴隨式全理論和，由該結果顯數資料錯誤的存在標示情報而言，記憶在標示記憶體84。而且，時序控制電路88控制該錯誤訂正裝置動作時序。伴隨式計算電路76,78由加法器20,22,24,36,38,40，延遲器26,28,30,42,44,46,52,54,56，及伽羅瓦體的原始定數乘法器32，34,48,50所形成，輸入資料Wi，生成多項式的根為αm，依以下公式(1)

經濟部智慧財產局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（ 2 ）

，（2），（3），計算伴隨式S0，S1，S2。

$$S0 = \sum_{i=1}^{n} Wi \qquad (1)$$

$$S1 = \sum_{i=1}^{n} Wi\,\alpha^{n-i} \qquad (2)$$

$$S2 = \sum_{i=1}^{n} Wi\,(\alpha^{2})^{n-i} \qquad (3)$$

接著，錯誤檢測處理電路86，從伴隨式記憶體80讀取伴隨式S0，S1，S2，至少伴隨式為"0"時，由S0～S2算出錯誤位置及大小，由該結果取代資料記憶體72上輸入資料中的錯誤資料。

以這樣的方式，依上述錯誤訂正裝置，從輸入端子70所輸入的資料，同時計算附加於書寫到資料記憶體72時，由伴隨式計算電路76，78，對於附加在該資料錯誤訂正符號伴隨式計算，以此伴隨式體的結果為基礎訂正資料的錯誤，由所訂正的資料從輸出端子74輸出。

一般，在執行t（t為1個以上的整數。）重錯誤訂正BCH符號的錯誤訂正處理時，計算2t個伴隨式。例如，數位式音響錄音機（DAT），為了訂正資料的錯誤，附加了3重錯誤訂正read solomon符號及2重錯誤訂正read solomon符號，此時，對於1符號語，在3重錯誤訂正

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（3）

read solomon 符號計算6 個伴隨式，在2 重錯誤訂正read solomon符號計算4 個伴隨式，

第2 圖在資料錯誤訂正裝置，顯示習知的伴隨式計算電路的架構圖。在伴隨式計算電路，如第2 圖所示，由6 個伴隨式300～305所構成，將這些伴隨式計算電路300～305各都具有，輸入資料的輸入端子320～325，伽羅瓦體的加法器340～345，作為延遲器的觸發電路360～365及伽羅瓦體的原α的0 次方（以下標示為〔α^0〕。）～α^5相乘的定數乘法器380～385。接著，將這些伴隨式計算電路300～305，從符號語的起頭資料依順序在各輸入端子320～325輸入資料時，觸發電路360～365的儲存資料，以定數乘法器380～385做定數乘法，以加法器340～345將該定數相乘的資料與上述的輸入資料相加，由該加法器340～345所輸出的資料，更新上述觸發電路360～365的儲存資料，因此，錯誤訂正符號的伴隨式被計算。例如，3 重錯誤訂正read solomon符號計算6 個伴隨式，所以使用上述伴隨式計算電路300～305來計算3 重錯誤訂正read solomon符號的伴隨式時，使用全部6 個伴隨式計算電路。一方面，2 重錯誤訂正read solomon符號由4個伴隨式來計算的緣故，使用上述伴隨式計算電路300～305，來計算2 重錯誤訂正read solomon符號的伴隨式時，在上述伴隨式計算電路300～305中，只使用訂正能力小的4 個伴隨式計算電路300～303而已，剩餘的2個伴隨式計算電路304,305的計算結果不被使用。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4 規格(210×297 公釐)

五、發明說明（4）

以這樣的方式，在上述的伴隨式計算電路，如3重錯誤訂正read solomon符號與2重錯誤訂正read solomon符號，可以在共通的硬體上實現訂正能力不同符號的伴隨式計算。

[發明欲解決之課題）

可是，在上述習知的範例，在訂正能力不同的符號伴隨式計算可以在共通的硬體上實現，但3重錯誤訂正read solomon符號與2重錯誤訂正read solomon符號，在錯誤訂正符號的訂正能力差異很小，3重錯誤訂正read solomon符號的伴隨式計算處理符號語數，與2重錯誤訂正read solomon符號的伴隨式計算處理符號語數並不能得到相同。亦即，當3重錯誤訂正read solomon符號伴隨式計算時，與訂正能力小的2重錯誤訂正read solomon符號伴隨式計算時，不論任何一個都只能1次處理1個符號而已。特別是，符號長度較大時或符號語沒有錯誤時，因為由伴隨式計算對錯誤訂正裝置的訂正速度為規定速度，因此為了達到錯誤訂正高速化，期望伴隨式計算能高效率化。

然而，例如在DVD一ROM用的資料錯誤訂正裝置，不僅是CD-ROM或CD-R等的資料不處理不行。在DVD-ROM上，附加了8重錯誤訂正read solomon符號及5重錯誤訂正read solomon符號，對於CD-ROM來說，因為附加了1重錯誤訂正read solomon符號，所以必須要附加訂正能力有很大差異的訂正符號的伴隨式計算。此種場合，在第2

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（5）

圖所示上述的伴隨式計算電路，如DVD-ROM般訂正能力大的符號，例如，在8重錯誤訂正read solomon符號上，計算16個伴隨式，所以在此場合，為了要執行伴隨式計算，需要16個伴隨式計算電路。因此，擁有這類的伴隨式計算電路的資料錯誤訂正裝置，執行計算上述DVD-ROM般訂正能力大的符號伴隨式計算，使用16個伴隨式計算電路，如CD-ROM般訂正能力小的符號，例如1重錯誤訂正read solomon符號，計算2個read solomon，所以在執行該伴隨式計算之際，上述16個伴隨式計算電路之中只有2個被使用，其餘14個伴隨式計算電路不會被使用。特別是，訂正能力相差甚大的符號，在處理共通伴隨式計算電路的場合時，對低能力符號的伴隨式計算時，因為存在著很多未使用的伴隨式計算電路，所以伴隨式計算的效率差，結果導致資料錯誤訂正處理很難高速化的問題發生。

本發明鑑於上述的課題，對於資料錯誤訂正裝置，處理訂正能力相異的符號的共通伴隨式計算電路，訂正能力小的符號伴隨式計算可以並排處理方式構成，而實現了錯誤訂正處理高速化。

[解決課題的手段]

本發明相關的資料錯誤訂正裝置，是使用於2t(t是1以上的整數。)重以上的n(n為1以上的整數。)重錯誤訂正BCH符號伴隨式的計算，求取伽羅瓦體原始的第1定數乘法器，由該第1定數乘法器所求得的資料，作為從

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（6）

輸入端子輸入信號相加的加法器，由該加法器的相加資料更新該原有保持的資料的延遲器，各具備了2n個伴隨式計算電路，對於2t重以上的n重錯誤訂正BCH符號中，資料錯誤訂正裝置執行所附加的資料錯誤訂正處理而言，t重錯誤訂正BCH符號執行附加的資料錯誤訂正處理時，該t重錯誤訂正BCH符號的伴隨式計算並列處理符號數，為了使其成為上述2t重以上的n重錯誤訂正BCH符號伴隨式計算處理符號語數的2倍以上，使得上述2n個伴隨式計算電路中，訂正能力較小的2t個以外的任意2t個以上的伴隨式計算電路，作為計算上述t重錯誤訂正BCH符號的伴隨式使用，求取伽羅瓦體原始的第2定數乘法器，以及從上述加法器相連接的上述第1定數乘法器，具有切換至上述第2定數乘法器的選擇手段。

[發明的實施型態]

第1圖是以本發明的實施型態使用資料錯誤訂正裝置，顯示伴隨式計算電路的構成圖。

在本實施型態，對於DVD-ROM的8重錯誤訂正read solomon符號的1個符號語而言，只有16個伴隨式計算電路時，CD-ROM的1重錯誤訂正read solomon符號的8個符號語顯示在1次並行處理的範例。亦即，以本實施型態的伴隨式計算電路，如第1圖所示，由DVD-ROM的8重錯誤訂正read solomon符號相對於16個伴隨式計算電路100～115所構成，對於這些伴隨式計算電路100～115，各具有輸入資料的輸入端子120～135，伽羅瓦體的加

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（7）

法器140～155，作為延遲器的觸發電路160～175，以及伽羅法體的原始α的0次方（以下用「α^0」表示）～α^15相乘的第1定數乘法器180～195。

而且，在本實施型態的伴隨式計算電路，CD-ROM計算電路，為了能使CD-ROM1重錯誤訂正read solomon符號的伴隨式能並行處理，上述16個伴隨式計算電路100～115中，除了訂正能力較小的2個（100與101）之外，其他的伴隨式計算電路102～115，使用於上述CD-ROM的1重訂正read solomon符號的伴隨式的計算，並具有求取伽羅瓦體的原始α^0及α^1的第2定數乘法器200～213，及連結上述加法器142～155，從上述第1定數乘法器182～195切換到該第2定數乘法器200～213的選擇電路222～235。亦即，α^0重新相乘的第2定數乘法器200～206及α^1相乘的的第2定數乘法器207～213，與選擇上述第1定數乘法器及該第2定數乘法器的選擇電路222～235，附加於各伴隨式計算電路102～115，由此方式，構成了8組的1重錯誤訂正read solomon符號的伴隨式計算電路100及101，102及103，104及105，106及107，108及109，110及111，112及113，114及115。

其次，說明上述伴隨式計算電路的動作。

DVD-ROM的8重錯誤訂正read solomon符號的伴隨式計算時，相對於1符號語計算16個伴隨式。此時，因為伽羅瓦體的原始α^0～α^15為止為相乘的緣故，所以對於第1圖所表示的伴隨式計算電路102～115的選擇電路22～

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（8）

235，任何一個都與第1定數乘法器182～195相連接。而且，對於每個DVD-ROM的8重錯誤訂正read solomon符號的1個符號語，從該前頭資料的伴隨式計算電路100～115的各輸入端子120～135開始順序的輸入資料。每當資料輸入該輸入端子120～135時，觸發電路160～175的儲存資料在第1定數乘法器180～195以定數相乘，在加法器140～155中該定數相乘的資料與上述輸入資料相加，從該加法器140～155輸出的資料，更新上述觸發電路160～175的儲存資料，由此方式，計算8重錯誤訂正read solomon符號的伴隨式。而且，伴隨式S的計算如習知的技術所說明的計算式(1)～(3)模仿來計算，在此省略詳細的細節部份。

一方面，CD-ROM的1重錯誤訂正read solomon符號的伴隨式計算時，相對於1個符號語而計算2個伴隨式。此種情形，因為伽羅瓦體的原始α^0與α^1相乘，所以在第1圖所示的伴隨式計算電路102～115的選擇手段222～235，都連接於第2定數乘法器200～213。接著，對於CD-ROM的1重錯誤訂正read solomon符號的第1符號語在伴隨式計算電路100及101，第2符號語在伴隨式計算電路102及103，第3符號語在伴隨式計算電路104及105，第4符號語在伴隨式計算電路106及107，第5符號語在伴隨式計算電路108及109，第6符號語在伴隨式計算電路110及111，第7符號語在伴隨式計算電路112及113，第8符號語在伴隨式計算電路114及115，進行各個伴

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（9）

隨式計算。針對這些第1～第8的符號語，從該前頭資料的伴隨式計算電路100～115的各輸入端子120～135開始順序的輸入資料。每當資料輸入該輸入端子120～135時，觸發電路160～175的儲存資料在第1定數乘法器180,181，在第2定數乘法器200～213以定數相乘，在計算器140～155中該定數相乘的資料與上述輸入資料相加，從該加法器140～155輸出的資料，更新上述觸發電路160～175的儲存資料，由此方式，計算1重錯誤訂正read solomon符號的伴隨式。

以此方式，在1次的伴隨式計算處理上，雖然只能處理8重錯誤訂正read solomon符號的1符號語，但是在計算1重錯誤訂正read solomon符號時，8符號語同時並列處理。因此，在計算1重錯誤訂正read solomon符號的伴隨式時，8重錯誤訂正read solomon符號的伴隨式計算，所使用的伴隨式計算電路100～115全部都有效的使用，可以同時8並列處理1重錯誤訂正read solomon符號的伴隨式計算，這樣的結果，可以提高錯誤訂正處理的效果。

而且，上述伴隨式計算電路100～115中，很多組合成如第3圖所示的資料錯誤訂正裝置來使用。

而且，在上述的實施型態，以定數乘法器的組合而言，對於伽羅瓦體的原始α^{15}及α^{1}(伴隨式計算電路115)，α^{14}及α^{0}(伴隨式計算電路114)，α^{13}及α^{1}(伴隨式計算電路113)，α^{12}及α^{0}(伴隨式計算電路112)

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（10）

，α^11及α^1（伴隨式計算電路111），α^及α^0（伴隨式計算電路110），α^9及α^1（伴隨式計算電路109），α^8及α^0（伴隨式計算電路108），α^7及α^1（伴隨式計算電路107），α^6及α^0（伴隨式計算電路106），α^5及α^1（伴隨式計算電路105），α^4及α^0（伴隨式計算電路104），α^3及α^1（伴隨式計算電路103），及α^2及α^0（伴隨式計算電路102），顯示了任一項的定數乘法器選擇的範例，但本發明，並不限定於上述範例的任何組合。

而且，在上述的實施型態，即使對於訂正能力較小的符號並列處理符號語數，雖然全部使用了訂正能力較大的符號伴隨式計算電路顯示使用的範例，但本發明，對訂正能力較小的符號伴隨式計算能處理2並列以上時，就可以達到錯誤訂正處理高速化的目的，所以對於訂正能力較小的伴隨式計算而言，並不會全部使用訂正能力較大的符號伴隨式計算電路，也可以使用2並列，3並列或4並列的並列處理。

而且，在上述的實施型態，顯示了8重錯誤訂正符號和1重錯誤訂正符號的2種能力相異的錯誤訂正符號的範例，但本發明對於例如8重錯誤訂正符號與2重錯誤訂正符號及1重錯誤訂正符號等3種或超過以上能力相異的錯誤訂正符號，複數個伽羅瓦體的原始定數乘法器及，具有選擇這些複數定數乘法器的選擇手段也可以。

甚且，在上述的實施型態，顯示了對於8重錯誤訂正

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（11）

符號及1重錯誤訂正符號的範例，但本發明中，例如，8重錯誤訂正符號及2重錯誤訂正符號，8重錯誤訂正符號及3重錯誤訂正符號，5重錯誤訂正符號及1重錯誤訂正符號等，對於上述任意2種或是超過其以上能力相異的錯誤訂正符號也可以適用方式來架構。

[發明的效果]

如以上所示，依本發明相關的資料錯誤訂正裝置，t(t為1以上的整數。)重錯誤訂正BCH符號在執行附加的資料錯誤訂正處理時，該t重錯誤訂正BCH符號的綜合計算的並列處理符號語數，為了能讓2重以上的n(n為1以上的整數。)重錯誤訂正BCH符號伴隨式計算的處理符號語數的2倍以上，所以在2n個伴隨式計算電路中，訂正能力較小的2t個以外的任意2t個以上的伴隨式計算電路，使用於上述t重錯誤訂正BCH符號的伴隨式計算，具有求取對伽羅瓦體原始的第2定數乘法器，與上述加法器的連接從上述第1定數乘法器切換為上述第2定數乘法器的選擇手段，由此方式，由於有效的使用訂正能力較大的2t重以上的n重錯誤訂正BCH符號伴隨式計算電路，所以訂正能力較小的t重錯誤訂正BCH符號的伴隨式計算高速化，這樣的結果，可以實現錯誤訂正處理高速化的效果。

[圖式的簡單說明]

[第1圖]

依本發明的一個實施型態顯示伴隨式計算電路的構成圖。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（12）

［第 2 圖］

習知的伴隨式計算電路的構成圖。

［第 3 圖］

習知的資料錯誤訂正裝置的構成圖。

［符號的說明］

20,22,24,36,38,40....伽羅瓦體的加法器

26,28,30,42,44,46,52,54,56...延遲器

32,34,48,50....伽羅瓦體的原始定數乘法器

70....輸入端子

72....資料記憶體

74....輸出端子

76,78.....伴隨式計算電路

80....伴隨式記憶體

82....OR電路

84....標示記憶體

86....錯誤檢測訂正處理電路

88....時序控制電路

100～115, 300～305.....伴隨式計算電路

120～135, 320～325.....輸入端子

140～155, 340～345.....伽羅瓦體的加法器

160～175, 360～365.....觸發電路（延遲器）

180～195....伽羅瓦體的原始第1定數乘法器

200～213....伽羅瓦體的原始第2定數乘法器

222～235....選擇電路

380～385....伽羅瓦體的原始定數乘法器

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

四、中文發明摘要（發明之名稱：資料錯誤訂正裝置）

[課題]由於複數的錯誤訂正符號，對於訂正資料錯誤的資料錯誤訂正裝置而言，因為有效的使用訂正能力較大的符號伴隨式計算電路，將訂正能力較小的符號伴隨式計算並行處理符號語數增大，以實現錯誤訂正處理的高速化。

[解決手段]由伽羅瓦體加法器140～155，觸發電路160～175，及伽羅瓦體的原始第1定數乘法器180～195，以計算8重錯誤訂正read solomon符號的1符號語伴隨式，構成16個伴隨式計算電路。對於這些局部的伴隨式計算電路102～115，附加了伽羅瓦體的原始第2定數乘法器200～213，及第1定數乘法器及選擇第2定數乘法器的選擇電路222～235，構成了可以將1重錯誤訂正read solomon符號以8並列處理的伴隨式計算電路100～115。

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A5
B5

四、中文發明摘要（發明之名稱：　　）

DATA ERROR CORRECTION DEVICE

[Subject] For a data error correction device which corrects a data error by using a plurality of error correction syndrome, it is effective to use a syndrome calculation circuit having a larger correction capability for calculating and increasing a syndrome having a smaller correction capability to realize a high speed data correction processing.

[Solution] One syndrome of read Solomon is data-corrected in eight-multiplicity by Galois Field adders 140~155, trigger circuits 160~175, and original 1st constant multipliers 180~195 for Galois Field configuring 16 syndrome calculation circuits. Part of syndrome calculation circuits 102~115 are added by original 2nd constant multipliers 200~213 and original 1st constant multipliers of Galois Field and selection circuit 222~230 selecting the 2nd constant multipliers those form the syndrome calculation circuits 100~115 which can multiply the one data correction syndrome of read Solomon by 8 parallel processes.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

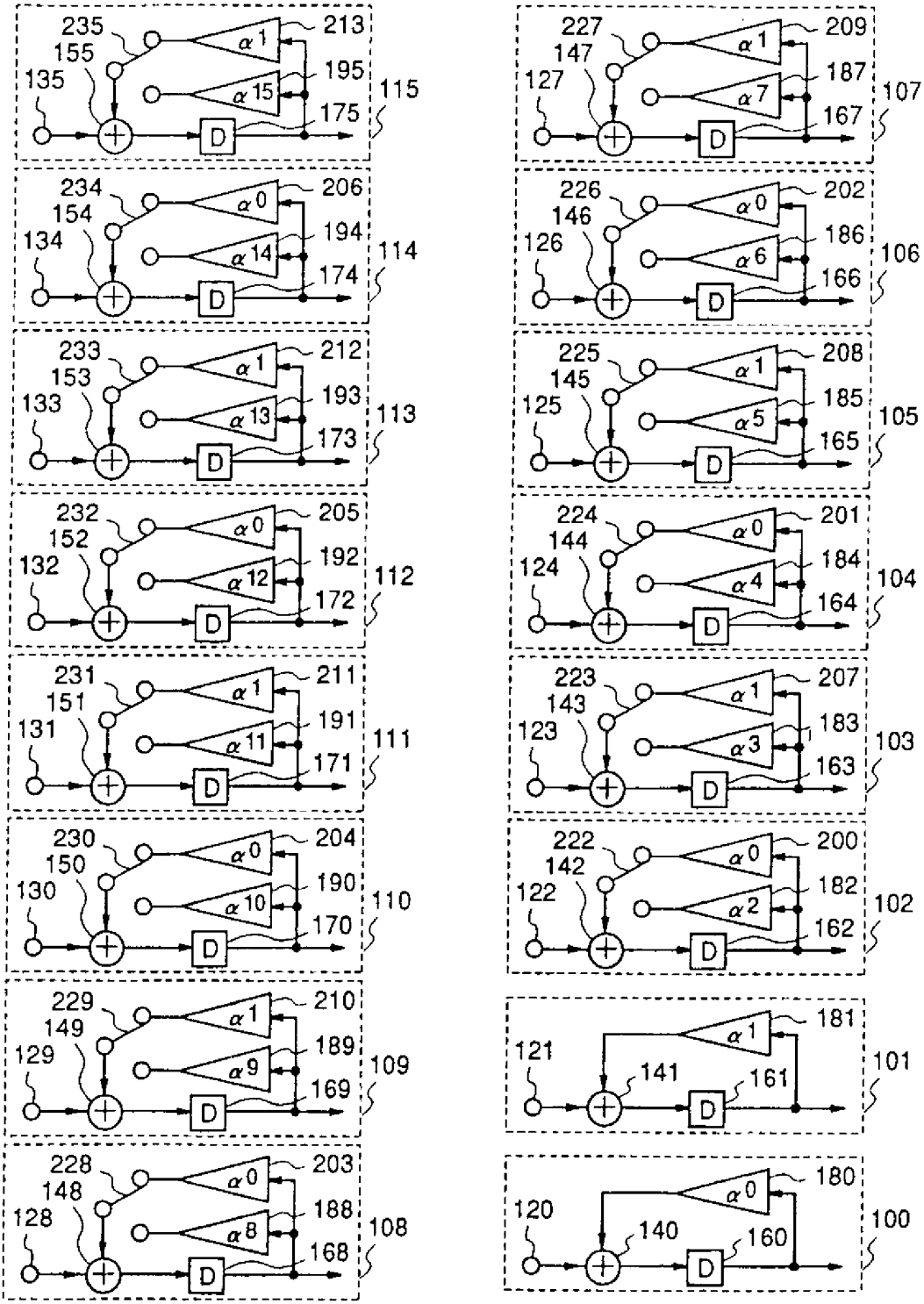
第89102595號「資料錯誤訂正裝置」專利案
(90年08月16日修正)

1.一種資料錯誤訂正裝置，在計算2t（t為1以上的整數）重以上的n(n為1以上的整數）重錯誤訂正BCH符號的症狀時使用，求得伽羅瓦體原始的第1定數乘法器，從該第1定數乘法器求得的資料及輸入端子的輸入資料相加的加法器，由該加法器的相加資料，更新該固有資料的延遲器，各具備了2n個 伴隨式計算電路，而對於執行附加有2t重以上的n 重錯誤訂正BCH符號資料錯誤訂正處理時的資料錯誤訂正裝置，其中；

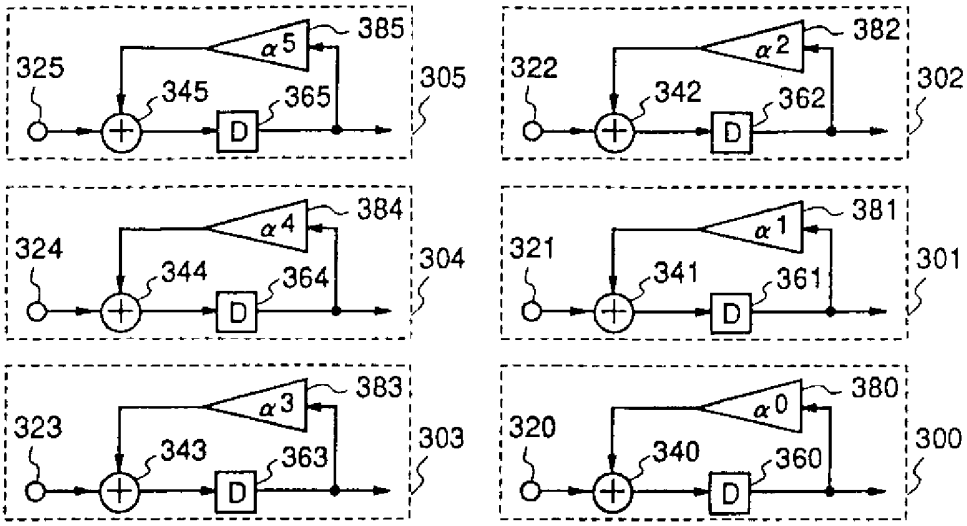
處理附加有t 重錯誤訂正BCH符號資料的訂正處理時，該t 重錯誤訂正BCH符號的伴隨式計算的並列處理符號語數，成為上述2t重以上的n 重錯誤訂正BCH符號伴隨式計算處理符號語數的2 倍以上，在上述2n個伴隨式計算電路中訂正能力較小的2t個以外的任意2t個以上的伴隨式計算電路，其特徵為計算上述t重錯誤訂正BCH符號的綜合式時使用，求取伽羅瓦體原始的第2 定數乘法器；

具有一種選擇手段，由上述加法器連接上述第1 定數乘法器，切換至上述第2 定數乘法器。

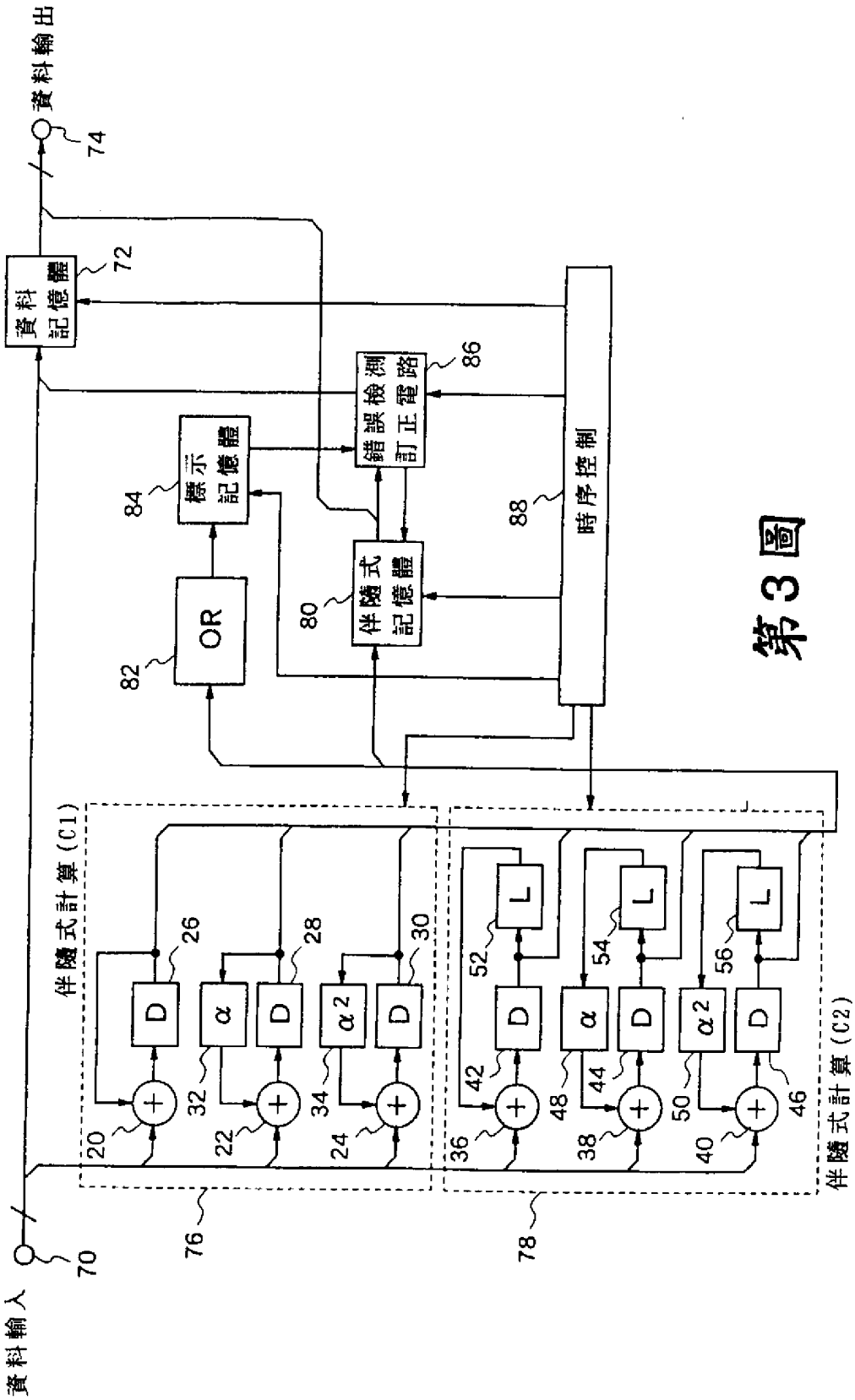
（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)


235
155
135
α1
213
α15
195
175
D
115
234
154
134
206
α0
194
α14
174
114
233
153
133
212
193
α13
173
113
232
152
132
205
192
α12
172
112
231
151
131
211
191
α11
171
111
230
150
130
204
α0
190
α10
170
110
229
149
129
210
189
α9
169
109
228
148
128
203
α0
188
α8
168
108
227
147
127
209
187
α7
167
107
226
146
126
202
α0
186
α6
166
106
225
145
125
208
185
α5
165
105
224
144
124
201
α0
184
α4
164
104
223
143
123
207
183
α3
163
103
222
142
122
200
α0
182
α2
162
102
121
141
181
161
101
120
140
180
α0
160
100

第1圖


α5
385
325
345
365
D
305
α2
382
322
342
362
D
302
α4
384
324
344
364
D
304
α1
381
321
341
361
D
301
α3
383
323
343
363
D
303
α0
380
320
340
360
D
300

第2圖


資料輸出
74
資料記憶體
72
錯誤檢測訂正電路
86
標示記憶體
84
伴隨式記憶體
80
OR
82
時序控制
88
伴隨式計算(C1)
伴隨式計算(C2)
D
α
α2
L
20
22
24
26
28
30
32
34
36
38
40
42
44
46
48
50
52
54
56
76
78
70
資料輸入

第3圖

六、申請專利範圍

第89102595號「資料錯誤訂正裝置」專利案
(90年08月16日修正)

1.一種資料錯誤訂正裝置，在計算2t（t為1以上的整數）重以上的n(n為1以上的整數）重錯誤訂正BCH符號的症狀時使用，求得伽羅瓦體原始的第1定數乘法器，從該第1定數乘法器求得的資料及輸入端子的輸入資料相加的加法器，由該加法器的相加資料，更新該固有資料的延遲器，各具備了2n個 伴隨式計算電路，而對於執行附加有2t重以上的n 重錯誤訂正BCH符號資料錯誤訂正處理時的資料錯誤訂正裝置，其中；

處理附加有t 重錯誤訂正BCH符號資料的訂正處理時，該t 重錯誤訂正BCH符號的伴隨式計算的並列處理符號語數，成為上述2t重以上的n 重錯誤訂正BCH符號伴隨式計算處理符號語數的2 倍以上，在上述2n個伴隨式計算電路中訂正能力較小的2t個以外的任意2t個以上的伴隨式計算電路，其特徵為計算上述t重錯誤訂正BCH符號的綜合式時使用，求取伽羅瓦體原始的第2 定數乘法器；

具有一種選擇手段，由上述加法器連接上述第1 定數乘法器，切換至上述第2 定數乘法器。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)