

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 10 月 22 日 (22.10.2015)



WIPO | PCT



(10) 国际公布号
WO 2015/158052 A1

- (51) 国际专利分类号:
G02F 1/1333 (2006.01) *G02F 1/1343* (2006.01)
- (21) 国际申请号: PCT/CN2014/082529
- (22) 国际申请日: 2014 年 7 月 18 日 (18.07.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410149194.1 2014 年 4 月 14 日 (14.04.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 廖炳杰 (LIAO, Bingjie); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 徐亮 (XU, Liang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 马佳星 (MA, Jiaxing); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 陈招睦 (CHEN, Chaomu); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。

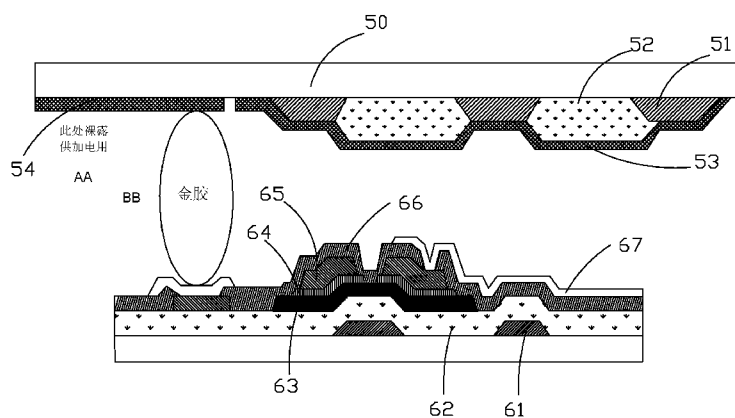
(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: LARGE BOARD ELECTRIFIED CIRCUIT AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 大板加电线路及其制造方法



AA THIS PART IS EXPOSED FOR ELECTRIFICATION
BB COLLOIDAL GOLD

图8 / Fig. 8

(57) Abstract: A large board electrified circuit and a manufacturing method therefor. The large board electrified circuit comprises a color film substrate and an array substrate which are oppositely arranged, a suspended ITO pattern (54) is arranged in an outer circumferential area of the color film substrate, a contact hole is arranged in an outer circumferential area of the array substrate and adjacent to an inner circumferential area of the array substrate, the contact hole is electrically connected with a wire in the inner circumferential area of the array substrate, the position of the contact hole is matched with the suspended ITO pattern (54), and an electric conductor is arranged between the contact hole and the suspended ITO pattern (54) for the purpose of current conduction. The large board electrified circuit and the manufacturing method therefor have lowered requirements for CVD equipment, facilitate a higher utilization rate of glass substrates, achieve greater benefits and reduce the occurrence ratio of electrostatic damage.

(57) 摘要:

[见续页]



WO 2015/158052 A1

**本国际公布:**

— 包括国际检索报告(条约第 21 条(3))。

一种大板加电线路及其制造方法。该大板加电线路包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形（54），该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形（54），所述接触孔与所述悬空的 ITO 图形（54）之间设有导电体导通电流。所述大板加电线路及其制造方法对 CVD 的设备要求降低，有利于获得更好的玻璃基板利用率，获得更好效益，减少静电破坏的发生比例。

大板加电线路及其制造方法

技术领域

5 本发明涉及液晶显示技术，尤其涉及一种大板加电线路设计及其制造方法。

背景技术

随着信息社会的发展，人们对显示设备的需求得到了增长。为了满足这种需求，最近几种平板显示设备，比方说：液晶显示器件（LCD），等
10 离子体显示器件（PDP），有机发光二极管（OLED）显示器件都得到了迅猛的发展。在平板显示器件当中，液晶显示器件由于其重量低、体积小、能耗低的优点，正在逐步取代冷阴极显示设备。

但是最初出现的扭曲向列型（TN），超扭曲向列型（STN）液晶显示模式存在对比度低，视角差等问题点。随着人们生活水平的提高，对显示
15 器件的要求也越来越高，所以以面内开关显示模式（IPS：In Plan Switch），垂直配向显示模式（VA：Vertical Alignment）等广视角显示技术得到了飞跃的发展。

对于面内开关显示模式，其具有非常好的广视角显示效果，但是为了实现较好的面内开关显示模式的显示效果，在其生产过程中，对于摩擦工
20 序的要求也就非常的高，这在很大程度上造成其摩擦的工艺冗余度较小。在大规模生产过程中，容易时不时地出现相关的问题。

参见图 1a 及图 1b，图 1a 为现有技术垂直配向模式不加电状态下示意图（配向层省略），图 1b 为现有技术垂直配向模式加电状态下示意图（配向层省略）。对于垂直配向显示模式而言，液晶显示器件主要由上基
25 板 111、下基板 112，以及像夹心饼干一样嵌入在两个基板之间的负性液晶分子 114 组成。在上基板 111、下基板 112 的内侧均有透明导电层（ITO：氧化铟锡）113，从而可以形成垂直电场；在两层透明导电层 113 之间嵌入的负性液晶分子 114，是一种液晶分子长轴的介电常数小于垂直于液晶分子长轴的方向上的介电常数的液晶。如图 1a 所示，在没有垂直电场作用在负性液晶分子 114 上的情况下，负性液晶分子 114 垂直于基板表面取向，如图 1b 所示，当有垂直电场作用在负性液晶分子 114 上时，由于负性液晶分子 114 长轴的介电常数较小，所以负性液晶分子 114 在电场作用下，会发生特定方向的取向，最终垂直于电场方向排列。同面内开关
30

(IPS) 模式相比, 垂直配向模式在生产过程中不需要摩擦工艺, 所以大大提高了其在大规模生产上的优势。

参见图 2a 和图 2b, 图 2a 为现有技术多畴垂直配向模式不加电状态示意图 (配向层省略), 图 2b 为现有技术多畴垂直配向模式加电状态示意图 (配向层省略)。最初的垂直配向模式是一种多畴垂直配向模式 (MVA: Multi-domain Vertical Alignment), 如图 2a 和图 2b 所示, 对于多畴垂直配向模式而言, 液晶显示器件主要由上基板 111、下基板 112, 以及嵌入在两个基板之间的负性液晶分子 114 组成。在上基板 111、下基板 112 的内侧均有透明导电层 113, 从而可以形成垂直电场, 如图 2a 所示, 在没有垂直电场作用的情况下, 负性液晶分子 114 垂直于基板表面取向, 如图 2b 所示, 当有垂直电场作用时, 负性液晶分子 114 在电场作用下垂直于电场方向排列。这种模式的特点是通过在彩膜侧的上基板 111 制作一定形状的突起 (Rib) 115, 实现多畴显示 (一般是 4 畴)。这种方式进一步改善了垂直配向模式的视角特性。但是也存在相关的问题: 由于彩膜侧的突起 115, 使突起 115 周围一定范围内的负性液晶分子 114 并没有实现较好的垂直取向, 所以即使在正视野, 也存在较大的漏光, 影响了多畴垂直配向模式对比特性的提高。

随着技术的发展, 出现了相关的改进, 图形化垂直配向模式 (PVA: Patterned Vertical Alignment), 其特点是不需要制作彩膜侧突起, 而是在彩膜侧透明电极 (ITO: 氧化铟锡) 上制作对应的 ITO 裂缝 (Slit) 等图形 (Pattern), 裂缝的宽度通常 8~15 微米左右, 实现多畴显示。如图 3a 和图 3b 所示, 图 3a 为现有技术图形化垂直配向模式不加电状态示意图 (配向层省略), 图 3b 为现有技术图形化垂直配向模式加电状态示意图 (配向层省略); 对于图形化垂直配向模式而言, 液晶显示器件主要由上基板 111、下基板 112, 以及嵌入在两个基板之间的负性液晶分子 114 组成。在上基板 111、下基板 112 的内侧均有透明导电层 113, 从而可以形成垂直电场, 如图 3a 所示, 在没有垂直电场作用的情况下, 负性液晶分子 114 垂直于基板表面取向, 如图 3b 所示, 当有垂直电场作用时, 负性液晶分子 114 在电场作用下垂直于电场方向排列。这种模式的特点是在彩膜侧的上基板 111 制作对应的 ITO 裂缝 116, 这种方法克服了彩膜侧的突起, 大幅度减少了相应的漏光。

但是以上两种技术, 都存在另外一个问题点, 无论是 MVA 还是 PVA, 其凸起和 ITO 裂缝处的透过率都要比正常像素区域的透过率小很多, 从而对产品总体的透过率带来影响。

基于这一问题点，最近出现了一种新的垂直配向模式，其特点表现在在彩膜侧既不存在突起，也不存在 ITO 裂缝。这不仅节省了彩膜的制作成本，而且还提高了整体的透过率。这种模式被称为高分子稳定垂直配向模式（PSVA: Polymer Sustained Vertical Alignment）。其不仅在彩膜上和 MVA 和 PVA 有所不同，在使用的液晶上也有所差别，以及在阵列侧透明电极的具体图形上也和 MVA 和 PVA 不同。在液晶方面，PSVA 其在原先的负性液晶中添加了反应单体，在液晶盒形成后，通过在液晶盒两端施加电压，在紫外光的激化下，反应单体发生聚合，从而完成液晶的光配向。在这一过程中，光和电两者缺一不可。

如图 4 所示，其为现有技术大玻璃基板加电线路示意图。通常为了在光配向的时候给液晶盒 119 施加电压，在大玻璃基板的外围区域会设置一系列的加电端子，比如有栅极端子 121，数据端子 122，阵列侧共通电极端子 123 和彩膜侧共通电极端子等。当阵列基板和彩膜基板 124 贴合在一起以后，这些端子被遮蔽在彩膜基板 124 下方，需要通过一次切割，切除彩膜基板 124 的边缘，这样这些端子才可以裸露出来，这些端子通过大板内围区域的一系列的走线 120 引入到液晶盒 119。

加电电路，特别是通常的 PSVA 加电配向线路由于在大玻璃基板的边缘，这导致了以下问题：

1) 加电线路在下基板（阵列基板），由于下基板本身就是一个走线特别密集的基板，而且许多膜层都是金属膜，加电线路越长，更容易发生静电破坏；由于走线很长，难免发生走线跨接的情形，在线路交叉的部位，非常容易发生静电击穿，这会造成液晶盒无法施加正确的电压进行光配向，从而产生废品，影响产品的良率；

2) 每个屏在大板上都要有自己独立的走线，加电线路占用了一部分玻璃基板的面积，所以这些走线占用了大量的玻璃基板面积，这使玻璃基板的利用率提升受到限制，对于提高玻璃基板利用率，降低成本不利，在成本竞争中处于不利地位；

3) 加电线路的加电端子一般放在下基板大板的边缘，比较靠近化学气相沉积（CVD）成膜区的边缘，在制造过程中，为了保证端子在整个制造工艺中不受破坏，这些金属端子除了特意开口的区域，其他部分都希望被绝缘膜包裹，防止制造过程中的酸碱腐蚀金属端子，以及长期放置时发生的电化学腐蚀，需要 CVD 设备有更靠近边缘的成膜区，但是绝缘膜的制作受制于 CVD 设备的成膜能力，过度提高，将导致设备成本增加。

发明内容

因此，本发明的目的在于提供一种大板加电线路，将一部分下基板的加电线路转移到上基板上。

5 本发明的另一目的在于提供一种大板加电线路制造方法，能够制造将一部分下基板的加电线路转移到上基板上。

为实现上述目的，本发明提供了一种大板加电线路，包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形，该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形，所述接触孔与所述悬空的 ITO 图形之间设有导电体导通电流。

其中，所述导电体为金胶。

其中，所述悬空的 ITO 图形形成于该彩膜基板的共通电极层。

其中，所述彩膜基板包括玻璃基板，黑矩阵图形，彩色滤光膜，间隔粒子及共通电极层。

15 其中，所述彩膜基板包括玻璃基板，黑矩阵图形，间隔粒子及共通电极层。

其中，所述阵列基板包括彩色滤光膜。

本发明还提供了一种大板加电线路，包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形，该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形，所述接触孔与所述悬空的 ITO 图形之间设有导电体导通电流；

其中，所述导电体为金胶。

所述悬空的 ITO 图形形成于该彩膜基板的共通电极层。

25 所述彩膜基板包括玻璃基板，黑矩阵图形，彩色滤光膜，间隔粒子及共通电极层。

所述彩膜基板包括玻璃基板，黑矩阵图形，间隔粒子及共通电极层。

所述阵列基板包括彩色滤光膜。

本发明还提供了一种大板加电线路的制造方法，包括：

30 步骤 S10、在彩膜基板的外围区域设置悬空的 ITO 图形；

步骤 S20、该阵列基板的外围区域邻近于该阵列基板的内围区域设置接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形；

步骤 S30、将所述彩膜基板和阵列基板对置，在所述接触孔与所述悬

空的 ITO 图形之间设置导电体导通电流。

其中，该步骤 S10 包括：

S11、在承载治具上放入用于 ITO 溅射的基板；

S12、通过溅射设备制作透明电极及所述悬空的 ITO 图形。

5 其中，所述承载治具设有挡块以阻挡 ITO 溅射，从而形成所述悬空的 ITO 图形。

其中，所述挡块为 U 形。

本发明大板加电线路及其制造方法的有益效果是：加电线路（金属图形）距离下基板边缘距离拉大，对 CVD 的设备要求降低；加电线路占用的下基板面积减少，有利于获得更好的玻璃基板利用率，获得更好效益；
10 减少下基板线路重叠的面积，减少静电破坏的发生比例。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其他有益效果显而易见。
15

附图中，

图 1a 为现有技术垂直配向模式不加电状态下示意图（配向层省略）；

图 1b 为现有技术垂直配向模式加电状态下示意图（配向层省略）；

20 图 2a 为现有技术多畴垂直配向模式不加电状态示意图（配向层省略）；

图 2b 为现有技术多畴垂直配向模式加电状态示意图（配向层省略）；

图 3a 为现有技术图形化垂直配向模式不加电状态示意图（配向层省略）；
25

图 3b 为现有技术图形化垂直配向模式加电状态示意图（配向层省略）；

图 4 为现有技术大玻璃基板加电线路示意图；

图 5a 为本发明大板加电线路第一较佳实施例的彩膜基板的截面图；

30 图 5b 为本发明大板加电线路第一较佳实施例的彩膜基板的俯视图；

图 6 为本发明大板加电线路第一较佳实施例的阵列基板的截面图；

图 7 为本发明大板加电线路第一较佳实施例的液晶盒的截面图；

图 8 为图 7 的液晶盒进行加电配向的截面图；

图 9a 为本发明大板加电线路第二较佳实施例的彩膜基板的截面图；

图 9b 为本发明大板加电线路第二较佳实施例的彩膜基板的俯视图；

图 10 为本发明大板加电线路第二较佳实施例的阵列基板的截面图；

图 11 为本发明大板加电线路第二较佳实施例的液晶盒的截面图；

图 12 为图 11 的液晶盒进行加电配向的截面图；

5 图 13 为用于本发明大板加电线路制造方法的治具的结构示意图；

图 14 为用于本发明大板加电线路制造方法的治具的挡块区域局部结构立体示意图；

图 15 为本发明大板加电线路的制造方法的流程图。

10 具体实施方式

本发明的大板加电线路包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形，该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形，所述接触孔与所述悬空的 ITO 图形之间设有导电体导通电流。

本发明通过将阵列基板（下基板）上的加电线路的外围转移到上基板：搭配在上基板共通电极的制作过程中，使用合适图形的掩膜板（Shadow Mask）制作出悬空的 ITO 图形，用上基板的共通电极（ITO）来替代原来在下基板外围的加电走线。

20 参见图 15，其为本发明大板加电线路的制造方法的流程图。

该大板加电线路的制造方法主要包括：

步骤 S10、在彩膜基板的外围区域设置悬空的 ITO 图形；

25 步骤 S20、该阵列基板的外围区域邻近于该阵列基板的内围区域设置接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形；

步骤 S30、将所述彩膜基板和阵列基板对置，在所述接触孔与所述悬空的 ITO 图形之间设置导电体导通电流。

步骤 S10 还包括：

S11、在承载治具上放入用于 ITO 溅射的基板；

30 S12、通过溅射设备制作透明电极及所述悬空的 ITO 图形。

该承载治具设有挡块以阻挡 ITO 溅射，从而形成所述悬空的 ITO 图形。

下面结合具体实施例来详细说明本发明大板加电线路及其制造方法。本领域技术人员可以理解，本发明是关于大板加电线路的发明，下述说明

中涉及的具体的阵列基板和彩膜基板及制造方法仅是作为举例而与本发明的大板加电线路结合在一起。

如图 5a 及图 5b 所示，图 5a 为本发明大板加电线路第一较佳实施例的彩膜基板的截面图，图 5b 为本发明大板加电线路第一较佳实施例的彩膜基板的俯视图，图 5b 中略去了玻璃基板。上基板（彩膜基板）的制造工艺如下：

玻璃基板 50 清洗后，制作黑矩阵图形 51；

依次制作红色色阻图形，绿色色阻图形，及蓝色色阻图形，从而形成彩色滤光膜 52；

10 通过溅射（Sputter）设备制作透明电极 53（共通电极）；

然后，通过涂布（Coater），曝光，显影制作间隔粒子（Photo Spacer）55。

透明电极 53 的制作可以结合图 13 及图 14 来理解。如图 13 所示，其为用于本发明大板加电线路制造方法的治具的一较佳实施例的结构示意图。用于 ITO 溅射的基板首先放入如图 13 所示的承载（Carrier）治具上，治具周边设有夹持机构 131 以固定基板，在治具的两侧有 U 形的挡块 132，当然挡块 132 的形状不仅限于 U 形，挡块 132 的数量也可以根据
15 需要调整。该治具可以在现有治具的基础上通过在其两侧增加挡块 132 来实现。

20 在溅射时，由于挡块 132 的阻挡，其对应的正下方没有 ITO，从而得到了要求数量的悬空（Floating）的 ITO 图形 54。这样制作出的悬空的 ITO 图形 54 下方，不应有红，绿，蓝或者黑矩阵等层。

如图 14 所示，其为用于本发明大板加电线路制造方法的治具的挡块区域局部结构立体示意图。挡块具有 U 形的遮挡区 141，遮挡区 141 内为
25 希望成膜区。

如图 6 所示，为本发明大板加电线路第一较佳实施例的阵列基板的截面图。下基板（阵列基板）的制造工艺如下：

通过溅射设备在玻璃基板 60 上制作栅极（Gate）层金属；

通过曝光，显影，蚀刻等工艺得到栅极图形 61；

30 通过 CVD 设备，制作绝缘膜 62 和非晶硅 63，

通过曝光，显影，蚀刻等工艺得到硅岛 64；

通过溅射设备制作源极/漏极层金属；

通过曝光，显影，蚀刻等工艺得到源极/漏极图形 65；

通过 CVD 设备，制作绝缘膜 66；

通过曝光，显影，蚀刻把薄膜晶体管及必要位置的绝缘膜打透，裸露出下面的金属，制作接触孔；

制作像素电极/公共电极 67。

其中，原配向用加电线路在大玻璃基板外围的部分取消，而是用靠内的接触孔代替，这些接触孔的位置匹配上基板制作出来的悬空的 ITO 图形 54（透明电极）。

如图 7 所示，其为本发明大板加电线路第一较佳实施例的液晶盒的截面图。上下基板完成后，通过成盒工艺得到液晶盒。分别经过基板清洗，配像膜涂布，封框胶涂布，液晶滴下等工艺，在外围接触孔的部位，通过封框胶涂布工艺制作一些可以上下导通电流的金胶（把金球混入封框胶内）。

如图 8 所示，其为图 7 的液晶盒进行加电配向的截面图。液晶盒制作完毕后，在光配向前，通过边缘切割，切除下基板的外围部分，即第一次切割切掉除了设有连通孔的外围部分；后续大板还要进行第二次切割，把面板做出来，使上基板的加电端子裸漏出来，因为加电端子的上方有上基板遮挡，所以无法裸露出来，把上基板外围切割掉以后，加电端子就可以露出来，从而可以实现最终的加电配向。

通过上述方法，本发明实现了把下基板的外围走线转移到上基板，从而避免了其在下基板上带来的种种问题。

如图 9a 及图 9b 所示，图 9a 为本发明大板加电线路第二较佳实施例的彩膜基板的截面图，图 9b 为本发明大板加电线路第二较佳实施例的彩膜基板的俯视图，图 9b 中略去了玻璃基板。上基板（彩膜基板）的制作工艺如下：

玻璃基板 90 清洗后，制作黑矩阵图形 91；

通过溅射设备制作透明电极 93（共用电极），

如图 13，用于 ITO Sputter 的基板首先放入如 13 所示的承载治具上。

在溅射时，由于挡块 132 的阻挡，其对应的正下方没有 ITO，从而得到了要求数量的悬空的 ITO 图形 94。这样制作出的悬空的 ITO 图形 94 下方，不应有红，绿，蓝或者黑矩阵等层。

通过涂布，曝光，显影制作间隔粒子 95；

如图 10 所示，其为本发明大板加电线路第二较佳实施例的阵列基板的截面图。下基板（阵列基板）的制作工艺如下：

通过溅射设备制作栅极层金属；

通过曝光，显影，蚀刻等工艺得到栅极图形 101；

通过 CVD 设备，制作绝缘膜 102 和非晶硅 103，

通过曝光，显影，蚀刻等工艺得到硅岛 104；

通过溅射设备制作源极/漏极层金属；

通过曝光，显影，蚀刻等工艺得到源极/漏极图形 105；

5 通过 CVD 设备，制作绝缘膜 106；

依次制作红色色阻图形，绿色色阻图形，蓝色色阻图形，成彩色滤光膜 107；

通过 CVD 设备，制作绝缘膜 108；

10 通过曝光，显影，蚀刻把薄膜晶体管及必要位置的绝缘膜打透，裸露出下面的金属；

制作公共电极 109；

其中，原配向用加电线路在大玻璃基板外围的部分取消，而是用靠内的接触孔代替，即大板的外围区域靠近内部区域的位置处的接触孔，接触孔和下基板的走线相连，然后走线引入到大板内围区域，这些接触孔的位置匹配上基板制作出来的悬空的 ITO 图形 94（透明电极）。
15

如图 11 所示，其为本发明大板加电线路第二较佳实施例的液晶盒的截面图。上下基板完成后，通过成盒工艺得到液晶盒。分别经过基板清洗，配像膜涂布，封框胶涂布，液晶滴下等工艺，在外围接触孔的部位，通过封框胶涂布工艺制作一些可以上下导通电流的金胶（把金球混入封框胶内）。
20

如图 12 所示，其为图 11 的液晶盒进行加电配向的截面图。液晶盒制作完毕后，在光配向前，通过边缘切割，切除下基板的外围部分，上基板的加电端子裸漏出来，就可以实现最终的加电配向。

25 通过上述方法，就实现了把下基板的外围走线转移到上基板，从而解决了其在下基板上带来的种种问题。

本发明大板加电线路及其制造方法的有益效果是：加电线路（金属图形）距离下基板边缘距离拉大，对 CVD 的设备要求降低；加电线路占用的下基板面积减少，有利于获得更好的玻璃基板利用率，获得更好效益；减少下基板线路重叠的面积，减少静电破坏的发生比例。

30 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种大板加电线路，包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形，该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形，所述接触孔与所述悬空的 ITO 图形之间设有导电体导通电流。

2、如权利要求 1 所述的大板加电线路，其中，所述导电体为金胶。

3、如权利要求 1 所述的大板加电线路，其中，所述悬空的 ITO 图形形成于该彩膜基板的共通电极层。

4、如权利要求 1 所述的大板加电线路，其中，所述彩膜基板包括玻璃基板，黑矩阵图形，彩色滤光膜，间隔粒子及共通电极层。

5、如权利要求 1 所述的大板加电线路，其中，所述彩膜基板包括玻璃基板，黑矩阵图形，间隔粒子及共通电极层。

6、如权利要求 5 所述的大板加电线路，其中，所述阵列基板包括彩色滤光膜。

7、一种大板加电线路，包括对置的彩膜基板和阵列基板，该彩膜基板的外围区域设有悬空的 ITO 图形，该阵列基板的外围区域邻近于该阵列基板的内围区域设有接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形，所述接触孔与所述悬空的 ITO 图形之间设有导电体导通电流；

其中，所述导电体为金胶。

8、如权利要求 7 所述的大板加电线路，其中，所述悬空的 ITO 图形形成于该彩膜基板的共通电极层。

9、如权利要求 7 所述的大板加电线路，其中，所述彩膜基板包括玻璃基板，黑矩阵图形，彩色滤光膜，间隔粒子及共通电极层。

10、如权利要求 7 所述的大板加电线路，其中，所述彩膜基板包括玻璃基板，黑矩阵图形，间隔粒子及共通电极层。

11、如权利要求 10 所述的大板加电线路，其中，所述阵列基板包括彩色滤光膜。

12、一种大板加电线路的制造方法，包括：

步骤 S10、在彩膜基板的外围区域设置悬空的 ITO 图形；

步骤 S20、该阵列基板的外围区域邻近于该阵列基板的内围区域设置

接触孔，所述接触孔电性连接该阵列基板的内围区域的走线，所述接触孔的位置匹配所述悬空的 ITO 图形；

步骤 S30、将所述彩膜基板和阵列基板对置，在所述接触孔与所述悬空的 ITO 图形之间设置导电体导通电流。

5 13、如权利要求 12 所述的大板加电线路的制造方法，其中，该步骤 S10 包括：

S11、在承载治具上放入用于 ITO 溅射的基板；

S12、通过溅射设备制作透明电极及所述悬空的 ITO 图形。

10 14、如权利要求 13 所述的大板加电线路的制造方法，其中，所述承载治具设有挡块以阻挡 ITO 溅射，从而形成所述悬空的 ITO 图形。

15、如权利要求 14 所述的大板加电线路的制造方法，其中，所述挡块为 U 形。

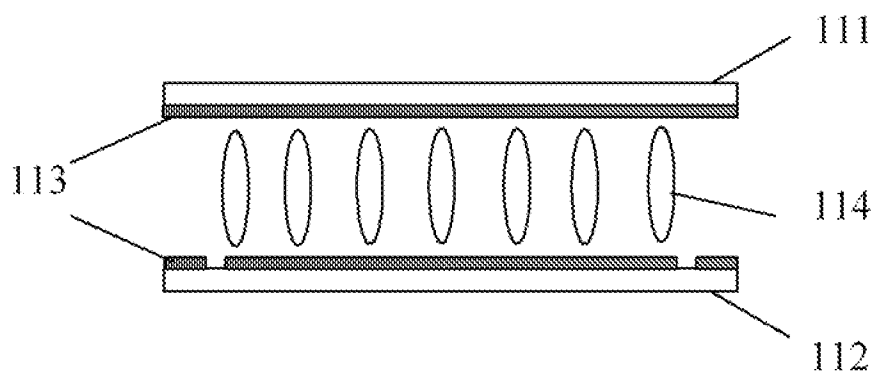


图1a

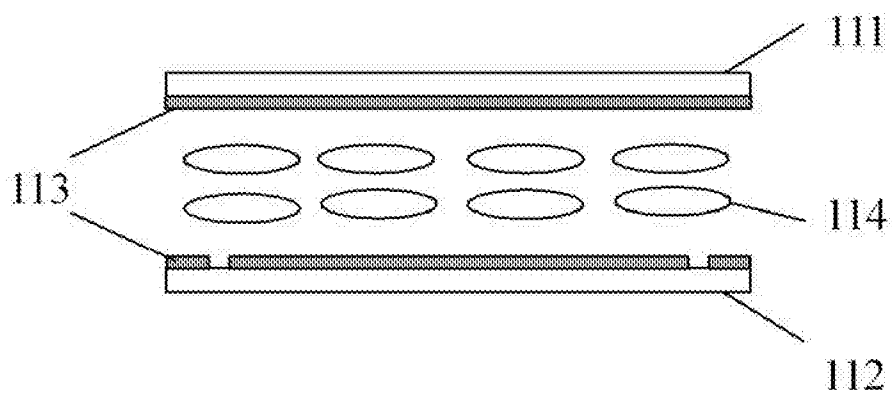


图1b

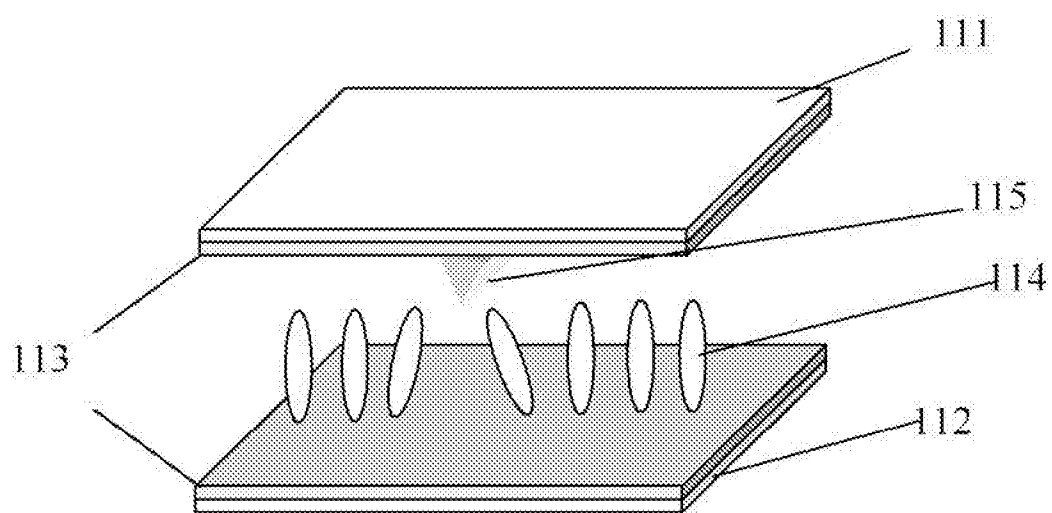


图2a

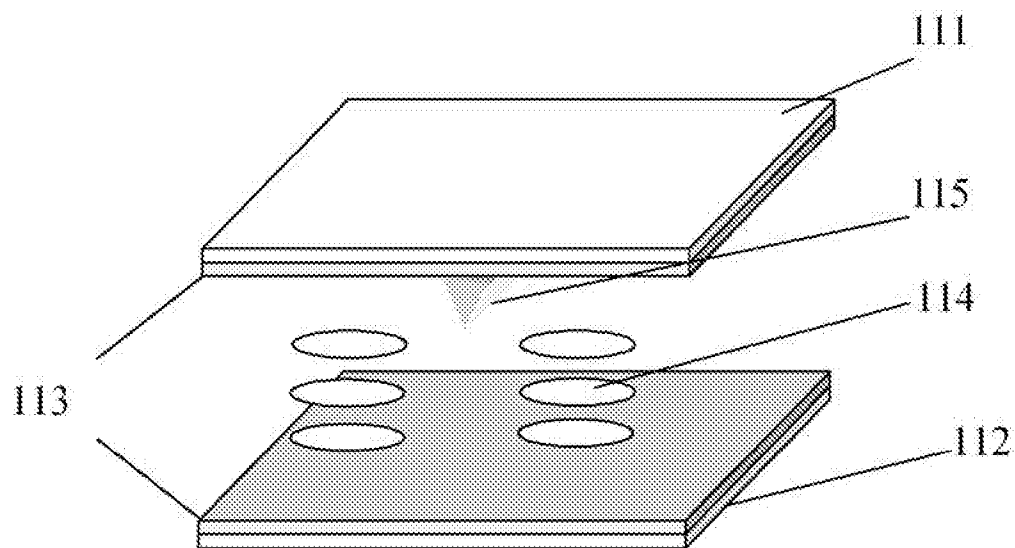


图2b

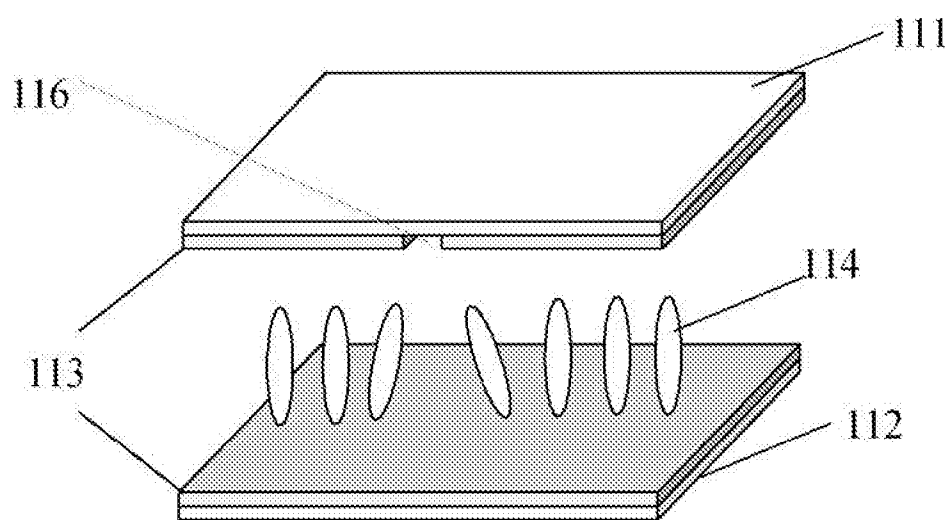


图3a

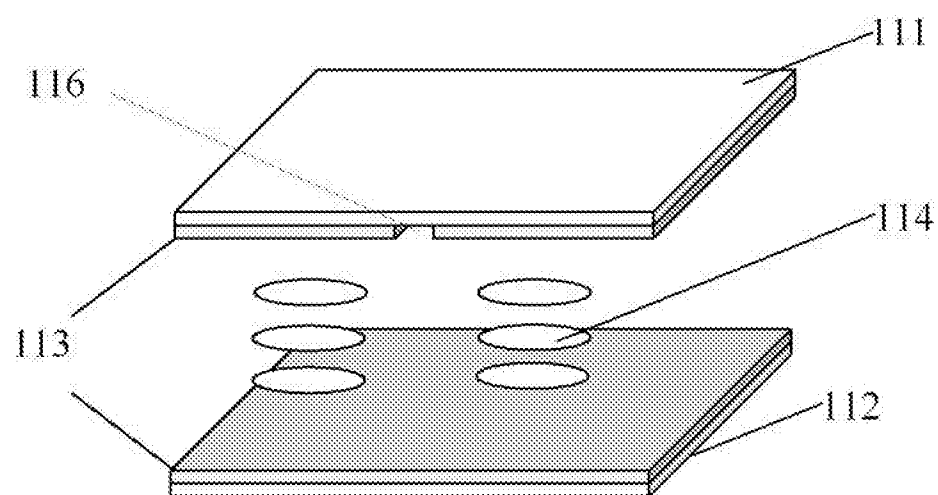


图3b

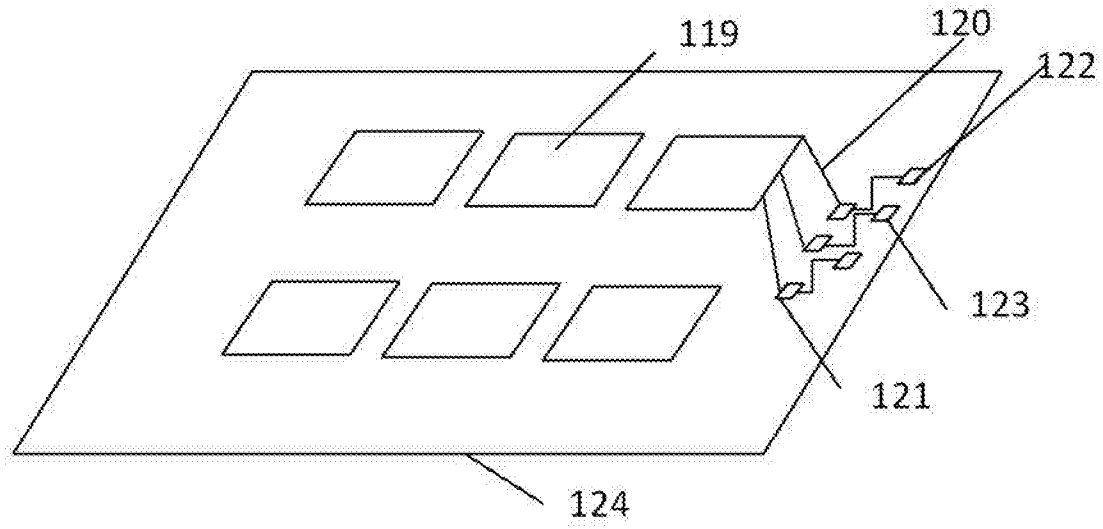


图4

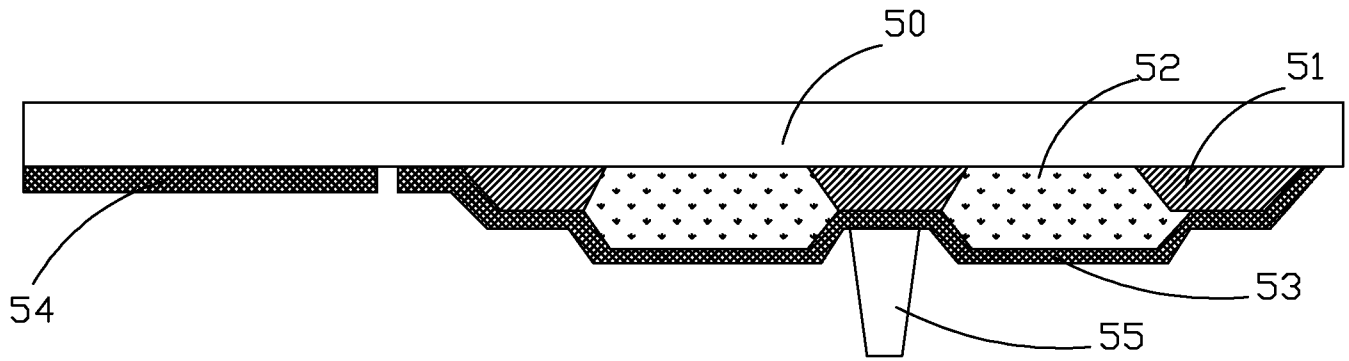


图5a

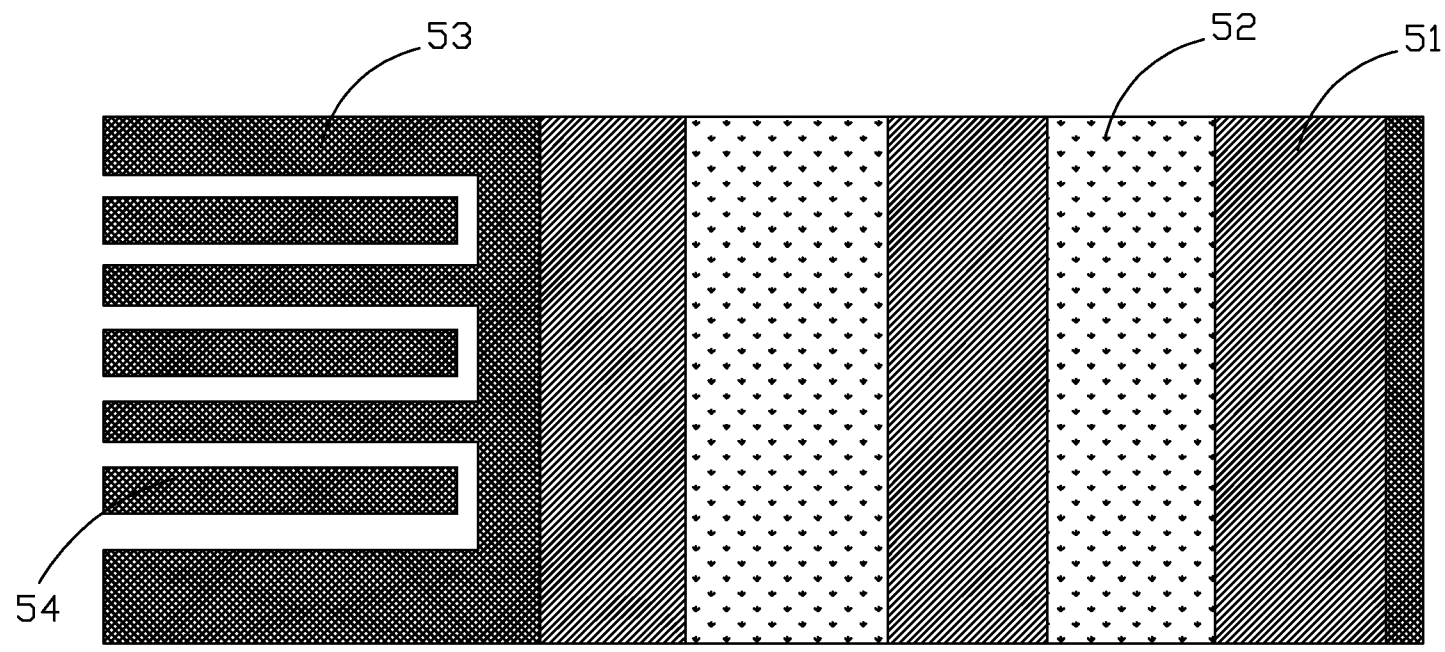


图5b

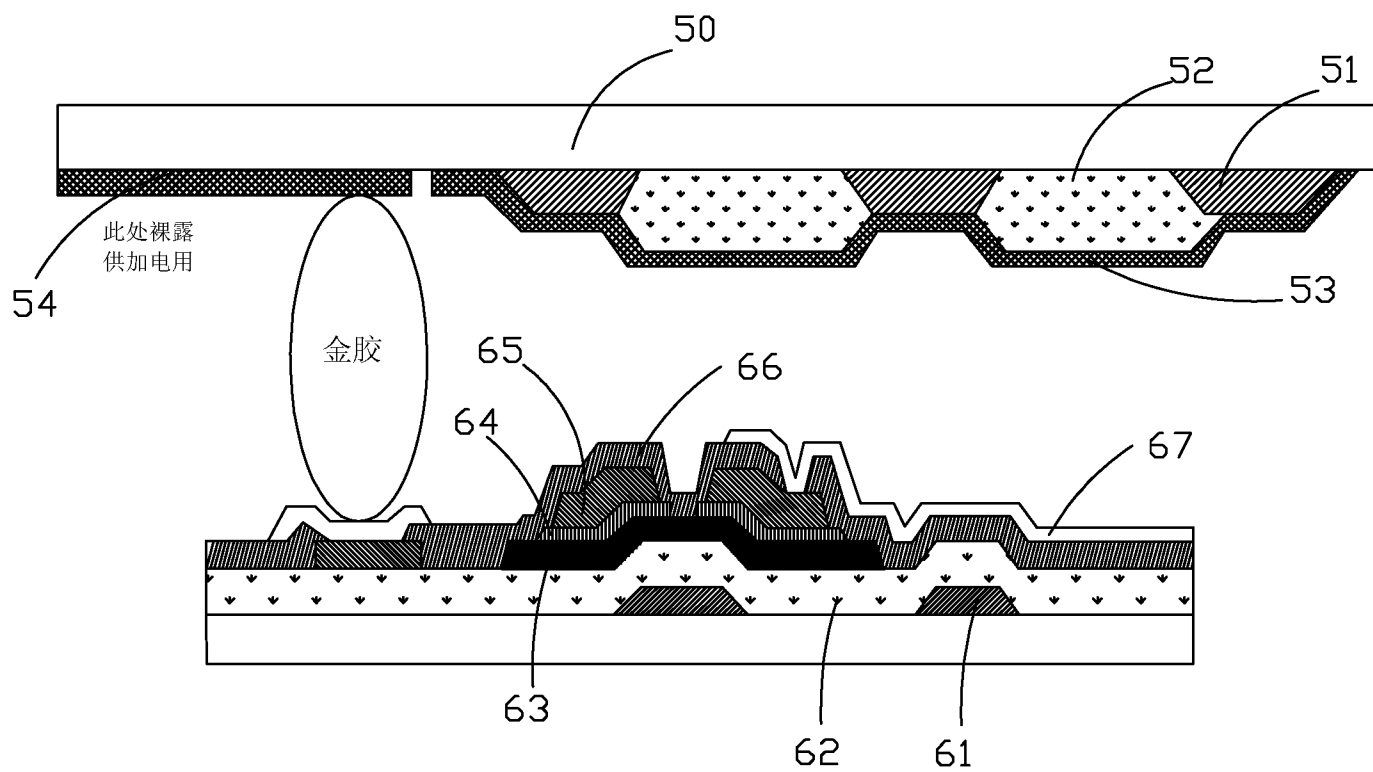


图8

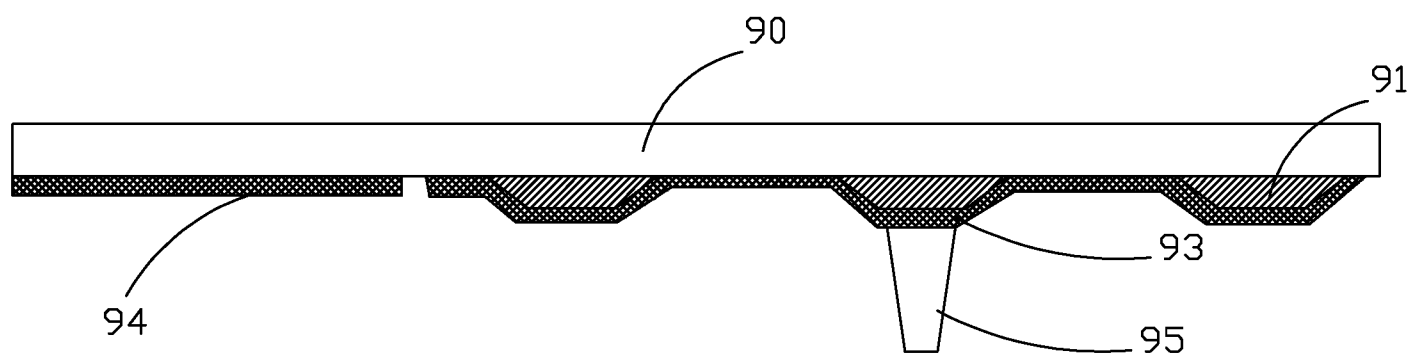


图9a

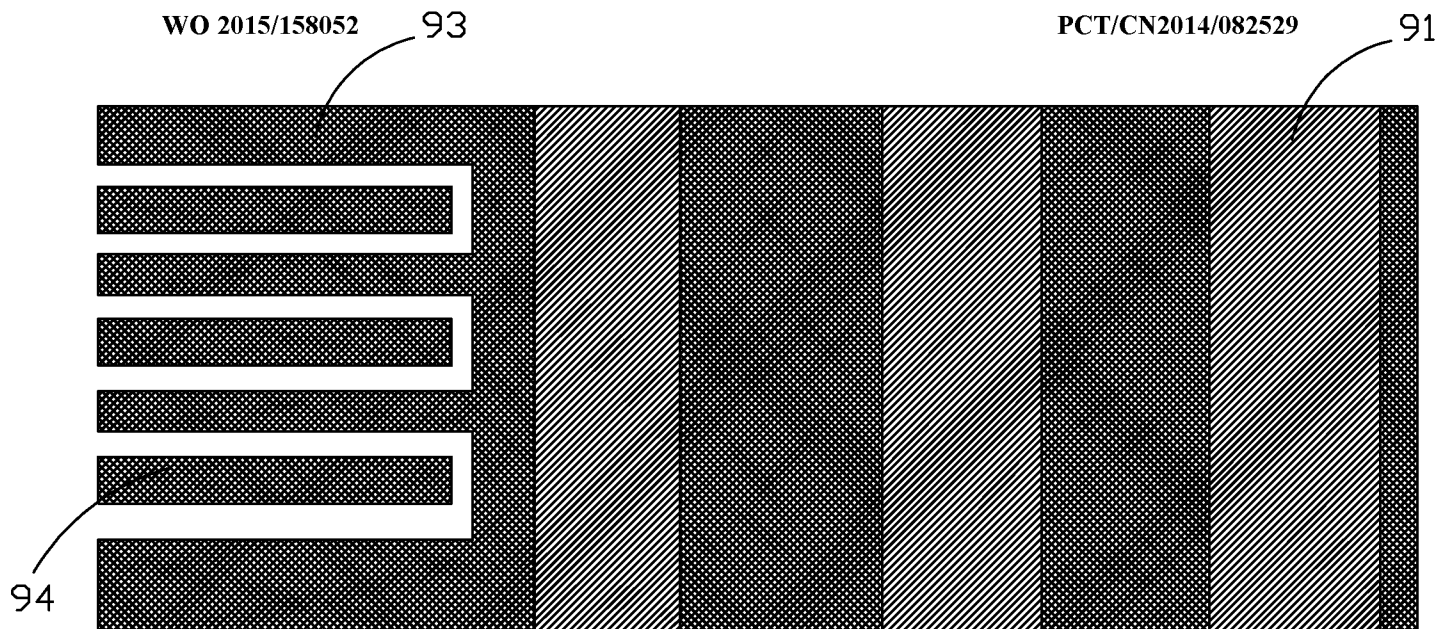


图9b

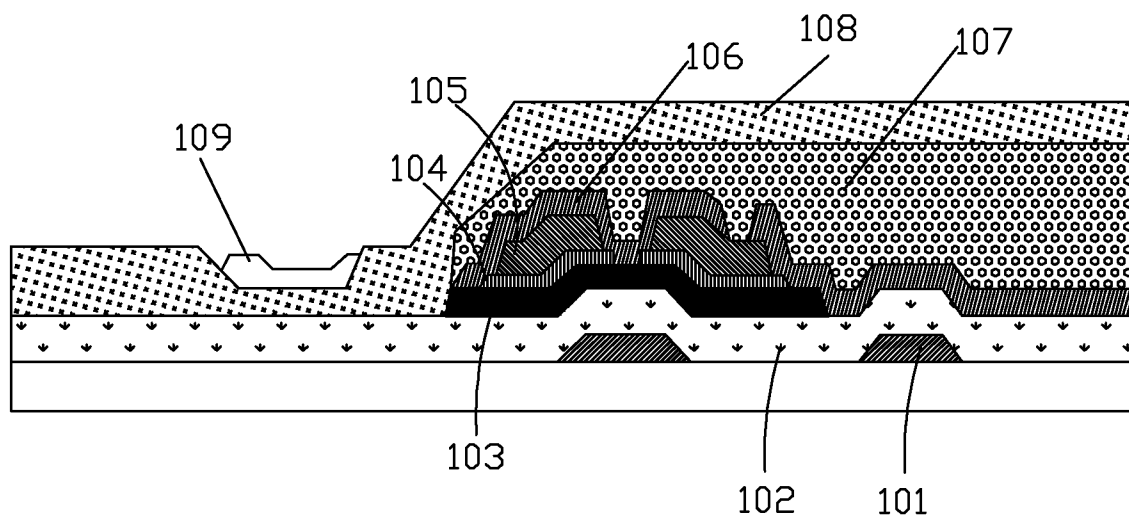


图10

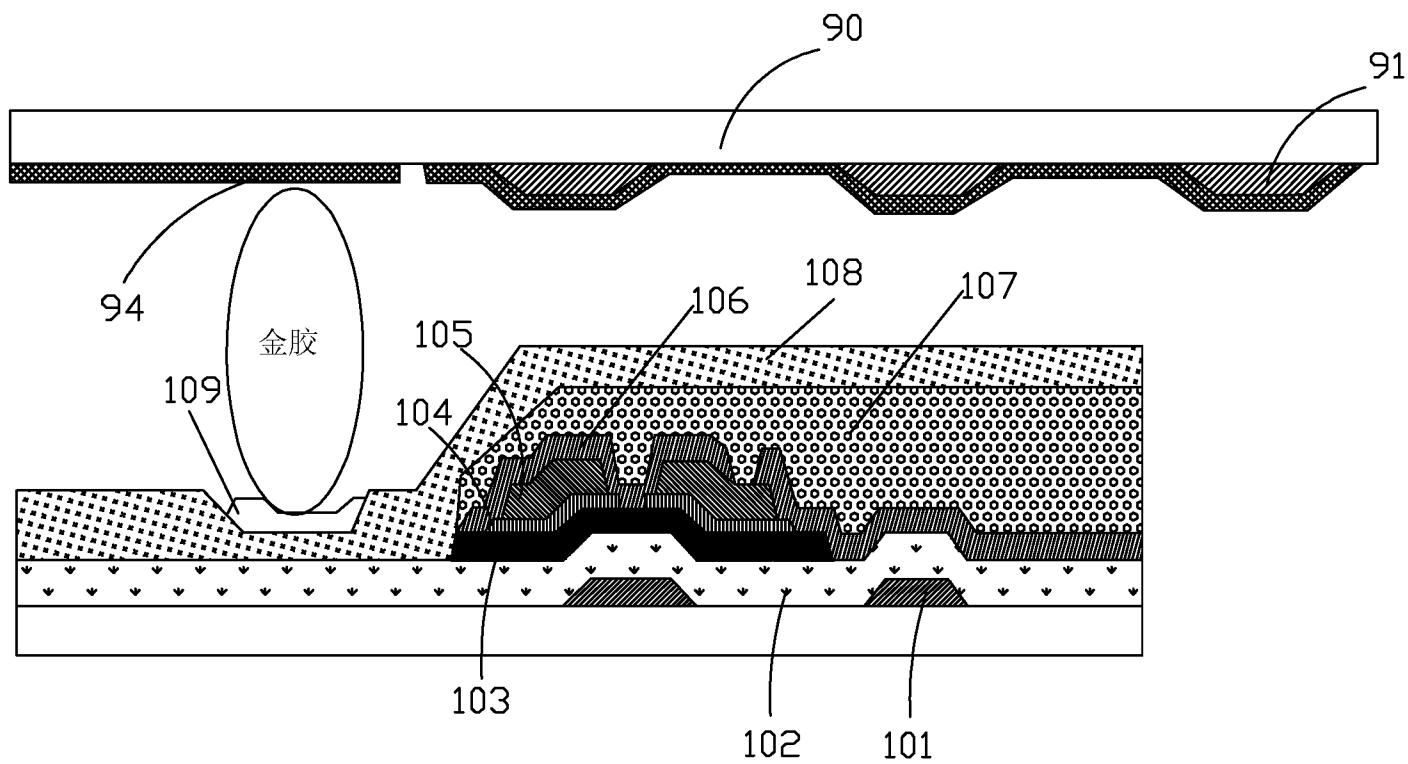


图11

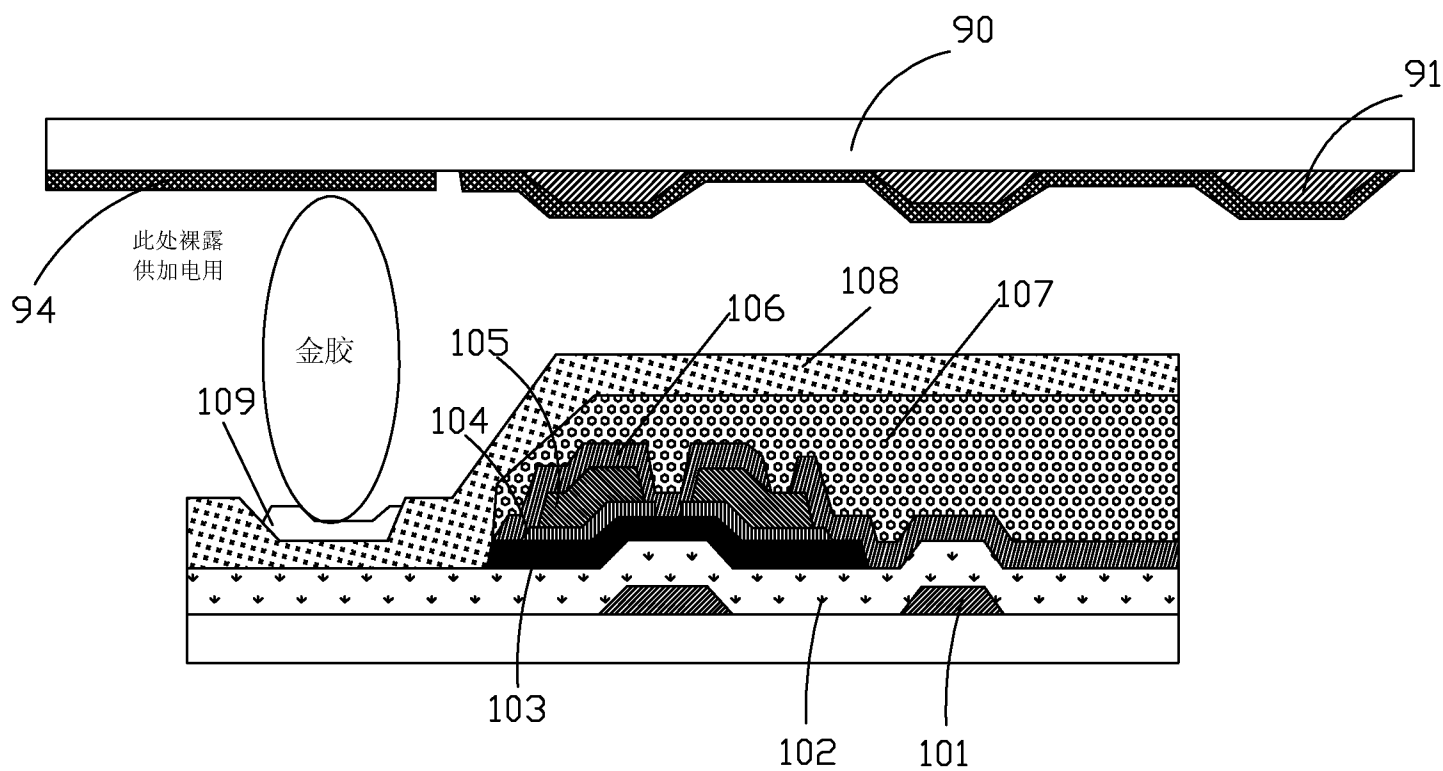


图12

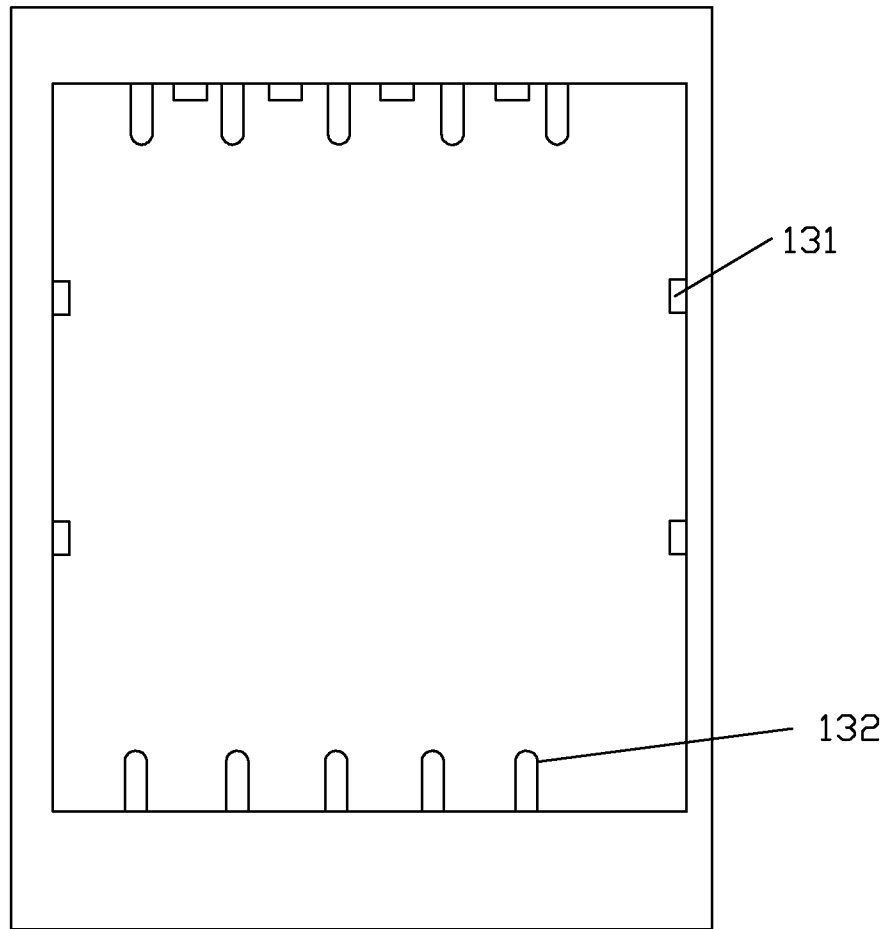


图13

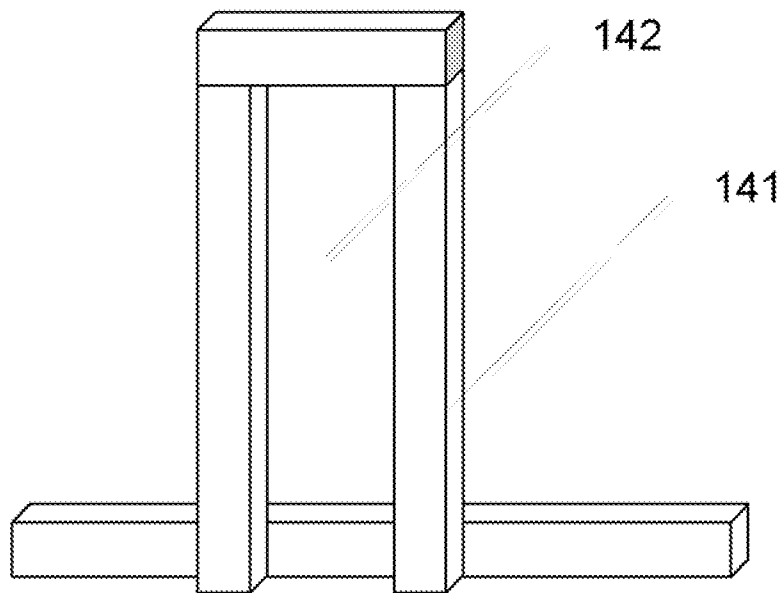


图14

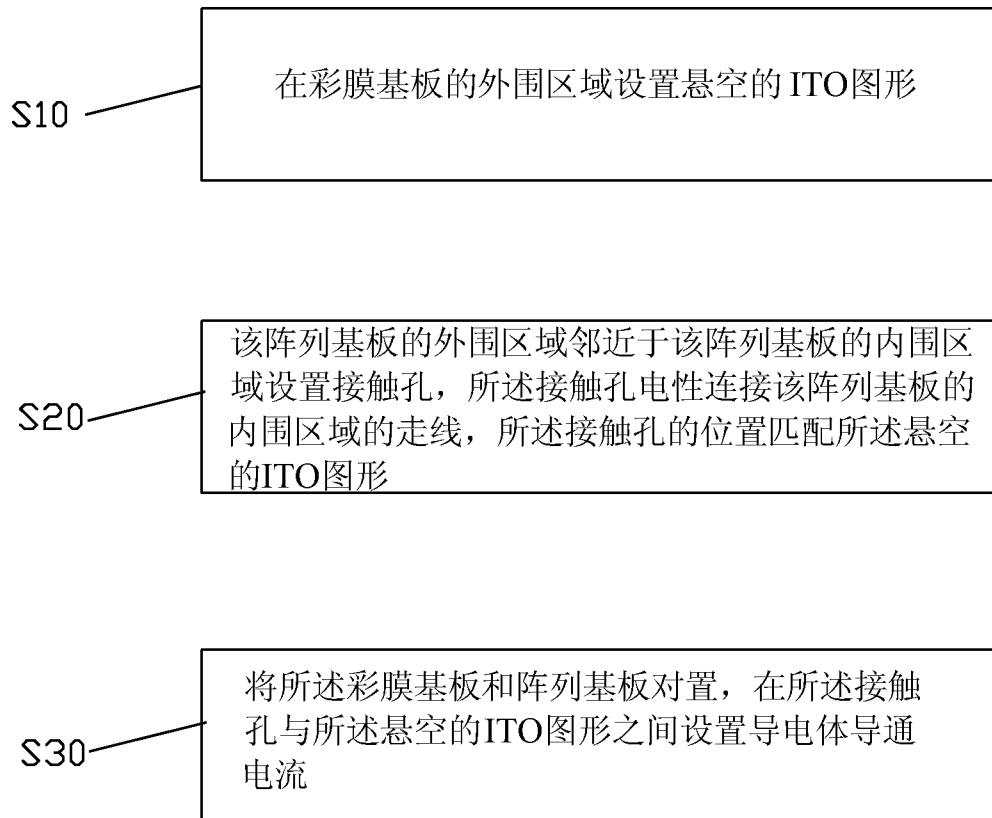


图15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/082529

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1333 (2006.01) i; G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC, Web of knowledge: LIAO, Bingjie; XU, Liang; MA, Jiaying; CHEN, Zhaomu; CHINA STAR OPTOELECTRONICS; large board power up line, PSVA, ITO, indium tin oxid, conductive adhesive, gold colloid, electric conductor, liquid crystal, block, jig, shield, U, sputtering, TFT, CF, COLOR W FILTER, LCD, SUBSTRATE, CIRCUIT, HOLE, CONDUCT+, U W SHAPE

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103885221 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 June 2014 (25.06.2014), description, paragraphs 58-109, and figures 5-15	1-15
X	US 2012062812 A1 (WU, B.R.), 15 March 2012 (15.03.2012), description, paragraphs 19-23, and figures 3-4	1-15
X	TW 201007264 A (WINTEK CORP.), 16 February 2010 (16.02.2010), description, page 5, 3rd line from the bottom to page 8, line 7, and figures 2-4	1-15
A	CN 102681237 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 19 September 2012 (19.09.2012), the whole document	1-15
A	CN 102681269 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 19 September 2012 (19.09.2012), the whole document	1-15
A	JP 1152394 A (NEC KAGOSHIMA CO., LTD.), 26 February 1999 (26.02.1999), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 01 December 2014 (01.12.2014)	Date of mailing of the international search report 19 January 2015 (19.01.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LIU, Yunli Telephone No.: (86-10) 61648434

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/082529

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103885221 A	25 June 2014	None	
US 2012062812 A1	15 March 2012	TW M401136 U	01 April 2011
TW 201007264 A	16 February 2010	US 8243246 B2	14 August 2012
		US 2010039592 A1	18 February 2010
		TW I371619 B	01 September 2012
CN 102681237 A	19 September 2012	WO 2013170494 A1	21 November 2013
		US 2013308079 A1	21 November 2013
CN 102681269 A	19 September 2012	WO 2013166741 A1	14 November 2013
		US 2013293819 A1	07 November 2013
JP 1152394 A	26 February 1999	None	

A. 主题的分类 G02F 1/1333 (2006.01) i; G02F 1/1343 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNKI, WPI, EPDOC, Web of knowledge: 廖炳杰, 徐亮, 马佳星, 陈招睦, 华星光电, 大板加电线路, PSVA, ITO, 氧化铟锡, 孔, 导电胶, 金胶, 导电体, 液晶, 基板, 挡, 治具, 阻挡, 遮挡, U, 溅射, TFT, CF, COLOR W FILTER, LCD, SUBSTRATE, CIRCUIT, HOLE, CONDUCT+, U W SHAPE		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 103885221 A (深圳市华星光电技术有限公司) 2014年 6月 25日 (2014 - 06 - 25) 说明书第58-109段、图5-15	1-15
X	US 2012062812 A1 (WU, BO-RONG) 2012年 3月 15日 (2012 - 03 - 15) 说明书第19-23段、图3-4	1-15
X	TW 201007264 A (WINTEK CORP.) 2010年 2月 16日 (2010 - 02 - 16) 说明书第5页倒数第3行至第8页第7行、图2-4	1-15
A	CN 102681237 A (深圳市华星光电技术有限公司) 2012年 9月 19日 (2012 - 09 - 19) 全文	1-15
A	CN 102681269 A (深圳市华星光电技术有限公司) 2012年 9月 19日 (2012 - 09 - 19) 全文	1-15
A	JP 1152394 A (NEC KAGOSHIMA CO., LTD.) 1999年 2月 26日 (1999 - 02 - 26) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2014年 12月 01日		国际检索报告邮寄日期 2015年 1月 19日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 刘云丽 电话号码 (86-10)61648434

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/082529

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103885221	A	2014年 6月 25日	无			
US	2012062812	A1	2012年 3月 15日	TW	M401136	U	2011年 4月 01日
TW	201007264	A	2010年 2月 16日	US	8243246	B2	2012年 8月 14日
				US	2010039592	A1	2010年 2月 18日
				TW	I371619	B	2012年 9月 01日
CN	102681237	A	2012年 9月 19日	WO	2013170494	A1	2013年 11月 21日
				US	2013308079	A1	2013年 11月 21日
CN	102681269	A	2012年 9月 19日	WO	2013166741	A1	2013年 11月 14日
				US	2013293819	A1	2013年 11月 07日
JP	1152394	A	1999年 2月 26日	无			