

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4804711号  
(P4804711)

(45) 発行日 平成23年11月2日(2011.11.2)

(24) 登録日 平成23年8月19日(2011.8.19)

(51) Int.Cl.		F I			
<b>G09G</b>	<b>3/30</b>	<b>(2006.01)</b>	G09G	3/30	H
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/30	K
<b>G09G</b>	<b>3/22</b>	<b>(2006.01)</b>	G09G	3/20	6 2 2 D
<b>HO 1 L</b>	<b>51/50</b>	<b>(2006.01)</b>	G09G	3/20	6 2 3 F
			G09G	3/20	6 2 3 N

請求項の数 13 (全 17 頁) 最終頁に続く

(21) 出願番号	特願2003-392138 (P2003-392138)	(73) 特許権者	502356528 株式会社 日立ディスプレイズ 千葉県茂原市早野3300番地
(22) 出願日	平成15年11月21日(2003.11.21)	(74) 代理人	100093506 弁理士 小野寺 洋二
(65) 公開番号	特開2005-156697 (P2005-156697A)	(73) 特許権者	506087819 パナソニック液晶ディスプレイ株式会社 兵庫県姫路市飾磨区委鹿日田町1-6
(43) 公開日	平成17年6月16日(2005.6.16)	(74) 代理人	100093506 弁理士 小野寺 洋二
審査請求日	平成18年10月30日(2006.10.30)	(74) 代理人	110000154 特許業務法人はるか国際特許事務所

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

発光素子と、表示信号記憶手段に記憶された表示信号に対応した平均輝度で該発光素子を駆動するためにその一方の電流端子が上記発光素子の一端に接続され、そのゲート端子が表示信号記憶手段である容量素子の一端に接続された薄膜トランジスタである発光素子駆動手段とを有する画素と、

行と列のマトリクス状に配列された複数の前記画素で構成された表示部と、

前記表示部において前記画素を列方向に共通に接続し、かつ電源を前記表示部に供給するために、列方向の前記薄膜トランジスタである発光素子駆動手段の他方の電流端子にそれぞれ接続された複数の電源線と、

前記画素に表示信号を書込むための表示信号書込み手段と、

前記画素内に設けられて通常の表示動作時における前記発光素子の発光時や、当該行の前記発光素子を通る駆動電流を測定する際には前記発光素子を駆動させ、他の行の前記発光素子を通る駆動電流を測定する際には前記発光素子の駆動を停止させるための発光制御スイッチと、

前記発光制御スイッチを、点灯制御線を介してオン・オフさせる点灯切換えスイッチと、

全画素に一括して白レベル、乃至これに準じた信号電圧を書込み、その後前記点灯制御線に設けられた前記点灯切換えスイッチを順次開閉して走査を行うことにより、当該行の発光制御スイッチをオンさせた際の前記発光素子を通る駆動電流を測定するために、前

記電源線の一端に接続された電流計測手段と、

前記電流計測手段による測定電流値を記憶するための画素電流値記憶手段と、

前記画素電流値記憶手段に記憶された測定電流値を用いて、前記発光素子を流れる駆動電流の変化から測定された前記発光素子の特性劣化に伴う固定パターンノイズをキャンセルするように前記表示信号を変調するための表示信号変調手段とを備えたことを特徴とする画像表示装置。

【請求項 2】

前記発光素子は、有機 EL 素子を用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】

前記発光制御スイッチは、薄膜トランジスタを用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 4】

前記画素は、多結晶シリコン薄膜トランジスタを用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 5】

前記表示信号書込み手段は、DA 変換回路と第一の画素行走査選択回路を用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 6】

前記電流計測手段は、抵抗素子と、該抵抗素子の両端にそれぞれ正負の入力端子が接続された差動増幅回路を用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 7】

前記電流計測手段は、一個以上の電流計測回路と、該電流計測回路に接続された前記電源線に対する走査選択回路を用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 8】

前記発光制御スイッチは、第二の画素行走査選択回路を用いて走査されることを特徴とする請求項 1 記載の画像表示装置。

【請求項 9】

前記画素電流値記憶手段は、AD 変換回路とフレームメモリを用いて構成されることを特徴とする請求項 1 記載の画像表示装置。

【請求項 10】

前記表示信号変調手段は、データ変換テーブルと論理演算回路を用いて構成されることを特徴とする請求項 1 記載の画像表示装置。

【請求項 11】

前記発光素子は、電子放出源と蛍光体を用いて構成されていることを特徴とする請求項 1 記載の画像表示装置。

【請求項 12】

発光素子と、表示信号記憶手段と、該表示信号記憶手段に記憶された表示信号に対応した平均輝度で該発光素子を駆動するためにその一方の電流端子が上記発光素子の一端に接続され、そのゲート端子が表示信号記憶手段である容量素子の一端に接続された薄膜トランジスタである発光素子駆動手段とを有する画素と、

行と列のマトリクス状に配列された複数の前記画素で構成された表示部と、

前記表示部において前記画素を列方向に共通に接続し、かつ電源を該表示部に供給するために、列方向の前記薄膜トランジスタである発光素子駆動手段の他方の電流端子にそれぞれ接続された複数の電源線と、前記画素に表示信号を書込むための表示信号書込み手段とを有し、

前記発光素子は、前記発光素子駆動手段により電圧で駆動を制御され、

前記画素内に設けられて通常の表示動作時における前記発光素子の発光時や、当該行の

10

20

30

40

50

前記発光素子を流れる駆動電流を測定する際には前記発光素子を駆動させ、他の行の前記発光素子を流れる駆動電流を測定する際には前記発光素子の駆動を停止させるための発光制御スイッチと、

前記発光制御スイッチを、点灯制御線を介してオン・オフさせる点灯切換えスイッチと、

全画素に一括して白レベル、乃至これに準じた信号電圧を書込み、その後前記点灯制御線に設けられた前記点灯切換えスイッチを順次開閉して走査を行うことにより、当該行の発光制御スイッチをオンさせた際の前記発光素子を流れる駆動電流を測定するために、前記電源線の一端に接続された電流計測手段と、

前記電流計測手段による測定電流値を記憶するための画素電流値記憶手段と、

前記画素電流値記憶手段に記憶された測定電流値を用いて、前記発光素子を流れる駆動電流の変化から測定された前記発光素子の特性劣化に伴う固定パタンノイズをキャンセルするように前記表示信号を変調するための表示信号変調手段とを備えたことを特徴とする画像表示装置。

#### 【請求項 13】

発光素子と、表示信号記憶手段と、該表示信号記憶手段に記憶された表示信号に対応した平均輝度で該発光素子を駆動するためにその一方の電流端子が上記発光素子の一端に接続され、そのゲート端子が表示信号記憶手段である容量素子の一端に接続された薄膜トランジスタである発光素子駆動手段とを有する画素と、

行と列のマトリクス状に配列された複数の前記画素で構成された表示部と、

前記表示部において前記画素を列方向に共通に接続し、かつ電源を前記表示部に供給するために、列方向の前記薄膜トランジスタである発光素子駆動手段の他方の電流端子にそれぞれ接続された複数の電源線と、

前記画素に表示信号を書込むための表示信号書込み手段と、

前記画素内に設けられて通常の表示動作時における前記発光素子の発光時や、当該行の前記発光素子を流れる駆動電流を測定する際には前記発光素子を駆動させ、他の行の前記発光素子を流れる駆動電流を測定する際には前記発光素子の駆動を停止させるための発光制御スイッチと、

前記発光制御スイッチを、点灯制御線を介してオン・オフさせる点灯切換えスイッチと、

全ての前記画素に一定の表示信号を書込む一定表示信号書込み手段と、

前記画素一行分の前記発光素子のみを前記一定の表示信号に対応させて駆動する被選択行画素発光手段と、

全画素に一括して白レベル、乃至これに準じた信号電圧を書込み、その後前記点灯制御線に設けられた前記点灯切換えスイッチを順次開閉して走査を行うことにより、当該行の発光制御スイッチをオンさせた際の前記発光素子を流れる駆動電流を測定するために、前記電源線の一端に接続された電流計測手段と、

前記電流計測手段による測定電流データを処理して記憶するための測定電流情報記憶手段と、

前記測定電流情報記憶手段に記憶された測定電流情報を用いて、前記発光素子を流れる駆動電流の変化から測定された前記発光素子の特性劣化に伴う固定パタンノイズをキャンセルするように前記発光素子の輝度を変調するための発光輝度変調手段を備えたことを特徴とする画像表示装置。

#### 【発明の詳細な説明】

#### 【技術分野】

【0001】

本発明は、高画質の画像表示装置に関し、特に有機エレクトロルミネッセンスなどの発光フラットパネル型画像表示装置に好適なものである。

【背景技術】

【0002】

フラットパネル型の画像表示装置として、液晶表示装置(LCD)や電界放出型表示装置(FED)、プラズマ表示装置(PDP)、あるいは有機エレクトロルミネッセンス(以下、有機ELとも称する)など、様々な表示装置が実用化乃至は実用化のための研究段階にある。これらのフラットパネル型の画像表示装置のうち、画素自身が発光する自発光型フラットパネル型、あるいは発光フラットパネル型が注目されている。また、LCDや有機ELでは、画素ごとに薄膜トランジスタ回路(TFT)で構成した画素回路を設けたアクティブ型が主流

10

【0003】

図13、図14、図15を用いて従来の発光フラットパネル型の画像表示装置(以下、発光ディスプレイとも称する)の構造及びその動作例について説明する。図13は従来技術による発光ディスプレイの構成図である。図13において、表示領域200内には画素201が行と列のマトリクス状に設けられており、画素201には信号線202、ゲート線203及び電源線204がそれぞれ接続されている。実際には画素201は表示領域200内に多数個設けられているが、図13には図面の簡略化のために1画素のみを記載してある。信号線202の一端は信号電圧入力回路206に接続されている。ゲート線203の一端はシフトレジスタ回路205に接続されている。また、電源線204の一端は電流測定回路207を介して電源回路208に接続されている。

20

【0004】

図14は図13における画素201の構成例の説明図である。信号線202には第一の薄膜トランジスタ(画素TFT)210の一端が接続されている。画素TFT210のゲートはゲート線203に、画素TFT210の他端は第二の薄膜トランジスタ(駆動TFT)212のゲートに接続されている。駆動TFT212のゲートには更に容量211の一端が接続されており、容量211の他端と駆動TFT212の一端とは共通に電源線204に接続されている。駆動TFT212の他端は発光素子213(ここでは、有機EL素子)の一端に接続し、発光素子213の他端は共通接地端子214に出力している。

30

【0005】

次に、図13と図14に示した画像表示装置の動作について説明する。通常の画像表示時においては、信号電圧入力回路206は信号線202に信号電圧を順次出力し、これと同期してシフトレジスタ回路205は信号電圧を書込む画素201を選択走査し続ける。この間、電源回路208からは電源線204に電力が供給される。信号線202に信号電圧が出力されている状態で、画素201のゲート線203が選択され、画素TFT210がオン状態になると、信号電圧は容量211に書込まれる。書込まれた信号電圧は画素TFT210がオフ状態になった後も容量211に記憶されるため、書込まれた信号電圧は駆動TFT212に常に入力される。これによって駆動TFT212は書込まれた信号電圧に対応した駆動電流を発光素子213に接続し、発光素子213は信号電圧に対応した輝度で発光する。

40

【0006】

理想的には、以上の動作により問題なく画像表示がなされる筈であるが、実際には発光素子213の経時劣化により発光輝度が徐々に変化してしまうという問題が存在する。このような発光素子213の経時劣化は個々の画素によって劣化の度合いが異なるため、表示画像中には焼付き状の固定パターンノイズを生じてしまう。そこで、この従来例においては、個々の画素の劣化量を測定し、表示信号電圧にフィードバックすることによって上記固定パターンノイズをキャンセルする構成を備えている。

【0007】

図13に示した従来の画像表示装置において、個々の画素の劣化量を測定する際の動作を説明する。図15は各画素行に対して駆動電流を測定する際のシーケンスを説明する模式図である。始めに、1フレーム期間をかけて、各画素201に対して信号電圧入力回路206

50

から全面に黒レベルを書込む。この後、シフトレジスタ回路205が各画素行を順次選択するに従って、信号電圧入力回路206による白レベルの書込み、電流測定回路207による各画素における駆動電流の測定、信号電圧入力回路206による黒レベルの書込みを繰り返す。これにより、画素201全面の駆動電流特性を測定する。

#### 【0008】

このようにして得られた駆動電流特性の変化から、各画素における発光素子213の劣化の度合いを取得し、この結果を信号電圧にフィードバックすることによって上記固定パターンノイズをキャンセルする。このような従来技術は、例えば特許文献1、特許文献2に詳しく記載されている。また、後述の実施例における画素回路に関連する従来技術は、特許文献3、特許文献4に開示がある。

【特許文献1】特開2002-278514号公報

【特許文献2】特開2002-341825号公報

【特許文献3】特開2003-5709号公報

【特許文献4】特開2003-122301号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0009】

前述した従来技術においては、画素1行分の駆動電流特性を測定するために、信号電圧入力回路206による全面黒レベルの書込みの後に白レベルを書込み、電流測定回路207による各画素における駆動電流の測定、信号電圧入力回路206による黒レベルの書込みという3つのシーケンスが必要であった。これら3つの動作ではいずれも、信号線202ないし電源線204に対する高精度の書込みを行っており、所定の書込み時間が必要である。このために画素全面の駆動電流特性を測定するためには1フレーム以上もの比較的長い時間がかかり、動画像を表示しながら変化する特性変動をリアルタイムでキャンセルすることは困難であった。

#### 【0010】

発光素子の経時劣化は時間軸に対しては緩やかに進むため、このようにリアルタイムで特性変動を測定する必要は無い筈である。しかしながら、我々は、発光素子の特性が温度に対して敏感であることから、自身が発光する際に生じる熱によって、その特性がリアルタイムで変動してしまうという問題点があることに気付いた。このような温度変化による特性変動は、ある程度の時間で消えるため、一種の長時間残像として画質に影響を及ぼし、発光輝度の安定性を損ねてしまう。本発明の解決課題は、温度変化等によってこのようにリアルタイムで生じる発光素子の特性変動をもキャンセルすることにある。

【課題を解決するための手段】

#### 【0011】

上記課題は、発光素子と表示信号記憶手段と表示信号記憶手段に記憶された表示信号に対応した平均輝度で発光素子を駆動するための発光素子駆動手段とを有する画素と、マトリクス状に配列された複数の画素で構成された表示部と、表示部において画素を列方向に共通に接続し、かつ電源を表示部に供給する複数の電源線と、画素に表示信号を書込むための表示信号書込み手段とを有する画像表示装置に、

上記画素内に設けて発光素子の駆動を停止させるための発光制御スイッチと、電源線の一端に接続された電流計測手段と、電流計測手段による測定電流値を記憶するための画素電流値記憶手段と、画素電流値記憶手段に記憶された測定電流値を用いて上記表示信号を変調するための表示信号変調手段とを設けることによって解決される。

【発明の効果】

#### 【0012】

本発明によれば、画素間で安定した発光輝度を有する画像表示装置を提供することがで

10

20

30

40

50

きる。

【発明を実施するための最良の形態】

【0013】

以下、本発明を実施例の図面を参照して詳細に説明する。

【実施例1】

【0014】

図1は本発明による画像表示装置の実施例1を説明するための携帯端末40の構成図である。表示領域AR内には画素1を行と列に配列してマトリクス状に設けられている。画素1には、信号線2、ゲート線3、電源線4及び点灯制御線9がそれぞれ接続されている。実際には、画素1は表示領域AR内に多数個設けられているが、図1には図面の簡略化のために1画素のみを記載してある。信号線2の一端は信号電圧入力回路6に接続されている。ゲート線3の一端は第一シフトレジスタ回路5に接続されている。電源線4の一端は電流測定回路7を介して電源回路8に接続されている。点灯制御線9の一端は点灯切替えスイッチ22を介して第二シフトレジスタ回路21に接続されており、点灯切替えスイッチ22の另一端は点灯線20に接続されている。なお、ここで、画素1、信号電圧入力回路6、第一シフトレジスタ回路5、点灯切替えスイッチ22、第二シフトレジスタ回路21はガラス基板41上に、多結晶Si-TFT(多結晶シリコン薄膜トランジスタ)を用いて構成されている。

10

【0015】

携帯端末40内においては、無線インタフェース回路30、CPU(Central Processing Unit)31、フレームメモリ32、テンキー及びタッチパネルによる入力インタフェース回路33がシステムBUS 42によってグラフィックコントロール回路34に接続されている。グラフィックコントロール回路34には、データ変換テーブル38が接続されている。グラフィックコントロール回路34の出力はタイミングコントロール回路35に入力され、タイミングコントロール回路35からは信号電圧入力回路6、第一シフトレジスタ回路5、点灯切替えスイッチ22、第二シフトレジスタ回路21、補正データメモリ37等に制御線及びデータ線が延びている。また電流測定回路7からの出力はAD変換回路36に接続されており、AD変換回路36の出力は補正データメモリ37を介してグラフィックコントロール回路34に帰還接続されている。

20

【0016】

次に、上記画素1の構成に関して説明する。図2は図1における画素1の構成例を説明する回路図である。信号線2には画素TFT 10の一端が接続されている。画素TFT 10のゲートはゲート線3に、画素TFT 10の他端は駆動TFT 12のゲートに接続されている。駆動TFT 12のゲートには更に容量11の一端が接続されており、容量11の他端と駆動TFT 12の一端とは共通に電源線4に接続されている。駆動TFT 12の他端は点灯制御スイッチ15の一端に入力し、点灯制御スイッチ15の他端は有機EL(Electro-Luminescence)発光素子13の一端に入力、有機EL発光素子13の他端は共通接地端子14に出力している。なお点灯制御スイッチ15のゲートは、点灯制御線9に接続されている。

30

【0017】

次に、図1における電流測定回路7の構成を説明する。図3は電流測定回路7の構成例を説明する回路図である。図1に示した電流測定回路7の入出力端子間には抵抗素子46が設けられており、更に抵抗素子46の両端は所定の利得を有する差動増幅回路45の正負各端子に接続されている。差動増幅回路45の出力は、前述のAD変換回路36に入力される。なおここで、単結晶Si-LSIで実現されている差動増幅回路45の構成は、一般に良く知られているものであるから、ここではその詳細な説明は省略する。

40

【0018】

次に、図1に示した本発明の実施例1の動作について説明する。通常の画像表示時には、入力インタフェース回路33よりシステムBUS 42を介して所定の命令、例えば「無線データをデコードし、再生された画像を表示せよ」がCPU 31に入力される。この命令の入力に応じてCPU 31は、無線インタフェース回路30、フレームメモリ32を操作し、必要な命令及び表示データをグラフィックコントロール回路34に転送する。グラフィックコントロール回路34は、所定の命令及び表示データをタイミングコントロール回路35に入力する

50

。タイミングコントロール回路35は、入力されたこれらの信号を多結晶Si-TFT回路に向けた所定の電圧振幅を有する信号に変換すると共に、ガラス基板6上に設けられた各回路にタイミングクロックを転送し、かつ信号電圧入力回路6に表示データを転送する。信号電圧入力回路6は転送された表示データをアナログ画像信号電圧にDA変換し、この画像信号電圧を信号線2に書込む。このとき、第一シフトレジスタ回路5はこれと同期して、所定のゲート線3を介して信号電圧を書込むべき画素1を走査する。この間に電源回路8からは、電源線4に点灯に必要な電力が供給されている。

#### 【0019】

次に、図2に示した画素内部の動作を説明する。信号線2に上記アナログの画像信号電圧が出力されている状態で、画素1のゲート線3が選択され、画素TFT 10がオン状態になると、信号電圧は容量11に書込まれる。書込まれた信号電圧は画素TFT 10がオフ状態になった後も容量11に記憶されるため、書込まれた信号電圧は駆動TFT 12に常に入力される。これによって駆動TFT 12は書込まれた信号電圧に対応した駆動電流を発光素子13に入力し、発光素子13は画像信号電圧に対応した輝度で発光する。但し、発光素子13の特性が理想的でない限り、発光素子13の特性によって発光素子13の駆動電流もまた変調される。なお、上記の期間中は全ての点灯切替えスイッチ22は点灯線20側にオンしており、これによって全ての画素1における点灯制御スイッチ15は点灯制御線9を介してオン状態に固定されている。

#### 【0020】

実施例1は個々の画素特性の変化量をリアルタイムに測定する機能を有している。以下、この際の動作に関して、図4を用いて説明する。図4は本発明の実施例1における駆動電流測定シーケンスを説明する模式図であり、各画素行に対して駆動電流を順次測定する際のシーケンスを模式的に示した図である。図4の横軸は時間[Time]、縦軸は画素列(Pixel Row)で、[White]は白レベルの書込みを、[Scan]は走査を、[measure]は測定タイミングを示す。

#### 【0021】

始めに、図1のタイミングコントロール回路35を介したグラフィックコントロール回路34の指示により、全ての点灯切替えスイッチ22は第二シフトレジスタ回路21側にオンし、これによって全ての画素1における点灯制御スイッチ15は点灯制御線9を介してオフ状態に固定される。次に、図4に示すように全画素1に一括して、信号電圧入力回路6から全面的に白レベル[White]の信号電圧を書込むが、各画素の点灯制御スイッチ15はオフされているため、白レベルの信号電圧を書込まれても有機EL発光素子13が点灯することはない。なお、この際には第一シフトレジスタ回路5により、全画素1の画素TFT 10は同時に開閉される。この後に、図4に示すように、第二シフトレジスタ回路21は各画素行の点灯制御線9を順次開閉走査する([Scan])。

#### 【0022】

これによって、選択された行についてのみ、画素1の点灯制御スイッチ15がオン状態になり、電流測定回路7における差動増幅回路45の出力電圧を観測することにより、有機EL発光素子13を流れる駆動電流が測定([measure])される。このように、第二シフトレジスタ回路21の走査により、全面的画素1Aについての駆動電流特性を測定することができるが、このようにして得られた差動増幅回路45の出力電圧は、AD変換回路36によってデジタルデータに変換された後、圧縮された情報が補正データメモリ37に記憶される。このようにして補正データメモリ37に記憶された情報から、グラフィックコントロール回路34は各画素における有機EL発光素子13の変化の度合いを取得し、この結果をデータ変換テーブル38に予め書込まれている変換情報(測定された駆動電流値から新たな補正データを生成するための係数である)。

#### 【0023】

この係数は、駆動電流値の変化量をもとに決定されるものであり、駆動電流値を本来の値に戻すために、表示データに演算すべき係数のことである。なお別の方式として、駆動電流値が本来の値よりも異なる場合には所定の値を表示データに加減算し、これを繰り返

10

20

30

40

50

すことで駆動電流値にフィードバックする手法も可能である。この係数と照らし合わせることによって、タイミングコントロール回路35に入力する表示データにフィードバックし、上記有機EL発光素子13の変化に起因する固定パタンノイズをキャンセルすることができる。

#### 【0024】

実施例1においては、画素1行分の駆動電流特性を測定するためには、第二シフトレジスタ回路21による点灯制御スイッチ15の開閉と、電流測定回路7による各画素における駆動電流の測定のみで十分である。更に、点灯制御スイッチ15の開閉は単にスイッチをデジタル的にオン/オフするのみであり、動作時間は高速化が容易である。このために画素全面の有機EL発光素子13の駆動電流特性を測定するにも1フレームから数分の1フレームの比較的短い時間で十分であり、通常の画像表示動作によって動画像を表示しながらも、各フレーム間、或いは数フレームに1回程度の任意の頻度で、上記特性変動をリアルタイムに測定し、変動をキャンセルすることが可能である。これによって、自身の発光に伴う温度変化によって生じる有機EL発光素子13の特性変動をも、リアルタイムでキャンセルすることができる。

10

#### 【0025】

さて、以上に説明した実施例1においては、本発明の主旨を損なわない範囲でいくつもの変更が可能である。例えば実施例1ではTFT基板としてはガラス基板を用いたが、これを石英基板や透明プラスチック基板等の他の透明絶縁基板に変更することも可能であるし、また有機EL発光素子13を上面発光(top emission)構造とすれば不透明基板を用いることも可能である。

20

#### 【0026】

また、実施例1の説明においては、画素数やパネルサイズ等に関しては敢えて言及していない。これは、本発明が特にこれらのスペックないしフォーマットに制限されるものではないためである。また、実施例1では表示信号を64階調(6bit)としているが、これ以上の階調も可能であるし、画像信号電圧の精度向上を図ることは、本発明の得意とするところである。

#### 【0027】

以上の種々の変更等は、本実施例に限らず以下のその他の実施例においても、基本的に同様に適用が可能である。

30

#### 【実施例2】

#### 【0028】

以下、図5～9を用いて、本発明の実施例2を説明する。実施例2を適用する携帯端末の基本的な構造及び動作は、既に述べた実施例1と同様であり、実施例2が実施例1と異なる点は、ガラス基板上に設けられた画素回路とその駆動系のみである。従って、ここでは画素回路部分のみに着目して、その構成及び動作を説明する。

#### 【0029】

図5は本発明の実施例2を説明するための携帯端末の画素周辺の構成図である。表示領域AR内には画素1Aがマトリクス状に設けられている。画素1Aには、信号線2、リセット線53、電源線4及び点灯制御線9がそれぞれ接続されている。実際には、画素1Aは表示領域AR内に多数個設けられているが、図5には図面の簡略化のために1画素のみを記載してある。信号線2の一端は信号電圧入力回路6に接続されている。リセット線53の一端は第一シフトレジスタ回路5に接続されている。電源線4の一端は電流測定回路7を介して電源回路8に接続されている。点灯制御線9の一端は点灯切替えスイッチ22を介して第二シフトレジスタ回路21に接続されており、点灯切替えスイッチ22のもう一端は点灯線20に接続されている。なおここで、画素1A、信号電圧入力回路6、第一シフトレジスタ回路5、点灯切替えスイッチ22、第二シフトレジスタ回路21はガラス基板上に、多結晶Si-TFTを用いて構成されている。

40

#### 【0030】

次に、上記画素1Aの構成を図6を用いて説明する。図6は図5における画素1Aの構成を

50



説明する回路図である。図6において、信号線2には容量50の一端が接続されており、容量50の他端は駆動TFT 12のゲートに接続されている。駆動TFT 12のソースは電源線4に接続されている。また、駆動TFT 12のドレインは点灯制御線9がゲートに接続された点灯制御スイッチ15Aの一端に入力し、点灯制御スイッチ15Aの他端は有機EL発光素子13の一端に入力されている。有機EL発光素子13の他端は共通接地端子14に出力している。また、駆動TFT 12のゲートと駆動TFT 12のドレインの間には、リセット線53にゲートが接続されたりリセットスイッチ51が接続されている。

【0031】

次に、図7を用いて実施例2の動作について説明する。実施例2の通常の画像表示動作は、画素1Aの群へのアナログ画像信号電圧書込み期間と、表示期間の2つの期間に分かれている。始めに、信号電圧書込み期間の動作について説明する。

10

【0032】

実施例1と同様に、信号電圧入力回路6は転送された表示データをアナログ画像信号電圧にDA変換し、この画像信号電圧を信号線2に書込む。このとき、第1シフトレジスタ回路5及び第2シフトレジスタ回路21は、この書き込みと同期して、それぞれリセット線53及び点灯制御線9を介して信号電圧を書込むべき画素1Aを走査する。電源回路8からは電源線4に必要な電力が供給されている。なお、全ての点灯切替えスイッチ22は第2シフトレジスタ回路21側に常時オンしている。

【0033】

図7は画素1Aにおける信号線2、リセット線53、点灯制御線9の信号電圧書込み期間における動作タイミング図であり、横軸は時間(time)で、動作タイミングをtiming(1)(2)(3)で示す。また、縦軸は信号線2、リセット線53、点灯制御線9のオン/オフ波形で、N番目の行(Nth row)と(N+1)番目の行((N+1)th row)について示してある。なお、本タイミング図では、信号線2は上側が高電圧に、リセット線53及び点灯制御線9は上側がスイッチオン、下側をスイッチオフとして示してある。信号線2に上記アナログの画像信号電圧が出力されている状態で、図7中のタイミング(1)において画素1Aのリセット線53が選択されると、リセットスイッチ51は駆動TFT 12のゲートとドレイン間を短絡する。即ちこのとき駆動TFT 12は、ダイオード接続される。このとき点灯制御線9によって点灯制御スイッチ15Aもオンするために、駆動TFT 12には有機EL発光素子13が接続され、駆動TFT 12には有機EL発光素子13の駆動電流が流れる。

20

30

【0034】

次に、図7中のタイミング(2)において点灯制御線9によって点灯制御スイッチ15Aがオフすると、駆動TFT 12は有機EL発光素子13から切り離され、駆動TFT 12のゲート及びドレインが駆動TFT 12のしきい値電圧( $V_{th}$ )になった時点で、駆動TFT 12のチャンネル電流は流れなくなる。

【0035】

次に、図7中のタイミング(3)においてリセット線53がオフすると、容量50の一端には上記アナログの画像信号電圧が入力し、容量50の他端には駆動TFT 12のしきい値電圧( $V_{th}$ )が出力された電位差状態が、容量50に記憶される。以上の書込み動作が全画素に対して繰り返された後、書込み期間が終了する。

40

【0036】

次に、表示期間の動作について説明する。図8は画素1Aにおける信号線2、リセット線53、点灯制御線9の表示期間における動作タイミング図である。なお、本タイミング図でも図7と同様に、信号線2は上が高電圧に、リセット線53及び点灯制御線9は上がスイッチオン、下をスイッチオフとして示してある。また、横軸と縦軸は図7と同じで、[Light on]は信号線2に印加される信号による発光期間を示し、[Written signal level]は有機EL素子の発光レベルを示す。表示期間では全ての点灯切替えスイッチ22は点灯線20側にオンしており、これによって全ての画素1Aにおける点灯制御スイッチ15Aは点灯制御線9を介して常時オン状態に固定される。このとき駆動TFT 12には有機EL発光素子13が接続され、ゲート電圧次第で駆動TFT 12には有機EL発光素子13の駆動電流が流れるようになる。

50

## 【 0 0 3 7 】

このとき、信号電圧入力回路6は、図8に示すように表示期間を通して、一個の三角波状のスイープ電圧波形を信号線2に書込む。信号線2に上記三角波状のスイープ電圧波形が出力されると、書込み期間中に所定の電位差を記憶した容量50の働きにより、駆動TFT 12は所定の期間のみオン状態に入り、有機EL発光素子13を駆動する。これは信号線2に印加される三角波状のスイープ電圧が書込み期間に書込まれたアナログ画像信号電圧よりも大きい間は駆動TFT 12のゲートにはしきい値電圧 ( $V_{th}$ ) よりも大きい電圧が生じるために駆動TFT 12はオフ状態である。これは信号線2に印加される三角波状のスイープ電圧が書込み期間に書込まれたアナログ画像信号電圧よりも小さい間は駆動TFT 12のゲートにはしきい値電圧 ( $V_{th}$ ) よりも小さい電圧が生じるために駆動TFT 12はオン状態になるためである。

10

## 【 0 0 3 8 】

以上のようにして、実施例2ではアナログ画像信号電圧値に応じた期間だけ有機EL発光素子13を点灯させることにより、画像信号電圧に対応した平均輝度での階調発光を実現することができる。なおここで、駆動TFT 12は有機EL発光素子13を負荷とするインバータ回路を形成している訳であるが、この関連技術に関しては、特許文献3、特許文献4を参照されたい。

## 【 0 0 3 9 】

さて、上記した実施例2においても、個々の画素特性の変化量をリアルタイムに測定する機能を有している。このような、画素特性の変化量をリアルタイムに測定する際の動作に関しては、基本的には図4を用いて説明した第一の実施例と同様であるが、ここでは図9を用いて具体的な駆動波形について述べる。

20

## 【 0 0 4 0 】

図9は画素1Aにおける信号線2、リセット線53、点灯制御線9の駆動電流測定期間における動作タイミング図である。なお、本タイミング図でも信号線2は上が高電圧に、リセット線53及び点灯制御線9は上がスイッチオン、下をスイッチオフとして示してある。また、横軸、縦軸、信号波形の意味は図7と同様である。

## 【 0 0 4 1 】

画素特性変化量の測定に際しては、始めに図9中のタイミング(1)において全ての画素1Aに一括して白レベルの書込みがなされる。このとき信号線2には白レベルに相当する画像信号電圧が入力されると同時に、全画素1Aのリセット線53が選択される。また、このとき全ての点灯切替えスイッチ22は点灯線20側にオン(ON)し、全ての画素1における点灯制御スイッチ15は点灯制御線9を介してオン状態に制御される。このとき各画素においては、リセットスイッチ51は駆動TFT 12のゲートとドレイン間を短絡する。即ち、このとき、駆動TFT 12はダイオード接続される。

30

## 【 0 0 4 2 】

また、このとき、点灯制御線9によって点灯制御スイッチ15Aもオンするために、駆動TFT 12には有機EL発光素子13が接続され、駆動TFT 12には有機EL発光素子13の駆動電流が流れる。次に、図9中のタイミング(2)において全ての点灯切替えスイッチ22は第二シフトレジスタ回路21側にオンし、全ての画素1における点灯制御スイッチ15Aは点灯制御線9を介して一旦オフ(OFF)状態に制御される。点灯制御スイッチ15Aがオフすると、駆動TFT 12は有機EL発光素子13から切り離され、駆動TFT 12のゲート及びドレインが駆動TFT 12のしきい値電圧 ( $V_{th}$ ) になった時点で、駆動TFT 12のチャネル電流は流れなくなる。次に、図中のタイミング(3)においてリセット線53がオフすると、容量50の一端には上記アナログの画像信号電圧が入力し、容量50の他端には駆動TFT 12のしきい値電圧 ( $V_{th}$ ) が出力された電位差状態が、容量50に記憶される。

40

## 【 0 0 4 3 】

この後、行毎に各画素電流値の測定が行われる。この際には、点灯制御線9は点灯切替えスイッチ22を介して第2シフトレジスタ回路21によって順次走査される。走査された画素1Aの行においては、点灯制御スイッチ15Aがオン状態になるため駆動TFT 12には有機EL

50

発光素子13が接続され、ゲート電圧次第で駆動TFT 12には有機EL発光素子13の駆動電流が流れるようになる。このとき、信号電圧入力回路6は、三角波状のスイープ電圧における最低電圧以下に相当する電圧を信号線2に書込む。このとき、容量50の働きにより、駆動TFT 12は所定の期間オン状態に入り、有機EL発光素子13を駆動する。これは信号線2に印加される電圧が書込み期間に書込まれたアナログ画像信号電圧よりも小さいため、TFT 12のゲートにはしきい値電圧 ( $V_{th}$ ) よりも小さい電圧が生じ、駆動TFT 12は常時オン状態になるためである。

【0044】

このとき、有機EL発光素子13には駆動TFT 12と点灯制御スイッチ15Aを介して、ほぼ電源線4電圧に等しい電圧が印加されるため、有機EL発光素子13の特性変化に応じた電流が流れることになる。このとき、電流測定回路7の出力電圧を観測することにより、有機EL発光素子13を流れる駆動電流が測定される。

10

【0045】

実施例2においても、このように第2シフトレジスタ回路21の走査により、画素1Aの全面の駆動電流特性を測定することが可能であり、このようにして得られた電流測定回路7の出力電圧をAD変換回路、圧縮し、補正データメモリに記憶すること、補正データメモリに記憶された情報からグラフィックコントロール回路が各画素における有機EL発光素子13の変化の度合いを取得し、この結果をデータ変換テーブルに予め書込まれている変換情報と照らし合わせてタイミングコントロール回路に入力する表示データにフィードバックする。これにより、上記有機EL発光素子13の変化に起因する固定パタンノイズをキャンセルすることは第一の実施例と同様である。

20

【0046】

実施例2においては、有機EL発光素子13はほぼ電源線4の一定電圧で駆動されることから、有機EL発光素子13を流れる駆動電流によって有機EL発光素子13の特性変化量を取得することがより容易である。

【実施例3】

【0047】

以下、図10、11を用いて、本発明の実施例3を説明する。本発明の実施例3である携帯端末の基本的な構造及び動作は、既に述べた実施例1と同様であり、実施例1と比較した際の実施例3の差異は、電流測定回路とその駆動系のみである。従って、ここでは電流測定回路部分のみに着目して、その構成及び動作を説明する。

30

【0048】

図10は本発明の実施例3を適用する携帯端末の画素周辺の構成図である。表示領域AR内には画素1Aがマトリクス状に設けられており、画素1Bには信号線2、ゲート線3、電源線4及び点灯制御線9がそれぞれ接続されている。実際には画素1Bは表示領域AR内に多数個設けられているが、図10には図面の簡略化のために1画素のみを記載してある。信号線2の一端は信号電圧入力回路6に接続されている。ゲート線3の一端は第一シフトレジスタ回路5に接続されている。電源線4の一端は電源切替えスイッチ61を介して電源回路8に接続され、電源切替えスイッチ61の另一端は電流測定回路62を介して電流測定用電源63に接続されている。なおここで、電源切替えスイッチ61は、第三シフトレジスタ回路64によって走査される。

40

【0049】

点灯制御線9の一端は点灯切替えスイッチ22を介して第二シフトレジスタ回路21に接続されており、点灯切替えスイッチ22の另一端は点灯線20に接続されている。なおここで画素1B、信号電圧入力回路6、第1シフトレジスタ回路5、点灯切替えスイッチ22、第2シフトレジスタ回路21はガラス基板上に、多結晶Si-TFT (を用いて構成されている。

【0050】

実施例3の動作は、基本的には実施例1の動作と同様であるので、ここでは実施例3の特徴である電流測定回路の動作に関して、図11を用いて説明する。図11は各画素に対して、その駆動電流を順次測定する際のシーケンスを説明する図4と同様の模式図である

50

。図11に示すように、始めに全画素1Bに一括して信号電圧入力回路6から全面に白レベルの信号電圧[White]を書込み、この後に第二シフトレジスタ回路21が各画素行(Pixel row)の点灯制御線9を順次開閉走査することによって、選択された行についてのみ、画素1Bの有機EL発光素子13を流れる駆動電流が測定される。これは、実施例1と同様である。

#### 【0051】

しかしながら、実施例3においては、選択された行について駆動電流を測定する際には、電源線4に接続された電源切替えスイッチ61を第三シフトレジスタ回路64によって走査することにより、電源線4を電流測定回路62を介して電流測定用電源63に順次接続する。実施例3においては、このように単一の電流測定回路62を切り換えて電流測定を行うことに特徴がある。このとき、電流測定回路62の出力電圧を観測することにより、有機EL発光素子13を流れる駆動電流が測定される。実施例3においても、このように第二シフトレジスタ回路21及び第三シフトレジスタ回路64の走査により、画素1B全面の駆動電流特性を測定することが可能である。

10

#### 【0052】

そして、このようにして得られた電流測定回路62の出力電圧をAD変換回路、圧縮し、補正データメモリに記憶すること、補正データメモリに記憶された情報から、グラフィックコントロール回路が各画素における有機EL発光素子13の変化の度合いを取得し、この結果をデータ変換テーブルに予め書込まれている変換情報と照らし合わせることによって、タイミングコントロール回路に入力する表示データにフィードバックし、上記有機EL発光素子13の変化に起因する固定パタンノイズをキャンセルすることは実施例1と同様である。

20

#### 【0053】

ここで、実施例3では、単一の電流測定回路62を用いることにより、電流測定回路62を多数設けなくとも良い、或いは電流測定回路62個々のばらつきを気にしなくて済む、といった利点がある。

#### 【実施例4】

#### 【0054】

以下、図12を用いて、本発明の実施例4を説明する。本発明を適用する実施例4である携帯端末の基本的な構造及び動作は、既に述べた実施例1と同様であり、実施例1と比較した際の実施例4の差異は、画素構造とその駆動系のみである。従って、ここでは画素回路部分(画素1C)のみに着目して、その構成及び動作を説明する。

30

#### 【0055】

図12は本発明の実施例4の画素1Cの構成例を説明する回路図である。図12において、信号線2には画素TFT 10の一端が接続されており、画素TFT 10のゲートはゲート線3に、画素TFT 10の他端は駆動TFT 12のゲートに接続されている。駆動TFT 12のゲートには更に容量11の一端が接続されており、容量11の他端と駆動TFT 12の一端とは共通に電源線4に接続されている。駆動TFT 12の他端は点灯制御スイッチ15の一端に入力し、点灯制御スイッチ15の他端はカーボンナノチューブを表面にコーティングした電子放出源70に接続されている。なお図示していないが不活性ガス領域を介して、電子放出源70の先には蛍光体を有する共通基板が設けられており、この共通基板には予め所定の電圧が印加されている。なお点灯制御スイッチ15のゲートは、点灯制御線9に接続されている。

40

#### 【0056】

次に、図12に示した画素1Cの動作を説明する。信号線2にアナログの画像信号電圧が出力されている状態で、画素1Cのゲート線3が選択され、画素TFT 10がオン状態になると、信号電圧は容量11に書込まれる。書込まれた信号電圧は画素TFT 10がオフ状態になった後も容量11に記憶されるため、書込まれた信号電圧は駆動TFT 12に常に入力される。これによって駆動TFT 12は書込まれた信号電圧に対応した駆動電流を電子放出源70に入力し、電子放出源70は共通接地基板上の蛍光体を画像信号電圧に対応した輝度で発光する。なお上記の期間中は全ての点灯切替えスイッチ22は点灯線20側にオンしており、これによって全ての画素1における点灯制御スイッチ15は点灯制御線9を介してオン状態に固定されている。

50

## 【0057】

実施例4においては、発光体として、高輝度大面積化に好適な電子放出源70と蛍光体の組合わせを用いている。本実施例においては、この電子放出源70の特性の変化をまたリアルタイムで検知することが可能であり、安定した発光輝度を有する高輝度大面積のディスプレイを実現することが可能である。

## 【産業上の利用可能性】

## 【0058】

本発明によれば、安定した発光輝度を有する携帯電話等の高画質携帯端末を始め、パソコンなどの各種の情報端末、あるいはテレビジョン受信機、その他の電子機器のための画像表示装置を提供することができる。

10

## 【図面の簡単な説明】

## 【0059】

【図1】本発明による画像表示装置の実施例1を説明するための携帯端末の構成図である。

【図2】図1における画素の構成例を説明する回路図である。

【図3】図1における電流測定回路の構成例を説明する回路図である。

【図4】本発明の実施例1における駆動電流測定シーケンスを説明する模式図である。

【図5】本発明の実施例2を説明するための携帯端末の画素周辺の構成図である。

【図6】図5における画素の構成を説明する回路図である。

【図7】本発明の実施例2を説明するための画素における信号線、リセット線、点灯制御線の信号電圧書き込み期間における動作タイミング図である。

20

【図8】本発明の実施例2を説明するための画素における信号線、リセット線、点灯制御線の表示期間における動作タイミング図である。

【図9】本発明の実施例2を説明するための画素における信号線、リセット線、点灯制御線の駆動電流測定期間における動作タイミング図である。

【図10】本発明の実施例3を適用する携帯端末の画素周辺の構成図である。

【図11】本発明の実施例3の各画素に対して、その駆動電流を順次測定する際のシーケンスを説明する図4と同様の模式図である。

【図12】本発明の実施例4の画素の構成例を説明する回路図である。

【図13】従来技術による発光ディスプレイの構成図である。

30

【図14】図13における画素の構成例の説明図である。

【図15】画素行に対して駆動電流を測定する際のシーケンスを説明する模式図である。

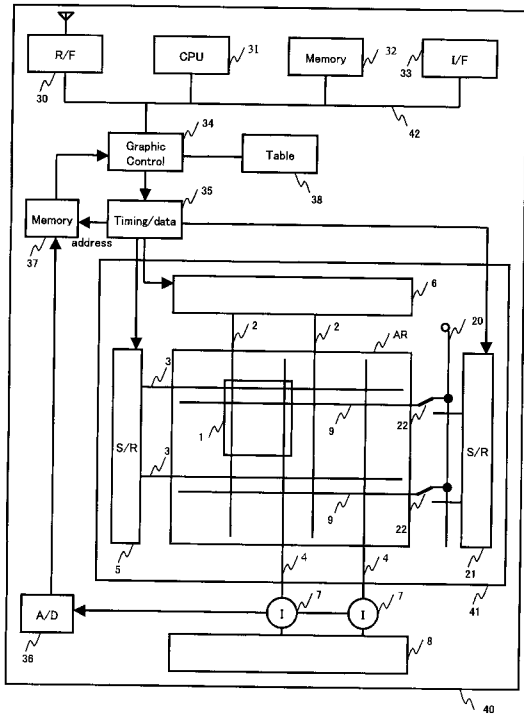
## 【符号の説明】

## 【0060】

AR...表示領域、1,1A,1B,1C...画素、2...信号線、3...ゲート線、4...電源線、5...第一シフトレジスタ回路、6...信号電圧入力回路、7...電流測定回路、8...電源回路、9...点灯制御線、10...画素TFT、11...容量、12...駆動TFT、13...有機EL発光素子、14...共通接地端子、15...点灯制御スイッチ。

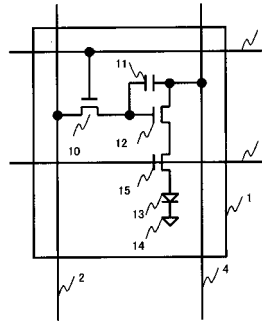
【 図 1 】

図 1



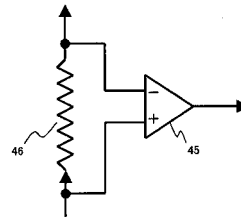
【 図 2 】

図 2



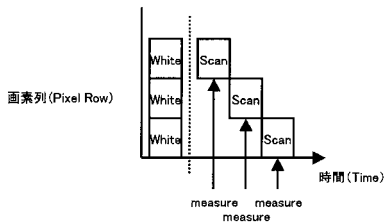
【 図 3 】

図 3



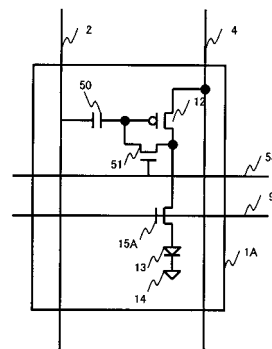
【 図 4 】

図 4



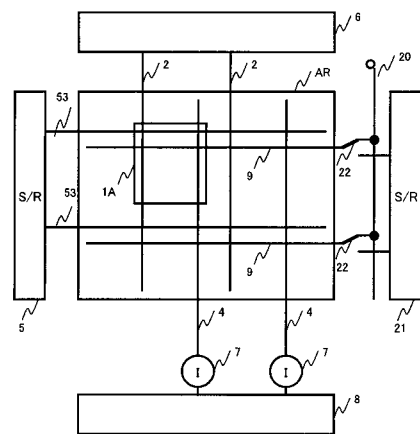
【 図 6 】

図 6



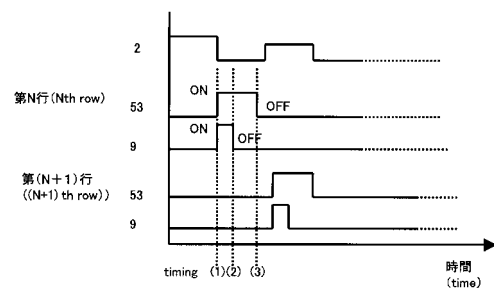
【 図 5 】

図 5



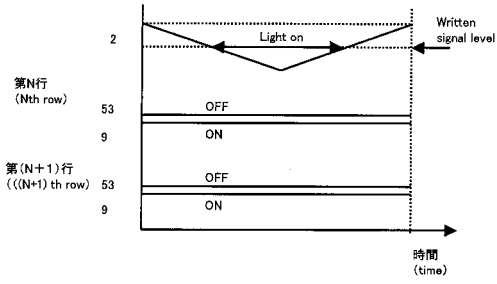
【 図 7 】

図 7



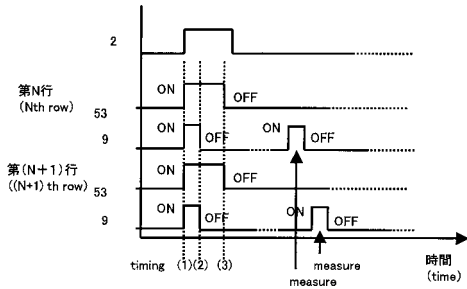
【 図 8 】

図8



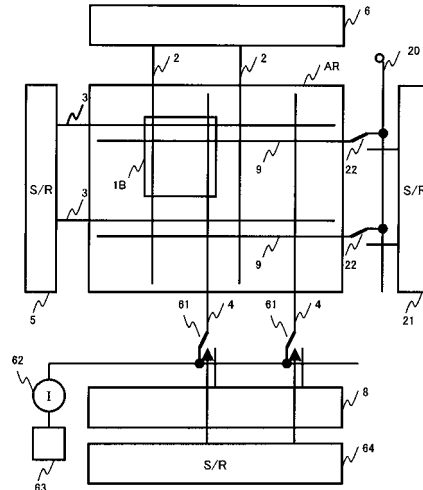
【 図 9 】

図9



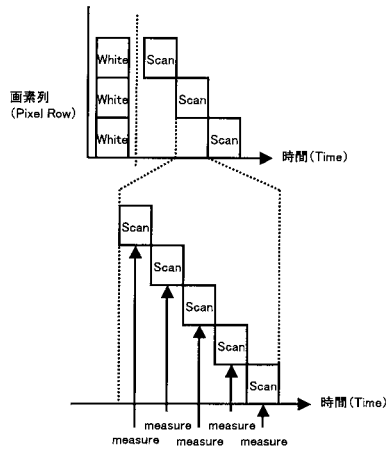
【 図 10 】

図10



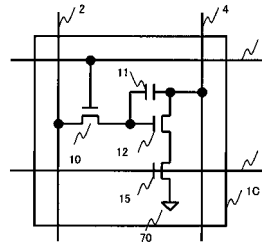
【 図 11 】

図11



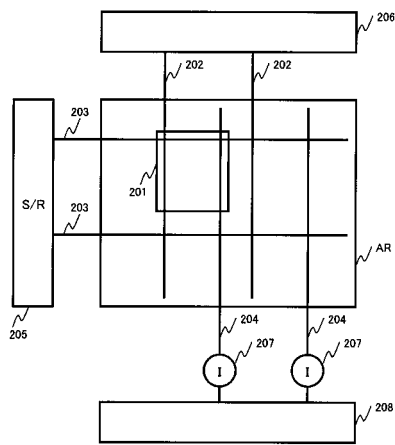
【 図 12 】

図12



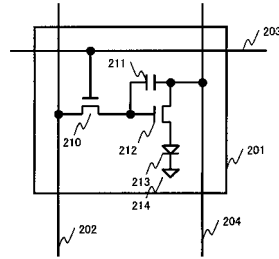
【 図 1 3 】

図13



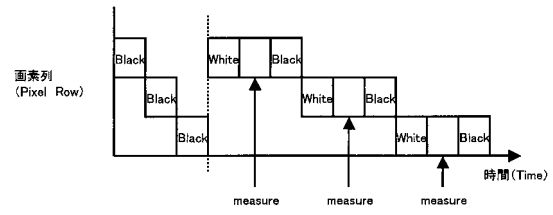
【 図 1 4 】

図14



【 図 1 5 】

図15





## フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 3 1 V
	G 0 9 G	3/20	6 4 1 D
	G 0 9 G	3/20	6 4 2 A
	G 0 9 G	3/20	6 4 2 P
	G 0 9 G	3/22	E
	H 0 5 B	33/14	A

(72)発明者 秋元 肇  
 東京都国分寺市東恋ヶ窪一丁目280番地  
 所内 株式会社 日立製作所 中央研究

(72)発明者 衣川 清重  
 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内

(72)発明者 林 伸明  
 千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内

審査官 佐野 潤一

(56)参考文献 特開2002-341825(JP,A)  
 特開2003-122301(JP,A)  
 特開2003-308042(JP,A)  
 特開2000-267628(JP,A)  
 特開2003-150107(JP,A)  
 特開2003-202836(JP,A)  
 特開2003-202837(JP,A)  
 特開2003-308046(JP,A)  
 特開2003-330421(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 3 0
G 0 9 G	3 / 2 0
G 0 9 G	3 / 2 2