



(12)发明专利

(10)授权公告号 CN 109580077 B

(45)授权公告日 2020.07.28

(21)申请号 201811490882.9

(22)申请日 2018.12.06

(65)同一申请的已公布的文献号
申请公布号 CN 109580077 A

(43)申请公布日 2019.04.05

(73)专利权人 中国科学院苏州纳米技术与纳米
仿生研究所南昌研究院

地址 330000 江西省南昌市汇仁大道266号
小蓝创新创业基地15号楼

(72)发明人 刘斌 范亚明 朱璞成 陈诗伟
刘芹篁 黄蓉

(74)专利代理机构 南京利丰知识产权代理事务
所(特殊普通合伙) 32256

代理人 赵世发 王锋

(51)Int.Cl.

G01L 9/06(2006.01)

G01L 1/18(2006.01)

G01L 19/00(2006.01)

(56)对比文件

CN 203432737 U,2014.02.12,

CN 106468604 A,2017.03.01,

CN 205133147 U,2016.04.06,

CN 107941385 A,2018.04.20,

CN 205120297 U,2016.03.30,

CN 104617054 A,2015.05.13,

CN 101364579 A,2009.02.11,

CN 108529553 A,2018.09.14,

EP 0280905 A2,1988.09.07,

审查员 王媛

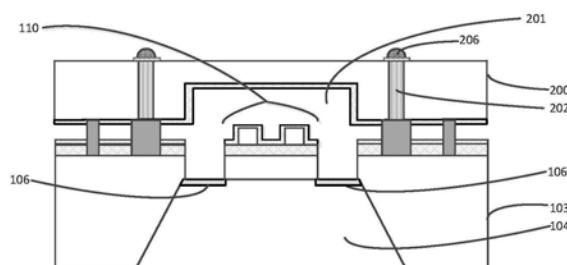
权利要求书2页 说明书8页 附图4页

(54)发明名称

压力传感器结构及其制作方法

(57)摘要

本发明公开了一种压力传感器结构及其制作方法。所述压力传感器结构采用背压式倒装焊接结构,包括基座、盖帽和压敏组件等,所述压敏组件被封装于基座与盖帽之间的封装区域内,所述基座上设置有导电图形,所述压敏组件的电信号经所述导电图形引出至所述封装区域外部。本发明提供的压力传感器结构的传感精度高,可靠性好,适用于绝大部分非腐蚀性环境。



1. 一种压力传感器结构,其特征在于包括基座、盖帽和压敏组件,所述压敏组件被封装于基座与盖帽之间的封装区域内,所述基座上设置有导电图形,所述压敏组件的电信号经所述导电图形引出至所述封装区域外部;

所述封装区域包括形成在基座与盖帽之间的密封腔室,所述压敏组件包括依次设置在所述基座第一表面的压敏膜和压敏电阻,而与所述基座第一表面背对的第二表面设置有槽型腔室;

所述槽型腔室的底壁包括第一区域和第二区域,所述第一区域与所述压敏电阻对应设置,所述第二区域内设置有低弹性模量材料层,所述第一区域位于所述槽型腔室的底壁中央。

2. 根据权利要求1所述压力传感器结构,其特征在于:所述低弹性模量的材料层包括金属层或介质层或者由金属层与介质层形成的混合层。

3. 根据权利要求1所述压力传感器结构,其特征在于:所述低弹性模量的材料层的厚度为4-10 μm 。

4. 根据权利要求1所述的压力传感器结构,其特征在于:所述低弹性模量材料层用于隔离所述密封腔室和槽型腔室。

5. 根据权利要求1所述的压力传感器结构,其特征在于:所述导电图形设置于低弹性模量材料层上方。

6. 根据权利要求1所述的压力传感器结构,其特征在于:所述密封腔室由盖帽、设置在盖帽上的凹槽与基座围合形成。

7. 根据权利要求1所述的压力传感器结构,其特征在于:所述压敏电阻为惠斯登电桥结构。

8. 根据权利要求1或7所述的压力传感器结构,其特征在于:所述压敏电阻设置于压敏膜的中央。

9. 根据权利要求1所述的压力传感器结构,其特征在于:所述压敏膜的厚度为25 μm -60 μm 。

10. 根据权利要求1所述的压力传感器结构,其特征在于:所述基座与盖帽之间经键合焊盘密封键合,所述键合焊盘环绕所述压敏组件设置。

11. 根据权利要求1所述的压力传感器结构,其特征在于:所述基座与盖帽之间还设置有导电金属焊盘,所述导电金属焊盘分布在所述封装区域外部,所述压敏组件经导电图形与导电金属焊盘电连接。

12. 根据权利要求1所述压力传感器结构,其特征在于:所述基座包括SOI基片。

13. 根据权利要求1所述的压力传感器结构,其特征在于:所述压敏膜上还形成有钝化层,所述压敏电阻的欧姆接触区域由所述钝化层内露出并与所述导电图形电连接。

14. 一种压力传感器的制作方法,包括制作基座的步骤、制作盖帽的步骤、在所述基座的第一表面上制作压敏组件的步骤以及将压敏组件封装于基座与盖帽之间的封装区域内的步骤,其特征在于还包括:

在所述基座的第二表面形成槽型腔室,槽型腔室底部的剩余基座形成压敏膜,槽型腔室的底壁包括第一区域和第二区域,所述第一区域与压敏电阻对应设置,所述第一区域位于所述槽型腔室的底壁中央;

在所述第二区域内设置低弹性模量材料层，

在所述基座的第一表面，形成导电图形，所述压敏组件的电信号经所述导电图形引出至所述封装区域外部；

在所述基座的第一表面制作压敏电阻，所述压敏电阻形成在压敏膜的中央，导电图形形成在低弹性模量材料层上方；

在基片和盖帽上制作键合焊盘与导电金属焊盘，所述键合焊盘环绕所述压敏电阻设置，所述导电金属焊盘与所述导电图形电连接。

15. 根据权利要求14所述的制作方法，其特征在于：所述导电金属焊盘分布在所述封装区域外部。

16. 根据权利要求14所述的制作方法，其特征在于：所述低弹性模量的材料层包括金属层或介质层或者由金属层与介质层形成的混合层。

17. 根据权利要求14所述的制作方法，其特征在于：所述低弹性模量的材料层的厚度为4-10 μm 。

压力传感器结构及其制作方法

技术领域

[0001] 本发明涉及一种压力传感器,特别涉及一种压力传感器结构及其制作方法,属于微电子机械系统技术领域。

背景技术

[0002] 微电子机械系统(MEMS)制造技术是在集成电路制造技术的基础上发展起来的,它沿用了许多IC制造工艺,但同时还发展了许多新的微机械加工艺,是近来发展迅速的一项高新技术。微型化,功耗低,精度高,价格便宜,可批量生产等是微电子机械系统的主要优势和特点。

[0003] MEMS压力传感器是汽车工业、生物医学、航空航天、工业自动化等领域不可或缺的重要器件。汽车工业普遍采用各种压力传感器来测量发动机机油压力、燃油压力、进气管道压力、安全气囊压力及轮胎压力。在生物医学领域,压力传感器可用于医疗诊断系统和颅内压力检测等。在航空航天领域,宇宙飞船和航天飞行器的姿态控制、高速飞行器、喷气发动机、火箭、卫星等耐热腔体和表面各部分压力的测量都离不开MEMS压力传感器。MEMS压阻式压力传感器是利用半导体材料的压阻效应和压敏薄膜的良好弹性,采用硅微机械加工制造工艺制成的一种压力传感器。其大多采用扩散硅工艺技术,当传感器的半导体弹性膜片受到外界振动、压力等作用时将产生变形,硅基压敏薄膜内部随之发生应变,随着膜片的应变,扩散电阻的电阻率会发生变化,从而导致电阻阻值的变化。通过电路测量电阻值变化的大小,就可确定外界压力。MEMS压阻式压力传感器原理简单,工艺易实现,且频率响应高、稳定性好、体积小、精度高,易于小型与微型化,是一种前景光明、发展迅速、应用广泛的新型传感器。

[0004] 现有技术中的压阻式压力传感器采用正面感压,金丝键合技术引出电极,其感压面大,电极引出时难免引入不同的应力,裸露的电极导致且抗腐蚀能力差,不适用于比较苛刻的工作环境中。另一方面,将压敏组件贴装于基板上时和随后的注塑过程同样也给压敏薄膜带来不良的应力影响,降低了压力传感器的精确度。压阻式压力传感器在工作时需要感应不同的压力,压敏薄膜会发生不同程度的形变,采用金属丝引线连接的压阻式压力传感器由于受力不均匀可能会断裂从而带来可靠性隐患。

发明内容

[0005] 发明的主要目的在于提供一种背压式、带有应力吸收缓冲连接膜层且采用导电柱代替引线连接的压力传感器结构及其制作方法,该结构减小了其余部件附加应力对压敏组件的影响,增强了压力传感器的精确度,改善了可靠性,扩大了传感器的环境使用范围,进而克服了现有技术中的不足。

[0006] 为实现前述发明目的,本发明采用的技术方案包括:

[0007] 本发明实施例提供了一种压力传感器结构,其包括基座、盖帽和压敏组件,所述压敏组件被封装于基座与盖帽之间的封装区域内,所述基座上设置有导电图形,所述压敏组

件的电信号经所述导电图形引出至所述封装区域外部。

[0008] 在一些较为具体的实施方案中,所述封装区域包括形成在基座与盖帽之间的密封腔室,所述压敏组件包括依次设置在所述基座第一表面的压敏膜和压敏电阻,而与所述基座第一表面背对的第二表面设置有槽型腔室。

[0009] 在一些较为具体的实施方案中,所述槽型腔室的底壁包括第一区域和第二区域,所述第一区域与所述压敏电阻对应设置,所述第二区域内设置有低弹性模量材料层,所述第一区域位于所述槽型腔室的底壁中央。

[0010] 在一些较为具体的实施方案中,所述低弹性模量的材料层包括金属层或介质层或者由金属层与介质层形成的混合层。

[0011] 优选的,所述低弹性模量的材料层的厚度为4-10 μm 。

[0012] 在一些较为具体的实施方案中,所述低弹性模量材料层用于隔离所述密封腔室和槽型腔室。

[0013] 在一些较为具体的实施方案中,所述导电图形设置于低弹性模量材料层上方。

[0014] 在一些较为具体的实施方案中,所述密封腔由盖帽、设置在盖帽上的凹槽与基座围合形成。

[0015] 在一些较为具体的实施方案中,所述压敏电阻为惠斯登电桥结构。

[0016] 在一些较为具体的实施方案中,所述压敏电阻设置于压敏膜的中央。

[0017] 在一些较为具体的实施方案中,所述压敏膜的厚度为25 μm -60 μm 。

[0018] 在一些较为具体的实施方案中,所述基座与盖帽之间经键合焊盘密封键合,所述键合焊盘环绕所述压敏组件设置。

[0019] 在一些较为具体的实施方案中,所述基座与盖帽之间还设置有导电金属焊盘,所述导电金属焊盘分布在所述封装区域外部,所述压敏组件经导电图形与导电金属焊盘电连接。

[0020] 在一些较为具体的实施方案中,所述基座包括SOI基片。

[0021] 在一些较为具体的实施方案中,所述压敏膜上还形成有钝化层,所述压敏电阻的欧姆接触区域由所述钝化层内露出并与所述导电图形电连接。

[0022] 本发明实施例还提供了一种压力传感器的制作方法,包括制作基座的步骤、制作盖帽的步骤、在所述基座的第一表面上制作压敏组件的步骤以及将压敏组件封装于基座与盖帽之间的封装区域内的步骤,还包括:在所述基座的第一表面,形成导电图形,所述压敏组件的电信号经所述导电图形引出至所述封装区域外部。

[0023] 在一些较为具体的实施方案中,所述的制作方法具体包括:

[0024] 提供基座,并在所述基座的第二表面形成槽型腔室,槽型腔室底部的剩余基座形成压敏膜,槽型腔室的底壁包括第一区域和第二区域,所述第一区域与所述压敏电阻对应设置,所述第一区域位于所述槽型腔室的底壁中央;

[0025] 在所述第二区域内设置低弹性模量材料层,

[0026] 在所述基座的第一表面制作压敏电阻,所述压敏电阻形成在压敏膜的中央,导电图形形成在低弹性模量材料层上方;

[0027] 在基片和盖帽上制作键合焊盘与导电金属焊盘,所述键合焊盘环绕所述压敏电阻设置,所述导电金属焊盘与所述导电图形电连接。

[0028] 优选的,所述导电金属焊盘分布在所述封装区域外部;

[0029] 优选的,所述低弹性模量的材料层包括金属层或介质层或者由金属层与介质层形成的混合层。

[0030] 优选的,所述低弹性模量的材料层的厚度为4-10 μm 。

[0031] 与现有技术相比,本发明实施例提供的压力传感器结构将压敏组件和焊盘隔开,电信号通过图形化的信号桥引出到导电金属焊盘上,信号桥的下层有一层弹性模量较低的材料,该层不仅起到了隔离背腔和正面密封参考腔的作用,而且由于其低的弹性模量,可以和信号桥一起起到吸收和减小后续封装工艺例如键合、注塑带来的应力影响;采用该结构的压力传感器,由于其压敏组件被应力缓冲膜层包围,大大减少了器件其余部分的受力对压敏组件的干扰,使得暴露于背腔的压力敏感部分能更好的感应外界的压力变化,增强了压阻式压力传感器的精确度;以及采用背腔结构避免了电极的暴露,增强了该压力传感器的适用范围;另外采用导电柱代替引线键合的倒桩焊结构则增强了压阻式压力传感器的可靠性。

附图说明

[0032] 图1是本发明实施例1提供的SOI基片的剖面结构示意图;

[0033] 图2是本发明实施例1步骤S001中在SOI基片的背面(即第二表面)上形成背腔后的剖面结构示意图;

[0034] 图3是本发明实施例1步骤S002中在背腔底部形成低弹性模量的材料层后剖面结构示意图;

[0035] 图4是本发明实施例1步骤S003中在低弹性模量的材料层上形成窗口后的剖面结构示意图;

[0036] 图5是本发明实施例1步骤S004中在SOI基片的正面(即第一表面)形成压敏电阻后的剖面结构示意图;

[0037] 图6是本发明实施例1步骤S005中在SOI基片的正面形成钝化层后的剖面结构示意图;

[0038] 图7是本发明实施例1步骤S006中在SOI基片的正面形成第一导电凸点和第一键合金属环后的剖面结构示意图;

[0039] 图8是本发明实施例1制作形成的压力传感器的基座的俯视结构示意图;

[0040] 图9是本发明实施例1步骤S007中制作形成的盖帽的剖面结构示意图;

[0041] 图10是本发明实施例1步骤S008中制作形成的压力传感器的剖面结构示意图;

[0042] 图11是本发明实施例1中一种压力传感器结构的制作流程图。

具体实施方式

[0043] 鉴于现有技术中的不足,本案发明人经长期研究和大量实践,得以提出本发明的技术方案。如下将对该技术方案、其实施过程及原理等作进一步的解释说明。

[0044] 实施例1

[0045] 一种压阻式压力传感器结构,其包括基座和盖帽,在分别进行微纳加工后再键合在一起,该工艺可以采用晶圆级盖帽封装,便于大规模的量产。该传感器采用背压式倒装焊

接结构,其包括一个压敏组件、带有通孔的硅质基座、用来释放应力的弹性介质层和一个盖帽键合层以及两个腔室,其中背部的槽型腔室与外界环境空气接触,顶部腔室为密封腔室;压敏组件与外界的电连接通过导电图形从弹性介质层引出到硅质基座外层,盖帽和硅质基座外层通过键合连接,通过通孔形成导电焊凸点。该结构的压力传感器适用于绝大部分非腐蚀性环境下,并且由于应力的释放,增加了背压式压力传感器的精度,而倒装焊结构避免了压敏电阻不一致导致的与外电路连接的金属断裂的问题。

[0046] 其中的基座优选为SOI基片,选用该结构的基片便于得到均匀性好的压敏膜层和一致性好的压敏电阻,工艺可控性好并且加工工艺简单;也可以选择硅基外延片等。

[0047] 具体的,压敏膜层(即压敏膜,下同)是通过刻蚀SOI基片的衬底背部,得到一个背部腔室,在腔室的上方形成想要的压敏膜层的厚度,该厚度 $25\mu\text{m}$ - $60\mu\text{m}$ 为佳;具体的,压敏电阻是通过对SOI基片的顶层的硅外延层进行微纳加工,例如离子入住,光刻刻蚀等工艺,在压敏膜层上形成压敏电阻;所述压敏电阻的结构为惠斯登电桥结构,优选的,在矩形压敏膜上形成方向一致的折叠压敏电阻;优选的,所述的惠斯登电桥压敏电阻结构可以包含一些附加的温度补偿电阻,这些压敏电阻区域与需位于压敏膜的中央。优选的,所述的压敏电阻区域(所述压敏电阻区域即与压敏电阻所在区域以及压敏电阻的投影区域)的背面对应着背腔的中间区域部分,在确定好背腔(即前述槽型腔室,下同)对应的区域部分后,在背腔底部的该区域之外,淀积一层低弹性模量的材料层,用来缓冲和吸收外部应力对压敏电阻区域的影响,同时可以用来隔离背腔和正面的密封腔。优选的,所述的低弹性模量的材料层可以是金属层或者介质层,该材料需要和硅有好的粘附性以确保很好的隔离背腔和正面密封腔室;优选的,所述的低弹性模量的材料层并未有覆盖压敏电阻对应的背腔底部区域,该区域需要暴露出来,让其充分感应外部压力的变化;所述的压敏电阻区域的电信号用淀积在压敏膜层的图形化金属线(即所述的导电图形,下同)引出,而其余的压敏膜层都被刻蚀掉,切断压敏电阻区域和焊盘区域的硬连接。所述的图形化金属线区域位于低弹性模量层的上方,与低弹性模量的材料层一起用来缓冲和吸收外部应力对压敏电阻区域的影响,所述的焊盘区域分为内层和外层,内层为引出信号的导电金属焊盘,用来和盖帽的硅通孔TSV导电柱焊盘连接,外层为一圈密封的键合金属焊盘(即所述键合焊盘,下同),用来与盖帽的键合金属焊盘连接实现盖帽和基片的密封键合。优选的,所述的盖帽为硅材料,盖帽的键合面与SOI基片对应的区域同样有焊盘,同样也分为内层焊盘和外层焊盘。其内层焊盘即为TSV通孔导电柱焊盘,外层焊盘为一圈密封的键合焊盘;所述硅材料的盖帽有TSV通孔,TSV通孔内通过溅射和电镀的方法形成导电柱,盖帽键合面的TSV通孔位置是导电柱焊盘,而另一面的该位置为焊球凸点,用来将压力传感器的电信号引出。

[0048] 具体的,请参阅图11,一种压力传感器的制作方法,可以包括如下步骤:

[0049] 如图1为提供的SOI基片,该基片的正面(即第一表面)有单晶硅外延层101、位于中间的氧化埋层即BOX层102、以及背面(即第二表面)的单晶硅衬底103,SOI片单晶硅的类型和晶向根据工艺需求选择,优选的为P型晶相的SOI基片,但不仅限于此类型。

[0050] S001,形成背腔,得到硅应力膜(即前述压敏膜,下同) 105:

[0051] 如图2所示,在SOI片的衬底背面的单晶硅衬底103形成背腔(即前述槽型腔室,下同) 104;背腔104的形成方法可以是在单晶硅衬底103上生长一层热氧化层,再利用该热氧化层作为掩膜用各向异性的湿法腐蚀,通过控制腐蚀时间形成背腔104,背腔底部剩余区域

的单晶硅衬底形成硅应力膜105;背腔104也可以用DRIE即深反应离子刻蚀技术形成,从而获得需要厚度的硅应力膜105,硅应力膜105的厚度为 $25\mu\text{m}$ – $60\mu\text{m}$ 为佳,优选为 $30\mu\text{m}$;

[0052] S002,在背腔104底部形成一层低弹性模量的材料层106:

[0053] 如图3所示,该材料层与硅要有良好的粘附性,以保证器件的可靠性,同时低的弹性模量可以尽量吸收外部应力,减少外部应力对器件核心压敏组件的影响和干扰,该材料层可以是金属层或介质层,也可以是混合层;优选的,可以先在背腔104底部采用热氧化的方法生成一层 SiO_2 层(因为 SiO_2 与Si有天然的良好粘附性,且弹性模量远低于硅,该层厚度大概为 $4\mu\text{m}$ – $10\mu\text{m}$,以 $5\mu\text{m}$ 为例),然后在 SiO_2 层上进行淡硼离子注入,破坏 SiO_2 晶格结构,随后溅射一层低弹性模量的金属层(例如 200nm 纳米的Au层),最后,经过高温退火让Au掺入 SiO_2 ,以形成弹性模量更低的而粘附性好的材料层106;

[0054] S003,刻蚀低弹性模量的材料层106形成窗口(所述窗口位于前述槽型腔室的底壁的第一区域)107,暴露出核心压敏电阻区域对应的背面硅应力膜;

[0055] 如图4所示,背腔底部的窗口107的位置需要和正面的核心压敏电阻区域重叠,形状一致,优选为矩形,大小略小一点以确保低弹性模量的材料层106能覆盖住核心压敏电阻区域外围;刻蚀的方法可以是IBE,RIE,ICP刻蚀等方法,本实施例采用IBE离子束刻蚀的方法在低弹性模量的材料层106形成窗口107,需要控制好IBE刻蚀的功率和时间,防止过刻到硅应力膜105;

[0056] S004,刻蚀基片正面的单晶硅外延层101形成矩形压敏膜惠斯登桥结构的压敏电阻108,初步形成核心压敏电阻区域:

[0057] 该矩形的惠斯登桥区域位于硅应力膜105正面中央,对应于低弹性模量材料层106的窗口107位置,如图5所示,构成惠斯登桥的4个压敏电阻108方向一致,且2个位于中部,2个位于边缘,可参阅图8所示;当硅应力膜105背面受到压力时,中央部分受挤压产生负应力,电阻阻值减小,上下边缘部分受拉伸,产生正应力,电阻阻值增大,这样可以得到与压力值线性度好的电压信号输出;

[0058] 具体的,压敏电阻的制作方法为:

[0059] 首先在基片正面101上生成氧化层作掩膜,进行浓硼扩散得到欧姆接触所需要的重掺杂区域;

[0060] 接下来去除氧化层并进行淡硼扩散,获得压敏电阻所需杂质浓度的顶层硅;用光刻胶作掩膜刻蚀基体正面的外延层101形成压敏电阻图形,优选的压敏电阻采用折叠式的结构,例如图8所示的压敏电阻108;

[0061] 最后进行欧姆接触金属层的淀积即压敏电阻电极的制作:构成电极的金属层根据工艺需求确定,优选的依次采用电子束蒸发淀积铬、铂、金三层金属膜(图中未示出),铬作为铂和基底之间的粘附层,铂金属层作为阻挡层,金层用作电极连接;至此位于硅应力膜105正面中部的矩形压敏膜惠斯登桥结构的电阻制作完毕。

[0062] S005,压敏电阻之间金属互连的制作以及惠斯登桥结构的电信号引出图形的刻蚀,形成核心压敏电阻区域110:

[0063] 如图6,首先基片正面淀积高品质的二氧化硅层109作为钝化层,该钝化层同时也起到抵消硅应力膜105的内部应力作用;

[0064] 然后刻蚀钝化层露出压敏电阻的欧姆接触区域(图中未示出),溅射或蒸发一层金

属膜层,以光刻胶为掩膜刻蚀形成导电的金属互连图形和导电的电信号引出金属线图形,其中压敏电阻之间的金属互连使4个压敏电阻构成矩形惠斯登桥结构,电信号引出金属线推荐从压敏核心部件区域的四个角引出,如图8所示;

[0065] 最后在硅应力膜105的外围,即核心压敏电阻区域110之外的无金属图形覆盖区域刻进行刻蚀,该刻蚀工艺同样以光刻胶为掩膜,推荐用RIE刻蚀,一直刻蚀到低弹性模量的材料层106,得到电信号引出桥(电信号引出桥由上至下依次包括导电图形、钝化层、氧化埋层、硅应力膜)111,如图8;最终形成核心压敏区域110被低弹性模量的材料层106包围,电信号通过位于106上的覆盖有金属连线的桥111引出的结构,请参考图8;该结构可以减少后续键合封装工艺产生的应力对核心压敏区域110的影响;

[0066] S006,SOI基片的导电金属焊盘112和键合焊盘113的制作:

[0067] 如图7所示,首先在钝化层109上导电金属焊盘和键合焊盘(键合焊盘呈环状)的位置进行RIE刻蚀,刻蚀到单晶硅衬底103为止形成刻蚀凹槽;然后在刻蚀凹槽位置依次淀积粘附层、阻挡层和种子层,各层的材料根据键合方式而定,例如金-金键合可以依次淀积Ti, Ni, Au分别作为粘附层,阻挡层和种子层;最后利用电镀在种子层上形成导电金属焊盘112和键合焊盘113;

[0068] S007,盖帽200正面腔体201的刻蚀,导电金属焊盘204和键合焊盘205以及导电柱202的制作:

[0069] 首先确定刻蚀腔体的位置,该腔体的位置需要和基片100上的核心压敏区域对应,尺寸要略大于核心压敏区域,从而使得键合后核心压敏器件能置于该腔体内。然后用光刻胶作掩膜采用RIE反应离子刻蚀在盖帽200的正面得到腔体201,请参考图9;接下来在正面上进行深孔刻蚀,深孔的位置应该和SOI基片的导电金属焊盘的位置对应,深孔刻蚀优选的采用DRIEBOSCH工艺,刻蚀深度和孔径大小视工艺需求而定,例如150 μm 深,30 μm 的孔径。然后进行深孔电镀工艺形成导电柱,电镀前先对深孔侧壁溅射粘附层、阻挡层、和种子层,优选的采用磁控溅射的方法依次淀积一层100nm的Ti作为粘附层,100nm的W作为阻挡层,1500nm的铜作为种子层,溅射完成后进行电镀工艺将深孔填满形成导电柱202,例如铜柱。导电柱形成之后在盖帽正面上淀积一层SiO₂绝缘层203,优选的为1.5 μm 厚,并利用RIE刻蚀SiO₂层导电柱对应的位置,将导电柱暴露出来,同时刻蚀出导电柱外围的键合焊盘图形,请参考图9;接下来在图形位置淀积粘附层、阻挡层和种子层;最后利用电镀再种子层上形成导电金属焊盘204和键合焊盘205,厚度大概为3 μm ,键合焊盘材料根据工艺需求而定,例如可以是金或者铜等,必须和基片焊盘上的材料对应。此时位于导电柱位置的导电金属焊盘204和其外围一周的键合焊盘205制作完成;

[0070] S008,将盖帽200和基片键合,减薄抛光盖帽背面以及焊球的制作:

[0071] 首先将盖帽倒扣并和基片对准,根据键合工艺需求抽真空、加温加压,将盖帽和基片键合起来,例如金金键合,抽真空致 5×10^{-5} Torr,升温致300 $^{\circ}\text{C}$ 施加10Mpa压力,持续时间30分钟;此时基片正面的密封腔体201形成。然后对盖帽的背面进行减薄抛光,直至导电柱在背面露出即导电孔从盲孔变成通孔。接下来在盖帽的背面露出的导电柱位置,依次淀积一层粘附层,阻挡层和焊点浸润层,形成焊球凸点底部金属(UBM)层;例如用电子束蒸发依次在导电柱露出处淀积一层Ti、Ni、Au分别作为粘附层,阻挡层和浸润层;最后在UBM层上植球形成焊球凸点206,形成的压力传感器结构如图10所示。

[0072] 本发明实施例提供了一种压阻式压力传感器,其包括基座和盖帽基片,在分别进行微纳加工后再键合在一起,该工艺可以采用晶圆级盖帽封装,便于大规模的量产。

[0073] 其中的基座优选为SOI基片,选用该结构的基片便于得到均匀性好的压敏膜层和一致性好的压敏电阻,工艺可控性好并且加工工艺简单;也可以选择硅基外延片等。

[0074] 具体的,压敏膜是通过刻蚀SOI基片的衬底背部,得到一个槽型腔室,在腔室的上方形成想要的压敏膜的厚度,该厚度 $25\mu\text{m}$ – $60\mu\text{m}$ 为佳;具体的,压敏电阻是通过刻蚀SOI基片的顶层的硅外延层进行微纳加工,例如离子入住,光刻刻蚀等工艺,在压敏膜层上形成压敏电阻;所述压敏电阻的结构为惠斯登电桥结构,优选的,在矩形压敏膜上形成方向一致的折叠压敏电阻;优选的,所述的惠斯登电桥压敏电阻结构可以包含一些附加的温度补偿电阻,这些压敏电阻区域与需位于压敏膜的中央。优选的,所述的压敏电阻区域的背面对应着背腔的中间区域部分,在确定好背腔对应的区域部分后,在背腔底部的该区域之外,淀积一层低弹性模量的材料层,用来缓冲和吸收外部应力对压敏电阻区域的影响,同时可以用来隔离背腔和正面的密封腔。优选的,所述的低弹性模量的材料层可以是金属层或者介质层,该材料需要和硅有好的粘附性以确保很好的隔离背腔和正面密封腔室;优选的,所述的低弹性模量的材料层并未有覆盖压敏电阻对应的背腔底部区域,该区域需要暴露出来,让其充分感应外部压力的变化;所述的压敏电阻区域的电信号用淀积在压敏膜层的图形化金属线引出,而其余的压敏膜层都被刻蚀掉,切断压敏电阻区域和焊盘区域的硬连接。所述的图形化金属线区域位于低弹性模量层的上方,和低弹性模量层一起用来缓冲和吸收外部应力对压敏电阻区域的影响。所述的焊盘区域分为内层和外层,内层为引出信号的导电金属焊盘,用来和盖帽的硅通孔TSV导电柱焊盘连接,外层为一圈密封的键合金属焊盘,用来与盖帽的键合金属焊盘连接实现盖帽和基片的密封键合。优选的,所述的盖帽为硅材料,盖帽的键合面与SOI基片对应的区域同样有焊盘,同样也分为内层焊盘和外层焊盘。其内层焊盘即为TSV通孔导电柱焊盘,外层焊盘为一圈密封的键合焊盘;所述硅材料的盖帽有TSV通孔,TSV通孔内通过溅射和电镀的方法形成导电柱,盖帽键合面的TSV通孔位置是导电柱焊盘,而另一面的该位置为焊球凸点,用来将压力传感器的电信号引出。

[0075] 本发明实施例提供的压力传感器结构将压敏组件和焊盘隔开,电信号通过图形化的信号桥引出到导电金属焊盘上,信号桥的下层有一层弹性模量较低的材料,该层不仅起到了隔离背腔和正面密封腔的作用,而且由于其低的弹性模量,可以和信号桥一起起到吸收和减小后续封装工艺例如键合、注塑带来的应力影响;采用该结构的压力传感器,由于其压敏组件被应力缓冲膜层包围,大大减少了器件其余部分的受力对压敏组件的干扰,使得暴露于背腔的压力敏感部分能更好的感应外界的压力变化,增强了压阻式压力传感器的精确度;以及采用背腔结构避免了电极的暴露,增强了该压力传感器的适用范围;另外采用导电柱代替引线键合的倒桩焊结构则增强了压阻式压力传感器的可靠性。

[0076] 因此,本发明通过刻蚀形成刻蚀腔将核心压敏电阻区域和焊盘凸点隔开,电信号通过信号桥从核心压敏电阻区域的四个角引出到导电金属焊盘上,信号桥的下层有一层低弹性模量的材料层,该层不仅起到了隔离背腔和正面密封腔的作用,而且由于其低的弹性模量,可以和信号桥一起起到吸收和减小后续封装工艺例如键合、注塑带来的应力影响,增强了压阻式压力传感器的精确度;采用背腔结构避免了电极的暴露,增强了该压力传感器的抗腐蚀能力;采用导电柱代替引线键合则避免了金属丝引线连接的断裂隐患,从而增强

了压阻式压力传感器的可靠性,并且本发明的工艺过程适用于晶圆级的制作和封装,大大增加了量产产能。

[0077] 应当理解,上述实施例仅为说明本发明的技术构思及特点,其目的在于让熟悉此项技术的人士能够了解本发明的内容并据以实施,并不能以此限制本发明的保护范围。凡根据本发明精神实质所作的等效变化或修饰,都应涵盖在本发明的保护范围之内。

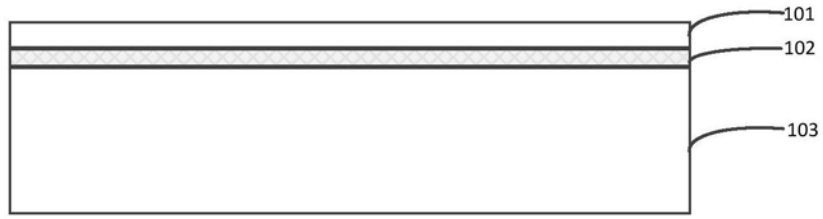


图1

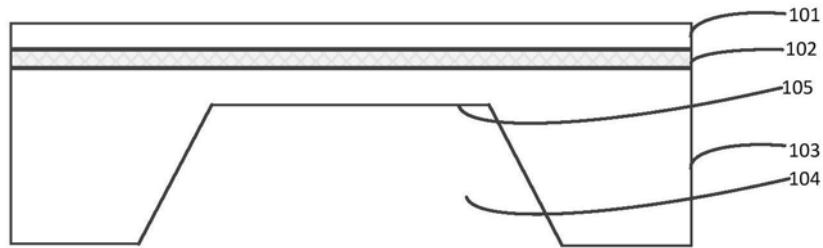


图2

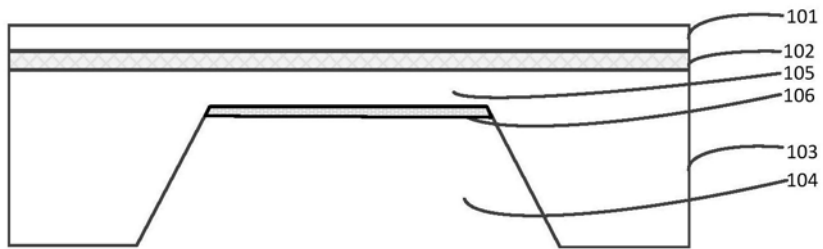


图3

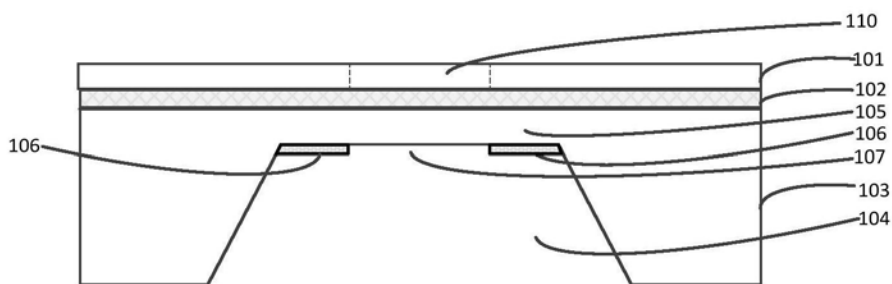


图4

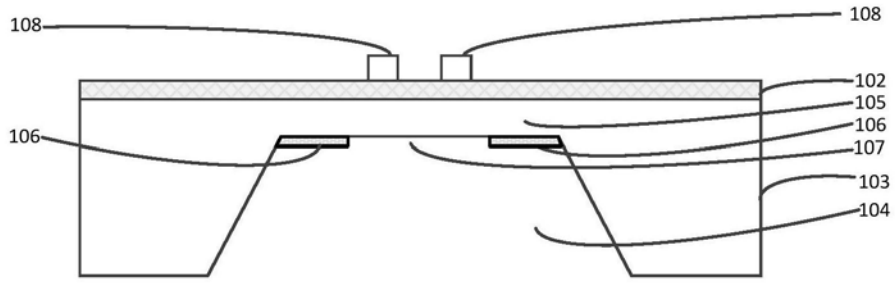


图5

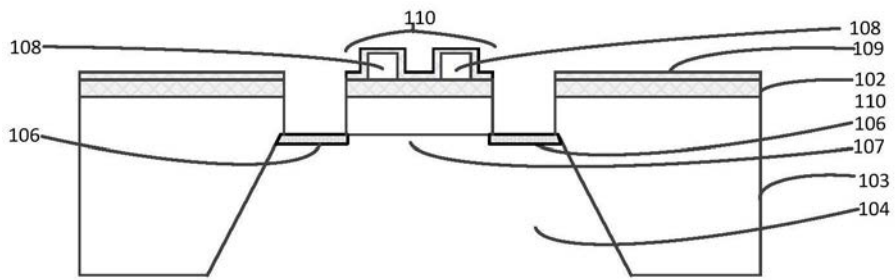


图6

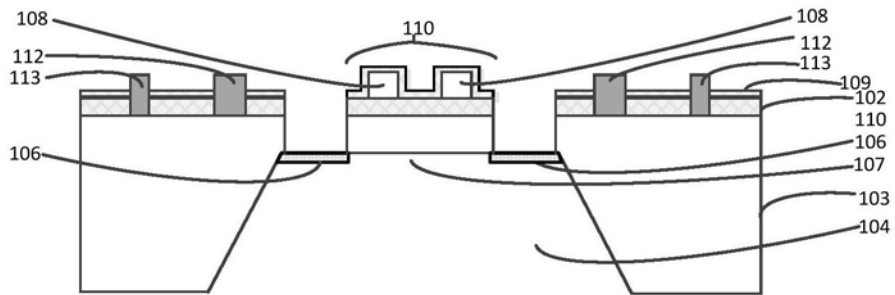


图7

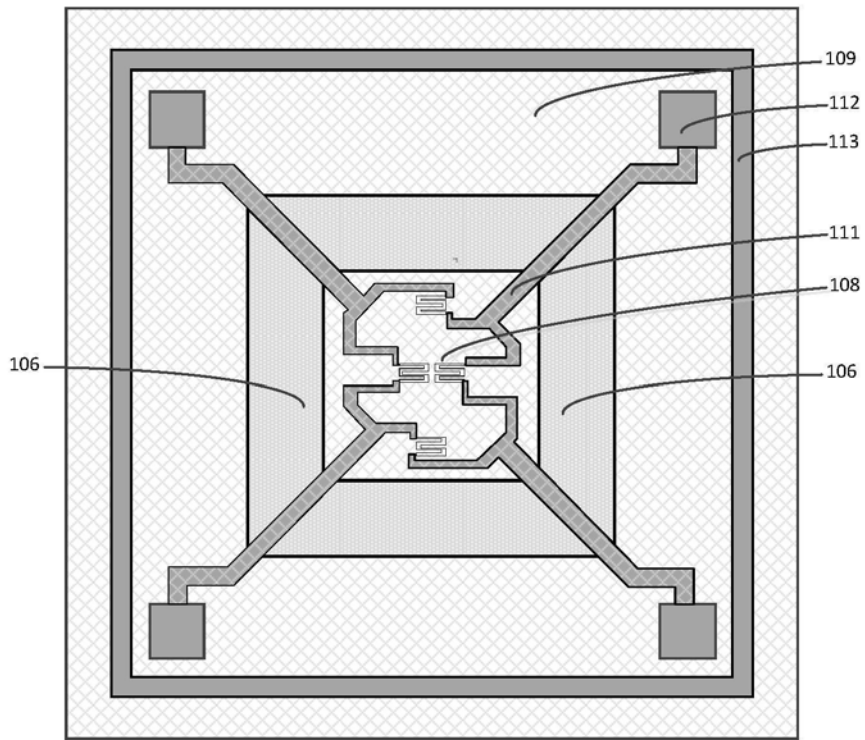


图8

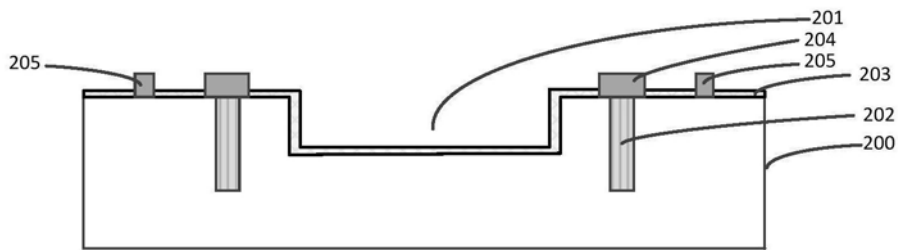


图9

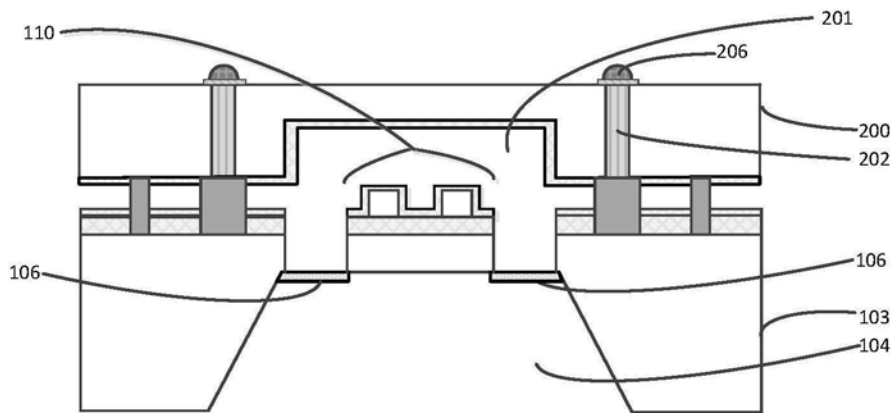


图10

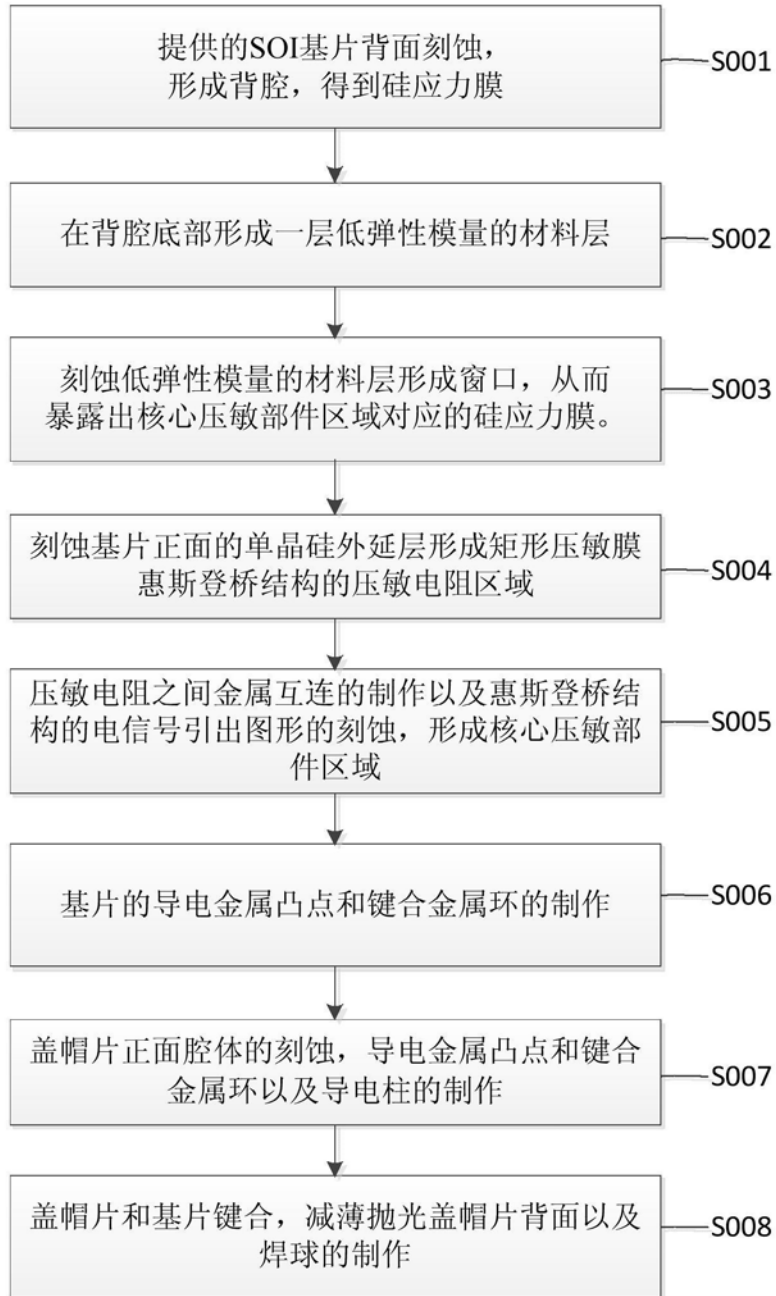


图11