

**ÖZET****BİR İLERİ DİJİTAL ANA-BANT İŞLEMCİSİNDE KULLANIM İÇİN UYGUN  
CİHAZ**

Mevcut tarifname bir hücresel komünikasyon ağındaki bir baz istasyon için bir ileri  
5 dijital ana-bant işlemcisi ile ilgilidir. Genel olarak, ileri dijital ana-bant işlemcisi birden  
fazla Radyo Erişim Teknolojisini (RAT) bir araya getirir. Burada kullanılan bir RAT bir  
karşılık gelen standartta tanımlanan bir radyo erişim teknolojisidir. Örneğin, bir  
düzenlemede, ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'lere  
şunlar dahildir: bir Kod Bölümlü Çoklu Erişim (CDMA) ses RAT (ör., 3GPP2 CDMA  
10 1x RTT veya 3GPP2 CDMA 1x İleri ve ayrıca bir Sadece Veri CDMA veya Veri  
Optimize Edilmiş (DO) RAT (ör., 3GPP2 CDMA EV-DO veya 3GPP2 CDMA EV-DO  
Rev B).

## İSTEMLER

1. Bir hücreli komünikasyon ağında (14) bir baz istasyon (16) için bir ileri dijital ana-bant işlemcisinde (28) kullanıma yönelik bir cihaz olup, baz istasyon (16) ileri dijital ana-bant işlemcisini (28) ve ileri dijital ana-bant işlemcisine (28) bağlı bir veya daha fazla radyo birimi (30) içerir, cihaz aşağıdakileri içerir:
 

birden fazla işlemci çekirdeği (40, 42) içeren bir çok-çekirdekli işlemci (34), burada birden fazla işlemci çekirdeğinin (40) en azından bir alt-grubu birden fazla radyo erişim teknolojisini destekler, cihazın özelliği aşağıda verilmektedir:

iki veya daha fazla modem (36), burada iki veya daha fazla modemin her biri birden fazla radyo erişim teknolojisinin farklı bir tanesi ile ilişkilidir.
2. İstem 1'deki cihaz olup, burada çok-çekirdekli işlemci (34) aşağıdaki şekilde yapılandırılır:
 

birden fazla radyo erişim teknolojisindeki her bir radyo erişim teknolojisinin birden fazla işlemci çekirdeğinin (40) en az bir alt-grubundaki farklı bir çekirdek tarafından desteklendiği bir asimetrik çoklu-işleme modu; veya

birden fazla radyo erişim teknolojisinin birden fazla işlemci çekirdeğinin (40) en az bir alt-grubu tarafından desteklendiği bir simetrik çoklu-işleme modu.
3. İstem 1'deki cihaz olup, burada birden fazla radyo erişim teknolojisi aşağıdakileri içerir:
 

bir CDMA sesli radyo erişim teknolojisi; ve

bir CDMA sadece veri radyo erişim teknolojisi.
4. İstem 3'teki cihaz olup, burada CDMA sesli radyo erişim teknolojisi ve CDMA sadece veri radyo erişim teknolojisi çok-çekirdekli işlemcinin (34) birden fazla işlemci çekirdeğinin (40) en az bir alt-grubundaki farklı işlemci çekirdekleri (40) tarafından desteklenir.
5. İstem 1'deki cihaz olup, burada çok-çekirdekli işlemci (34) ayrıca çok-çekirdekli işlemcinin (34) hücreli komünikasyon ağının (14) bir taşıyıcı ağına (26) bağlanmasını sağlayan bir paylaşılan ağ bağlanabilirlik kaynağı (44) içerir.



hedef MAC adresi baz istasyonun (16) MAC adresiyle eşleştiği takdirde, gelen paketin karmaşık işlem gerektirdiğinin belirlenmesi; ve

hedef MAC adresi ileri dijital ana-bant işlemcisinin (28) bir papatya-zinciri bağlantı noktası (68) ile ilişkili bir MAC adresi olduğu takdirde, gelen paketin kolay işlem gerektirdiğinin belirlenmesi.

11. İstem 8'deki cihaz olup, burada ağ işlem birimi (48) ayrıca akış kontrolü sağlayacak şekilde yapılandırılır.

12. İstem 8'deki cihaz olup, burada ağ işlem birimi (48) aşağıdakileri içerir:

karşılık gelen görevleri ağ işlem biriminin (48) uygun motorlarındaki (152-2, 156, 158, 160, 162) giriş görev kuyruklarına (138, 144, 146, 148, 150) ileterek gelen paketlerin işlenmek üzere zaman-programlamasını yapan bir zamanlayıcı (165);

burada akış kontrolü sağlamak için, zamanlayıcı (165) aşağıdakileri gerçekleştirecek şekilde yapılandırılır:

giriş görev kuyrukları bir önceden tanımlanmış ters baskı eşiğine ulaştığında, motorların giriş görev kuyruklarından ters baskı alınması; ve

ters baskı alınmasına karşılık olarak:

gelen paketlerin çıkarılması; ve

çıkarılan gelen paketlerle ilgili istatistiklerin kaydedilmesi.

13. İstem 12'deki cihaz olup, burada ağ işleme birimi (48) ayrıca ters baskı alınmasına karşılık olarak bir gelen paketi çıkararak zamanlayıcıya (165) karşılık olarak bir kesme mekanizması sağlayacak şekilde yapılandırılır ve kesme mekanizmasını sağlamak için ağ işlem birimi (48) aşağıdakileri içerir:

bir kesme paketini depolayacak şekilde yapılandırılan bir kesme kuyruğu (210);

burada zamanlayıcı (165) gelen paketin çıkarılmasına karşılık olarak kesme paketini kesme kuyruğundan (210) çok-çekirdekli işlemcinin (34) birden fazla işlemci çekirdeğinden (40) birine gönderecek şekilde yapılandırılır.

14. İstem 8'deki cihaz olup, burada ağ işlem birimi (48) aşağıdakileri içerir:

karşılık gelen görevleri ağ işlem biriminin (48) uygun motorlarındaki (152-2, 156,

158, 160, 162) giriş görev kuyruklarına (138, 144, 146, 148, 150) ileterek gelen paketlerin işlenmek üzere zaman-programlamasını yapan bir zamanlayıcı (165);

burada akış kontrolü sağlamak için, zamanlayıcı (165) aşağıdakileri gerçekleştirecek şekilde yapılandırılır:

5 giriş görev kuyrukları bir önceden tanımlanmış ters baskı eşiğine ulaştığında, motorların giriş görev kuyruklarından ters baskı alınması; ve

ters baskı alınmasına karşılık olarak, aşağı-yöndeki bir veya daha fazla motora görev akışının durdurulması.

10 **15.** İstem 1 ila 14'ten herhangi birine göre bir cihaz içeren bir ileri dijital ana-bant işlemcisi (28) olup, burada cihaz ileri dijital ana-bant işlemcisine (28) entegre edilir, ileri dijital ana-bant işlemcisi (28) ayrıca aşağıdakileri içerir:

birden fazla radyo erişim teknolojisini destekleyen birden fazla işlemci çekirdeğinin (40) en az bir alt-grubu tarafından kullanılan bir veya daha fazla paylaşılan kaynak (43, 46, 50).

15 **16.** İstem 15'teki ileri dijital ana-bant işlemcisi (28) olup, burada bir veya daha fazla paylaşılan kaynak (43, 46, 50) aşağıdakilerden en az birini içerir:

aşağıdakilerden oluşan gruptan seçilen bir veya daha fazla paylaşılan fiziksel kaynak (50): bellek (52), güç beslemesi (56), senkronizasyon bileşeni (54), batarya paketi (58), gerçek zamanlı saat (60) ve fan (62); ve

20 ileri dijital ana-bant işlemcisi (28) ve baz istasyondaki (16) bir veya daha fazla radyo birimi (30) arasında ana-bant sinyallerinin nakli için bir veya daha fazla paylaşılan ana-bant nakil kaynağı (38).

## TARİFNAME

### BİR İLERİ DİJİTAL ANA-BANT İŞLEMCİSİNDE KULLANIM İÇİN UYGUN CİHAZ

#### Buluşun Alanı

- 5 Mevcut tarifname birden fazla Radyo Erişim Teknolojisinin (RAT) tek bir ileri dijital ana-bant işlemcisine entegre edilmesiyle ilgilidir.

#### Buluş İle İlgili Bilinen Hususlar

- Çok-standartlı baz istasyonlar hücresel komünikasyon ağlarında önemli bir eğilim haline gelmektedir. Bir çok-standartlı baz istasyon birden fazla Radyo Erişim  
10 Teknolojisini (RAT) destekleyen bir baz istasyondur. Bir çok-standartlı baz istasyon birden fazla RAT destekleyen bir dijital ana-bant birimi ve kablosuz olarak sinyaller gönderen ve alan bir veya daha fazla radyo birimi içerir. Halihazırda, bir çok-standartlı baz istasyon için dijital ana-bant birimi her bir RAT için ayrı kaynaklar içerir. Bilhassa, Şekil 1'de gösterildiği gibi, bir çok-standartlı baz istasyon için bir geleneksel dijital ana-  
15 bant birimi (10) her bir RAT için ayrı kartlar veya devre kartları içerir. Özellikle, Şekil 1'deki geleneksel dijital ana-bant birimi (10) ses için 3. Jenerasyon Ortaklık Projesi 2 (3GPP2) 1x Radyo Aktarma Teknolojisi (RTT) ve veri için 3GPP2 Evrim-Veri Optimize Edilmiş'i (EV-DO) destekler, burada 3GPP2 1xRTT ve 3GPP2 EV-DO ayrı Kod Bölümlü Çoklu Erişim (CDMA) standartlarıyla tanımlanmaktadır ve ayrı  
20 RAT'lerdir. Geleneksel dijital ana-bant birimi (10) birlikte 3GPP2 1xRTT'yi destekleyen bir Kontrol Modülü (CM) kartı (12-1) ve bir 1x kartın (12-2) yanı sıra 3GPP2 EV-DO'yu destekleyen bir Sadece Veri (DO) kartı (12-3) içerir. Kartların (12-1 ila 12-3) her biri kendi işlem kaynaklarına (ör., Merkezi İşlem Birimi (CPU) veya Uygulamaya Özel Entegre Devre (ASIC)), kendi bellek kaynaklarına, vb. sahiptir.
- 25 Çok-standartlı baz istasyonlardaki birincil sorun maliyettir. Özellikle CDMA RAT'leri gibi olgun RAT'ler için, RAT'leri destekleyen kartlar maliyeti düşürmek için tasarlanmakta ve tekrar tasarlanmaktadır ve artık maliyetin düşürülmesinin zor olduğu noktaya ulaşılmaktadır. Dolayısıyla, birden fazla RAT destekleyen ve dijital ana-bant biriminin ve böylece çok-standartlı baz istasyonun maliyetini önemli ölçüde düşüren bir

yeni ve ileri, dijital ana-bant birimine ihtiyaç vardır.

Texas Instruments'a ait TMS320TCI6618, "Doubling performance for 4G wireless base stations" ürün teknik incelemesinde, Çip-üzerinde-Sistem (SoC) güç tüketimini azaltırken mevcut çözümlerden daha yüksek LTE performansı sağlamayı amaçlayan bir çok-standartlı kablosuz baz istasyon SoC açıklanmaktadır. SoC ölçeklendirilebilir tiptedir ve Texas Instruments'a ait bir KeyStone mimarisi, birden fazla Dijital Sinyal İşlemcisi çekirdeği ve etkin iletişim için bir yardımcı işlemci ağına dayanmaktadır. Bir "Multicore Navigator" sistemi bir tek çekirdeğin basitliğinin çok-çekirdekli SoC ile birleştirilmesini amaçlamaktadır. Ayrıca D. Greenstreet tarafından "Enabling multistandard wireless base stations with TI's KeyStone SoCs" teknik incelemesi KeyStone mimarisine yönelik bir genel değerlendirme sağlamaktadır.

J. Hoffman vd.'ye ait "Architecture of the Scalable Communications Core", Proceedings of the 1st International Symposium on Networks-on-Chip (NOCS'07), IEEE makalesinde, eşzamanlı birden fazla kablosuz protokolün fiziksel katman ve alt Ortam Erişim Kontrolü (MAC) işlemleri için bir Ölçeklendirilebilir İletim Çekirdeği (SCC) açıklanmaktadır. Mimari, bir paket-esaslı 3'lü 2-küp Çip üzerinde Ağ (NoC) aracılığıyla bağlı büyük parçalı, heterojen, programlanabilen hızlandırıcılar içerir. NoC, işlem kaynakları arasında verilerin esnek yönlendirilmesine olanak sağlar.

LSI Corporation tarafından "Multicore Axxia Communication Processor" ürün teknik incelemesinde bir "sanal işlem hattı" mimarisi kullanılan bir çok-çekirdekli iletişim işlemcisi, yani hızlandırma motorları, çok-çekirdekli kompleks ve SoC alt-sistemi bileşenleri arasında işlemci-içi iletişim için bir mesaj-aktarma tekniği sunulmaktadır.

## Özet

Buluş bağımsız istemlerde tanımlanmaktadır. Tercih edilen düzenlemeler bağımlı istemlerde tanımlanmaktadır.

Mevcut tarifname bir hücresel iletişim ağındaki bir baz istasyon için bir ileri dijital ana-bant işlemcisi ile ilgilidir. Genel olarak, ileri dijital ana-bant işlemcisi birden fazla Radyo Erişim Teknolojisini (RAT) bir araya getirir. Burada kullanılan bir RAT bir karşılık gelen standartta tanımlanan bir radyo erişim teknolojisidir. Örneğin, bir yönde,

ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'lere şunlar dahildir: bir Kod Bölümlü Çoklu Erişim (CDMA) ses RAT (ör., 3. Jenerasyon Ortaklık Projesi 2 (3GPP2) CDMA 1x Radyo Aktarma Teknolojisi (RTT) veya 3GPP2 CDMA 1x İleri) ve ayrıca bir Sadece Veri CDMA veya Veri Optimize Edilmiş (DO) RAT (ör., 3GPP2  
 5 CDMA Evrim-Veri Optimize Edilmiş (EV-DO) veya 3GPP2 CDMA EV-DO Rev B). Bir başka yönde, ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'lere ayrıca 3GPP Uzun Dönemli Evrim (LTE) dahildir. Yukarıda verilen RAT'ler sadece örnektir. İleri dijital ana-bant işlemcisi ek veya alternatif RAT'leri bir araya getirebilir.

Bir yönde, birden fazla RAT'yi bir araya getiren bir ileri dijital ana-bant işlemcisinde  
 10 kullanıma yönelik bir cihaz birden fazla RAT'yi bir araya getiren paylaşılan işlem kaynakları içerir. Bir yönde, cihaz birden fazla işlemci çekirdeğine sahip olan bir çok-çekirdekli işlemci içerir ve birden fazla RAT'yi bir araya getiren paylaşılan işlem kaynakları en azından çok-çekirdekli işlemcinin işlemci çekirdeklerinin bir alt-grubudur. Billhassa, bir yönde, çok-çekirdekli işlemci, ileri dijital ana-bant işlemcisi  
 15 tarafından bir araya getirilen her bir RAT'nin farklı bir işlemci çekirdeği tarafından desteklendiği bir Asimetrik Çoklu-İşleme (AMP) modunda çalışır. Bir özel yönde, ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'lere şunlar dahildir: bir CDMA ses RAT (ör., 3GPP2 CDMA 1xRTT veya 3GPP2 CDMA 1xİleri) ve bir CDMA DO RAT (ör., 3GPP2 CDMA EV-DO veya 3GPP2 CDMA EV-DO Rev B),  
 20 burada CDMA ses RAT, bir Kontrol Modülü (CM) ve bir ses Modem İşlemcisi (ses MP) tarafından hayata geçirilir ve CDMA DO RAT, bir DO Sistem Kontrolörü (DO SC) ve bir DO Modem İşlemcisi (DO MP) tarafından hayata geçirilir. CM çok-çekirdekli işlemcinin bir birinci işlemci çekirdeği tarafından desteklenir, ses MP çok-çekirdekli işlemcinin bir ikinci işlemci çekirdeği tarafından desteklenir, DO SC çok-çekirdekli işlemcinin bir üçüncü işlemci çekirdeği tarafından desteklenir ve DO MP  
 25 çok-çekirdekli işlemcinin bir dördüncü işlemci çekirdeği tarafından desteklenir. Bir başka özel yönde, çok-çekirdekli işlemci, çok-çekirdekli işlemcinin işlemci çekirdeklerinin dağıtılmış bir şekilde ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'leri desteklediği Simetrik Çoklu-İşleme (SMP) modunda çalışır. Bir  
 30 başka yönde, paylaşılan işlem kaynakları en azından bir Uygulamaya Özel Entegre Devrenin (ASIC) işlem kaynaklarının bir alt-grubudur.

Bir yönde, paylaşılan işlem kaynaklarına ek olarak, ileri dijital ana-bant işlemcisinde kullanıma yönelik cihaz RAT'ler için paylaşılan ağ bağlanabilirlik kaynakları içerir. Yine bir başka yönde, cihaz ileri dijital ana-bant işlemcisine entegre edilir ve ileri dijital ana-bant işlemcisi ayrıca RAT'ler için paylaşılan ana-bant nakil kaynakları, RAT'ler için paylaşılan fiziksel kaynaklar, RAT'ler için paylaşılan destek fonksiyonları veya bunların herhangi bir kombinasyonunu içerir. Bir yönde, paylaşılan ağ bağlanabilirlik kaynaklarına bir veya daha fazla paylaşılan ağ arayüzlerinin yanı sıra İnternet Protokolü (IP) yönlendirme, Eternet anahtarlama veya yönlendirme, patentli nakil işleme ve yönlendirme veya bunların herhangi bir kombinasyonu dahildir. Bir yönde, paylaşılan ana-bant nakil kaynaklarına RAT'ler için ana-bant sinyalleri için bir paylaşılan çoklayıcı, RAT'ler için ana-bant sinyalleri için bir paylaşılan ayırıcı ve baz istasyonun bir veya daha fazla radyo birimine bir veya daha fazla paylaşılan ana-bant nakil arayüzü (ör., Yüksek Hızlı Seri Link (HSSL), Ortak Paket Radyo Arayüzü (CPRI) veya HSSL veya CPRI'nın bir türetilmiş varyantı) dahildir. Bir yönde, paylaşılan fiziksel kaynaklara bir güç beslemesi, bir batarya paketi, bir Global Konumlandırma Sistemi (GPS) alıcısı, bir gerçek-zamanlı saat veya bunların herhangi bir kombinasyonu dahildir. Bir yönde, paylaşılan destek fonksiyonlarına bir paylaşılan kabin rafı, bir paylaşılan fan ve filtre veya her ikisi dahildir.

Bir yönde, düzenek RAT'lerin tümü için tek bir İşlemler, Yönetim ve Bakım (OAM) mimarisi içerir. Bir yönde, cihaz birden fazla işlemci çekirdeğine sahip olan bir çok-çekirdekli işlemci içerir, birden fazla RAT'yi destekleyen paylaşılan işlem kaynakları en azından çok-çekirdekli işlemcinin işlemci çekirdeklerinin bir alt-grubudur ve çok-çekirdekli işlemcinin işlemci çekirdeklerinin bir OAM'ye adanır.

Bir yönde, birden fazla RAT'yi bir araya getiren bir ileri dijital ana-bant işlemcisinde kullanıma yönelik bir cihaz birden fazla işlemci çekirdeğine sahip olan bir çok-çekirdekli işlemci içerir, burada işlemci çekirdeklerinin en az bir alt-grubu birden fazla RAT'yi bir araya getirir. Tercihen, çok-çekirdekli işlemci, her bir RAT'nin çok-çekirdekli işlemcinin bir veya daha fazla farklı işlemci çekirdeği tarafından desteklendiği bir AMP modunda çalışır. Örneğin, bir özel yönde, ileri dijital ana-bant işlemcisi tarafından bir araya getirilen RAT'lere şunlar dahildir: CDMA ses RAT (ör., 3GPP2 CDMA 1xRTT veya 3GPP2 CDMA 1xİleri) ve bir CDMA DO RAT (ör.,

3GPP2 CDMA EV-DO veya 3GPP2 CDMA EV-DO Rev B), burada CDMA ses RAT, bir birinci işlemci çekirdeği tarafından desteklenen bir CM ve bir ikinci işlemci çekirdeği tarafından desteklenen bir ses MP tarafından hayata geçirilir ve CDMA DO RAT, bir üçüncü işlemci çekirdeği tarafından desteklenen bir DO SC ve bir dördüncü işlemci çekirdeği tarafından desteklenen bir DO MP tarafından hayata geçirilir. Çok-çekirdekli işlemci ayrıca taşıyıcı komünikasyonunun yanı sıra çekirdekler-arası komünikasyon için paket yönlendirme sağlama görevi gören bir Ağ İşlem Birimi (NPU) içerir. Ek olarak, bir düzenlemede, NPU akış kontrolü sağlar.

Teknikte uzman kişilerce mevcut tarifnamenin kapsamı anlaşılacaktır ve ekteki şekillerle birlikte tercih edilen düzenlemelerin aşağıdaki detaylı açıklaması okunduktan sonra ek yönler görülecektir.

### **ŞEKİLLERİN KISA AÇIKLAMASI**

Bu tarifnameye dahil edilen ve tarifnamenin bir kısmını oluşturan ekteki çizimler, tarifnamenin çeşitli yönlerini göstermektedir ve açıklama ile birlikte tarifnamenin ilkelerinin açıklama görevi görmektedir.

Şekil 1, bir çok-standartlı baz istasyonunun bir geleneksel dijital ana-bant birimini göstermektedir;

Şekil 2, mevcut tarifnamenin bir düzenlemesine göre bir hücreyel komünikasyon ağını göstermektedir;

Şekil 3, mevcut tarifnamenin bir düzenlemesine göre, birden fazla Radyo Erişim Teknolojisi (RAT) bir araya getiren bir ileri dijital ana-bant işlemcisi ve bir veya daha fazla radyo birimi içeren bir baz istasyonunun bir blok diyagramıdır;

Şekil 4, mevcut tarifnamenin bir düzenlemesine göre, Şekil 3'teki ileri dijital ana-bant işlemcisinin daha detaylı bir görünüşüdür, burada ileri dijital ana-bant işlemcisi, diğer unsurların yanı sıra, birden fazla RAT'yi bir araya getiren bir çok-çekirdekli işlemci içerir;

Şekil 5, mevcut tarifnamenin bir düzenlemesine göre, Şekil 2'deki ileri dijital ana-bant işlemcisinin daha detaylı bir görünüşüdür, burada çok-çekirdekli işlemci 3. Jenerasyon Ortaklık Projesi 2 (3GPP2) 1x Radyo Aktarma Teknolojisi (RTT) ve 3GPP2 Evrim-

Veri Optimize Edilmiş (EV-DO) radyo erişim teknolojilerini bir araya getirir;

Şekil 6, mevcut tarifnamenin bir düzenlemesine göre, Şekil 5'teki ileri dijital ana-bant işlemcisinin daha detaylı bir görünüşüdür;

Şekil 7, mevcut tarifnamenin bir düzenlemesine göre, Şekil 6'daki çok-çekirdekli işlemcinin bir Ağ İşlem Biriminin (NPU) çalışmasını göstermektedir;

Şekil 8, mevcut tarifnamenin bir düzenlemesine göre, Şekil 6'daki çok-çekirdekli işlemcinin NPU'sunun çalışmasının daha detaylı bir görünüşüdür;

Şekil 9, mevcut tarifnamenin bir düzenlemesine göre, Şekil 6'daki çok-çekirdekli işlemcinin NPU'sunun bir tercih edilen düzenlemesini göstermektedir, burada Şekil 6'daki çok-çekirdekli işlemci 3400 familyası Axxia® Komünikasyon İşlemcilerinden (ACP'ler) biridir, NPU 3400 familyası ACP'lerden birinin NPU'sudur (yani, bir ACP NPU) ve ters baskı ACP NPU'nun çeşitli motorlarının Giriş Görev Kuyruklarından (ITQ'lar) ACP NPU'nun bir zamanlayıcısına sağlanır;

Şekil 10, mevcut tarifnamenin bir düzenlemesine göre, Şekil 9'daki Modüler Trafik Yöneticisi (MTM) kolay ve karmaşık işlem zamanlayıcısı ve MTM çıkış biçimlendiricilerini içeren bir MTM motoru akış kontrol zamanlayıcısını göstermektedir;

Şekil 11, mevcut tarifnamenin bir düzenlemesine göre, Şekil 10'daki MTM kolay ve karmaşık işlem zamanlayıcısını ve ACP NPU'nun Modüler Paket İşlemcisi (MPP) motorunun bir giriş işlem zamanlayıcısını göstermektedir;

Şekil 12, mevcut tarifnamenin bir düzenlemesine göre, Şekil 10'daki MTM kolay ve karmaşık işlem zamanlayıcısını ve ACP NPU'nun Güvenlik Protokolü İşlemcisi (SPP), Paket Bütünlüğü Kontrolü (PIC), Paket Derleme Bloğu (PAB) ve Akış Editörü (SED) motorlarından birinin bir giriş işlem zamanlayıcısını göstermektedir;

Şekil 13, mevcut tarifnamenin bir düzenlemesine göre, Şekil 10'daki MTM çıkış biçimlendiricilerini ve ACP NPU'nun Ethernet Giriş/Çıkış Adaptörü (EIOA) motorunun bir giriş işlem zamanlayıcısını göstermektedir;

Şekil 14, mevcut tarifnamenin bir düzenlemesine göre ACP NPU için bir kesme mekanizmasını göstermektedir;

Şekil 15, mevcut tarifnamenin bir düzenlemesine göre, Şekil 14'teki kesme mekanizmasının daha detaylı bir görünüşüdür; ve

Şekil 16, mevcut tarifnamenin bir düzenlemesine göre, ACP NPU'nun MTM motorundaki izleme ve bakım kuyruğu derinliğini göstermektedir.

## 5 Detaylı Açıklama

Aşağıda verilen düzenlemeler teknikte uzman kişilerin düzenlemeleri uygulamasına olarak sağlamak ve düzenlemelerin uygulanması için en iyi modeli göstermek için gerekli bilgileri sağlamaktadır. Ekteki şekiller ışığında aşağıdaki tarifname okunduğunda, teknikte uzman kişiler tarifnamenin kavramlarını anlayacak ve bu kavramların burada özel olarak belirtilmeyen uygulamalarını görecektir. Anlaşılacağı gibi, bu kavramlar ve uygulamalar tarifnamenin ve ekteki istemlerin kapsamı dahilindedir.

Mevcut tarifname bir hücresel iletişim ağındaki bir baz istasyon için bir ileri dijital ana-bant işlemcisi ile ilgilidir, burada ileri dijital ana-bant işlemcisi birden fazla Radyo Erişim Teknolojisini (RAT) bir araya getirir. Burada kullanılan bir RAT bir karşılık gelen standartta tanımlanan bir radyo erişim teknolojisidir. RAT'lerin sınırlayıcı olmayan bazı örnekleri şunlardır: Kod Bölümlü Çoklu Erişim (CDMA) ses RAT'leri (ör., 3. Jenerasyon Ortaklık Projesi 2 (3GPP2) CDMA 1x Radyo Aktarma Teknolojisi (RTT) ve 3GPP2 CDMA 1xİleri), Sadece Veri CDMA veya Veri Optimize Edilmiş (DO) RAT'ler (ör., 3GPP2 CDMA Evrim-Veri Optimize Edilmiş (EV-DO) ve 3GPPS CDMA EV-DO Rev B), 3GPP Uzun Dönemli Evrim (LTE) veya benzerleri. Bu açıdan, Şekil 2, mevcut tarifnamenin bir düzenlemesine göre, baz istasyonlar (BS'ler) (16-1 ila 16-N) (genel olarak burada hep birlikte baz istasyonlar (16) ve ayrı ayrı bir şekilde baz istasyon (16) olarak belirtilmektedir) içeren bir hücresel iletişim ağını (14) göstermektedir, burada baz istasyonların (16) bir veya daha fazlası ve potansiyel olarak hepsi birden fazla RAT'yi bir araya getiren ileri dijital ana-bant işlemcilerine (gösterilmemektedir) sahiptir.

Gösterildiği gibi, baz istasyonlar (16-1 ila 16-N) karşılık gelen hücrelere (18-1 ila 18-N) (genel olarak burada hep birlikte hücreler (18) ve ayrı ayrı bir şekilde hücre (18) olarak belirtilmektedir) hizmet verir. Özellikle, baz istasyon (16-1) hücre (18-1) içinde yer alan

kablosuz aygıtlar (20-1 ve 20-2) gibi kablosuz aygıtlara hizmet verir; baz istasyon (16-2) hücre (18-2) içinde yer alan kablosuz aygıtlar (20-3 ve 20-5) gibi kablosuz aygıtlara hizmet verir; ve baz istasyon (16-N) hücre (18-N) içinde yer alan kablosuz aygıtlar (20-6 ve 20-7) gibi kablosuz aygıtlara hizmet verir. Kablosuz aygıtlar (20-1 ve 20-7) burada  
5 genel olarak hep birlikte kablosuz aygıt (20) ve ayrı ayrı bir şekilde kablosuz aygıt (20) olarak belirtilmektedir.

Baz istasyonlar (16) bir taşıyıcı ağ (26) aracılığıyla bir Radyo Ağı Kontrolörü (RNC) (22) ve bir Baz İstasyon Kontrolörüne (BSC) (24) bağlıdır. Özellikle, hücrel komünikasyon ağı (14) hem ses hem de veri için tek bir taşıyıcı ağ (26) içerir. Taşıyıcı  
10 ağ (26) tercihen bir İnternet Protokolü (IP) esaslı ağdır. Çalışma sırasında, veri komünikasyonu RNC (22) ve taşıyıcı ağ (26) aracılığıyla bir çekirdek ağ (gösterilmemektedir) ve baz istasyonlar (16) arasında akar. Benzer şekilde, ses komünikasyonu BSC (24) ve taşıyıcı ağ (26) aracılığıyla çekirdek ağ ve baz istasyonlar (16) arasında akar.

15 Aşağıda daha detaylı olarak açıklandığı gibi, baz istasyonların (16) en azından bir kısmı birden fazla RAT'yi bir araya getiren ileri dijital ana-bant işlemcileri içeren Çok-Standartlı (MS) baz istasyonlardır. Bu açıdan, Şekil 3, mevcut tarifnamenin bir düzenlemesine göre, birden fazla RAT'yi bir araya getiren bir ileri dijital ana-bant işlemcisi (28) içeren baz istasyonlardan (16) birinin bir blok diyagramıdır. Gösterildiği  
20 gibi, baz istasyon (16) ileri dijital ana-bant işlemcisini (28), bir veya daha fazla radyo birimi (30) ve gösterilen şekilde bağlı bir veya daha fazla anten (32) içerir. RAT'leri bir araya getirmek için, ileri dijital ana-bant işlemcisi (28) RAT'leri destekleyen paylaşılan işlem kaynakları içerir. Bir düzenlemede, ileri dijital ana-bant işlemcisi (28) birden fazla işlemci çekirdeğine sahip olan bir çok-çekirdekli işlemci içerir ve RAT'leri destekleyen  
25 paylaşılan işlem kaynakları en azından çok-çekirdekli işlemcinin işlemci çekirdeklerinin bir alt-grubu, ancak potansiyel olarak tamamıdır. Tercih edilen bir düzenlemede, çok-çekirdekli işlemci, her bir RAT'nin çok-çekirdekli işlemcinin bir veya daha fazla farklı işlemci çekirdeği tarafından desteklendiği bir Asimetrik Çoklu-İşleme (AMP) modunda çalışır. Bir alternatif düzenlemede, çok-çekirdekli işlemci, çok-çekirdekli işlemcinin  
30 işlemci çekirdeklerinin dağıtılmış bir şekilde RAT'leri desteklediği bir Simetrik Çoklu-İşleme (SMP) modunda çalışır. Bir başka düzenlemede, ileri dijital ana-bant işlemcisi

(28) bir Uygulamaya Özel Entegre Devre (ASIC) içerir ve RAT'leri destekleyen paylaşılan işlem kaynakları ASIC'teki işlem kaynaklarıdır.

İleri dijital ana-bant işlemcisi (28), sınırlayıcı olmaksızın, paylaşılan ağ bağlanabilirlik kaynakları, paylaşılan fiziksel kaynaklar, paylaşılan ana-bant nakil kaynakları veya bunların herhangi bir kombinasyonu gibi RAT'leri destekleyen ek paylaşılan kaynaklar içerebilir. Paylaşılan ağ bağlanabilirlik kaynakları RAT'ler için baz istasyon (16) ve taşıyıcı ağ (26) arasında ağ bağlanabilirliği sağlar. Paylaşılan ağ bağlanabilirlik kaynakları, örneğin, bir veya daha fazla paylaşılan ağ arayüzü (ör., bir veya daha fazla paylaşılan T1/E1 arayüzü veya benzerleri) veya bir veya daha fazla paylaşılan yönlendirme veya anahtarlama fonksiyonu (ör., paylaşılan IP yönlendirme, paylaşılan Ethernet anahtarlama veya yönlendirme, paylaşılan patentli nakil işleme veya yönlendirme veya benzerleri) içerebilir. Paylaşılan fiziksel kaynaklar, örneğin, paylaşılan bellek, bir paylaşılan güç beslemesi, bir paylaşılan senkronizasyon bileşeni (ör., bir paylaşılan Global Konumlandırma Sistemi (GPS) alıcısı), bir paylaşılan batarya paketi, bir paylaşılan gerçek zamanlı saat, bir paylaşılan filtre ve fan veya benzerlerini içerebilir. Paylaşılan ana-bant nakil kaynakları, örneğin, bir paylaşılan çoklayıcı, bir paylaşılan ayırıcı, bir veya daha fazla radyo birimine (30) bir veya daha fazla paylaşılan ana-bant nakil arayüzü veya radyo bağlantı noktası veya benzerlerini içerebilir. RAT'leri bir araya getirerek, ileri dijital ana-bant işlemcisi (28) çok-standartlı baz istasyonlar için geleneksel dijital ana-bant birimlerine kıyasla birçok avantaj sağlamaktadır. Örneğin, ileri dijital ana-bant işlemcisinin (28) maliyeti geleneksel dijital ana-bant biriminin maliyetine kıyasla önemli ölçüde düşüktür.

Şekil 4, Şekil 3'teki ileri dijital ana-bant işlemcisinin (28) bir düzenlemesinin daha detaylı bir görünüşüdür. Bu düzenlemede, ileri dijital ana-bant işlemcisi (28) bir çok-çekirdekli işlemci (34), bir veya daha fazla modem (36) ve gösterildiği gibi bağlı bir radyo birimi arayüzü (38) içerir. Çok-çekirdekli işlemci (34) birkaç ( $N_{RAT}$ ) RAT'yi (RAT 1 ila RAT  $N_{RAT}$ ) destekleyen paylaşılan işlem kaynakları sağlayan birkaç ( $N_C$ ) işlemci çekirdeği (40-1 ila 40- $N_C$ ) içerir. İşlemci çekirdekleri (40-1 ve 40- $N_C$ ) burada genel olarak hep birlikte işlemci çekirdekleri (40) ve ayrı ayrı bir şekilde işlemci çekirdeği (40) olarak belirtilmektedir. Bu düzenlemede, çok-çekirdekli işlemci (34), her bir RAT'nin bir veya daha fazla farklı işlemci çekirdeği (40) tarafından desteklendiği bir

- AMP modunda yapılandırılır. Örneğin, belirli bir RAT iki veya daha fazla ayrı fonksiyon (ör., bir sistem kontrolörü ve bir modem işlem fonksiyonu) olarak hayata geçirilebilir, burada her bir RAT fonksiyonu farklı bir işlemci çekirdeği (40) tarafından desteklenir. Ayrıca, bir RAT'yi destekleyen işlemci çekirdeği/çekirdekleri (40) bir başka
- 5 RAT'yi/RAT'leri destekleyen işlemci çekirdeği/çekirdeklerinden (40) farklıdır. Bu şekilde, RAT'ler çok-çekirdekli işlemcinin (34) paylaşılan işlem kaynakları tarafından desteklenir. İsteğe bağlı olarak, çok-çekirdekli işlemci (34) RAT'ler için olanlar dışındaki fonksiyonlar için kullanılabilen bir veya daha fazla ek işlemci çekirdeği (42) içerebilir.
- 10 Ek olarak, işlemci çekirdeklerinden (40) birinin işlemci çekirdeklerinin (40) tümü için bir İşlemler ve Bakım (OAM) yöneticisi veya idarecisi olarak çalışır. Bilhassa, işlemci çekirdeklerinin (40) her birinin tipik olarak bazı çevre aygıtlara ve/veya kaynaklara erişmesi gereklidir. Bu çevre aygıtlar ve/veya kaynaklar işlemci çekirdekleri (40) tarafından paylaşıldığından, çakışmaları ve tutarsızlık problemlerini önlemek için
- 15 işlemci çekirdeklerinin (40) biri OAM yöneticisi olarak çalışır. OAM yöneticisi çevre aygıtları ve/veya kaynakları kontrol eder ve yönetir ve diğer işlemci çekirdekleriyle (40) dahili olarak iletişim kurar. Diğer işlemci çekirdeklerinin (40) çevre aygıtlara ve/veya kaynaklara erişmesi gerektiği takdirde, bu işlemci çekirdekleri (40) önce OAM yöneticisi ile iletişim kurar ve OAM yöneticisi daha sonra çevre aygıtlara ve/veya
- 20 kaynaklara erişime aracılık eder.
- Çok-çekirdekli işlemci (34) tercihen işlemci çekirdeklerinin (40) yanı sıra işlemci çekirdeği/çekirdekleri (42) için paylaşılan bellek içerir. Paylaşılan bellek çok-çekirdekli işlemcinin (34) dahili belleği (43) için sağlanır ve örneğin paylaşılan bellek içindeki bir paylaşılan boşluğa bilgi yazma ve okumayla çekirdekler-arası iletişim gibi çeşitli
- 25 amaçlar için kullanılabilir. Dahili belleğin (43) tümü veya bir bölümünün paylaşılan bellek olabileceği belirtilmelidir. Örneğin, dahili belleğin (43) bir kısmı belirli işlemci çekirdekleri (40 veya 42) tahsis edilebilir ve dahili belleğin (43) bir kısmı birden fazla işlemci çekirdeğinin (40 ve/veya 42) tümü veya en azından birkaçı için paylaşılan bellek olabilir. Çok-çekirdekli işlemci (34) ayrıca işlemci çekirdekleri (40) için RAT'leri (ve
- 30 muhtemelen ek işlemci çekirdeği/çekirdeklerini (42)) destekleyen bir paylaşılan ağ arayüzü (44) içerir. Paylaşılan ağ arayüzü (44) taşıyıcı ağa (26) ağ bağlanabilirliği

sağlar. Benzer bir şekilde, çok-çekirdekli işlemci (34) bir veya daha fazla modeme (36) ana-bant bağlanabilirliği sağlayan bir veya daha fazla ana-bant arayüzü (46) içerir. Son olarak, çok-çekirdekli işlemci (34) ayrıca bir Ağ İşlem Birimi (NPU) (48) içerir. Aşağıda detaylı olarak açıklandığı gibi, NPU (48) hem taşıyıcı iletişim ve hem de çekirdekler-arası iletişim için paketlerin yönlendirilmesinin yanı sıra akış kontrolü sağlar.

İleri dijital ana-bant işlemcisi (28) ayrıca RAT'lerin bir araya getirilmesine yardımcı olan paylaşılan fiziksel kaynaklar (50) içerir. Paylaşılan fiziksel kaynaklara (50), bu düzenlemede, paylaşılan bellek (52), bu örnekte bir paylaşılan GPS alıcısı (54) olan bir paylaşılan senkronizasyon bileşeni, bir paylaşılan güç beslemesi (56), bir paylaşılan batarya paketi (58), bir paylaşılan Gerçek Zamanlı Saat (RTC) (60) ve bir veya daha fazla paylaşılan çevresel kontrol (62) (ör., bir veya daha fazla paylaşılan filtre ve fan) dahildir. Şekil 4'te paylaşılan fiziksel kaynakların (50) bazı örnekleri gösterilmesine rağmen, paylaşılan fiziksel kaynakların (50) ek veya alternatif fiziksel kaynaklar içerebileceği belirtilmelidir.

Şekil 5, mevcut tarifnamenin bir düzenlemesine göre, Şekil 4'teki ileri dijital ana-bant işlemcisini (28) göstermektedir. Bu düzenlemede, ileri dijital ana-bant işlemcisi (28) bir CDMA ses RAT (ör., 3GPP2 CDMA 1xRTT veya 3GPP2 CDMA 1xE) ve bir CDMA DO RAT'yi (ör., 3GPP2 CDMA EV-DO veya 3GPP2 CDMA EV-DO Rev B) bir araya getirmektedir. CDMA DO RAT işlemci çekirdeği (40-1) tarafından desteklenen bir DO Sistem Kontrolörü (DO SC) ve işlemci çekirdeği (40-2) tarafından desteklenen bir DO Modem İşlemcisi (DO MP) olarak sağlanır. Bilhassa, DO SC işlemci çekirdeği (40-1) tarafından çalıştırılan yazılım olarak sağlanır ve DO MP işlemci çekirdeği (40-2) tarafından çalıştırılan yazılım olarak sağlanır. CDMA ses RAT işlemci çekirdeği (40-3) tarafından desteklenen bir Kontrol Modülü (DO SC) ve işlemci çekirdeği (40-4) tarafından desteklenen bir ses veya 1x Modem İşlemcisi (MP) olarak sağlanır. Bilhassa, CM işlemci çekirdeği (40-3) tarafından çalıştırılan yazılım olarak sağlanır ve ses MP işlemci çekirdeği (40-4) tarafından çalıştırılan yazılım olarak sağlanır. Ayrıca, bu dokümanda, bir veya daha fazla modem (36) (Şekil 4) bir ana-bant arayüzü (46-1) aracılığıyla çok-çekirdekli işlemciye (34) bağlı bir DO modem (36-1) ve bir ana-bant arayüzü (46-2) aracılığıyla çok-çekirdekli işlemciye (34) bağlı bir ses veya

1x modem (36-2) içerir.

Tercihen, taşıyıcı ağ (26) bir IP ağıdır. Taşıyıcı ağ (26) üzerinden taşınan IP paketleri içerik olarak veri taşıyan DO IP paketleri ve içerik olarak ses ve/veya kontrol bilgisi taşıyan ses ve/veya kontrol IP paketleri içerir. Ses ve kontrol bilgisi tercihen Baz İstasyon Komünikasyon Ağı (BCN) paketleri içinde yer alır, burada birden fazla BCN paketi tek bir IP paketinin içeriği olarak taşınır. Taşıyıcı ağdan (26) gelen DO IP paketleri için, gelen DO IP paketleri işlemci çekirdeği (40-1)'e yönlendirilir ve DO SC tarafından işlenir. DO SC, DO link bağlantı kurulumunu kontrol etme görevi görür. Daha sonra, DO IP paketleri işlemci çekirdeği (40-2)'ye yönlendirilir ve DO MP tarafından işlenir. DO MP, DO modem (36-1) ile iletişim sağlama görevi görür. DO modem (36-1) DO MP'nin çıktısını alır ve karşılık gelen ana-bant sinyallerini oluşturur. DO modem (36-1) tarafından oluşturulan ana-bant sinyalleri radyo birimi arayüzü (38) aracılığıyla bir veya daha fazla radyo biriminden (30) en az birine gönderilir. Buna karşılık, radyo birimlerinden (30) (Şekil 3) gelen veri sinyalleri radyo birimi arayüzü (38) aracılığıyla DO modem (36-1) tarafından alınır. DO modem (36-1) gelen veri sinyallerini işleyerek dijital ana-bant sinyallerini DO MP tarafından işlendikleri işlemci çekirdeğine (40-2) gönderir. DO MP tarafından gönderilen elde edilen IP paketleri işlemci çekirdeği (40-1)'e yönlendirilir ve DO SC tarafından işlenir.

IP paketleri daha sonra paylaşılan ağ arayüzü (44) aracılığıyla taşıyıcı ağa (26) gönderilir.

Yukarıda bahsedildiği gibi, taşıyıcı ağdan (26) gelen, ses ve/veya kontrol bilgisi taşıyan IP paketleri için, ses ve/veya kontrol bilgisi tercihen kendileri bir veya daha fazla IP paketinin içeriği olarak taşınan BCN paketleri içinde taşınır. Tercihen, birden fazla BCN paketi tek bir IP paketinin içeriği halinde birleştirilir. Bir veya daha fazla BCN paketi taşıyan bir IP paketi aldığı anda, NPU (48) IP-BCN ayırma işlemi gerçekleştirerek IP paketi içeriğinden BCN paketlerini çıkarır. Ses bilgisi taşıyan BCN paketleri daha sonra CM tarafından işlenmek üzere NPU (48) tarafından işlemci çekirdeği (40-3)'e yönlendirilir. CM, baz istasyonda (16) bir genel kaynak kontrolörü olarak çalışır. CM tarafından işlendikten sonra, BCN paketleri ses MP tarafından işlenmek üzere işlemci çekirdeği (40-4)'e yönlendirilir. Ses MP, ses modemi (36-2) ile iletişim sağlama görevi görür. Özellikle, kontrol bilgisi taşıyan BCN paketleri uygun bir şekilde NPU

- (48) tarafından belirlenir ve yönlendirilir. Ses modemi (36-2) ana-bant arayüzü (46-2) aracılığıyla ses MP çıktısını alır ve karşılık gelen ana-bant sinyallerini oluşturarak radyo birimi arayüzü (38) arayüzü aracılığıyla radyo birimlerinden (30) en az birine gönderir. Buna karşılık, radyo birimlerinden (30) gelen ses sinyalleri ses modemi (36-2) tarafından alınır ve işlenir. Ses modeminin (36-2) çıktısı işlemci çekirdeği (40-4)'e gönderilir ve ses MP tarafından işlenir. Elde edilen BCN paketleri CM tarafından işlenmek üzere işlemci çekirdeği (40-3)'e yönlendirilir. NPU (48) BCN paketlerini bir veya daha fazla IP paketinin içeriği halinde birleştirir ve IP paketi/paketlerini paylaşılan ağ arayüzü (44) aracılığıyla taşıyıcı ağa (26) yönlendirir.
- 10 Bu dokümanda, radyo birimi arayüzü (38), ileri dijital ana-bant işlemcisine (28) bağlı her bir radyo birimi (30) için, bir ana-bant nakil arayüzü veya radyo bağlantı noktası sağlar. Tercihen, ana-bant nakil arayüzleri Yüksek Hızlı Seri Link (HSSL) arayüzleri, Ortak Paket Radyo Arayüzü (CPRI) arayüzleri veya benzerleridir. Çalışma sırasında, radyo birimi arayüzü (38) DO modem (36-1) ve ses modeminin (36-2) çıkışlarını zaman
- 15 bakımından çoklayarak her bir radyo birimi (30) için bir ana-bant çıkış sinyali sağlar, burada ana-bant çıkış sinyali hem ses ve hem de veri taşır. Benzer bir şekilde, radyo birimi arayüzü (38) radyo birimlerinden (30) gelen ana-bant giriş sinyallerini ayırarak karşılık gelen veri ve ses sinyallerini sırasıyla DO modem (36-1) ve ses modeme (36-2) gönderir.
- 20 Şekil 6, mevcut tarifnamenin bir düzenlemesine göre, Şekil 5'teki ileri dijital ana-bant işlemcisinin (28) daha detaylı bir görünüşüdür. Özellikle, Şekil 6, NPU (48) ve radyo birimi arayüzünün (38) daha detaylı bir görünüşünü içermektedir. Gösterildiği gibi, NPU (48) bir Katman 2 (L2) anahtar fonksiyonu (64) ve bir BCN anahtar fonksiyonu (66) içerir. L2 anahtar fonksiyonu (64), bu örnekte bir Seri Gigabit Ortamdan Bağımsız Arayüz (SGMII) arayüzü olan paylaşılan ağ arayüzü (44) aracılığıyla taşıyıcı ağdan (26)
- 25 IP paketleri alır ve buraya IP paketleri gönderir. Bu düzenlemede, ayrıca, L2 anahtar fonksiyonu (64) bu düzenlemede bir SGMII arayüzü olan bir papatya-zinciri bağlantı noktası (68) aracılığıyla bir veya daha fazla ek baz istasyondan oluşan bir papatya-zincirinden IP paketleri alır ve buraya IP paketleri gönderir. Çalışma sırasında, L2
- 30 anahtar fonksiyonu (64) taşıyıcı ağdan (26) gelen IP paketlerinin ileri dijital ana-bant işlemcisinin (28) eklendiği baz istasyona (16) mı yoksa papatya-zinciri bağlantı

noktasına (68) bağlı bir başka baz istasyona (gösterilmemektedir) mı yönelik olduğunu belirler. Bir IP paketi papatya-zinciri bağlantı noktasına (68) bağlı bir başka baz istasyona yönelik olduğu takdirde, L2 anahtar fonksiyonu (64) IP paketini papatya-zinciri bağlantı noktasına (68) yönlendirir.

5 IP paketi baz istasyona (16) yönelik olduğu takdirde, L2 anahtar fonksiyonu (64) IP paketinin (1) bir DO paketi mi yoksa (2) içerik olarak BCN paketleri taşıyan bir IP paketi mi olduğunu belirler. IP paketi bir DO paketi olduğu takdirde, L2 anahtar fonksiyonu (64) IP paketini DO SC tarafından işlenmek üzere işlemci çekirdeği (40-1)'e yönlendirir. DO SC tarafından işlendikten sonra, IP paketi NPU (48) aracılığıyla işlemci  
10 çekirdeği (40-2)'ye yönlendirilir. İşlemci çekirdeği (40-2)'de, IP paketinin DO MP tarafından işlenmesiyle bir Çevre Bileşen Ara-Bağlantısı Ekspres (PCIE) arayüzü (70-1) aracılığıyla DO modeme (36-1) bir dijital dördül sinyal (I,Q) sağlanır. DO modem (36-1) DO MP'den gelen dijital dördül sinyali (I,Q) modüle eder ve bir modüle edilmiş dijital dördül sinyali (I,Q) radyo birimi arayüzüne (38) gönderir.

15 L2 anahtar fonksiyonu (64) IP paketinin içerik olarak BCN paketleri taşıyan bir IP paketi olduğunu belirlediği takdirde, L2 anahtar fonksiyonu (64) IP paketini IP-BCN ayırma işlemi için BCN anahtar fonksiyonuna (66) gönderir. Burada kullanılan IP-BCN ayırma işlemi IP paketi içeriğinden BCN paketlerinin elde edildiği veya çıkarıldığı bir işlemdir. BCN anahtar fonksiyonuna (66) daha sonra BCN paketlerini uygun hedefe  
20 yönlendirir. Özellikle, ses bilgisi taşıyan BCN paketleri için, BCN anahtar fonksiyonu (66) BCN paketlerini CM tarafından işlenmek üzere işlemci çekirdeği (40-3)'e yönlendirir. CM tarafından işlendikten sonra, BCN anahtar fonksiyonu (66) BCN paketlerini ses MP tarafından işlenmek üzere işlemci çekirdeği (40-4)'e yönlendirir. Ses MP bir PCIE arayüzü (70-2) aracılığıyla ses modemine (36-2) bir dijital dördül sinyal  
25 (I,Q) gönderir. Ses modemi (36-2) ses MP'den gelen dijital dördül sinyali (I,Q) modüle eder ve bir modüle edilmiş dijital dördül sinyali (I,Q) radyo birimi arayüzüne (38) gönderir.

Radyo birimi arayüzünde (38), bir eşleştirme ve toplama fonksiyonu (72) DO modem (36-1) ve ses modeminden (36-2) gelen modüle edilmiş dijital dördül sinyalleri (I,Q) ve  
30 bir veya daha fazla genişletme modülünden gelen isteğe bağlı olarak modüle edilmiş dijital dördül sinyalleri (I,Q) ve bir SGMII arayüzü (74) aracılığıyla NPU'dan (48)

alınan BCN paketlerini zaman bakımından çoklayarak bir zaman-bakımından-  
çoklanmış sinyal sağlar. Bir HSSL fonksiyonu (76) daha sonra eşleştirme ve toplama  
fonksiyonu (72) tarafından gönderilen zaman-bakımından-çoklanmış sinyali bir kontrol  
modülünün (78) kontrolü altında bir HSSL sinyaline dönüştürür. Kontrol modülü (78)  
5 HSSL link kurulumu ve durum izleme sağlar. Kontrol modülü (78) bir PCIE arayüzü  
(80) aracılığıyla CM'ye kontrol mesajları gönderir ve buradan kontrol mesajları alır.  
Kontrol mesajlarına, örneğin, HSSL linki için kontrol mesajları dahildir. Daha sonra bir  
çoklayıcı/ayırıcı fonksiyonu (82) HSSL sinyalini ayırarak radyo birimlerinin (30) her  
birine bir arzu edilen sinyal sağlar. Sinyaller radyo birimlerine (30) tercihen karşılık  
10 gelen HSSL'ler veya CPRI linkleri aracılığıyla sağlanır.

Radyo birimlerinden (30) gelen sinyaller benzer bir şekilde işlenir. Bilhassa, radyo  
birimlerinden (30) gelen sinyaller çoklayıcı/ayırıcı fonksiyonu (82) tarafından bir HSSL  
üzerinde çoklanır. Eşleştirme ve toplama fonksiyonu (72) zaman-bakımından-ayırma  
gerçekleştirerek DO modeme (36-1) bir modüle edilmiş dördül DO sinyali ve ses  
15 modeme (36-2) bir modüle edilmiş dördül ses sinyali sağlar. DO modem (36-1)  
modüle edilmiş dördül DO sinyalini demodüle ederek DO MP tarafından işlenmek  
üzere PCIE arayüzü (70-1) aracılığıyla işlemci çekirdeği (40-2)'ye bir demodüle edilmiş  
DO sinyali sağlar. DO MP çıkışı daha sonra DO SC tarafından işlenmek üzere işlemci  
çekirdeği (40-1)'e gönderilir. Oluşan IP paketi NPU'ya (48) gönderilir, burada L2  
20 anahtar fonksiyonu (64) IP paketini paylaşılan ağ arayüzü (44) aracılığıyla taşıyıcı ağa  
(26) yönlendirir.

Ses modemi (36-2) modüle edilmiş dördül ses sinyalini demodüle ederek ses MP  
tarafından işlenmek üzere PCIE arayüzü (70-2) aracılığıyla işlemci çekirdeği (40-4)'e  
bir demodüle edilmiş ses sinyali sağlar. BCN anahtar fonksiyonu (66) ses MP tarafından  
25 gönderilen elde edilen BCN paketlerini CM tarafından işlenmek üzere işlemci çekirdeği  
(40-3)'e yönlendirir. BCN anahtar fonksiyonu (66) daha sonra CM tarafından gönderilen  
BCN paketlerini işleyerek BCN-IP birleştirme işlemini gerçekleştirir. Burada kullanılan  
BCN-IP birleştirme işlemi BCN paketlerinin bir IP paketinin içeriğinde birleştirildiği bir  
işlemdir. Özellikle, bir veya daha fazla genişletme modülünden ve/veya radyo  
30 biriminden (30) gelen ek BCN paketleri de BCN-IP birleştirme işlemi için işlenebilir.  
Bu ek BCN paketleri, örneğin, kontrol bilgisi, gerçek trafik veya başka kullanıcıya özel

bilgi taşıyan BCN paketleri içerebilir. BCN-IP birleştirme işleminden sonra, BCN anahtar fonksiyonu (66) IP paketini L2 anahtar fonksiyonuna (64) gönderir, bu da IP paketini paylaşılan ağ arayüzü (44) aracılığıyla taşıyıcı ağa (26) yönlendirir.

Şekil 7, mevcut tarifnamenin bir düzenlemesine göre, Şekil 6'daki NPU'nun (48) çalışmasını daha detaylı bir şekilde göstermektedir. Özellikle, bu düzenlemede, çok-çekirdekli işlemci (34) LSI Corporation tarafından tasarlanan ve satılan Axxia® Communications Processor (ACP) 3400 Familyası çok-çekirdekli işlemcilerinden bir çok-çekirdekli işlemcidir ve bir tercih edilen düzenlemede ACP 3448 çok-çekirdekli işlemcisidir. Dolayısıyla, NPU (48) ve bunun çalışmasının açıklanmasında kullanılan terminolojinin bir kısmı ACP 3400 Familyası çok-çekirdekli işlemcilere ve özellikle ACP 3448 çok-çekirdekli işlemcisine özel olan terminolojidir. Ancak, anlaşılacağı gibi, burada NPU (48) ve bunun çalışmasıyla bağlantılı olarak burada açıklanan kavramların bir çoğu ACP 3400 Familyası çok-çekirdekli işlemcilerle sınırlı değildir ve ileri dijital ana-bant işlemcisinde (28) kullanım için uygun başka çok-çekirdekli işlemciler için de geçerli olabilir. NPU (48) son derece esnek ve arzu edilen bir şekilde çalışacak şekilde programlanabilir. Bu düzenlemede, NPU (48) aşağıda açıklanan şekilde çalışacak şekilde programlanır.

Gösterildiği gibi, NPU'nun (48) bir giriş kaynağından (84) gelen görevler isteğe bağlı olarak, örneğin, giriş kaynağına (84) bağlı olarak bir denetleme fonksiyonu (86) veya bir biçimlendirme fonksiyonundan (88) geçirilir. Biçimlendirme fonksiyonu (88) NPU'daki (48) bir Modüler Trafik Yöneticisi (MTM) motoru tarafından sağlanır ve dolayısıyla burada bir MTM biçimlendirme fonksiyonu (88) olarak da belirtilmektedir. Burada kullanılan bir görev bir gelen NPU (48) paketine yönelik bir işaretçi içerir, burada gelen paket bellekte depolanır ve görev bellekte depolanan gelen pakete yönelik bir işaretçi içerir. Gelen paket bir IP paketi veya bir BCN paketidir. Giriş kaynağı (84) paylaşılan ağ arayüzü (44), papatya-zinciri bağlantı noktası (68), işlemci çekirdeklerinden (40) biri veya radyo birimi arayüzü (38) olabilir. Örneğin, giriş kaynağı (84) paylaşılan ağ arayüzü (44) olduğu takdirde, gelen görevler denetleme fonksiyonundan (86) geçirilir, giriş kaynağı (84) radyo birimi arayüzü (38) olduğu takdirde, gelen görevler MTM biçimlendirme fonksiyonundan (88) geçirilir ve giriş kaynağı (84) işlemci çekirdeklerinden (40) biri olduğu takdirde, gelen görevler

denetleme fonksiyonundan (86) veya MTM biçimlendirme fonksiyonundan (88) geçirilmeyebilir.

Denetleme fonksiyonu (86) çok-çekirdekli işlemcinin (34) işlem kabiliyetini aşan aşırı yükleri ve veri patlamalarını izlemek için kullanılabilir. Normal çalışma koşulları altında, bir aşırı yük veya veri patlaması hiçbir zaman oluşmamalıdır. Ancak, örneğin kötü niyetli saldırılar ileri dijital ana-bant işlemcisinde (28) çok-çekirdekli işlemcinin (34) işlem kabiliyetini aşan aşırı yüklere veya veri patlamalarına yol açabilir. Bir aşırı yük veya veri patlaması gerçekleştiği takdirde, düşük gecikme ve iyi hizmet kalitesini korumak için hız biçimlendirme gerçekleştirilebilir. MTM biçimlendirme fonksiyonu (88) belirli bir uygulama için arzu edilen hız biçimlendirmeyi gerçekleştirmek için kullanılabilir. Örneğin, MTM biçimlendirme fonksiyonu (88) bir akış için çok-çekirdekli işlemcinin (34) kabiliyetini aşan bir veri hızını düşürmek için hız biçimlendirme gerçekleştirebilir.

NPU (48) ayrıca gelen görevleri kolay işlem veya karmaşık işlem gerektiren şekilde sınıflandıran bir kolay giriş sınıflandırma fonksiyonu (90) içerir. Özellikle, kolay giriş sınıflandırma sırasında, NPU (48) baz istasyonun (16) gelen paketin hedefi olup olmadığını belirler. Bir düzenlemede, NPU (48) gelen paketin hedef Ortam Erişim Kontrol (MAC) adresini inceleyerek hedef MAC adresinin baz istasyonunki (16) olup olmadığını belirler. Baz istasyonunki olduğu takdirde, tekabül eden gelen görev karmaşık işlem gerektiren şekilde sınıflandırır. Hedef MAC adresi baz istasyonunki (16) olmadığı takdirde, tekabül eden gelen görev sadece kolay işlem gerektiren şekilde sınıflandırır. Gelen görev kolay işlem olarak sınıflandırıldığı takdirde, görevin kolay işlemi gerçekleştirilir ve tekabül eden gelen paket bir uygun çıkış hedefine (92) geçirilir. Gelen görev karmaşık işlem olarak sınıflandırıldığı takdirde, görevin karmaşık işlemi gerçekleştirilir ve bir veya daha fazla elde edilen paket uygun çıkış hedefine/hedeflerine (92) gönderilir.

Özellikle, ACP çok-çekirdekli işlemcisi düzenlemesinde, kolay giriş sınıflandırma işlemi NPU'daki (48) bir Modüler Paket İşlemcisi (MPP) motoru tarafından gerçekleştirilir. MPP motoru, gelen paketin hedef MAC adresi için bir MAC adresi araması gerçekleştirerek kolay giriş sınıflandırma işlemi gerçekleştirir. Gelen görev sadece kolay giriş gerektiren şekilde sınıflandırıldığı takdirde, gelen görev kolay işlem

5 için zaman-programlama için NPU'nun (48) bir MTM motorundaki bir MTM kuyruğuna (94) gönderilir. Aşağıda bahsedildiği gibi, diğer unsurların yanı sıra, MTM motoru NPU'daki (48) hem kolay ve hem de karmaşık işlem gerçekleştiren çeşitli motorlar için zaman-programlama gerçekleştirir. Bu düzenlemede, MTM motoru bir kolay işlem fonksiyonu (96) gerçekleştiren bir uygun NPU motoru tarafından işlenmek üzere gelen görevin MTM kuyruğundaki (94) zaman-programlamasını gerçekleştirir.

10 Kolay işlemden sonra, uygun çıkış hedefine (92) gönderilmek üzere MTM motoru tarafından zaman-programlaması için bir başka MTM kuyruğuna (98) eklenir. Bazı düzenlemelerde, kolay işlemin gelen paketi doğrudan giriş kaynağından (84) uygun çıkış hedefine (92) geçirmekten oluşabileceği belirtilmelidir. Örneğin, gelen paket papatya-zinciri bağlantı noktasına (68) bağlı bir baz istasyona yönelik bir IP paketi olduğu takdirde, IP paketi kolay işlem olarak sınıflandırılabilir ve buna karşılık olarak daha fazla işlem görmeden doğrudan papatya-zinciri bağlantı noktasına (68) iletilir.

15 Gelen görev karmaşık işlem gerektiren işlem olarak sınıflandırıldığı takdirde, gelen görev ya bir MTM kuyruğuna (100) eklenir veya bir MTM biçimlendirme fonksiyonundan (102) geçirilir. MTM motoru daha sonra bir karmaşık işlem fonksiyonunun (104) bir birinci aşaması için bir uygun NPU motoru tarafından işlenmek üzere gelen görevin zaman-programlamasını gerçekleştirir. Gösterildiği gibi, NPU motoru tarafından işlendikten sonra, gelen görevin karmaşık işlem fonksiyonunun (104) bir ikinci aşaması için bir uygun NPU motoru tarafından işlenmek üzere zaman-programlamasının gerçekleştirileceği şekilde, gelen görev MTM biçimlendirme fonksiyonuna (102) (veya bir MTM kuyruğuna) geri gönderilebilir. Karmaşık işlem tamamlanana kadar bu işlem devam eder. Karmaşık işlem tamamlandığında, gelen görev veya oluşan birden fazla görev (ör., IP-BCN ayırma işleminden elde edilen her bir BCN paketi için ayrı bir görev) isteğe bağlı olarak uygun çıkış hedefine/hedeflerine (92) 25 gönderilmeden önce bir MTM kuyruğuna (106) veya MTM biçimlendirme fonksiyonuna (108) eklenir.

30 Örneğin, içerik olarak birden fazla BCN paketi taşıyan bir gelen IP paketi tercihen NPU (48) tarafından aşağıdaki şekilde işlenir. Önce, MPP motoru, gelen IP paketinin hedef MAC adresine göre kolay giriş sınıflandırma işlemi gerçekleştirir. Gelen paketin hedef MAC adresinin baz istasyonunki (16) olduğu varsayıldığında, MPP motoru gelen paketi

(veya daha doğrusu tekabül eden gelen görevi) karmaşık işlem gerektiren şekilde sınıflandırır. Sonuç olarak, gelen IP paketi için gelen görev MTM motorunun MTM kuyruğuna (100) eklenir. MTM motoru daha sonra uygun karmaşık işlem fonksiyonunun (104) birinci aşaması için bir uygun NPU motoru tarafından işlenmek üzere gelen görevin zaman-programlamasını gerçekleştirir. NPU motoru daha sonra gelen görevi veya bir veya daha fazla oluşan görevi zaman-programlaması için MTM motoruna geri gönderir. Karmaşık işlem fonksiyonu tamamlanana kadar bu işlem yinelenerek tekrarlanır. Bu örnekte, karmaşık işlem şunları kapsar: entegre kontrol ve MAC adresi filtreleme içeren Ethernet işlemi; IP bütünlük kontrolü ve IP Hedef Adresi (DA) yönlendirme içeren IP katmanı işlemi; IP geçiş-önleme ve IP kimlik doğrulama; bütünlük kontrolü ve Kullanıcı Veri Birimi Protokolü (UDP) bağlantı noktası filtreleme içeren UDP işlemi; IP veri birimi kapsülleme; IP-BCN ayırma; BCN doğrulama; BCN yönlendirme; BCN/ACN (Uygulama Komünikasyon Ağı) ayırma ve tekrar birleştirme; özel durum işlemi; ve Hizmet Kalitesi (QoS) işlemi. BCN/ACN ayırma işleminin, tipik bir senaryoda, bir ACN paketinin her biri önceden eklenmiş bir BCN başlığı olan bir BCN içeriğine eklenen birkaç parçaya bölünmesini içerdiği belirtilmelidir. Tekrar birleştirme bunun tersidir. Bir grup BCN paketinin içeriği birleştirilir (BCN başlıkları çıkarılarak), burada kapsülleme için bir ACN başlığı eklenir. Karmaşık işlemden sonra, gelen IP paketinin içeriğinden birden fazla BCN paketi çıkarılır ve uygun çıkış hedefine/hedeflerine (92) yönlendirilir.

Devam etmeden önce, Şekil 7'de ayrıca NPU (48) tarafından gerçekleştirilen akış kontrolünün gösterildiği belirtilmelidir. Gösterildiği gibi, akış kontrolü kolay giriş sınıflandırma fonksiyonundan (90) MTM biçimlendirme fonksiyonuna (88) ters baskı, karmaşık işlem fonksiyonundan (104) MTM kuyruğuna (100) veya MTM biçimlendirme fonksiyonuna (102) (veya MTM motorunun bir MTM zamanlayıcısına) ters baskı veya çıkış hedefinden (92) MTM biçimlendirme fonksiyonuna (108) (veya MTM motorunun MTM zamanlayıcısına) ters baskı aracılığıyla sağlanır. Aşağıda detaylı olarak açıklandığı gibi, ters baskı bir NPU motorunun bir Giriş Görev Kuyruğu (ITQ) bir önceden belirlenmiş eşiği aştığında uygulanır. Ters baskıya cevap olarak, MTM motoru aşağı yöndeki NPU motorları tarafından işlenmek üzere gelen görevlerin zaman-programlamasını durdurur.

Şekil 8, mevcut tarifnamenin bir özel düzenlemesine göre, NPU'nun (48) çalışmasını gösteren Şekil 7'nin daha detaylı bir versiyonudur. Yine, bu düzenlemede, çok-çekirdekli işlemci (34) LSI Corporation tarafından tasarlanan ve satılan ACP 3400 Familyası çok-çekirdekli işlemcilerinden bir çok-çekirdekli işlemcidir ve bir tercih edilen düzenlemede ACP 3448 çok-çekirdekli işlemcisidir. Dolayısıyla, NPU (48) ve bunun çalışmasının açıklanmasında kullanılan terminolojinin bir kısmı ACP 3400 Familyası çok-çekirdekli işlemcilere ve özellikle ACP 3448 çok-çekirdekli işlemcisine özel olan terminolojidir. Ancak, anlaşılacağı gibi, burada NPU (48) ve bunun çalışmasıyla bağlantılı olarak burada açıklanan kavramların bir çoğu ACP 3400 Familyası çok-çekirdekli işlemcilerle sınırlı değildir ve ileri dijital ana-bant işlemcisinde (28) kullanım için uygun başka çok-çekirdekli işlemciler için de geçerli olabilir. Yine, NPU (48) son derece esnektir ve arzu edilen bir şekilde çalışacak şekilde programlanabilir. Bu düzenlemede, NPU (48) aşağıda açıklanan şekilde çalışacak şekilde programlanır.

Gösterildiği gibi, NPU'nun (48) giriş kaynaklarından (110-1 ila 110-4) gelen görevler isteğe bağlı olarak denetleme fonksiyonlarından geçirilir. Giriş kaynakları (110-1 ve 110-4) burada genel olarak hep birlikte giriş kaynakları (110) ve ayrı ayrı bir şekilde giriş kaynağı (110) olarak belirtilmektedir. NPU'nun (48) giriş kaynaklarına (110) bir papatya-zinciri bağlantı noktasına (68) karşılık gelen bir papatya-zinciri (D/C) giriş kaynağı (110-1), taşıyıcı ağa (26) paylaşılan ağ arayüzüne (44) karşılık gelen bir taşıyıcı ağ (B/H) giriş kaynağı (110-2), işlemci çekirdeklerine (40) karşılık gelen çeşitli Merkezi İşlem Birimi (CPU) giriş kaynakları (110-3) ve radyo birimi arayüzüne (38) karşılık gelen bir Katman 1 Verici ve Alıcı (LITR) giriş kaynağı (110-4) dahildir. İsteğe bağlı olarak, giriş kaynaklarından (110) gelen görevler gösterilen denetleme fonksiyonlarından (112-1 ila 112-5) geçebilir. Düzenleme fonksiyonları (112-1 ve 112-5) burada genel olarak hep birlikte denetleme fonksiyonları (112) ve ayrı ayrı bir şekilde denetleme fonksiyonu (112) olarak belirtilmektedir.

Gösterildiği gibi, D/C giriş kaynağı (110-1), B/H giriş kaynağı (110-2) ve işlemci çekirdeklerinin (40) en azından bir kısmına (yani işlemci çekirdekleri (40-1), (40-2) ve (40-3)) karşılık gelen CPU giriş kaynağı/kaynaklarından (110-3) gelen görevler için NPU (48) bir L2 kolay giriş sınıflandırma fonksiyonu (114-1) gerçekleştirir. Benzer

şekilde, işlemci çekirdeklerinin (40) en azından bir kısmına (yani işlemci çekirdekleri (40-3) ve (40-4)) karşılık gelen CPU giriş kaynağı/kaynakları (110-3) ve LITR giriş kaynağından (110-4) gelen görevler için NPU (48) bir BCN kolay giriş sınıflandırma fonksiyonu (114-2) gerçekleştirir. L2 kolay giriş sınıflandırma fonksiyonunda (114-1),

5 NPU'daki (48) MPP motoru gelen görevin belirttiği gelen paketin MAC adresinin baz istasyonunki (16) olup olmadığını belirler. DO SC ve DO MP çekirdekleri arasında takas edilen IP paketlerinin, bu düzenlemede, NPU (48) boyunca olan bir özel tünel üzerinden takas edildiği belirtilmelidir. Hedef MAC adresi baz istasyonunkiyle (16) eşleşmediği takdirde, bir düzenlemede, NPU'nun (48) MPP motoru gelen görevi, uygun

10 olarak, karşılık gelen IP paketinin, bu örnekte, NPU'nun (48) bir Ethernet Giriş/Çıkış Adaptörü (EIOA) aracılığıyla bir D/C çıkış hedefine (118-1) gönderilmesi için bir MTM kuyruğuna (116) veya karşılık gelen IP paketinin NPU'nun (48) EIOA motoru aracılığıyla bir B/H çıkış hedefine (118-2) gönderilmesi için bir MTM kuyruğuna (120) yerleştirir. D/C çıkış hedefi (118-1) papatya-zinciri bağlantı noktasına (68) karşılık gelir

15 ve B/H çıkış hedefi (118-2) taşıyıcı ağa (26) paylaşılan ağ arayüzüne (44) karşılık gelir. Bir alternatif düzenlemede, MPP motoru gelen görevi zaman-programlanması yapılarak bir L2 işlem fonksiyonuna (122) geçirilmek üzere bir MTM kuyruğuna (121) yerleştirir. L2 işlem fonksiyonu (122) daha sonra gelen görevi karşılık gelen giriş paketini D/C çıkış hedefine (118-1) göndermek için MTM kuyruğuna (116) veya karşılık gelen giriş

20 paketini B/H çıkış hedefine (118-2) göndermek için MTM kuyruğuna (120) geçirir.

Hedef MAC adresi baz istasyonunkiyle (16) eşleştiği takdirde, karmaşık işlem gereklidir. Dolayısıyla, MPP motoru gelen görevi özel uygulamaya bağlı olarak zaman-programlamasının yapılması ve L2 işlem fonksiyonuna (122) geçirilmesi için MTM kuyruğuna (121) yerleştirir veya gelen görevi MTM motorunun bir MTM

25 biçimlendirme fonksiyonundan (124) geçirir. Bunu açıklamak için, gelen görevin zaman-programlanması yapılarak bir L2 işlem fonksiyonuna (122) tarafından işlenmek üzere MTM kuyruğuna (121) yerleştirildiğini varsayalım. L2 işlem fonksiyonunu (122) sağlamak için, NPU (48) gelen görevi, örneğin, Ethernet işlemi, IP işlemi (ör., IP bütünlük kontrolü ve IP DA adres yönlendirme), IP kimlik doğrulama ve UDP işlemi

30 gibi bir veya daha fazla L2 işlem işlemi gerçekleştiren bir veya daha fazla NPU motorundan geçirir.

L2 işleminden sonra, gelen IP paketi bir DO paketi olduğu takdirde, tekabül eden gelen görev NPU'daki (48) bir Nuevo CPU Adaptörü (NCA) motoru aracılığıyla DO işlemi için işlemci çekirdeklerinden (40-1 ve 40-2) birine karşılık gelen bir CPU çıkış hedefine (118-3) gönderilmek üzere bir MTM kuyruğuna ve isteğe bağlı biçimlendirme fonksiyonuna (126) geçirilir. NCA motorunun, bir düzenlemede, bir PowerPC™ CPU kompleksini ACP3400 veri yolu hızlandırıcısına bağlayan bir donanım motoru olduğu belirtilmelidir. Buna karşılık, gelen IP paketi birden fazla BCN paketi içeren bir içeriğe sahip olduğu takdirde, L2 işleminden sonra, gelen görev MTM biçimlendirme fonksiyonuna (124) geçirilir ve daha sonra bir IP-BCN ayırma fonksiyonu (128) gerçekleştirilen bir veya daha fazla NPU motoru tarafından işlenmek üzere zaman-programlaması yapılır. MTM biçimlendirme fonksiyonu (124) aşağı yöndeki işlem motorlarına veri hızını kontrol eder, ki bu bazı düzenlemelerde arzu edilebilir. IP-BCN ayırma işleminden sonra, gelen IP paketinden çıkarılan karşılık gelen BCN paketleri için birden fazla görev bir BCN anahtarlama fonksiyonu (130) (ör., BCN doğrulama ve BCN yönlendirme gibi bir veya daha fazla BCN anahtarlama işlemi) gerçekleştiren bir veya daha fazla NPU motoru tarafından işlenir. BNC anahtarlama sonucu olarak, BCN paketlerinin her biri NPU'daki (48) EIOA motoru aracılığıyla CPU çıkış hedeflerinden birine (118-3) veya radyo birimi arayüzüne (38) karşılık gelen bir HSSL çıkış hedefine (118-4) yönlendirilir. BCN paketleri uygun çıkış hedeflerine (118-3 veya 118-4) yönlendirilirken, karşılık gelen görevler BCN anahtarlama fonksiyonundan (130) MTM kuyruğu ve isteğe bağlı biçimlendirme fonksiyonuna (126) veya bir MTM biçimlendirme fonksiyonuna (132) geçirilir.

Gösterildiği gibi, işlemci çekirdeklerinin (40) en azından bir kısmından (yani işlemci çekirdekleri (40-3) ve (40-4)) ve radyo birimi arayüzünden (38) gelen görevler için NPU (48) ayrıca BCN kolay giriş sınıflandırma fonksiyonu (114-2) gerçekleştirir. BCN kolay giriş sınıflandırma fonksiyonunda, NPU'daki (48) MPP motoru gelen görevi alır ve karşılık gelen paket bir BCN paketi olduğundan, gelen görevi bir MTM kuyruğuna ve isteğe bağlı biçimlendirme fonksiyonuna (134) geçirir. Gelen görev daha sonra BCN anahtarlama fonksiyonunu (130) sağlayan bir veya daha fazla NPU motorundan (ör., BCN doğrulama, BCN yönlendirme ve BCN/ACN tekrar birleştirme gibi bir veya daha fazla BCN işlemi gerçekleştiren bir veya daha fazla NPU motoru) geçirilir.

- BCN anahtarlamının bir sonucu olarak, BCN paketi işlemci çekirdeklerinden birine (40) yönelik olduğu takdirde, BCN paketi uygun işlemci çekirdeğine (40) gönderilmek üzere MTM kuyruğuna ve isteğe bağlı biçimlendirme fonksiyonuna (126) yönlendirilir. Benzer şekilde, BCN paketi radyo birimlerinden birine (30) yönelik olduğu takdirde,
- 5 BCN paketi radyo birimi arayüzüne (38) gönderilmek üzere MTM biçimlendirme fonksiyonuna (132) yönlendirilir. Buna karşılık, BCN paketi papatya-zinciri bağlantı noktasına (68) veya taşıyıcı ağa (26) yönelik olduğu takdirde, hedefleri aynı olan birden fazla BCN paketi tek bir IP paketi halinde birleştirilir. BCN-IP birleştirme işlemini gerçekleştirmek için, NPU'daki (48) MTM motoru hedefleri aynı olan BCN paketlerini
- 10 bir BCN-IP birleştirme fonksiyonu (136) gerçekleştiren bir veya daha fazla NPU motorundan geçirir. Elde edilen IP paketine karşılık gelen bir görev daha sonra L2 işlem fonksiyonunu (122) gerçekleştiren bir veya daha fazla NPU motoruna geçirilir. L2 işleminin bir sonucu olarak, IP paketi uygun şekilde papatya-zinciri bağlantı noktasına (68) veya taşıyıcı ağa (26) yönlendirilir.
- 15 Yukarıda bahsedildiği gibi, NPU (48) ek olarak akış kontrolü sağlar. Şekil 8'de, akış kontrolü kesikli oklarla gösterildiği gibi L2 işlem fonksiyonundan (122) MTM kuyruğuna (121) ters baskı aracılığıyla sağlanır. Ek olarak, akış kontrolü kesikli oklarla gösterildiği gibi BCN anahtarlama fonksiyonundan (130) MTM kuyruğu ve isteğe bağlı biçimlendirme fonksiyonuna (134) ters baskı aracılığıyla sağlanır.
- 20 ACP 3400 Familyası çok-çekirdekli işlemcilerinin mimarisinde NPU'nun (48) esnekliği geleneksel akış kontrolü formlarını imkansız hale getirmektedir. Bu açıdan, Şekil 9 akış kontrolünün sağlandığı bir NPU (48) düzenlemesini göstermektedir. Bu düzenlemede, MPP motoru, MTM motoru, bir Güvenlik Protokolü İşlemcisi (SPP) motoru, bir Paket Bütünlüğü Kontrolü (PIC) motoru, bir Paket Derleme Bloğu (PAB) motoru, bir Akış
- 25 Düzenleyici (SED) motoru ve EIOA motoru dahil her bir NPU motoru çeşitli ITQ'lar içerir. Örneğin, her bir NPU motoru iki veya dört ITQ'ya sahip olabilir. Özellikle, EIOA motoru birden fazla bağlantı noktasına, yani, bir taşıyıcı (B/H) bağlantı noktasına, bir papatya-zinciri (D/C) bağlantı noktasına ve bir LITR bağlantı noktasına (yani, bir radyo birimi arayüzü bağlantı noktasına) sahiptir. EIOA motoru bağlantı noktası başına iki
- 30 ITQ'ya sahiptir. Şekil 9 burada MPP ITQ 1 ile MPP ITQ 4 olarak belirtilen MPP motorundaki dört ITQ'yu (138); burada MTM ITQ 1 ile MTM ITQ 4 olarak belirtilen

MTM motorundaki dört ITQ'yu (140); burada taşıyıcı bağlantı noktasında EIOA B/H ITQ 1 ile EIOA B/H ITQ 2, papatya-zinciri bağlantı noktasında EIOA D/C ITQ 2 ve LITR bağlantı noktasında EIOA LITR ITQ 1 olarak belirtilen EIOA motorundaki dört ITQ'yu (142); burada SPP ITQ 1 ve SPP ITQ 2 olarak belirtilen SPP motorundaki iki ITQ'yu (144); burada PIC ITQ 1 ve PIC ITQ 2 olarak belirtilen PIC motorundaki iki ITQ'yu (146); burada PAB ITQ 1 ve PAB ITQ 2 olarak belirtilen iki ITQ'yu (148); ve burada SED ITQ 1 ve SED ITQ 2 olarak belirtilen iki ITQ'yu (150) göstermektedir.

Şekil 9'da, MPP motoru iki ayrı bileşen olarak, yani bir MPP kolay giriş sınıflandırma fonksiyonu (152-1) ve bir MPP işlem bileşeni (152-2) olarak gösterilmektedir. Ancak, MPP kolay giriş sınıflandırma fonksiyonu (152-1) ve MPP işlem bileşeninin (152-2) açık ve kolay anlaşılması için ayrı ayrı gösterildiği belirtilmelidir. Aslında, MPP kolay giriş sınıflandırma fonksiyonu (152-1) ve MPP işlem bileşeni (152-2) NPU'daki (48) tek bir MPP motoru tarafından sağlanmaktadır. Benzer bir şekilde, MTM motoru açık ve kolay anlaşılması için bir MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) ve MTM çıkış biçimlendiricileri (154-2 ve 154-3) olarak gösterilmektedir. Ancak, MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) ve MTM çıkış biçimlendiricileri (154-2 ve 154-3) tek bir MTM motoru tarafından sağlanmaktadır. Ayrıca, Şekil 9'da, SPP motoru SPP motoru (156) olarak, PIM motoru PIC motoru (158) olarak, PAB motoru PAB motoru (160) olarak ve SED motoru SED motoru 162 olarak belirtilmektedir.

Yukarıda bahsedildiği gibi, bir görev bir sanal işlem hattı ile tanımlanan programlanabilen bir sırada bir veya daha fazla NPU motorundan geçirilir ve yol boyunca NPU motorları tarafından modifiye edilir. Görevler, NPU (48) tarafından alınan gelen paketlere karşılık olarak özelleştirilmiş NPU motorları (ör., EIOA motoru, MPP motoru ve NCA motoru) tarafından oluşturulur. Dolayısıyla, örneğin, NPU (48) tarafından bir IP paketi alındığında, EIOA motoru IP paketi için bir giriş görevi oluşturur. NPU (48) içinde, görevler genellikle işlemlerinin belirli fazlarındaki paketleri temsil eder. Çıkış görev kuyukları NPU'nun (48) bir görev halkası aracılığıyla giriş görev kuyuklarına görevler gönderebilir.

İlişkili NPU motoru bu NPU motoru tarafından işlenmesi öngörülen görevlerden dolayı aşırı yüklendiği takdirde, NPU motorundaki ITQ'lar büyüyebilir ve tıkanabilir. Şekil 9'daki akış kontrol mekanizmaları, sınırsız büyüme ve bellek dolmasını önlemek için,

ITQ'ların tıkanmasıyla başa çıkar. Başlıca olarak, ITQ'lardaki görev sayısı bu belirli ITQ için olan bir önceden belirlenmiş eşiği aştığında, akış kontrolü birçok ITQ'dan MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) ters baskı aracılığıyla sağlanır. Önceden belirlenmiş eşikler genel olarak farklı NPU motorları için ve muhtemelen aynı NPU motorundaki farklı ITQ'lar için farklı olacaktır. Eşikler tercihen NPU motorlarının tümünü, özellikle MPP motorunu meşgul tutmak için yeterince yüksek, ancak gecikmeyi kontrol etmek için yeterince düşük olacak şekilde seçilir. Eşikler bir güvenlik önlemi olarak sağlandığında (ör., MPP ITQ 2), eşikler, karşılık gelen NPU motoru/motorları takılıp kalana kadar eşiklerin aşılmayacağı kadar yüksek yapılandırılır.

Çalışma sırasında, MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) akış kontrolü sağlayan ITQ'ların herhangi birindeki tıkanma NPU'daki 48 bir ters baskı halkası aracılığıyla MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) ters baskı sağlanmasına neden olur. Buna karşılık olarak, MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) aşağı yöndeki NPU motorlarının ITQ'larına yeni görevler göndermeyi durdurur. MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) akış kontrolü sağlayan ITQ'ların çoğunun MTM motorundan doğrudan görevler aldığı belirtilmelidir, bu durumda MTM kolay ve karmaşık işlem zamanlayıcısını (154-1) durduran ters baskının mantıklıdır. Ancak, MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) akış kontrolü sağlayan diğer ITQ'lar (ör., MPP ITQ 3 ve MPP ITQ 4) doğrudan MTM kolay ve karmaşık işlem zamanlayıcısından (154-1) görevler almaz. Bu ITQ'lar için, tıkanma MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) tarafından gönderilen görevlerin durdurulmasıyla hafifletilmelidir. Tercihen, MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) tarafından gönderilmeyen ve dolayısıyla ters baskıya cevap vermeyecek olan akışlara yönelik NPU işlemleri, bu akışların NPU motorlarının kullanılan işlem bant-genişliğinin yarısından daha azını kullanmasının sağlanacağı şekilde dikkatli bir şekilde tasarlanır. Dolayısıyla, tasarımla, Eternet bağlantı noktalarının birinde bir hizmet reddi saldırısı veya fırtınası olduğunda dahi, kolay giriş sınıflandırma aşamasında MPP motoru gibi NPU motorlarına bir bağlantı noktasından doğrudan ulaşan görevlerin NPU'yu (48) tıkamaması garantilenir.

ITQ'ların bazıları MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) ters baskı

göndermez. Yani, EIOA B/H ITQ 2, EIOA D/C ITQ 2, EIOA LITR ITQ 2 ve bir CPU ITQ 164, MTM kolay ve karmaşık işlem zamanlayıcısına (154-1) ters baskı göndermez. Daha ziyade, EIOA B/H ITQ 2 ve EIOA D/C ITQ 2 giriş görevlerini gönderen MTM kolay giriş sınıflandırma fonksiyonuna (152-1) ters baskı gönderir, EIOA B/H ITQ 1 giriş görevlerini gönderen MTM çıkış biçimlendiricisine (154-2) ters baskı gönderir ve CPU ITQ 164 giriş görevlerini gönderen MTM çıkış biçimlendiricisine (154-3) ters baskı gönderir. Ancak, bu ITQ'lardan gelen ters baskının isteğe bağlı olduğu belirtilmelidir.

MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) tarafından ters baskı alındığında, MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) kolay ve karmaşık işlem NPU motorlarına yeni görev gönderilmesini durdurur. Ek olarak, tıkanan ITQ(lar)'daki görevleri çıkarmaktan ziyade, MTM kolay ve karmaşık işlem zamanlayıcısı (154-1) MTM veri kuyrukları için kuyruğun işlenmesi sırasında görevleri akıllı bir şekilde çıkarır. Bu şekilde, görev veya paket sayısı, bırakılan, bırakılan paketlerin veri boyutu, bırakılan tüm paketlerin toplam veri boyutu veya benzerleriyle ilişkili istatistikler korunabilir. Daha önemlisi, çıkarma işlemi ITQ'larda gerçekleştirildiği takdirde (ör., bir ITQ dolduğunda yeni görevlerin basitçe çıkarılması), bırakılan görevler/paketler ile ilgili herhangi bir istatistik tutulmadığı belirtilmelidir, ki bu arzu edilmez.

Şekil 10, mevcut tarifnamenin bir düzenlemesine göre, MTM motorundaki bir akış kontrol zamanlayıcısının (165), Şekil 9'daki MTM kolay ve karmaşık işlem zamanlayıcısını (154-1) ve MTM çıkış biçimlendiricilerini (154-2 ve 154-3) içeren bir düzenlemesini göstermektedir. Genel olarak, MTM motorundaki akış kontrol zamanlayıcısı (165) çıkış biçimlendirme ve yönetim zaman-programlaması sağlar. Akış kontrol zamanlayıcısı (165) birden fazla çeşitli seviye 1 zamanlayıcısının (1a, 1b, 1d ve 1e) birlikte mevcut olmasına olanak sağlayan bir kök zamanlayıcı (0) içerir. Şekil 10'un akış kontrol zamanlayıcısının (165) basitleştirilmiş bir görünüşü olduğu ve dolayısıyla tüm seviye 1 zamanlayıcıların gösterilmediği belirtilmelidir. Kök zamanlayıcısının (0) zaman-programlama bant-genişliği seviye 1 zamanlayıcılar (1a, 1b, 1e ve 1d) arasında paylaşılır. Zamanlayıcı (1a) yönetim zaman-programlaması gerçekleştirir ve diğer seviye 1 zamanlayıcılar çıkış biçimlendirme gerçekleştirir. Gösterildiği gibi, seviye 1 zamanlayıcılar, Şekil 9'a atıfla yukarıda bahsedildiği gibi, karşılık gelen ITQ'lardan

gelen ters baskıya karşılık olarak akış kontrolü sağlar (ör., giden görevler akışını durdurur).

Gösterildiği gibi, MPP kolay giriş sınıflandırma fonksiyonu (152-1) (Şekil 9) tarafından karmaşık işlem gerektiren şekilde tanımlanan görevler çeşitli MTM kuyruklarına (166) girilen çeşitli biçimlendirilmemiş akışlar oluşturur. Bir Biçimlendirilmiş Eksik Ağırlıklı Hepsini Bir Kez Deneme (SDWRR) zamanlayıcısı olan bir zamanlayıcı (2a) MTM kuyruklarından (166) gelen giriş görevlerini önceden tanımlanmış ağırlıklara ( $W_{a1}$  ile  $W_{a3}$ ) göre zamanlayıcı (1a)'ya geçirir. Ağırlıklar ( $W_{a1}$  ile  $W_{a3}$ ), paketlerin boyutlarını göz ardı ederken paketlerin sayısına göre zaman-programlaması yapan ITQ zamanlayıcılarından farklı bir yaklaşım olan nispi bant-genişliğini temsil etmektedir. Ağırlıklar ( $W_{a1}$  ile  $W_{a3}$ ), karşılık gelen akışların her biri için maksimum bant-genişliklerine göre seçilebilir. Bu şekilde, akışların biri çok fazla bant-genişliği tükettiği takdirde, akış en yüksek tıkanmaya neden olma olasılığına sahiptir ve nihai olarak çıkarılır. Bu örnekte üç MTM kuyruğu (166) gösterilmesine rağmen, MTM kuyruklarının (166) sayısı özel uygulamaya bağlı olarak değişebilir. MTM kuyruklarının (166) sayısı arzu edilen şekilde akış sayısı kadar az veya çok olacak şekilde seçilebilir. Benzer davranışları olan birden fazla akışı gruplandırmak için tek bir MTM kuyruğu (166) kullanılabilir veya her bir mikro-akış için ayrı ayrı MTM kuyukları (166) kullanılabilir. Ancak, çok fazla MTM kuyruğu (166) kullanıldığı takdirde, uygun bant-genişliklerinin hesaplanması zor hale gelebilir.

Benzer bir şekilde, MPP kolay giriş sınıflandırma fonksiyonu (152-1) tarafından kolay işlem gerektiren şekilde tanımlanan görevler çeşitli MTM kuyruklarına (168) girilen çeşitli biçimlendirilmemiş akışlar oluşturur. Bir SDWRR zamanlayıcısı olan bir zamanlayıcı (2c) MTM kuyruklarından (168) gelen giriş görevlerini önceden tanımlanmış ağırlıklara ( $W_{c1}$  ile  $W_{c3}$ ) göre zamanlayıcı (1a)'ya geçirir. Ağırlıklar ( $W_{c1}$  ile  $W_{c3}$ ) nispi bant-genişliklerini temsil etmektedir. Ağırlıklar ( $W_{c1}$  ile  $W_{c3}$ ), karşılık gelen akışların her biri için maksimum bant-genişliklerine göre seçilebilir. Bu şekilde, akışların biri çok fazla bant-genişliği tükettiği takdirde, akış en yüksek tıkanmaya neden olma olasılığına sahiptir ve nihai olarak çıkarılır. Bu örnekte üç MTM kuyruğu (168) gösterilmesine rağmen, MTM kuyruklarının (168) sayısı özel uygulamaya bağlı olarak değişebilir. MTM kuyruklarının (168) sayısı arzu edilen şekilde akış sayısı kadar az

veya çok olacak şekilde seçilebilir. Benzer davranışları olan birden fazla akışı gruplandırmak için tek bir MTM kuyruğu (168) kullanılabilir veya her bir mikro-akış için ayrı ayrı MTM kuyrukları (168) kullanılabilir. Ancak, çok fazla MTM kuyruğu (168) kullanıldığı takdirde, uygun bant-genişliklerinin hesaplanması zor hale gelebilir.

- 5 IP-BCN ayırma işlemi için işlenen ve tanımlanan giriş görevleri bir MTM kuyruğuna (170) girilen bir biçimlendirilmiş akış oluşturur. Giriş görevleri MTM kuyruğundan (170) bir hız biçimlendirme fonksiyonu (172) aracılığıyla bir seviye 2 zamanlayıcıya (2b) geçirilir. Hız biçimlendirme fonksiyonunun (172) MPP motorunun çalışma şeklindeki bir görünen kusurdan dolayı gerekli olduğu belirtilmelidir. Özellikle, IP-  
10 BCN ayırma işlemi bir MPP Ön-kuyruk Modifiye Edicisi (PQM) bellek tükenmesi hatası ortaya çıkarmaktadır. Dolayısıyla, IP-BCN ayırma işlemi akışları karmaşık işlemlerinin ortasında bir ekstra zaman-programlama/biçimlendirme fazına maruz kalacaktır. Özellikle, bu paketler için genel akış şu şekilde olacaktır: kolay giriş sınıflandırma, MTM zaman-programlama karmaşık işlemin birinci bölümü, MTM BCN  
15 hız biçimlendirme, karmaşık işlemin kalan bölümü ve son olarak MTM çıkış biçimlendirme. Hız biçimlendirme fonksiyonunun (172) biçimlendirilmiş hız çıkışı tercihen bir gerçek ağda her türlü gözlemlenebilecek olandan daha yüksektir, ancak hız biçimlendirme fonksiyonu (172) MPP PQM bellek tükenmesi hatasından dolayı ciddi performans kaybı olasılığını önler. Hız biçimlendirme fonksiyonu (172) teknik olarak  
20 MTM motoru tarafından sağlanan giriş kuyruğuna koyma ve zaman-programlama fazının bir bölümüdür, çünkü karşılık gelen akışlar zaten sınıflandırma ve başlık kontrollerinin son fazından önce giriş kuyruğuna konmuştur. Bu nedenle, hız biçimlendirme fonksiyonu (172) tarafından gönderilen görevler zamanlayıcı (1a) tarafından gönderilen görevlerin kalan kısmından (yani, MPP ITQ 1) farklı bir MPP  
25 kuyruğuna (yani, MPP ITQ 2) girer.

Zamanlayıcı (1a) seviye 2 zamanlayıcılardan (2a, 2b ve 2c) gelen giriş görevlerini daha sonra bu örnekte seviye 2 zamanlayıcılar (2a, 2b ve 2c) için sırasıyla 0.25, 0.25 ve 0.5 olan önceden tanımlanmış ağırlıklara göre kök zamanlayıcısına (0) geçiren bir SDWRR zamanlayıcısıdır. Ağırlıklar (0.25, 0.25 ve 0.5) nispi bant-genişliğini temsil etmektedir.  
30 Zamanlayıcı (1a) tarafından kullanılan ağırlıkların sadece örnek olduğu ve özel uygulama için arzu edilen şekilde değiştirilebileceği belirtilmelidir. 0.25, 0.25 ve 0.5

değerleri örnek olarak, işlenmesi kolay olan ve dolayısıyla zaman-programlaması yapıldığında NPU'yu (48) daha hızlı temizleyecek olan trafiğe öncelik verirken üç akış sınıfı (ör., karmaşık işlem, BCN biçimlendirme ve kolay işlem) arasında iyi bir karışım sağlamak için seçilmiştir. Ağırlıklar, NPU motorları tarafından MTM kuyruklarına (166, 168 ve 170) ters baskı uygulanmasından kaynaklanan NPU kaynaklarında bir aşırı yüklenme olduğunda, paketlerin gecikmesini etkiler.

Genel olarak, zamanlayıcı (1a) ile ilişkili MTM kuyruklarına (166, 168 ve 170) doğrudan ters baskı uygulanmaz. Daha ziyade, zamanlayıcı (1a) aşağı-yöndeki tüm NPU motorlarının ITQ'ları için ters baskı noktasıdır. Dolayısıyla, zamanlayıcı (1a) ters baskıya karşılık olarak yavaşlatıldığında veya durdurulduğunda, zamanlayıcı (1a) ile ilişkili MTM kuyruklarının (166, 168 ve 170) tümü daha az bant-genişliği alır.

Şekil 10'da gösterildiği gibi, bir çıkış kuyruğundan gelen ters baskı MTM kuyruklarından birine (168) sağlanır. Bu ters baskı isteğe bağlıdır. Örneğin, MTM kuyruklarından biri (bu örnekte MTM kuyruğu (168)) çıkış bağlantı noktalarından biri (ör., EIOA B/H bağlantı noktası) için bir baskın veri kaynağı olabilir. Veriler bu MTM kuyruğundan çıktığında, MPP motoru ve diğer NPU motorları tarafından işlenir, ancak, veriler çıkış bağlantı noktasına ulaştığında, veriler tıkanmaya neden olur. Bu durumda, özel MTM kuyruğundan EIOA ITQ'ya gönderilen trafiğin izole edilmesi ve verilerin çoğunu gönderen MTM kuyruğuna bir ters baskı yaması sağlanması faydalı olabilir. Bu seçenek sağlanmadığı takdirde, çıkış bağlantı noktası için ters baskı zamanlayıcıya (1a) sağlanabilir.

MTM kuyruğunda (168) çıkış kuyruğundan alınan ters baskıya karşılık olarak, karşılık gelen MTM kuyruğu (168) zamanlayıcının (2c) bant-genişliğinin tahsis edilen ağırlığını ( $W_{e3}$ ) kullanamayacaktır. Bu durumda, ağırlık  $W_{e3}$  zamanlayıcı (2c) ile ilişkili kalan iki MTM kuyruğu (168) arasında bölünür. Ters baskı ortadan kaldırıldığında, MTM kuyruğunun (168) tekrar tahsis edilen ağırlığını ( $W_{e3}$ ) kullanmasına izin verilir. Bu şekilde, MTM kuyruğuna (168) yönlendirilen ters baskının etkisi ters baskı uygulanan MTM kuyruğunun (168) zamanlayıcı bant-genişliğinin yapılandırılmış şekline düşmesidir. SDWRR zamanlayıcılarının tümünün tercihen "iş koruyucu" olduğu, yani işlenmek üzere zaman-programlanması yapılacak görevleri olmayan çocuk zamanlayıcılar veya MTM kuyruklarının tahsis edilen zamanlayıcı bant-genişliği

paylarını işlenmek üzere zaman-programlanması yapılacak görevleri olan yavru zamanlayıcılarına devrettiği belirtilmelidir. Çıkış kuyruğundan MTM kuyruğuna (168) ters baskı uygulanmasının bir alternatifi, NPU işlemi tamamlandıktan sonra verilerin tekrar kuyruğa konması ve doğrudan çıkış bağlantı noktasına arayüz görevi gören bir çıkış zamanlayıcısı/biçimlendiricisi sağlanmasıdır. Bu şekilde, çıkış bağlantı noktasındaki tıkanma, akıllı çıkarma ve istatistik toplamaya olanak sağlayan, ancak zamanlayıcının (1a) dahil edilmesinin gerekli olmadığı daha doğrudan bir ters baskı usulüne sahiptir.

Zamanlayıcı (1a)'nın (yani, yönetim zamanlayıcısı) aksine, zamanlayıcılar (1b, 1d ve 1e) (yani, çıkış biçimlendiricileri) genel olarak çok sayıda akışla ilişkili değildir. Dolayısıyla, Şekil 10'da, zamanlayıcıların (1b, 1d ve 1e) seviye 1 zamanlayıcı başına bir veya iki biçimlendirilmiş akışlı basit hiyerarşilere sahip olduğu gösterilmektedir. Bilhassa, NPU'dan (48) çıkan biçimlendirilmiş akışlar zamanlayıcı (1b) ile ilişkili bir MTM kuyruğuna (173), zamanlayıcı (1e) ile ilişkili bir MTM kuyruklarına (174) ve zamanlayıcı (1d) ile ilişkili bir MTM kuyruklarına (175) girilir. Hız biçimlendirme, hız biçimlendirme fonksiyonları (176) tarafından gerçekleştirilir. NCA motoru veya EIOA LITR motorunun bir özel ITQ'sundan gelen ters baskı da gösterilmektedir. Hız biçimlendirme fonksiyonları (176) HDLC biçimlendiricileridir (yani, HDLC linki paket hızını kontrol eden biçimlendiriciler) ve kuyruk başına bazında akış kontrolü alamazlar, çünkü HDLC kontrolörü (yani, Şekil 6'daki kontrol modülü (78)) radyo birimi arayüzünün (38) (tercihen bir Alanda Programlanabilen Kapı Dizisi (FPGA) olarak sağlanır) bir bölümüdür ve dolayısıyla SGMII arayüzü (74) boyuncadır. Dolayısıyla, HDLC kontrolörünün tam hızı NPU'da (48) gözlemlenemez. Bu durumda, SGMII arayüzünün (74) tam bant-genişliği aşıldığı takdirde, EIOA motoru akış kontrolü sağlayabilir, ancak hız biçimlendirme fonksiyonları (176) HDLC kontrolörü hızının akış kontrolü olmadan aşılmasının sağlanmasından tek başlarına sorumludur.

Şekil 11, mevcut tarifnamenin bir düzenlemesine göre, MPP motorundaki bir giriş işlem zamanlayıcısının (177) bir düzenlemesini göstermektedir. Gösterildiği gibi, MPP motorundaki giriş işlem zamanlayıcısı (177) ITQ'lar (178 ila 184) ve bir Ağırlıklı Hepsini Bir Kez Deneme (WRR) zamanlayıcısı (186) içerir. Gösterildiği gibi, ITQ'lar (178 ila 184) MTM motorundaki akış kontrol zamanlayıcısının (165) zamanlayıcısına

(1a) akış kontrolü veya ters baskı sağlar. WRR zamanlayıcısı (186) MPP motoru tarafından sırasıyla  $W_{ML}$  (orta düşük),  $W_{MED}$  (orta),  $W_{MED}$  (orta) ve  $W_{VH}$  (orta yüksek) ağırlıklarına göre işlenmek üzere giriş görevlerinin ITQ'lardaki (178 ila 184) zaman-programlamasını gerçekleştirir. Örneğin,  $W_{VH}$  0.73'e,  $W_{MED}$  0.1'e ve  $W_{ML}$  0.07'ye  
 5 ayarlanabilir. Ancak, bu ağırlık değerlerinin yanı sıra ITQ'ların (178 ila 184) nispi ağırlıklarının özel uygulamaya bağlı olarak değişebileceği belirtilmelidir. Normal çalışma sırasında, ağırlıkların etkisi yoktur, çünkü MPP motorunun yükü nispeten hafiftir ve dolayısıyla ITQ'lar (178 ila 184) normal olarak neredeyse boştur.

Şekil 12, mevcut tarifnamenin bir düzenlemesine göre, NPU motorundaki bir giriş işlem  
 10 zamanlayıcısının (188) bir düzenlemesini göstermektedir. Bu düzenlemede, NPU motoru şunlardan herhangi birisidir: SPP motoru, PIC motoru, PAB motoru ve SED motoru. Gösterildiği gibi, giriş işlem zamanlayıcısı (188) ITQ'lar (190 ve 192) ve bir WRR zamanlayıcısı (194) içerir. MPP motorunda olduğu gibi akışlar veya görevler, NPU motorundaki giriş işlem zamanlayıcısına (188) ulaşmadan önce, diğer NPU  
 15 motorlarından geçebilir. Gösterildiği gibi, ITQ'lar (190 ve 192) MTM motorundaki akış kontrol zamanlayıcısının (165) zamanlayıcısına (1a) akış kontrolü veya ters baskı sağlar. WRR zamanlayıcısı (194) NPU motoru tarafından sırasıyla  $W_{MED}$  (orta) ve  $W_{VH}$  (orta yüksek) ağırlıklarına göre işlenmek üzere giriş görevlerinin ITQ'lardaki (190 ve 192) zaman-programlamasını gerçekleştirir. Ağırlıkların değerleri özel uygulamaya göre  
 20 değişir; ancak, örneğin,  $W_{MED}$  0.27 ve  $W_{VH}$  0.73 olabilir. Bir düzenlemede, görevler MTM giriş kuyruğa sokma fazının ziyaretinden itibaren MPP motorundan geçtikleri takdirde, ITQ'dan (192) gelen görevler her zaman WRR zamanlayıcısı (194) tarafından seçilir. Dolayısıyla, bir akış ikinci veya müteakip işlemler için MPP motoruna girdiği takdirde, MTM zamanlayıcısı akışa daha yüksek öncelik verir. Bu ayrıca, MPP ITQ  
 25 atamasında, tekrar giren akışın ilk kez giren işlem akışlarından farklı bir ITQ'ya atanmasının da nedenidir.

Şekil 13, mevcut tarifnamenin bir düzenlemesine göre, NPU'daki (48) EIOA motorundaki bir giriş işlem zamanlayıcısının (196) bir düzenlemesini göstermektedir. Gösterildiği gibi, giriş işlem zamanlayıcısı (196) N/A zamanlayıcısı (200) ile ilişkili bir  
 30 ITQ (198) ve bir Hepsini Bir Kez Deneme (RR) zamanlayıcısı (205) ile ilişkili ITQ'lar (202 ve 204) içerir. N/A zamanlayıcısı (200) herhangi bir zaman-programlama

stratejisinin gerekli olmadığını belirtmek için gösterilmektedir, çünkü N/A zamanlayıcısına (200) sadece bir akış gelmektedir (yani, N/A zamanlayıcısı (200) tek akışa tam hizmet vermektedir). RR zamanlayıcısı (205) bir RR zamanlayıcısıdır, çünkü ITQ'lardan (202 ve 204) gelen yolların ağırlıkları eşittir. Ancak, ağırlıklar alternatif olarak eşit olmayabilir, bu durumda RR zamanlayıcısı (205) alternatif olarak bir WRR zamanlayıcısı olabilir. Akışlar veya görevler, EIOA motorundaki giriş işlem zamanlayıcısına (196) ulaşmadan önce, diğer NPU motorlarından geçebilir. Gösterildiği gibi, ITQ'lar (198, 202 ve isteğe bağlı olarak 204) zamanlayıcı (1c), zamanlayıcı (1e) ve isteğe bağlı olarak MTM motoruna akış kontrolü veya ters baskı sağlar. EIOA giriş işlem zamanlayıcısı EIOA motoru tarafından işlenmek üzere görevlerin zaman-programlamasını gerçekleştirir.

Şekil 13 ayrıca MTM motorunun akış kontrol zamanlayıcısının (165) bir basitleştirilmiş görünüşünü göstermektedir. Bu basitleştirilmiş görünüş Şekil 10'da gösterilen zamanlayıcının (1e) yanı sıra Şekil 10'da gösterilmeyen zamanlayıcıyı (1c) göstermektedir. Zamanlayıcı (1c) karşılık gelen ITQ'lar (206) ve hız biçimlendiricileri (207) ve karşılık gelen seviye 2 zamanlayıcılar (2x, 2y ve 2z) tarafından beslenir.

Aşağıda, mevcut tarifnamenin çeşitli düzenlemelerine göre, çok-çekirdekli işlemcinin (34) bir çıkarma mimarisi açıklanmaktadır. Genel olarak, veri-yolu içinde uygulanan iki çıkarma mimarisi mevcuttur: MTM motorundaki NPU çıkarmaları ve işlemci çekirdekleri (40) tarafından çalıştırılan yazılımda CPU çıkarmaları. Genel olarak, donanımda problem olmadığı sürece paketleri çıkarmak için işlemci çekirdekleri (40) gerekli değildir, ancak aktarımın kayıpsız olmasının sağlanması ve donanım sınırlamalarına bağlı kalınmasından işlemci çekirdekleri (40) sorumludur. Bu yazılımın donanım tıkanması dikkate alınarak yapılması gereklidir. Her iki çıkarma tekniğinde, MTM motoru ve özellikle MTM motorundaki Hesaplama Motorları (CE'ler) verilerin çıkarılması veya işlemci çekirdeklerine (40) tıkanmanın bildirilmesinde rol oynar. Aşağıda Tablo 1'de tüm MTM kuyrukları ve bunların CE betiklerinin MTM çıkarmaları veya CPU çıkarmalarında rol oynayıp oynamadığı listelenmektedir.

**Tablo 1**

Çıkarma Mimarisi	Veri Kaynağı	Veri Hedefi	Çıkarma Noktası	İlgili Kuyruğu	MTM
CPU Çıkarması	CM	HDLC 0/1 CEEM1 (LITR aracılığıyla)	CM	0x0	
CPU Çıkarması	CM	HDLC 2/3 CEEM2 (LITR aracılığıyla)	CM	0x1	
CPU Çıkarması	CM	HDLC 4/5 CEEM3 (LITR aracılığıyla)	CM	0x2	
CPU Çıkarması	CM	HDLC 6 (Radyo)	CM	0x3	
CPU Çıkarması	CM	HDLC 7 (Radyo)	CM	0x4	
CPU Çıkarması	CM	HDLC 8 (Radyo)	CM	0x5	
CPU Çıkarması	CM	HDLC 9 (Radyo)	CM	0x6	
CPU Çıkarması	CM	HDLC a (Radyo)	CM	0x7	
CPU Çıkarması	CM	HDLC b (Radyo)	CM	0x8	
MTM Çıkarması	IPB/H	HDLC 0/1	MTM	0x50	
MTM Çıkarması	IPB/H	HDLC 2/3	MTM	0x51	
MTM Çıkarması	IPB/H	HDLC 4/5	MTM	0x52	
MTM Çıkarması	IPB/H	HDLC 6	MTM	0x53	
MTM Çıkarması	IPB/H	HDLC 7	MTM	0x54	
MTM Çıkarması	IPB/H	HDLC 8	MTM	0x55	
MTM Çıkarması	IPB/H	HDLC 9	MTM	0x56	
MTM Çıkarması	IPB/H	HDLC a	MTM	0x57	
MTM Çıkarması	IPB/H	HDLC b	MTM	0x58	
MTM Çıkarması	Veri Yolu	CM Çekirdeği	MTM	0x10	
MTM Çıkarması	Veri Yolu	CM Çekirdeği	MTM	0x1a	
MTM Çıkarması	NPU	CM Çekirdeği	MTM	0x11	
MTM Çıkarması	NPU	CM Çekirdeği	MTM	0x12	
MTM Çıkarması	B/H	VSC (yani, BSC)	MTM	0x13	
MTM Çıkarması	B/H	DO SC	MTM	0x14	

Çıkarma Mimarisi	Veri Kaynağı	Veri Hedefi	Çıkarma Noktası	İlgili Kuyruğu	MTM
CPU Çıkarması	DO SC	CM	DO SC	0x15	
CPU Çıkarması	VSC	CM	VSC	0x16	
CPU Çıkarması	CM	VMP	CM	0x17	
CPU Çıkarması	CM	DO SC	CM	0x18	
CPU Çıkarması	CM	NPU	CM	0x20	
MTM Çıkarması	LITR	NPU	MTM	0x21	
MTM Çıkarması	IPB/H	NPU	MTM	0x22	
CPU Çıkarması	VSC	NPU	VSC	0x23	
MTM Çıkarması	IPB/H	NPU	MTM	0x30	
CPU Çıkarması	CM	IPB/H	CM	0x40	
CPU Çıkarması	DO SC	CM	DO SC	0x41	
CPU Çıkarması	DO SC	IPB/H	DO SC	0x42	

Tasarıma göre MTM veri kuyrukları NPU'daki (48) tek çıkarma noktası olmalıdır. İstisnai koşullar altında, bu kuralı bozan bir ITQ çıkarması gerçekleşebilir. ITQ çıkarması istisnaları aşağıda açıklanmaktadır. Çıkarma yapan MTM kuyrukları tipik olarak radyo birimi arayüzü (38) veya taşıyıcı bağlantı noktası aracılığıyla HDLC bağlantı noktaları gibi akış kontrolü uygulanamayan bağlantı noktalarından trafik alır. Veriler bir işlemci çekirdeğinden (40) gönderildiğinde, bir işlemci çekirdeği (40) tek çıkarma noktası olmalıdır. Bu gibi durumlarda, işlemci çekirdeği (40) ters baskıyı izler ve donanım kaynaklarının tükenmemesini sağlar. Bu durumda, CPU aktarımında veya CPU-CPU transferlerinde bir sorun olduğu takdirde, yazılım işlemci çekirdeği (40) içinde çıkarma yapmak zorunda kalabilir.

MEM çıkarmaları durumunda, çıkarmalar ITQ'larda gerçekleşmemelidir, çünkü ITQ'ların çoğu MTM motoruna ters baskı uygular. MTM motoru tarafından zaman-programlaması yapılmayan ve dolayısıyla akış kontrolünün etkisiz olduğu veri akışları için özel istisnalar B/H ve D/C EIOA bağlantı noktalarıdır. Test sırasında ITQ'larda çıkarmalar gözlemlendiği takdirde, bu ITQ'lere yönelik paketler belirtilen EIOA

kuyruklarından akış kontrolüne göre MPP motorunda çıkarılabilir.

Çıkarmalar tercihen MTM motorundaki bir Trafik Yöneticisi (TM) motoru tarafından paket ve bayt bazında sayılır. Bu çıkarma sayıları yazılım tarafından hangi akışların tahmin edilen şekilde davranmadığını belirlemek için kullanılabilir. İyi davranan bir sistemde, çıkarmaları önlemek için yeterli NPU performansı olmalıdır. Dolayısıyla, herhangi bir çıkarma NPU'da (48), sistemde veya ağdaki bir problemin bir işaretidir.

Çıkarma sayısı eşik değerleri yazılım tarafından, çıkarma sayıları aşırı olduğunda CM işlemci çekirdeğinin (yani işlemci çekirdeği (40-3)) durdurulabileceği şekilde yapılandırılabilir. Bu düzenlemede CM işlemci çekirdeği durdurulurken, herhangi bir işlemci çekirdeğinin durdurulabileceği belirtilmelidir. MTM motorundan CM işlemci çekirdeğine kesintiler ACP mimarisinin doğrudan bir bölümü değildir. Dolayısıyla, tercihen aşağıda açıklanan bir kesme paketi mekanizması uygulanır.

CM işlemci çekirdeğini durdurmak için MTM motoruna yönelik kesme paketi mekanizması beş faza, yani kesme paketinin oluşturulması, kesme mekanizmasının aktifleştirilmesi, bir kesme paketinin bir MTM kuyruğuna konulması, kesme paketinin serbest bırakılması (durdurma) ve istatistiklerin toplanması fazlarına sahiptir. Yazılım bir kesme mekanizması uygulamaktan ziyade istatistik toplamak için kuyruk parametrelerini almak istediği takdirde, bu kesme paketi mekanizmasının aktifleştirilmesi gerekli değildir ve bu prosedürdeki aşamaların herhangi biri gerekli değildir.

Şekil 14'te gösterildiği gibi, birinci fazda, Şekil 14'te CPU olarak belirtilen CM'deki işlemci çekirdeğindeki (40-3) (yani CM işlemci çekirdeği) yazılım tarafından bir kesme paketi oluşturulur. Bu paketin formatı yazılım tarafından tanımlanabilir, çünkü paketin kaynağı ve hedefi yazılımdır. Kesme paketi mekanizması için, CPC-MTM-CPU için bir veri yolu sanal işlem hattı kullanılır. Bu kesme paketleri bu sanal işlem hattına yerleştirilir.

Yazılım kesme paketi mekanizmasını etkinleştirmeye hazır olduğunda, burada bir aktifleştirme paketi olarak belirtilen kesme paketinin bir birinci kopyası MTM motoruna gönderilir. Aktifleştirme paketi NCA motorundaki bir kesme kuyruğuna (208) yönlendirilir. NCA motoru işlemci çekirdekleri (40) ve NPU arasında arayüz olarak

görev yapar. Aktifleştirme paketi NCA motorundan bir çıkarma olmayan ITQ (212) aracılığıyla MTM motorundaki bir kesme paketi kuyruğuna (210) gönderilir. Kesme paketi kuyruğunun (210) tampon yönetimi için bir TM betiği (214) kesme paketi kuyruğuna (210) ters baskıyı açma mantığı içerir. Bu ters baskı açılması koşullu değildir. TM betiği (214) Hesaplama Motoru (CE) (216) üzerinde çalışır. Kesme paketi kuyruğuna (210) ulaşan tüm paketler bu ters baskıyı tetikler. Aktifleştirme paketi alternatif olarak kesme paketi kuyruğuna (210) konulabilir, ancak her durumda paketi kesme paketi kuyruğunda (210) tutmak için ters baskı yeterince hızlı bir şekilde etkinleştirilmez. Dolayısıyla, TM betiği (214) için bu aktifleştirme paketinin çıkarılması tercih edilir.

Ters baskının kesme paketi kuyruğunu (210) durdurmasını sağlamak için kısa bir süre bekledikten sonra, yazılım kesme paketi kuyruğuna (210) kesme paketinin bir ikinci kopyasını gönderebilir. Bu ikinci kopya TM betiği (214) tarafından çıkarılmaz, çünkü bir kesme paketi olarak kullanılacaktır. Kesme paketi, aktifleştirme paketi tarafından tetiklenen ters baskıdan dolayı kesme paketi kuyruğunda (210) sıkışacaktır. Doğal olarak, TM betiği (214) bir eşik esaslı çıkarma mekanizması uygulanmasını gerektirmez, çünkü sistemde her seferinde sadece bir kesme paketi mevcuttur. Kesme paketi kuyruğunda (210) zaten bir kesme paketi mevcut olduğunda alınan tüm kesme paketlerinin çıkarılması yararlı olabilir, bu da yazılım uygulamasında daha fazla seçeneğe olanak sağlar. TM betiği (214) sadece ters baskı tetikleme görevine sahiptir. Kesme paketi CM çekirdeğine bir paket esaslı kesme sağlamak için ters baskıya karşılık olarak sağlanır.

Bilhassa, Şekil 15'te gösterildiği gibi, veri paketleri MTM motorundaki normal ITQ'lara (220) ulaştığında ve MTM kuyruklarına (222) geçirildiğinde, MTM kuyukları (222) ile ilişkili TM betikleri (224) bir MTM kuyruğu ad alanında depolanan çeşitli kuyruk parametrelerinden (226) biri olan MTM kuyruğu doluluğunu kontrol etmek için bir algoritma çalıştıracak ve MTM kuyukları (222) yazılım tarafından yapılandırılan çıkarma eşiklerinin üzerinde olduğu takdirde paketi çıkaracaktır. MTM kuyruğu (222) dolu olmadığı (MTM kuyruğu doluluğu eşikten düşük olduğu) takdirde, paket kuyruğa konulacaktır. Çıkarma yaparken, TM betiği (214) çıkarılan paket ve bay sayaçlarını artırır. Sayaçlar yazılım tarafından yapılan istatistik olayı eşik değerlerini artırdığı

takdirde, yazılım için bir kesmenin oluşturulması gerekecektir. Bu dördüncü fazdır. Kesme paketini serbest bırakmak için TM betiği (214) akış kontrolünü kesme paketi kuyruğuna (210) bırakacaktır. Bu, MTM motorunun bir kullanıcı verisi kuyruğunun TM betiğinde bir koşullu işlemdir, çünkü bir kesme paketi sadece yazılım tarafından

5 yapılandırılan koşulların biriyle karşılaşıldığı takdirde yazılımı uyarmak için gönderilmelidir.

Kesme paketi NCA kuyruğuna (218) özellikle kesme paketleri için olan CM işlemci çekirdeğine görev tanımlayıcısı tarafından taşınır. Yazılım paketi olarak MTM istatistik kümesi için kesme paketi olarak tanımlar. Aşılacak eşik değerlerinin tiplerine ilişkin bazı

10 bilgileri depolamak için global parametreler kullanılması mümkündür, ancak global parametreler dikkat gerektiren kuyrukların bir listesini güvenilir bir şekilde depolayamaz. Dolayısıyla, kesme paketi tercihen kesmeyi tetikleyen kullanıcı verisi kuyruğuna ilişkin herhangi bir bilgi içermez. Kesme paketi alındığında, yazılım istatistikleri toplamak için MTM kuyruklarının tümünü sorgular. Bu beşinci fazdır.

15 TM/Trafik Biçimlendirici (TS) betikleri ayrıca kesme paketi kuyruğu (210) durumunu (yani, kuyruktaki paket sayısı, ters baskı durumu) ve kullanıcı kuyrukları (222) durumlarını (kesme tetiklenmesi) korumalıdır. Bu bilgi yazılımın sistemin doğru çalışıp çalışmadığını izlemesi ve denetlemesine olanak sağlar ve yazılımın bir kesmeden sonra dikkat gerektiren kuyrukları bulmasına yardımcı olur. TM betiklerinin tampon yönetim

20 ilkelerinin TM hesaplama motoru tarafından programlanmasına olanak sağladığı belirtilmelidir. TS betikleri TS hesaplama motoru kullanılan yapılandırılabilen zaman-programlama yapıları ve algoritmaları sağlar.

Kesme paketi mekanizmasında, bazı donanımsal yazılım özelliklerine (kullanıcı verisi kuyruklarında çalışan TM betiği) aşağıdakiler dahildir:

- 25 • Yazılım tarafından yapılandırılabilen çıkarma eşiği;
- Atılan baytlar ve atılan paketlerin yuvarlanan sayaçları;
- Yazılım tarafından yapılandırılabilen istatistik yuvarlama seviyesi (ör., birinci çıkarmada kesme, her X çıkarmada kesme, burada X 2'nin bir kuvvetidir ve/veya sayaç yuvarlamada kesme);
- 30 • Sayaç yuvarlama bayrakları (baytlar ve paketler); ve

- Kesme devralma bayrağı.

Çıkarma istatistikleri kümesi için Yazılım Özelliklerine aşağıdakiler dahildir:

- Tüm kuyruk parametresi çıkarma sayaçları, yuvarlama bayrakları ve kesme üzerinde kesme devralma bayraklarının sorgulanması
- 5
- Yazılımla çalışan sayaç uygulaması. Özellikle, kuyruk parametresi sayaçları tam sayacın sadece en az önemli bitleridir. Kuyruk parametresi sayaçları yazılımın kullanabileceği atomik talimatlar olmadığından hiç sıfırlanmaz.
  - Çıkarma eşikleri, yuvarlama seviyesi yapılandırması.
  - Kuyruk parametrelerinde kesme devralma bayraklarının sıfırlanması.
- 10
- Alternatif uygulamalarda, bir kesme paketinin az sayıda veri kuyruğunu temsil edeceği bir şekilde (ör., aşırı durumda bire-bir) daha fazla kesme paketi kuyruğu sağlanabilir. Ancak, yukarıdaki düzenlemelerde, tüm MTM istatistik olayları için tek bir genel kesme paketi/kuyruğu kullanılmaktadır. Bu, istatistik toplama yükünü yazılıma aktarmaktadır. Alternatif uygulamalar yazılımın çok daha fazla kesme paketi maliyetine rağmen kesme
- 15
- kaynağının hangilerini etkinleştirdiğini görme amacıyla yoklama yapmasını önler.
- Ayrıca, CM işlemci çekirdeğine CPU çıkarmalarıyla ters baskının sağlandığı bir düzenleme açıklanmaktadır. Bazı uygulamalarda, CM yazılımının sadece HDLC bağlantı noktasında kabul edilen hızda HDLC bağlantı noktalarına yönelik paketler yerleştirerek kayıpsız veri aktarımı sağlaması beklenmektedir. Bu özelliği hayata
- 20
- geçirmek için, CM yazılımı bir donanım kuyruğuna veri gönderir ve daha fazla veri eklemek için boşluk olana kadar donanım kuyruğunun derinliğini izler. Bu şekilde, CM yazılımı kendi akış kontrolünü uygulayarak baz istasyonun (16) gecikmesinin düşük olmasını ve çıkarmaların nadir olmasını veya hiç olmamasını sağlar. Çıkarmalar gerekli olduğu takdirde, CM yazılımı HDLC bağlantı noktasına uymayan fazla verileri çıkarır.
- 25
- İdeal olarak, CM işlemcisi akış kontrolü uygulamak için sadece MTM kuyruklarındaki kuyruk derinliğini okur. Ancak, ters baskı halka durumunun okunmasının kuyruk derinliğinin belirlenmesi için kuyruk parametreleri AdAlanı'nın okunmasından daha az sistem ek yükü gerektirdiği varsayılmaktadır. Her iki durumda da, kuyruk derinliğini izlemek için TM/TS betikleri yazılabilir. Ters baskı bayrakları, yazılım tarafından
- 30
- yapılandırılan tıkanma eşiğine kıyasla kuyruk derinliğinin bir ek göstergesi olarak

kullanılabilir. Dolayısıyla, MTM kuyruklarının tıkanıp tıkanmadığını anlamak için, CM çekirdeği ters baskı bayraklarını izleyebilir. Bu tip çıkarma modeli olan kuyruklar için, MTM motoru çıkarma yapmamalıdır, çünkü tıkanma eşiği yazılımda MTM kuyruğuna daha fazla veri gönderilmemesine neden olur. Yazılım perspektifinden, bu bir tıkanma  
5 izleme özelliğidir, ancak sistem seviyesi davranış MTM kuyruklarından yazılım-esaslı kuyruğa sokma sistemine ters baskıdır. Ancak, donanım mekanizması MTM kuyruklarındaki donanım kuyruk tıkanmasını yazılım tarafından görülebilir hale getirmektedir. Yazılım kuyruk izleme için tamamlayıcı algoritma sağlayabilir.

NPU mimarisinde, bir HDLC hız biçimlendiricisi MTM motorunda yazılım kuyruğa  
10 sokma sistemine ters baskı sağlanan MTM kuyruğuyla ilişkili bir şekilde sağlanır. Şekil 16, mevcut tarifnamenin bir düzenlemesine göre, yazılımı okuması için kuyruk derinliği ve tıkanma bilgisini tutan bir mimariyi göstermektedir. MTM motorundaki TM ve TS betikleri (228 ve 230) NPU'daki (48) bir ters baskı halkası (232) üzerinde 32 ters baskı bayrağı kurabilir. Bu bayraklar 32 adede kadar kuyruğun kuyruk tıkanmasının yazılım  
15 tarafından görülmesini sağlamak için kullanılabilir. TM/TS betikleri (228 ve 230), her bir MTM kuyruğu (234) için, mevcut kuyruk derinliğini MTM kuyrukları ad alanında depolanan çeşitli kuyruk parametrelerinden (236) biri olan bir yazılım tarafından yapılandırılan eşikle karşılaştırarak ters baskı bayraklarını yönetir. Her iki usulde (yani, ters baskı halkası (232) üzerindeki bayraklar veya kuyruk parametrelerindeki kuyruk  
20 derinliği) bu özellik için uygundur. Ancak, yazılım kuyruğuna ters baskı gerektiren 32'den az kuyruk olduğundan, tercihen ters baskı halkası bayrakları kullanılır.

Yazılım, bu özellikle ilişkili MTM kuyrukları (234) için, kuyruk parametrelerinde (236) bir tıkanma eşiği ve bir ters baskı halkası kod noktası yapılandırır. Bu kuyruk listesi birinci kolonun "CPU Çıkarması" olduğu Tablo 1'den alınabilir. Kuyruk doluluğu MTM  
25 betiğinde (228) kuyruğa sokma işlemleri sırasında tıkanma eşiğini aştığı takdirde, kod noktasına karşılık gelen ters baskı halkası bayrağı ayarlanır. Kuyruk doluluğu kuyruktan çıkarma işlemleri sırasında eşiğin altına düştüğü takdirde, TS betiği (230) ters baskı bayrağını sıfırlar. CPU çıkarması kuyruk tipleri bir çıkarma eşiği gerektirmez, dolayısıyla bu mimari MTM çıkarması tipinden farklı bir TM betiği kullanabilir.

30 CM işlemci çekirdeği ters baskı bayraklarını okuyarak kuyruklarda tıkanma olup olmadığını belirleyebilir. Tipik olarak, CM işlemci çekirdeği bir kuyruğa veri

göndermeden önce ters baskı bayrağını okur. Daha sonra, ters baskı bayrağını tekrar kontrol etmeden önce kuyruğa büyük miktarda veriyi güvenli bir şekilde gönderebilir.

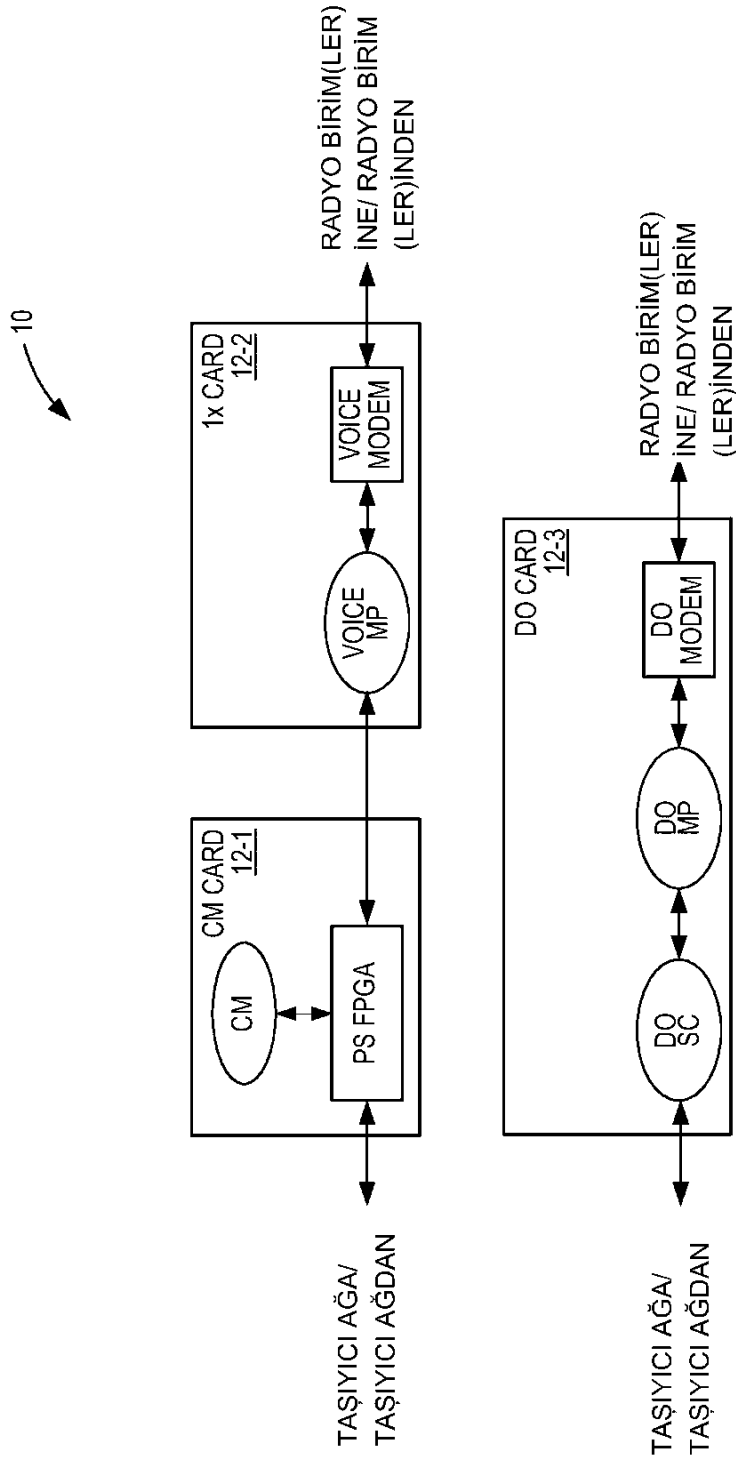
Bu tarifname boyunca aşağıdaki kısaltmalar kullanılmaktadır.

- 3GPP2 3. Jenerasyon Ortaklık Projesi 2
- ACN Uygulama Komünikasyon Ağı
- ACP Axxia® Komünikasyon İşlemcisi
- AMP Asimetrik Çoklu-İşleme
- ASIC Uygulamaya Özel Entegre Devre
- BCN Baz İstasyon Komünikasyon Ağı
- B/H Taşıyıcı
- BS Baz İstasyon
- BSC Baz İstasyon Kontrolörü
- CDMA Kod Bölümlü Çoklu Erişim
- CE Hesaplama Motoru
- CM Kontrol Modülü
- CPRI Ortak Paket Radyo Arayüzü
- CPU Merkezi İşlem Birimi
- DA Hedef Adres
- D/C Papatya-Zinciri
- DO Sadece Veri veya Veri Optimize Edilmiş
- DO MP Sadece Veri Modem İşlemcisi
- DO SC Sadece Veri Sistem Kontrolörü
- EIOA Ethernet Giriş/Çıkış Adaptörü
- EV-DO Evrim-Veri Optimize Edilmiş
- FPGA Alanda Programlanabilen Kapı Dizisi
- GPS Global Konumlandırma Sistemi
- HDLC Yüksek-seviye Veri Linki Komünikasyonu
- HSSL Yüksek Hızlı Seri Link

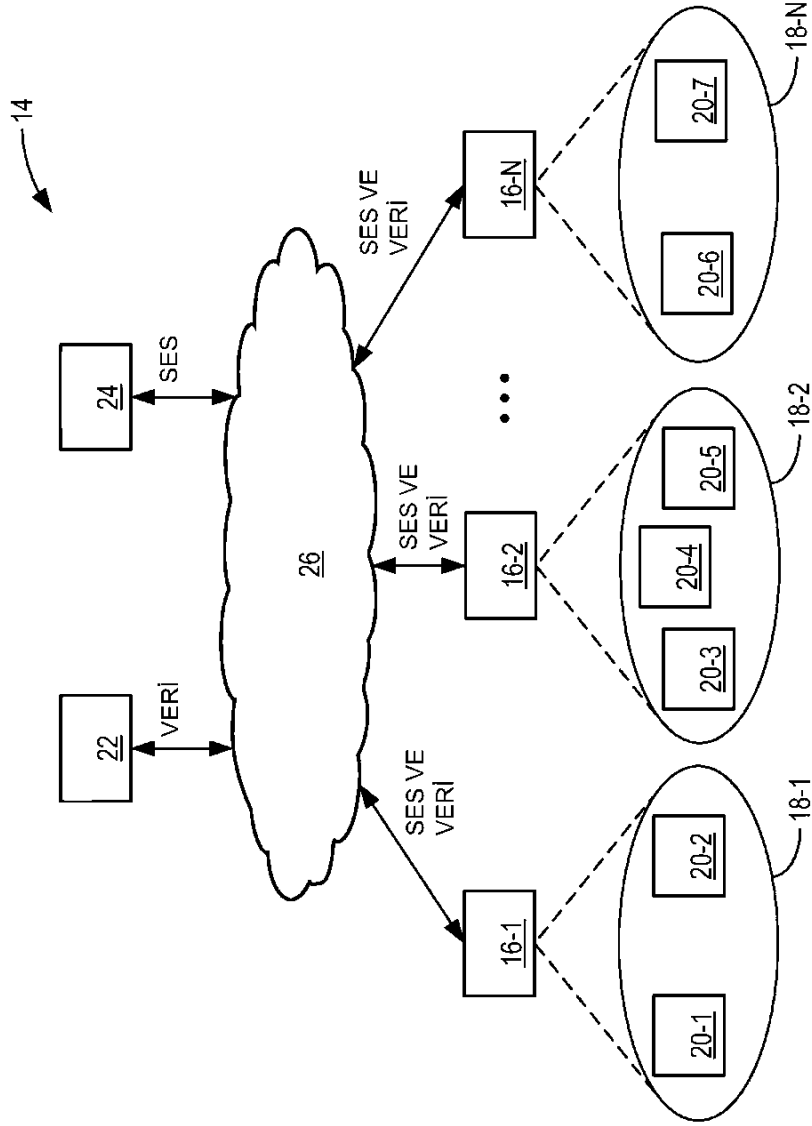
- IP İnternet Protokolü
- ITQ Giriş Görev Kuyruğu
- L2 Katman 2
- LTR Katman 1 Verici ve Alıcı
- LTE Uzun Dönemli Evrim
- MAC Ortam Erişim Kontrolü
- MPP Modüler Paket İşlemcisi
- MS Çok-Standartlı
- MTM Modüler Trafik Yöneticisi
- NCA Nuevo CPU Adaptörü
- NPU Ağ İşlem Birimi
- OAM İşlemler, Yönetim ve Bakım
- PAB Paket Derleme Bloğu
- PCIE Çevre Bileşen Ara-Bağlantısı Ekspres
- PIC Paket Bütünlüğü Kontrolü
- PQM Modüler Paket İşlemcisi Ön-kuyruk Modifiye Edicisi
- QoS Hizmet Kalitesi
- Sıçan Radyo Erişim Teknolojisi
- RNC Radyo Ağı Kontrolörü
- RR Hepsini Bir Kez Deneme
- RTC Gerçek-Zamanlı Saat
- RTT Radyo Aktarma Teknolojisi
- SDWRR Biçimlendirilmiş Eksik Ağırlıklı Hepsini Bir Kez Deneme
- SED Akış Editörü
- SGMII Seri Gigabit Ortamdan Bağımsız Arayüz
- SMP Simetrik Çoklu-İşleme
- SPP Güvenlik Protokolü İşlemcisi
- TM Trafik Yöneticisi
- TS Trafik Biçimlendirici

- UDP Kullanıcı Veri Birimi Protokolü
- Ses MP Ses Modemi İşlemcisi
- WRR Ağırlıklı Hepsini Bir Kez Deneme

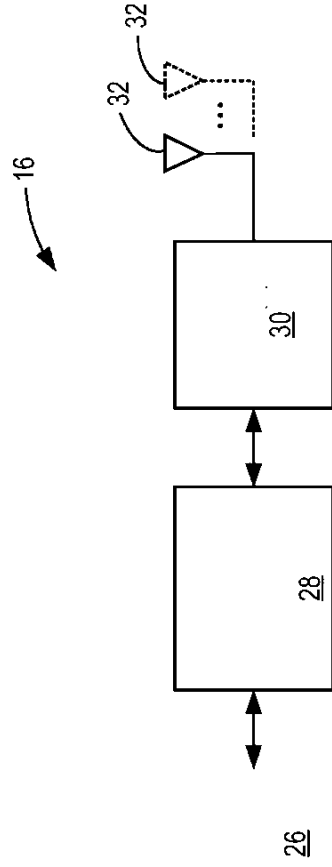
Teknikte uzman kişiler mevcut tarifnamenin tercih edilen düzenlemelerindeki iyileştirmeleri ve modifikasyonları anlayacaktır. Bu tip tüm iyileştirmeler ve modifikasyonların aşağıdaki istemlerin kapsamı içinde kaldığı kabul edilmektedir.



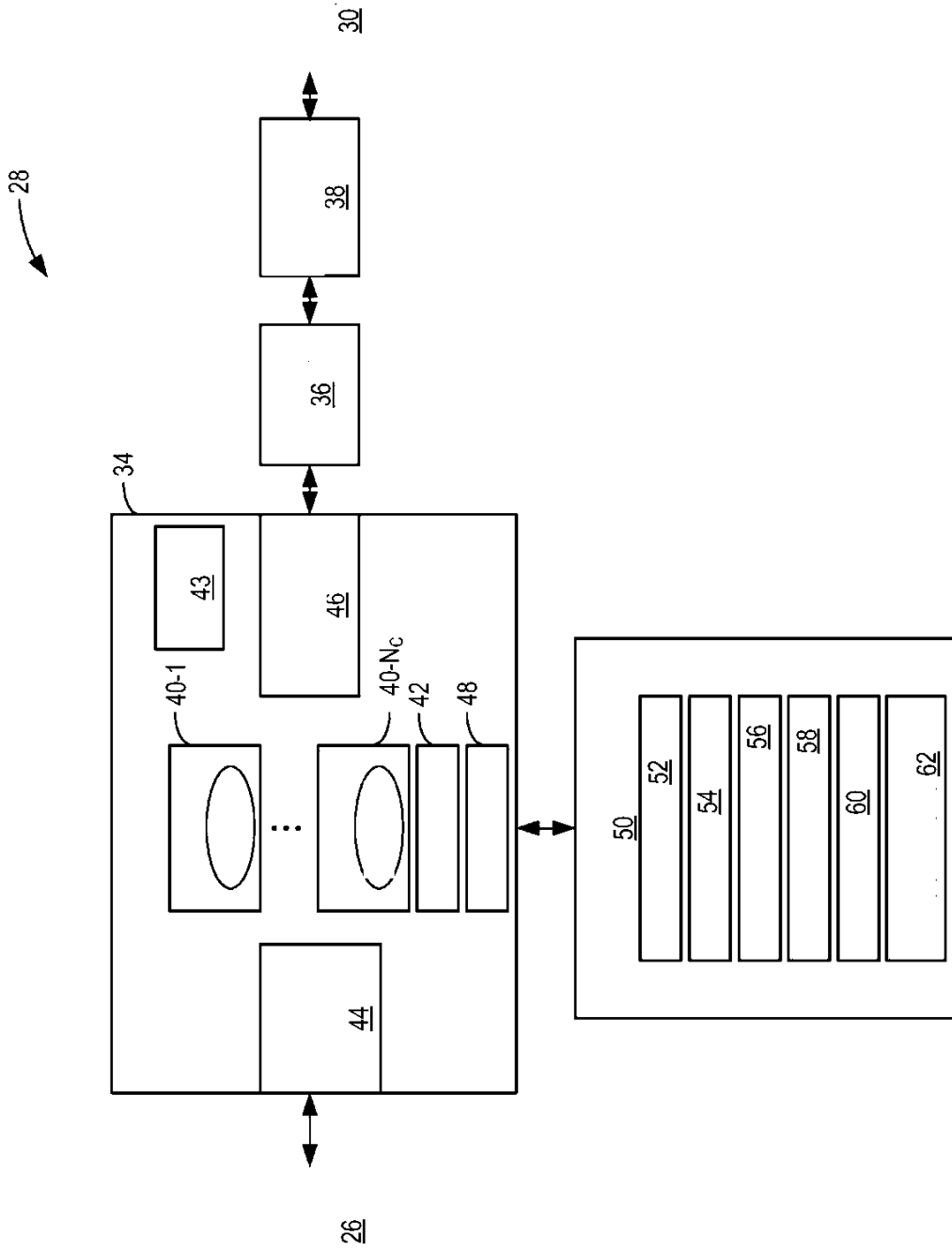
ŞEKİL 1  
(ÖNCEKİ TEKNİK)



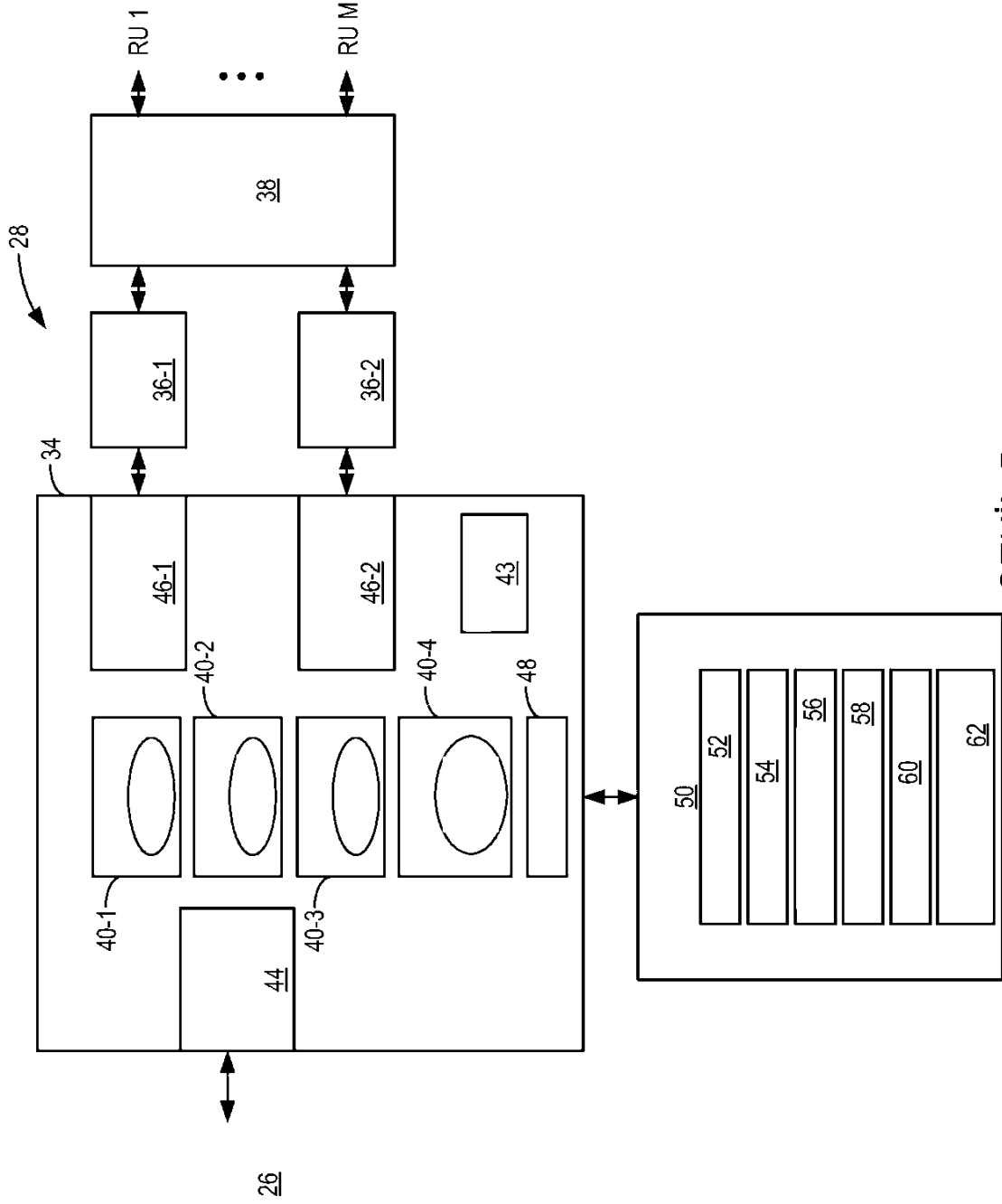
ŞEKİL 2



ŞEKİL 3

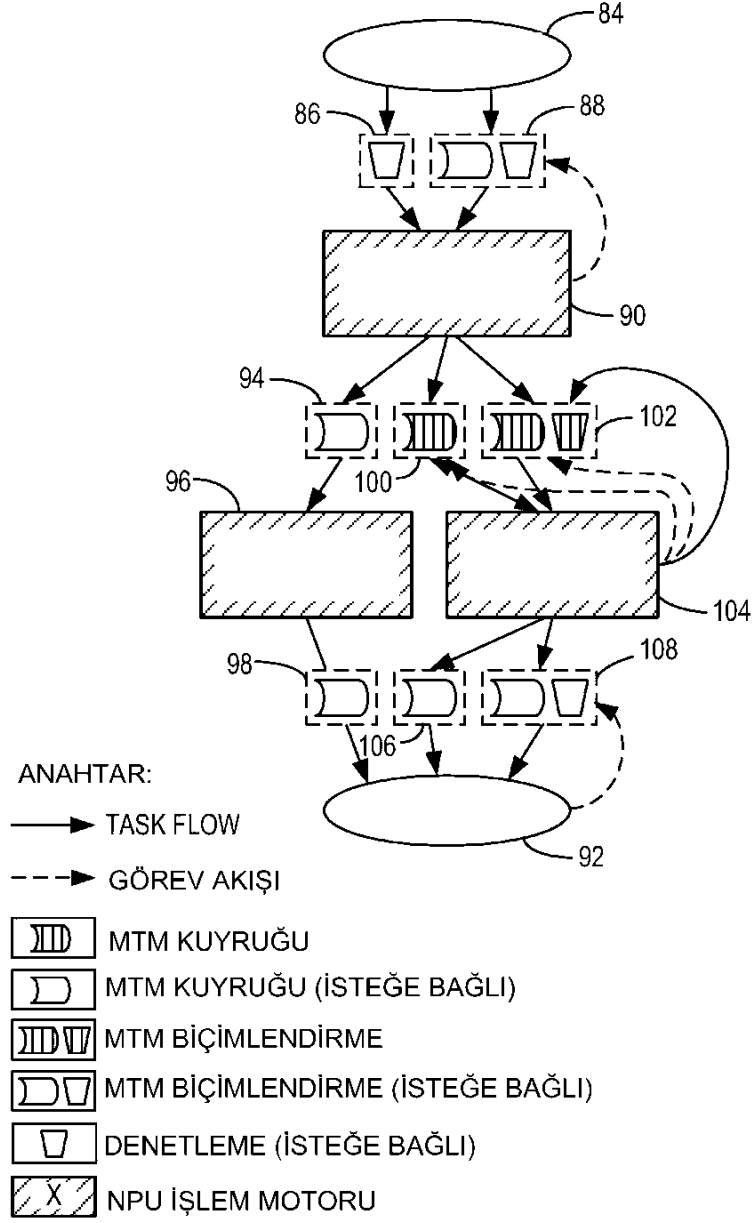


ŞEKİL 4

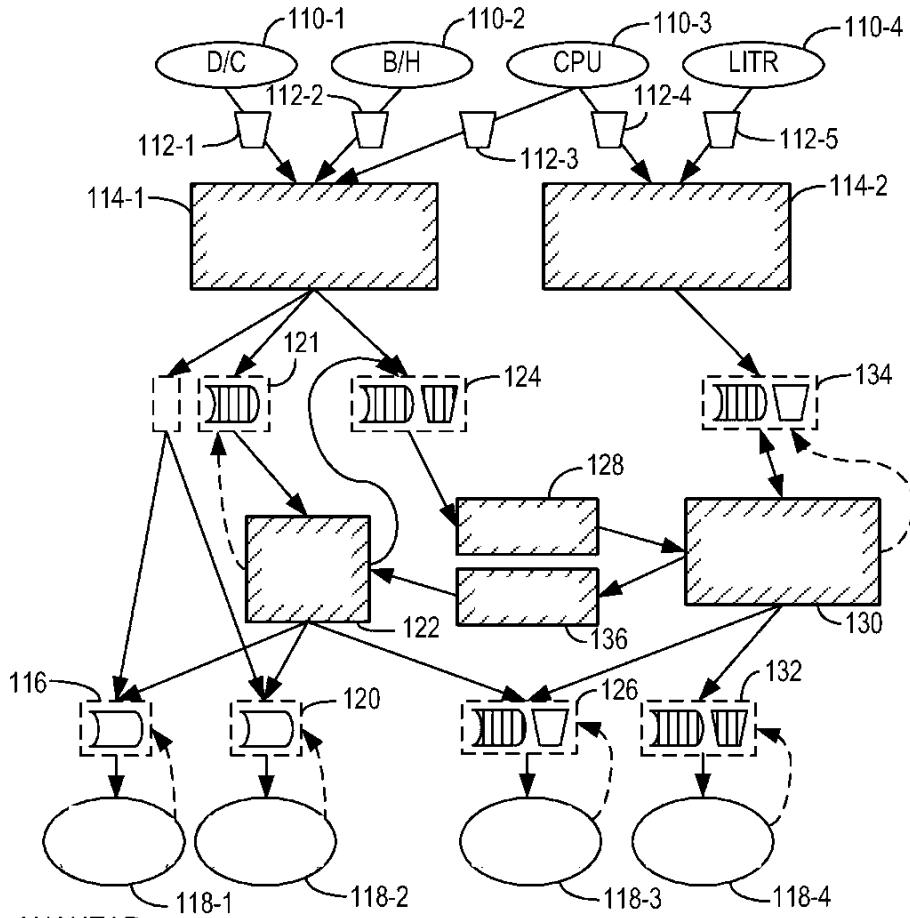


ŞEKİL 5





ŞEKİL 7



ANAHTAR:

—&gt; GÖREV AKIŞI

- - -&gt; AKIŞ KONTROL

 MTM KUYRUĞU

 MTM KUYRUĞU (İSTEĞE BAĞLI)

 MTM BİÇİMLENDİRME

 MTM BİÇİMLENDİRME (İSTEĞE BAĞLI)

 DENETLEME (İSTEĞE BAĞLI)

 NPU İŞLEMİ

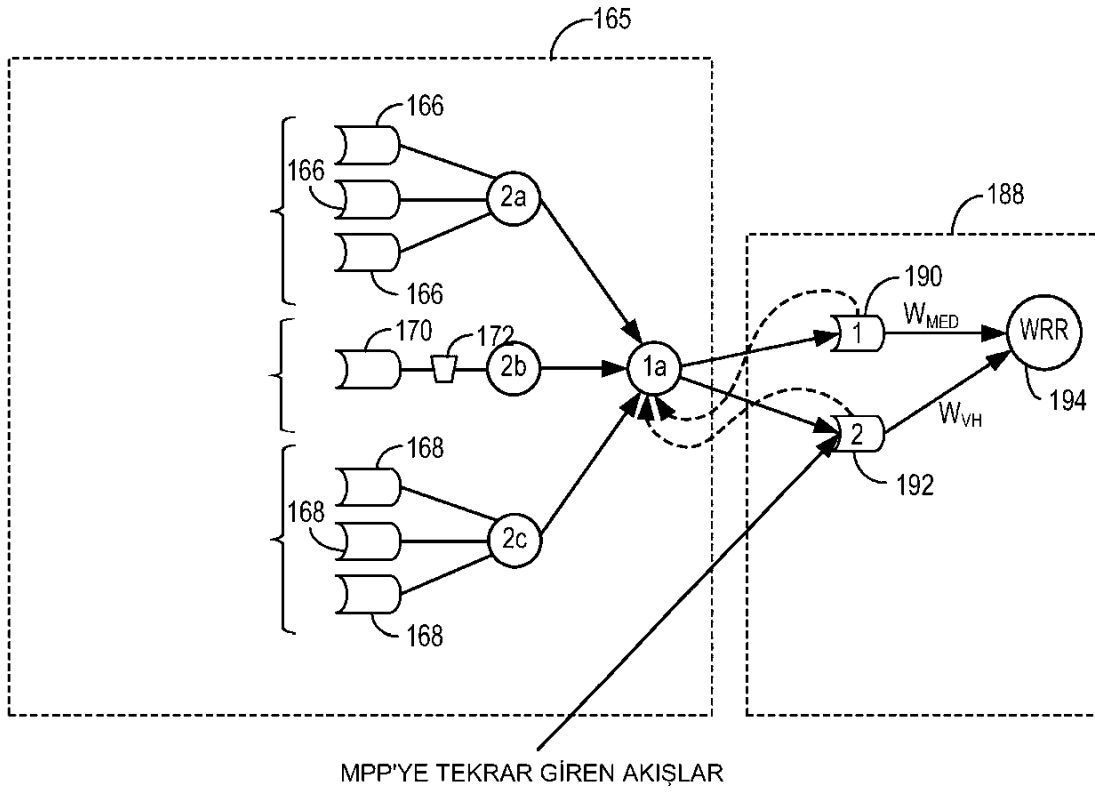
 MTM KUYRUĞU VE İSTEĞE BAĞLI BİÇİMLENDİRME

ŞEKİL 8

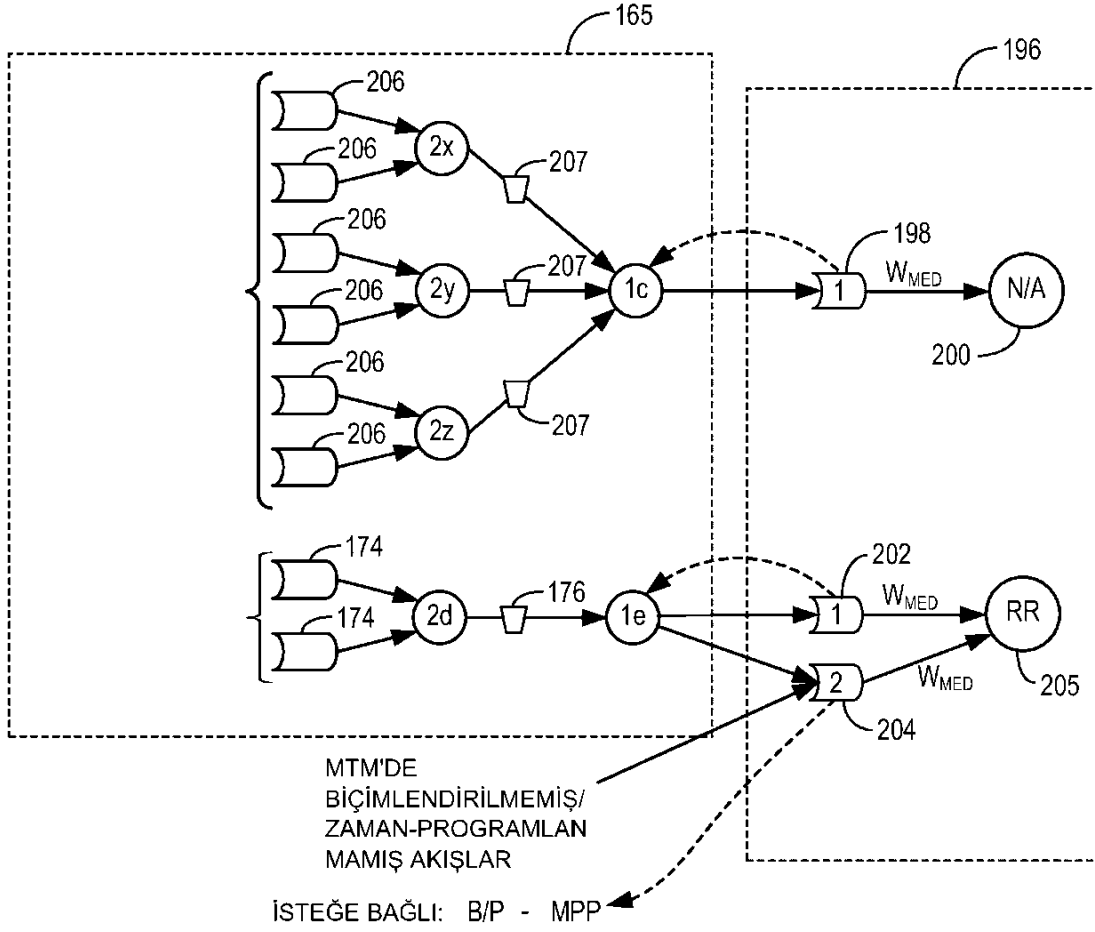




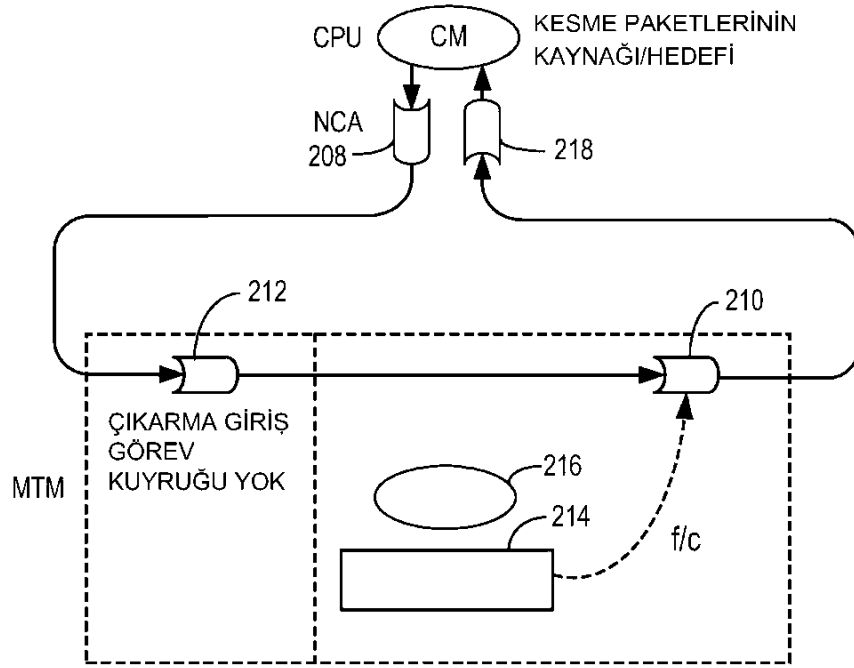




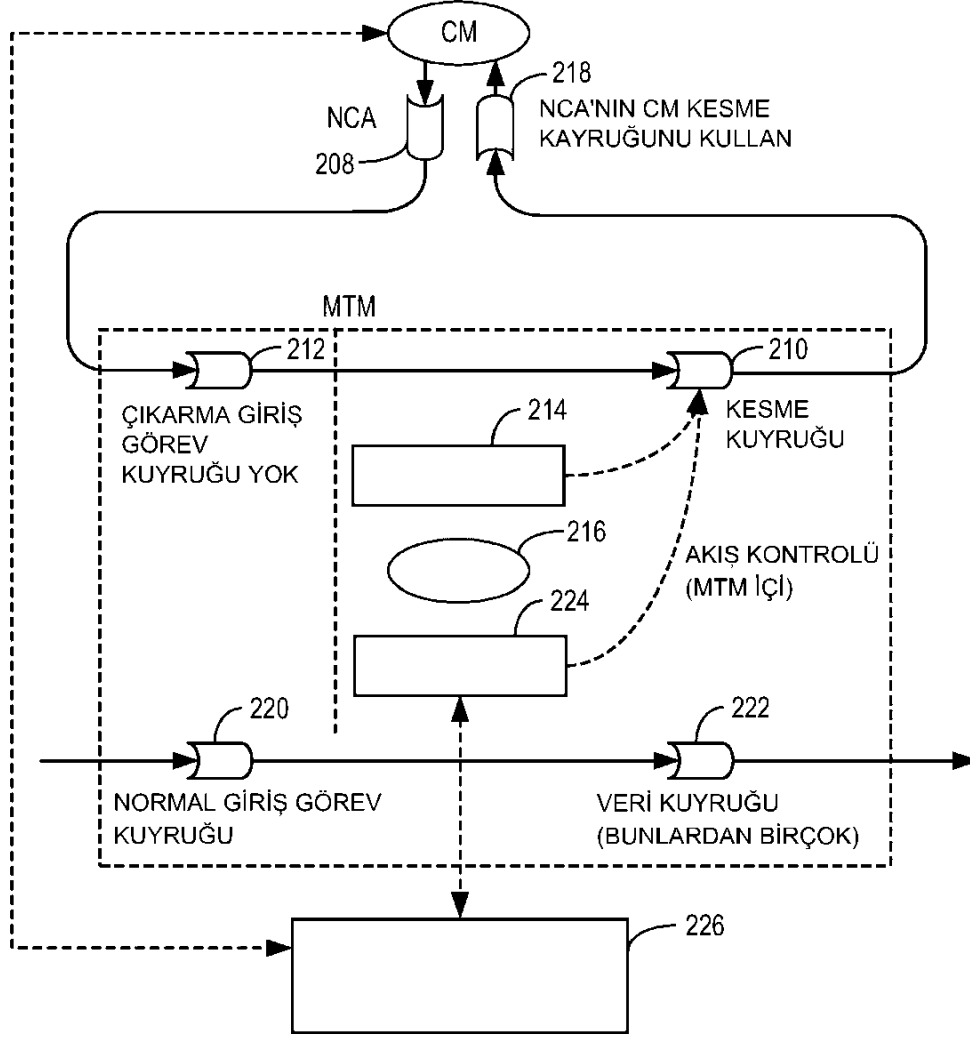
ŞEKİL 12



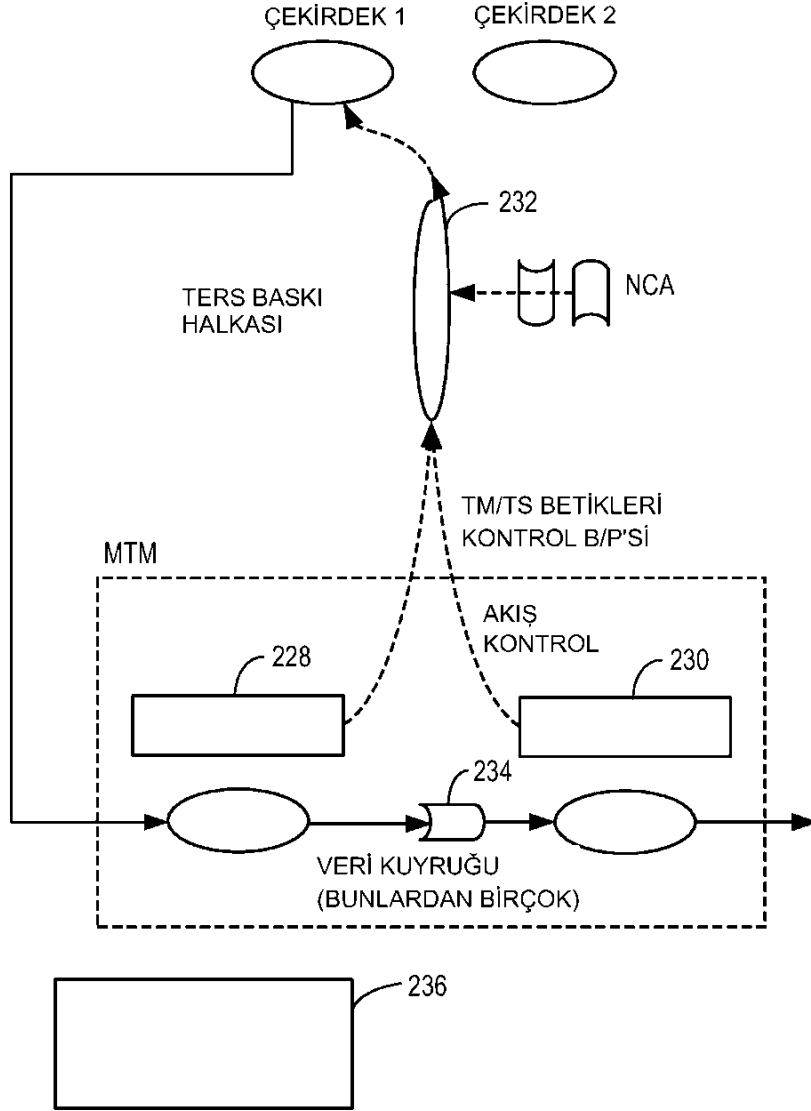
ŞEKİL 13



ŞEKİL 14



ŞEKİL 15



ŞEKİL 16