

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-186494  
(P2013-186494A)

(43) 公開日 平成25年9月19日(2013.9.19)

(51) Int.Cl.	F 1	テーマコード (参考)
<b>G05F 1/56 (2006.01)</b>	G05F 1/56 310A	5G065
<b>H02J 1/00 (2006.01)</b>	G05F 1/56 310K	5H430
	H02J 1/00 306C	

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号 特願2012-48525 (P2012-48525)  
(22) 出願日 平成24年3月5日(2012.3.5)

(71) 出願人 710014351  
オンキヨー株式会社  
大阪府寝屋川市日新町2番1号  
(72) 発明者 中西 芳徳  
大阪府寝屋川市日新町2番1号 オンキヨー株式会社内  
(72) 発明者 皆川 篤史  
大阪府寝屋川市日新町2番1号 オンキヨー株式会社内  
(72) 発明者 吉田 誠  
大阪府寝屋川市日新町2番1号 オンキヨー株式会社内  
(72) 発明者 関谷 守  
大阪府寝屋川市日新町2番1号 オンキヨー株式会社内

最終頁に続く

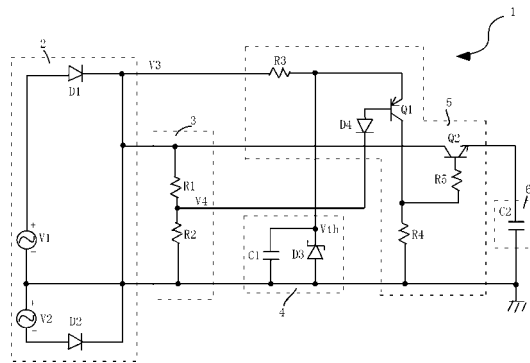
(54) 【発明の名称】 電源回路

(57) 【要約】

【課題】 入力される交流電圧が変動した場合でも、安定した直流電圧を出力する。

【解決手段】 整流回路2からの電圧V4が閾値電圧Vth以上であるとき、トランジスタQ1、Q2がオフ状態になるので、整流回路2からの電圧に基づく電流が出力部3に流れず、出力部6に電圧を生成させない。整流回路2からの電圧が閾値電圧Vth未満であるとき、トランジスタQ1がオン状態になる。このとき、閾値電圧Vthが出力電圧以上であれば、トランジスタQ2がオン状態になるので、整流回路2からの電圧V3に基づく電流が出力部6に流れ、出力部6に電圧を生成させる。閾値電圧Vthが出力電圧にトランジスタQ2のベース-エミッタ間電圧を加算した電圧未満であれば、トランジスタQ2がオフ状態になるので、出力部6に電圧を生成させない。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

入力される交流電圧に基づいて直流電圧を生成する電源回路であって、  
前記交流電圧を整流する整流回路と、  
前記整流回路からの電圧を受けて、出力部が生成すべき電圧に p n p トランジスタのベース - エミッタ間電圧と n p n トランジスタのベース - エミッタ間電圧とを加算した電圧値である所定の閾値電圧を生成する閾値電圧生成部と、  
前記閾値電圧がエミッタに供給され、前記整流回路からの電圧がベースに供給される前記 p n p トランジスタと、  
前記整流回路からの電圧がコレクタに供給され、エミッタが出力部に接続され、ベースが前記 p n p トランジスタのコレクタおよびローレベルの電位に接続された前記 n p n トランジスタと、  
前記 n p n トランジスタがオン状態のときに、前記整流回路からの電圧に基づく電流を受けて、直流電圧を生成する前記出力部とを備える、電源回路。

10

**【請求項 2】**

前記整流回路からの電圧の振幅値を低下させて、前記 p n p トランジスタのベースに供給する振幅調整部をさらに備える、請求項 1 に記載の電源回路。

**【請求項 3】**

入力される交流電圧に基づいて直流電圧を生成する電源回路であって、  
前記交流電圧を整流する整流回路と、  
前記整流回路からの電圧を受けて、出力部が生成すべき電圧に第 1 トランジスタのベース - エミッタ間電圧と第 2 トランジスタのベース - エミッタ間電圧とを加算した電圧値である所定の閾値電圧を生成する閾値電圧生成部と、  
前記閾値電圧と前記整流回路からの電圧とを比較し、前記閾値電圧が前記整流回路からの電圧未満のときにオフ状態になり、前記閾値電圧が前記整流回路からの電圧以上のときにオン状態になる前記第 1 トランジスタと、  
前記第 1 トランジスタがオン状態のときに、前記閾値電圧と、出力部の電圧とを比較し、前記閾値電圧が、前記出力部の電圧以上であるときにオン状態になり、前記閾値電圧が、前記出力部の電圧未満であるときにオフ状態になる前記第 2 トランジスタと、  
前記第 2 トランジスタがオン状態のときに、前記整流回路からの電圧に基づく電流を受けて、直流電圧を生成し、前記第 2 トランジスタがオフ状態のときに、整流回路からの電圧に基づく電流を受けず、直流電圧を生成しない前記出力部とを備える、電源回路。

20

30

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、入力される交流電圧に基づいて直流電圧を生成する電源回路に関する。

**【背景技術】****【0002】**

アンプ装置等のオーディオ機器において、入力される交流電圧に基づいて直流電圧を生成し、その電圧値を低下させる電源回路が使用されている。この電源回路は、交流電圧を直流電圧に変換する全波整流回路と、全波整流回路から出力される直流電圧から所定電圧値の電圧を生成するレギュレータと、出力電圧を生成するコンデンサとを備える。一般的には、全波整流回路から出力される直流電圧（全波整流波形）の電圧ピーク時にレギュレータからコンデンサに電流が流れるので、レギュレータで消費される電力が非常に大きくなってしまい、発生する熱が大きくなってしまふ。

40

**【0003】**

この問題を解決するために、図 3 に示す電源回路 100 が提案されている。電源回路 100 は、全波整流回路 D101 から出力される電圧（全波整流波形）が所定の閾値電圧未満のときに、全波整流回路 D101 からコンデンサ C103 に電流を流し、コンデンサ C103 を充電する。従って、全波整流回路 D101 からの電圧が低いときに、トランジ

50

スタQ103に電流を流すことにより、消費電力を低減させることができる。つまり、電源回路100は、安定化回路で電圧を低下させることなく、電源回路100において効率的に電圧を低下させた後に、安定化回路に供給するものである。

【0004】

詳細には、電源回路100は、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧（例えば12V）以上である場合には、ツェナーダイオードD102を介してトランジスタQ101のベースに電流が流れ、トランジスタQ101がオン状態になる。従って、トランジスタQ102がオフ状態になり、トランジスタQ103がオフ状態になる。その結果、全波整流回路D101からの直流電圧による電流がコンデンサC103に流れず、コンデンサC103は充電されない。

10

【0005】

一方、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧（例えば12V）未満である場合には、ツェナーダイオードD102を介してトランジスタQ101のベースに電流が流れず、トランジスタQ101がオフ状態になる。従って、トランジスタQ102がオン状態になり、トランジスタQ103がオン状態になる。その結果、全波整流回路D101からの直流電圧による電流がコンデンサC103に流れ、コンデンサC103が充電される。

【0006】

以上のように、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧以上であるときにコンデンサC103に電流を供給せず、全波整流回路D101からの直流電圧がツェナーダイオードD102のツェナー電圧未満であるときにコンデンサC103に電流を供給することによって、全波整流回路D101からの直流電圧が低いときに、トランジスタQ103に電流を流すことにより、トランジスタQ103にかかる電圧を小さくでき、消費電力を低減させることができる。

20

【0007】

電源回路100には、以下のような問題がある。すなわち、入力される交流電圧が増減すると、全波整流回路D101からの直流電圧の電圧値が増減するので、ツェナーダイオードD102に電流が流れる期間が変化してしまう。すると、トランジスタQ103がオン状態又はオフ状態になる期間も変化してしまい、コンデンサC103に充電される電圧値が変化し、電源回路100の出力電圧である直流電圧が変動してしまう。

30

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2010-271954号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明は上記従来課題を解決するためになされたものであり、その目的は、入力される交流電圧が変動した場合でも、安定した直流電圧を出力することができる電源回路を提供することである。

40

【課題を解決するための手段】

【0010】

本発明の好ましい実施形態による電源回路は、入力される交流電圧に基づいて直流電圧を生成する電源回路であって、前記交流電圧を整流する整流回路と、前記整流回路からの電圧を受けて、出力部が生成すべき電圧にpnpトランジスタのベース-エミッタ間電圧とnpnトランジスタのベース-エミッタ間電圧とを加算した電圧値である所定の閾値電圧を生成する閾値電圧生成部と、前記閾値電圧がエミッタに供給され、前記整流回路からの電圧がベースに供給される前記pnpトランジスタと、前記整流回路からの電圧がコレクタに供給され、エミッタが出力部に接続され、ベースが前記pnpトランジスタのコレクタおよびローレベルの電位に接続された前記npnトランジスタと、前記npnトラン

50

ジスタがオン状態のときに、前記整流回路からの電圧に基づく電流を受けて、直流電圧を生成する前記出力部とを備える。

【0011】

整流回路からの電圧が閾値電圧以上である場合には、pnpトランジスタ及びnpnトランジスタがオフ状態になるので、整流回路からの電圧に基づく電流が出力部に流れず、出力部に電圧を生成させない。一方、整流回路からの電圧が閾値電圧未満である場合にはpnpトランジスタがオン状態になる。このとき、閾値電圧が出力電圧にnpnトランジスタのベース-エミッタ間電圧を加算した電圧以上であれば、npnトランジスタがオン状態になるので、整流回路からの電圧に基づく電流が出力部に流れ、出力部に電圧を生成させる。閾値電圧が出力電圧にnpnトランジスタのベース-エミッタ間電圧を加算した電圧未満であれば、npnトランジスタがオフ状態になるので、整流回路からの電圧に基づく電流が出力部に流れず、出力部に電圧を生成させない。

10

【0012】

閾値電圧は、pnpトランジスタのエミッタに供給されるので、pnpトランジスタがオン状態であるとき、pnpトランジスタのコレクタの電圧は閾値電圧 $V_{th}$ からpnpトランジスタのベース-エミッタ間電圧を減算した電圧となる。そして、npnトランジスタがオン状態になるとき、npnトランジスタのエミッタ電圧はnpnトランジスタのベース電圧からnpnトランジスタのベース-エミッタ間電圧を減算した電圧になる。npnトランジスタのベース電圧はpnpトランジスタのコレクタ電圧であるので、npnトランジスタのエミッタ電圧は、閾値電圧 $V_{th}$ からpnpトランジスタのベース-エミッタ間電圧とnpnトランジスタのベース-エミッタ間電圧とを減算した電圧となる。従って、出力部に充電される電圧は、必ず、閾値電圧 $V_{th}$ からpnpトランジスタ及びnpnトランジスタの各ベース-エミッタ間電圧を減算した電圧に保持することができる。従って、入力電圧が変動する場合であっても、出力電圧を一定に保持することができる。

20

【0013】

好ましい実施形態においては、前記整流回路からの電圧の振幅値を低下させて、前記pnpトランジスタのベースに供給する振幅調整部をさらに備える。

【0014】

振幅調整部によって整流回路からの電圧の振幅値を低下させて、pnpトランジスタのベースに供給することにより、pnpトランジスタおよびnpnトランジスタがオン状態になる期間が長くなる。従って、同じ電圧値を出力部に生成させる場合に、出力部に流す電流の電流ピーク値を小さくすることができる。従って、npnトランジスタに電流値の大きな電流が流れてnpnトランジスタが破損することを防止することができる。

30

【0015】

本発明の別の好ましい実施形態による電源回路は、入力される交流電圧に基づいて直流電圧を生成する電源回路であって、前記交流電圧を整流する整流回路と、前記整流回路からの電圧を受けて、出力部が生成すべき電圧に第1トランジスタのベース-エミッタ間電圧と第2トランジスタのベース-エミッタ間電圧とを加算した電圧値である所定の閾値電圧を生成する閾値電圧生成部と、前記閾値電圧と前記整流回路からの電圧とを比較し、前記閾値電圧が前記整流回路からの電圧未満のときにオフ状態になり、前記閾値電圧が前記整流回路からの電圧以上のときにオン状態になる前記第1トランジスタと、前記第1トランジスタがオン状態のときに、前記閾値電圧と、出力部の電圧とを比較し、前記閾値電圧が、前記出力部の電圧以上であるときにオン状態になり、前記閾値電圧が、前記出力部の電圧未満であるときにオフ状態になる前記第2トランジスタと、前記第2トランジスタがオン状態のときに、前記整流回路からの電圧に基づく電流を受けて、直流電圧を生成し、前記第2トランジスタがオフ状態のときに、整流回路からの電圧に基づく電流を受けず、直流電圧を生成しない前記出力部とを備える。

40

【0016】

整流回路からの電圧が閾値電圧以上である場合には、第1トランジスタ及び第2トランジスタがオフ状態になるので、整流回路からの電圧に基づく電流が出力部に流れず、出力

50

部に電圧を生成させない。一方、整流回路からの電圧が閾値電圧未満である場合には第1トランジスタがオン状態になる。このとき、閾値電圧が出力電圧以上であれば、第2トランジスタがオン状態になるので、整流回路からの電圧に基づく電流が出力部に流れ、出力部に電圧を生成させる。閾値電圧が出力電圧未満であれば、第2トランジスタがオフ状態になるので、整流回路からの電圧に基づく電流が出力部に流れず、出力部に電圧を生成させない。また、閾値電圧生成部は、出力部が生成すべき電圧に第1トランジスタのベース-エミッタ間電圧と第2トランジスタのベース-エミッタ間電圧を加算した電圧値である所定の閾値電圧を生成する。従って、入力電圧が変動する場合であっても、出力電圧を一定に保持することができる。

【発明の効果】

【0017】

本発明は上記構成を有することによって、入力される交流電圧が変動した場合でも、安定した直流電圧を出力することができる電源回路を提供することができる。

【図面の簡単な説明】

【0018】

【図1】本発明の好ましい実施形態による電源回路1を示す回路図である。

【図2】電源回路1の動作を示すシミュレーション結果である。

【図3】従来電源回路を示す回路図である。

【発明を実施するための形態】

【0019】

以下、本発明の好ましい実施形態について説明するが、本発明はこれらの実施形態には限定されない。図1は、本発明の好ましい実施形態による電源回路1を示す概略回路図である。電源回路1は、全波整流回路2と、振幅調整部3と、閾値電圧生成部4と、出力制御部5と、出力部6とを概略備えている。

【0020】

電源回路1は、出力制御部5が、全波整流回路2からの直流電圧 $V_3$ を振幅調整部3で分圧した直流電圧 $V_4$ と、閾値電圧生成部4が生成する閾値電圧 $V_{th}$ とを比較し、かつ、閾値電圧 $V_{th}$ と、出力電圧 $V_o$ とを比較する。直流電圧 $V_4$ が閾値電圧 $V_{th}$ 以上であるとき、直流電圧 $V_3$ に基づく電流を出力部6に供給しない（直流電圧 $V_3$ を供給しない）。直流電圧 $V_4$ が閾値電圧 $V_{th}$ 未満であるとき、閾値電圧 $V_{th}$ が、出力電圧 $V_o$ 以上であれば、直流電圧 $V_3$ に基づく電流を出力部6に供給する（直流電圧 $V_3$ を供給する）。閾値電圧 $V_{th}$ が、出力電圧 $V_o$ 未満であれば、直流電圧 $V_3$ に基づく電流を出力部6に供給しない。そして、閾値電圧生成部4は、出力部6に生成すべき電圧値と同じ電圧値（詳細には、出力部6に生成すべき電圧値に、トランジスタ $Q_1$ 、 $Q_2$ の各ベース-エミッタ間電圧を加算した電圧）の閾値電圧 $V_{th}$ を生成する。その結果、出力部6に生じる直流電圧を一定にすることができる。

【0021】

全波整流回路2は、交流電圧源 $V_1$ 、 $V_2$ と、ダイオード $D_1$ 、 $D_2$ とを含み、交流電圧源からの交流電圧を全波整流し、全波整流波形を生成し、出力する。ダイオード $D_1$ のアノードは電圧源 $V_1$ の正側に接続され、ダイオード $D_2$ のアノードは電圧源 $V_2$ に接続されている。

【0022】

振幅調整部3は、抵抗 $R_1$ 、 $R_2$ を含む。振幅調整部3は、全波整流回路2から電圧 $V_3$ を受けて、電圧 $V_3$ を抵抗 $R_1$ 、 $R_2$ によって分圧し、電圧 $V_3$ の振幅値を低下させた電圧 $V_4$ を生成する。振幅調整部3は、生成した電圧 $V_4$ をダイオード $D_4$ を介して出力制御部5のトランジスタ $Q_1$ に供給する。抵抗 $R_1$ の一端は全波整流回路2のダイオード $D_1$ のカソードに接続され、その他端は抵抗 $R_2$ の一端とダイオード $D_4$ のカソードとに接続されている。抵抗 $R_2$ の他端は接地電位に接続されている。

【0023】

閾値電圧生成部4は、出力制御部5が全波整流回路2からの直流電圧 $V_3$ に基づく電流

10

20

30

40

50

を出力部 6 に供給するか否かを判別するための閾値電圧  $V_{th}$  を生成する。生成された閾値電圧  $V_{th}$  は、出力制御部 5 のトランジスタ  $Q_1$  のエミッタに供給される。閾値電圧生成部 4 は、定電圧生成部であるツェナーダイオード  $D_3$  と、コンデンサ  $C_1$  とを含む。ツェナーダイオード  $D_3$  のカソードは、トランジスタ  $Q_1$  のエミッタに接続され、そのアノードは接地電位に接続されている。コンデンサ  $C_1$  は、ツェナーダイオード  $D_3$  のカソードと接地電位との間に接続されている。

**【0024】**

ツェナーダイオード  $D_3$  は、閾値電圧  $V_{th}$  を生成する。閾値電圧  $V_{th}$  は、出力部 6 のコンデンサ  $C_2$  に充電されるべき電圧値（すなわち出力電圧  $V_o$ ）と同じ電圧値に設定されている。詳細には、トランジスタ  $Q_1$ 、 $Q_2$  のベース - エミッタ間電圧を考慮して、コンデンサ  $C_2$  に充電されるべき電圧にトランジスタ  $Q_1$ 、 $Q_2$  のベース - エミッタ間電圧（合計  $1.2V$ ）を加算した電圧値に設定されている。例えば、出力部 6 が  $3.8V$  の直流電圧を出力する場合には、ツェナーダイオード  $D_3$  の閾値電圧  $V_{th}$  は  $5V$  に設定されている。コンデンサ  $C_1$  には、全波整流回路 2 からの電圧  $V_3$  が供給されて充電されている。コンデンサ  $C_1$  の充電電圧は、ツェナーダイオード  $D_3$  のカソードに供給されている。従って、入力電圧  $V_i$  が変動したとしても、コンデンサ  $C_1$  の充電電圧によってツェナーダイオード  $D_3$  が閾値電圧  $V_{th}$  を生成することにより、閾値電圧  $V_{th}$  を固定することができる。

10

**【0025】**

従って、入力電圧  $V_i$  が変動した場合であっても、出力電流  $I_o$  が変動した場合であっても、安定した出力電圧  $V_o$  を出力することができる。その理由は、次の通りである。閾値電圧  $V_{th}$  は、トランジスタ  $Q_1$  のエミッタに供給されるので、トランジスタ  $Q_1$  がオン状態であるとき、トランジスタ  $Q_1$  のコレクタの電圧は閾値電圧  $V_{th}$  からトランジスタ  $Q_1$  のベース - エミッタ間電圧を減算した電圧となる。そして、トランジスタ  $Q_2$  がオン状態になるとき、トランジスタ  $Q_2$  のエミッタ電圧は、トランジスタ  $Q_2$  のベース電圧からトランジスタ  $Q_2$  のベース - エミッタ間電圧を減算した電圧になる。トランジスタ  $Q_2$  のベース電圧はトランジスタ  $Q_1$  のコレクタ電圧であるので、トランジスタ  $Q_2$  のエミッタ電圧は、閾値電圧  $V_{th}$  からトランジスタ  $Q_1$  のベース - エミッタ間電圧とトランジスタ  $Q_2$  のベース - エミッタ間電圧とを減算した電圧となる。従って、コンデンサ  $C_2$  に充電される電圧は、必ず、閾値電圧  $V_{th}$  からトランジスタ  $Q_1$ 、 $Q_2$  の各ベース - エミッタ間電圧を減算した電圧に保持することができる。

20

30

**【0026】**

出力制御部 5 は、振幅調整部 3 からの電圧  $V_4$  と、閾値電圧生成部 4 が生成する閾値電圧  $V_{th}$  とを比較する。さらに、出力制御部 5 は、閾値電圧  $V_{th}$  と、コンデンサ  $C_2$  の充電電圧（出力電圧  $V_o$ ）とを比較する。出力制御部 5 は、直流電圧  $V_4$  が閾値電圧  $V_{th}$  以上のとき、全波整流回路 2 からの直流電圧  $V_3$  に基づく電流を出力部 6 のコンデンサ  $C_2$  に流さない（直流電圧  $V_3$  をコンデンサ  $C_2$  に供給しない）。出力制御部 5 は、直流電圧  $V_4$  が閾値電圧  $V_{th}$  未満であり、かつ、閾値電圧  $V_{th}$  がコンデンサ  $C_2$  の充電電圧以上であるとき、直流電圧  $V_3$  に基づく電流を出力部 6 のコンデンサ  $C_2$  に流す（直流電圧  $V_3$  をコンデンサ  $C_2$  に供給する）。出力制御部 5 は、直流電圧  $V_4$  が閾値電圧  $V_{th}$  未満であり、かつ、閾値電圧  $V_{th}$  がコンデンサ  $C_2$  の充電電圧未満であるとき、直流電圧  $V_3$  に基づく電流を出力部 6 のコンデンサ  $C_2$  に流さない（直流電圧  $V_3$  をコンデンサ  $C_2$  に供給しない）。

40

**【0027】**

出力制御部 5 は、 $pnp$  トランジスタ  $Q_1$  と、 $npn$  トランジスタ  $Q_2$  と、抵抗  $R_3 \sim R_5$  とを含む。トランジスタ  $Q_1$  は、振幅調整部 3 からの直流電圧  $V_4$  と閾値電圧  $V_{th}$  とを比較し、比較した結果を出力する。トランジスタ  $Q_2$  は、トランジスタ  $Q_1$  からの比較結果に応じて、閾値電圧  $V_{th}$  と、コンデンサ  $C_2$  の充電電圧とを比較し、比較結果に基づいて、全波整流回路 2 からの直流電圧  $V_3$  のコンデンサ  $C_2$  への供給 / 非供給を切り換える。

50

## 【0028】

トランジスタQ1のベースはダイオードD4のアノードに接続され、振幅調整部3からの電圧V4が供給される。トランジスタQ1のエミッタはツェナーダイオードD3のカソードに接続され、閾値電圧Vthが供給される。トランジスタQ1のコレクタは、抵抗R4を介して接地電位に接続され、かつ、抵抗R5を介してトランジスタQ2のベースに接続されている。トランジスタQ2のコレクタは、全波整流回路2の出力に接続され、全波整流回路2からの直流電圧V3が供給される。トランジスタQ2のエミッタは、出力部6のコンデンサC2に接続され、コンデンサC2の充電電圧が供給される。

## 【0029】

トランジスタQ1は、振幅調整部3からの電圧V4が閾値電圧Vth以上である場合にオフ状態になり、電圧V4が閾値電圧Vth未満である場合にオン状態になる。トランジスタQ2は、トランジスタQ1がオン状態であり、閾値電圧VthがコンデンサC2の充電電圧以上であるときにオン状態になり、全波整流回路2からの直流電圧V3に基づく電流を出力部6のコンデンサC2に流す。一方、トランジスタQ2は、トランジスタQ1がオフ状態の場合、及び、トランジスタQ1がオン状態であるが、閾値電圧VthがコンデンサC2の充電電圧未満であるときにオフ状態になり、全波整流回路2からの直流電圧V3に基づく電流を出力部6のコンデンサC2に流さない。その結果、全波整流回路2の電圧値が小さいときに、トランジスタQ2に電流が流れるので、トランジスタQ2にかかる電圧を小さくでき、消費電力を低減することができる。さらに、安定した出力電圧を生成することができる。

10

20

## 【0030】

出力部6は、全波整流回路2から出力制御部5を介して流れる電流によってコンデンサC2を充電することにより、電源回路1の出力電圧である平滑された直流電圧を生成する。出力部6は、コンデンサC6を含む。コンデンサC6は、トランジスタQ2のエミッタと接地電位との間に接続されている。

## 【0031】

以上の構成を有する電源回路1についてその動作を説明する。全波整流回路2は、入力される交流電圧を全波整流し、全波整流波形V3を生成する。振幅調整部3は、全波整流回路2からの全波整流波形V3を分圧し、ダイオードD4を介して、トランジスタQ1のベースに電圧V4を供給する。電圧V4は、 $R1 \cdot V3 / (R1 + R2)$ である（なお、実際には、ダイオードD4の両端電圧Vd4を減算した電圧である）。

30

## 【0032】

閾値電圧生成部4は、全波整流回路2から全波整流波形V3を受けて、コンデンサC1を充電するとともに、閾値電圧Vthを生成し、トランジスタQ1のエミッタに供給する。トランジスタQ1は、直流電圧V4と閾値電圧Vthとの大小関係を比較する。

## 【0033】

直流電圧V4が閾値電圧Vth以上である場合には、トランジスタQ1は、オフ状態になる。トランジスタQ1がオフ状態になると、トランジスタQ2はベースが接地電位（ローレベルの電位）に接続された状態になり、オフ状態になる。従って、全波整流回路2からの直流電圧V3に基づいた電流がコンデンサC2には流れない。その結果、直流電圧V4が閾値電圧Vth以上である場合にはトランジスタQ2に電流が流れないので、トランジスタQ2に大きな電圧を発生させず、消費電力を低減することができる。

40

## 【0034】

直流電圧V4が閾値電圧Vth未満である場合には、トランジスタQ1は、オン状態になる。トランジスタQ1がオン状態になると、トランジスタQ2はベースに閾値電圧Vthが供給される状態になる。ここで、トランジスタQ2のエミッタにはコンデンサC2の充電電圧（出力電圧Vo）が供給されている。従って、トランジスタQ2は、閾値電圧VthとコンデンサC2の充電電圧との大小関係を比較する。そして、閾値電圧VthがコンデンサC2の充電電圧以上になると、トランジスタQ2がオン状態になる。従って、全波整流回路2からの直流電圧V3に基づいた電流がトランジスタQ2を介してコンデンサ

50

C 2 に流れ、コンデンサ C 2 が充電され、出力電圧である直流電圧が生成される。一方、閾値電圧  $V_{th}$  がコンデンサ C 2 の充電電圧未満であるとき、トランジスタ Q 2 がオフ状態である。従って、全波整流回路 2 からの直流電圧  $V_3$  に基づいた電流がトランジスタ Q 2 を介してコンデンサ C 2 に流れず、コンデンサ C 2 が充電されない。

【 0 0 3 5 】

このように、振幅調整回路 3 からの直流電圧  $V_4$  が閾値電圧  $V_{th}$  未満であるときに、トランジスタ Q 2 に電流を流すことにより、トランジスタ Q 2 にかかる電圧を小さくでき、消費電力を低減できる。さらに、電圧  $V_4$  が閾値電圧  $V_{th}$  未満であっても、閾値電圧  $V_{th}$  がコンデンサ C 2 の充電電圧未満であるとき、トランジスタ Q 2 がオフ状態になるので、出力電圧  $V_o$  を一定値に保持することができる。

10

【 0 0 3 6 】

図 2 ( a ) は、入力電圧  $V_i$  の振幅値を変動させた場合における、出力電流  $I_o$  と出力電圧  $V_o$  とを示すシミュレーション結果である。出力電流  $I_o$  は、トランジスタ Q 2 に流れる電流である。出力電圧  $V_o$  は、コンデンサ C 2 の充電電圧である。図 2 ( a ) に示すように、本実施形態の電源回路 1 によると、出力電圧  $V_o$  は、入力電圧  $V_i$  の振幅値が変動した場合であっても、一定に保持することができる。上記の通り、出力電圧  $V_o$  は、必ず、閾値電圧  $V_{th}$  からトランジスタ Q 1、Q 2 のベース - エミッタ間電圧を減算した電圧に固定されるからである。

【 0 0 3 7 】

図 2 ( b ) は、入力電圧  $V_i$  の振幅値は変動せず、出力電流  $I_o$  の電流値が例えば負荷変動によって変動した場合における、出力電圧  $V_o$  を示すシミュレーション結果である。図 2 ( b ) に示すように、本実施形態の電源回路 1 によると、出力電圧  $V_o$  は、出力電流  $I_o$  の電流値が変動した場合であっても、一定に保持することができる。上記の通り、出力電圧  $V_o$  は、必ず、閾値電圧  $V_{th}$  からトランジスタ Q 1、Q 2 のベース - エミッタ間電圧を減算した電圧に固定されるからである。

20

【 0 0 3 8 】

以上、本発明の好ましい実施形態を説明したが、本発明はこれらの実施形態には限定されない。上記各トランジスタの極性は、上記の実施形態に限定されない。

【 産業上の利用可能性 】

【 0 0 3 9 】

本発明は、例えばオーディオアンプに好適に採用され得る。

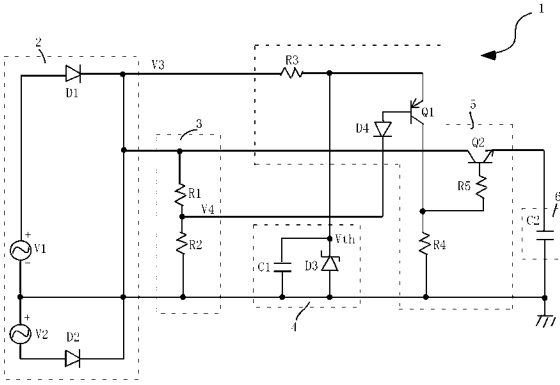
30

【 符号の説明 】

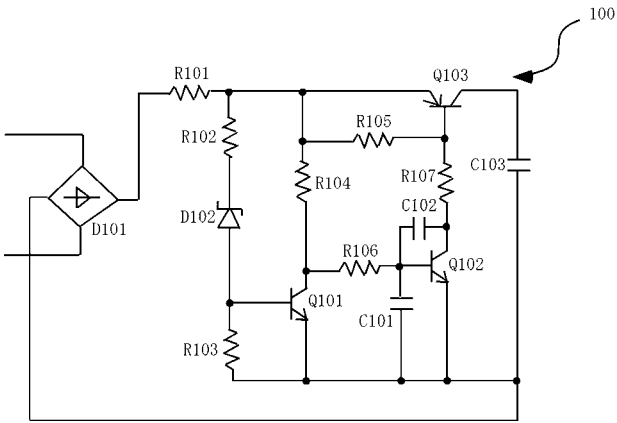
【 0 0 4 0 】

- 1 電源回路
- 2 全波整流回路
- 3 振幅調整部
- 4 閾値電圧生成部
- 5 出力制御部
- 6 出力部

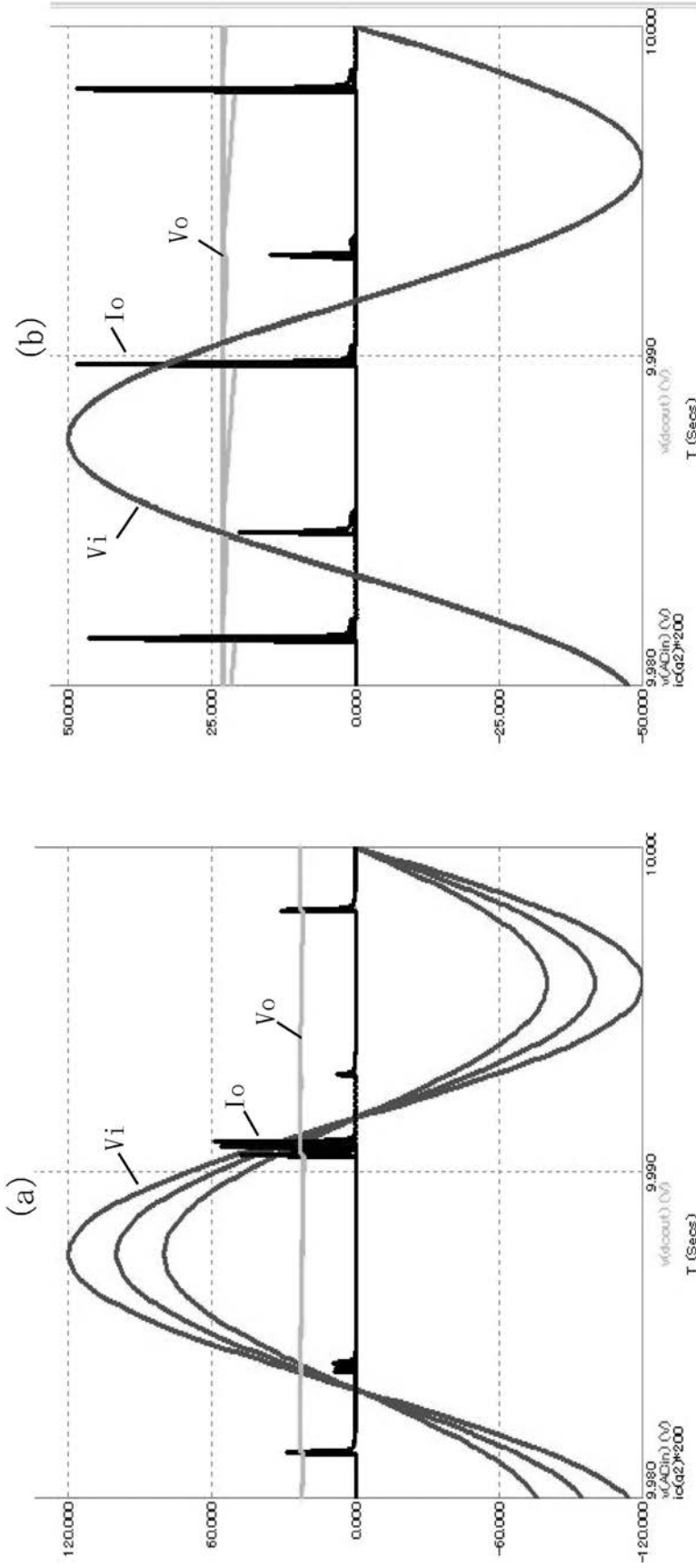
【 図 1 】



【 図 3 】



【 図 2 】



---

フロントページの続き

Fターム(参考) 5G065 AA00 DA04 DA06 DA07 EA06 GA03 HA04 JA02 MA09 NA04  
5H430 BB01 BB09 BB11 EE02 FF02 FF12 GG02 KK05