(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 27/108

(11) 공개번호 특1997-0072428
(43) 공개일자 1997년11월07일

(21) 출원번호 특1996-0033592
(22) 출원일자 1996년08월13일
(30) 우선권주장 95-208072 1996년08월15일 일본(JP)
96-82907 1996년04월04일 일본(JP)
(71) 출원인 소니 가부시기가이샤 이데이 노부유키
일본국 도쿄도 시나가와구 기다시나가와 6죠메 7반 35고
(72) 발명자 구로다 히데아키
일본국 도쿄도 시나가와구 기다시나가와 6죠메 7반 35고 소니 가부시기가이샤 내
(74) 대리인 박종길

심사청구 : 없음

(54) 반도체장치 및 그 제조방법

요약

용량소자에 전하를 축적하는 반도체기억장치에 있어서, 메모리셀어레이부를 선택적으로 덮는 절연막을 형성한 후, 주변논리회로부의 확산층 표면을 노출시켜서, 주변회로부의 확산층 표면에만, 고융점 금속 또는 고융점 금속과 반도체와의 화합물을 형성함으로써, 메모리셀부의 확산층의 접합리크를 증대시키지 않고, 즉 축적전하의 유지특성을 열화시키지 않고, 주변논리회로부의 확산층을 저저항화하고, 논리회로 동작을 고속화한다.

대표도

도3c

명세서

[발명의 명칭]

반도체장치 및 그 제조 방법

[도면의 간단한 설명]

제3c도는 제1실시형태에 있어서의 제조공정을 나타낸 단면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

메모리셀이 배치된 메모리어레이부와 메모리어레이를 구동하는 메모리주변 회로부를 포함하는 주변논리회로부로 이루어지는 반도체기억장치에 있어서, 상기 주변논리회로부에 있어서 불순물이 도프된 영역의 표면이, 고융점 금속(refractory metal), 또는 이 고융점 금속과 반도체의 화합물로 형성된 것을 특징으로 하는 반도체기억장치.

청구항 2

청구항 1에 있어서, 상기 메모리셀이, 용량소자를 포함하여 구성된 것을 특징으로 하는 반도체기억장치.

청구항 3

메모리셀이 배치된 메모리어레이부와, 메모리어레이를 구동하는 메모리주변회로부를 포함하는 주변논리회로부와를 동일 반도체기판에 형성하는 반도체기억장치의 제조방법에 있어서, 상기 메모리어레이부, 및 주변 논리회로부를 덮는 절연층을 형성하는 공정과, 상기 메모리셀을 형성하는 공정과, 상기 주변회로부의 불순물이 도프된 영역 표면의 일부 또는 전부를 노출시키는 공정과, 상기 주변회로부의 불순물이 도포된 영역 표면의 노출부분의 전표면을 덮는 고융점 금속막을 형성하는 공정과를 가지는 것을 특징으로 하는 반도체기억장치를 제조방법.

청구항 4

메모리셀이 배치된 메모리어레이부와, 메모리어레이를 구동하는 메모리주변회로부를 포함하는 주변논리회로부와를 동일 반도체기판에 형성하는 반도체기억장치의 제조방법에 있어서, 상기 메모리어레이부, 및 주변 논리회로부를 덮는 절연층을 형성하는 공정과, 상기 메모리셀을 형성하는 공정과, 상기 주변회로부의 불순물이 도프된 영역 표면의 일부 또는 전부를 노출시키는 공정과, 상기 주변회로부의 불순물이 도프된 영역 표면의 노출부분의 전표면을 덮는 고융점 형성하는 공정과, 상기 고융점 금속막과 상기 불순물이 도프된 영역반도체와의 화합물을 형성하는 공정과를 가지는 것을 특징으로 하는 반도체기억장치의 제조방법.

청구항 5

메모리셀이 배치된 메모리어레이부와, 메모리어레이를 구동하는 메모리주변회로부를 포함하는 주변논리회로부와를 동일 반도체기판에 형성하는 반도체기억장치의 제조방법에 있어서, 상기 메모리어레이부, 및 주변 논리회로부를 덮는 절연층을 형성하는 공정과, 상기 메모리셀을 형성하는 공정과, 상기 메모리어레이부에 에칭용 마스크를 형성하는 공정과, 상기 반도체기판을 에치백하는 공정과, 상기 주변회로부의 불순물이 도프된 영역 표면의 노출부분의 전표면을 덮는 고융점 금속막을 형성하는 공정과, 상기 고융점 금속막과 상기 불순물이 도프된 영역 표면의 반도체와의 화합물을 형성하는 공정과를 가지는 것을 특징으로 하는 반도체기억장치의 제조방법.

청구항 6

청구항5에 있어서, 상기 메모리셀이 용량소자를 구성요소로서 포함하고, 상기 에칭마스크가, 상기 메모리셀을 구성하는 상기 용량소자의 상부전극을 마스크로 하여, 상기 반도체기판을 에치백함으로써, 상기 주변회로부의 상기 불순물이 도프된 영역 표면을 노출시키는 것을 특징으로 하는 반도체기억장치의 제조방법.

청구항 7

상기 에치백에 의하여, 상기 주변회로부의 게이트 전극 측벽에 절연막을 형성하는 청구항 5항에 기재된 불휘발성 반도체메모리장치.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면3c

