



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년08월05일
(11) 등록번호 10-1054790
(24) 등록일자 2011년08월01일

(51) Int. Cl.

H01L 33/36 (2010.01) H01L 33/38 (2010.01)

(21) 출원번호 10-2010-0060060

(22) 출원일자 2010년06월24일

심사청구일자 2010년06월24일

(56) 선행기술조사문헌

KR100949787 B1

KR100708934 B1

KR1020090066863 A

KR1020090062619 A

(73) 특허권자

고려대학교 산학협력단

서울 성북구 안암동5가 1

(72) 발명자

김태근

경기도 성남시 분당구 이매동 122 금강아파트
103-1301

양지원

경상남도 밀양시 삼문동 청구아파트 103동 901호

(74) 대리인

특허법인주원

전체 청구항 수 : 총 9 항

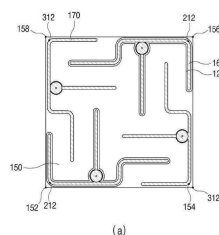
심사관 : 진수영

(54) 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자

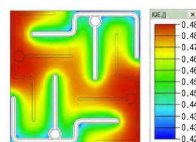
(57) 요약

광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자가 개시된다. 본 발명에 따른 반도체 발광소자는 제 1 질화물 반도체층, 활성층, 제 2 질화물 반도체층, 및 투명 전극이 순차적으로 적층되어 있는 기판, 제 1 질화물 반도체층에 전기적으로 접촉되는 한 쌍의 제 1 전극, 및 투명 전극 위에 형성되어 있는 한 쌍의 제 2 전극을 포함한다. 이때, 제 1 전극 및 제 2 전극은 투명 전극의 한쪽 가장자리와 평행인 메인 전극, 및 메인 전극의 제 1 측단, 제 2 측단, 중간에서 동일한 방향을 향해 수직으로 돌출되어 있는 제 1 측단 가지, 제 2 측단 가지, 중간 가지를 포함하며, 제 2 측단 가지는, 메인 전극과 수직을 이루는 수직부, 및 메인 전극과 평행하도록 수직부의 끝에서 바깥쪽 방향으로 연결되는 수평부를 포함할 수 있다. 이로 인해, 반도체 발광소자의 일부를 제거하지 않고도 소자 내부의 열 발생을 억제할 수 있으므로, 전자와 정공의 직접적인 반응이 일어나는 활성층 영역을 제거하지 않아, 유효발광면적을 유지할 수 있다. 또한, 이와 같은 전극 패턴으로 인해, 전류의 균일한 분산을 유도할 수 있으므로, 불균일한 전류 분포로 인해 발생하는 조기 광 포화문제, 국부적인 광분포 및 그에 따른 발열 현상, 높은 소비전력 등의 문제점을 해결할 수 있어, 반도체 발광소자의 휘도 특성 및 광추출 효율을 향상시킴과 동시에 소자의 특성과 신뢰성을 개선할 수 있다.

대표도 - 도2



(a)



(b)

특허청구의 범위

청구항 1

제 1 질화물 반도체층, 활성층, 제 2 질화물 반도체층, 및 투명 전극이 순차적으로 적층되어 있는 기판;

상기 제 1 질화물 반도체층에 전기적으로 접촉되는 한 쌍의 제 1 전극; 및

상기 투명 전극 위에 형성되어 있는 한 쌍의 제 2 전극; 을 포함하고,

상기 제 1 전극 및 상기 제 2 전극은,

상기 투명 전극의 한쪽 가장자리와 평행인 메인 전극, 및 상기 메인 전극의 제 1 측단, 제 2 측단, 중간에서 동일한 방향을 향해 수직으로 돌출되어 있는 제 1 측단 가지, 제 2 측단 가지, 중간 가지를 포함하며,

상기 제 2 측단 가지는,

상기 메인 전극과 수직을 이루는 수직부; 및

상기 메인 전극과 평행하도록 상기 수직부의 끝에서 바깥쪽 방향으로 연결되는 수평부; 를 포함하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 2

제 1항에 있어서,

상기 제 1 전극은,

상기 제 1 측단 가지와 상기 메인 전극이 수직을 이루고 있는 모서리 부분이, 상기 투명 전극의 4개 모서리 중 대각선 방향으로 위치하는 2개의 모서리 부분에 대응되도록 배치되는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 3

제 2항에 있어서,

상기 제 2 전극은,

상기 제 1 측단 가지와 상기 메인 전극이 수직을 이루고 있는 모서리 부분이, 상기 투명 전극의 4개 모서리 중 상기 제 1 전극이 위치하지 않는 2개의 모서리 부분에 대응되도록, 상기 투명 전극의 테두리를 따라 상기 투명 전극 위에 각각 형성되는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 4

제 3항에 있어서,

상기 제 1 전극 및 상기 제 2 전극 각각은,

상기 수평부가, 상대 전극의 상기 제 1 측단 가지와 상기 중간 가지 사이에 위치하는 패턴을 형성하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 5

제 4항에 있어서,

상기 제 1 전극 및 상기 제 2 전극은,

상기 제 1 측단 가지와 상기 상대 전극의 수평부, 상기 상대 전극의 수평부와 상기 중간 가지, 및 상기 중간 가지와 상기 수직부 사이의 거리가 일정한 거리가 되도록 평행하게 위치하는 패턴을 형성하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 6

제 5항에 있어서,

상기 한 쌍의 제 1 전극은,

상기 중간 가지를 서로 연결하는 연결부; 를 더 포함하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 7

제 5항에 있어서,

상기 한 쌍의 제 2 전극은,

상기 중간 가지를 서로 연결하는 연결부; 를 더 포함하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 8

제 6항 또는 제 7항에 있어서,

상기 연결부는,

한 쌍의 전극에 대해서, 상기 메인 전극들과 평행이고, 상기 중간 가지들과 수직을 이루는 직선 형태이며, 상기 중간 가지들의 끝에서 상기 중간 가지들을 연결하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

청구항 9

제 1항에 있어서,

상기 제 1 전극 및 상기 제 2 전극은,

상기 중간 가지와 상기 메인 전극이 만나는 지점에 본딩 전극을 포함하는 것을 특징으로 하는 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자.

명세서

기술분야

[0001] 본 발명은 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자에 관한 것으로, 보다 상세하게는 전류 혼잡화를 최소화시킬 수 있는 전극 패턴을 형성하여, 성능 및 신뢰성을 개선할 수 있는 반도체 발광소자에 관한 것이다.

배경기술

[0002] 최근 들어 반도체 발광소자 기술은 조명 광원으로서의 적용이 고려될 만큼 획기적으로 발전해 왔다.

[0003] 하지만, 발광소자가 백열 조명원을 대체하기 위해서는 반도체 발광소자 자체의 신뢰성, 낮은 소비전력 및 낮은 제조비용을 유지하면서, 대면적 및 고휘도 출력을 제공해야 한다. 특히, 안정적인 조명산업의 진입을 위해서는 대면적화가 필수적으로 요구되지만, 칩 사이즈가 커지는 만큼, 전체 구조에 걸쳐 전류를 균일하게 유포하기 어렵다는 제약요소 때문에, 많은 연구소와 기업들이 발광소자의 조명 광원화에 어려움을 겪고 있다.

[0004] 반도체 발광소자에 전류가 불균일하게 주입될 경우, 불균일하게 주입된 전류는 반도체 발광소자 상의 특정 부분에 축적되어, 발광 반도체 재료의 효율적인 사용을 방해하게 되는데, 이 현상을 "전류 혼잡화(current crowding)"라고 한다.

[0005] 전류 혼잡화는 전하 운반자들이 최소 저항의 경로로 이동하는 경향 때문에, 반도체 발광소자의 전기 접촉들의 끝단에서 발생하는 경향이 있으며, 전류를 받아들이고 퍼뜨리는 영역들의 각각에 대한 용량에 의존하는 전기접촉들의 임의 영역들에서도 발생한다.

[0006] 이러한 전류 혼잡화는 반도체 발광소자 상에 밝은 부분들과 어두운 부분들을 갖는 불안정한 광선속이 되게

하고, 더 많은 전류가 반도체 발광소자에 주입되도록 하므로, 소비전력이 높아지게 함과 동시에 반도체 발광소자에 절연과피를 일으킬 수 있다. 즉, 광은 효율적으로 방출되지 않고, 소비전력이 커지게 된다는 문제점이 있다.

[0007] 더불어, 현재 획득 가능한 더 큰 크기의 반도체 발광소자들은 그들의 제한된 전력과 제한된 광선속 출력에 추가로 기여하는 부가적인 제약요소를 포함하고 있는데, 이러한 제약요소에는 비효율적인 열소산, 부족한 광학적 향상구조, 및 기기구조 내에서의 높은 광 재흡수를 일으키는 제한된 수의 발광영역들이 포함된다.

[0008] 도 1-(a)는 전류 혼잡화 및 비효율적인 열소산을 줄이기 위한 전극 패턴이 형성된 종래 반도체 발광소자의 일 실시예를 나타내는 평면도이고, 도 1-(b)는 도 1-(a)의 반도체 발광소자의 A-A' 라인을 따른 단면도이며, 도 1-(c)는 도 1-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면이다.

[0009] 도 1-(a) 및 도 1-(b)를 참조하면, 전류 혼잡화 및 비효율적인 열소산을 줄이기 위한 전극 패턴이 형성된 종래 반도체 발광소자는 기판(100), 기판(100) 위에 순차적으로 성장되는 버퍼층(110), 제 1 질화물 반도체층(n형 질화물 반도체층(120)), 활성층(130), 제 2 질화물 반도체층(p형 질화물 반도체층(140)), 투명 전극(150), 및 제 2 전극(p형 전극(170))과, 제 2 질화물 반도체층(140) 및 활성층(130)이 식각되어 노출된 제 1 질화물 반도체층(120) 위에 형성되는 제 1 전극(n형 전극(160))으로 구성된다.

[0010] 특히, 반도체 발광소자의 중심부에 투명 전극(150) 또는 적어도 활성층(130)까지를 제거한 제거 부분(180)을 형성하고, 제 2 전극(170)은 소자의 테두리 부분과 제거 부분(180)의 둘레를 따라 형성하며, 상대 전극인 제 1 전극(160)은 제 2 전극(170)과 마주 보도록 소자의 내부로 형성한다.

[0011] 이 경우, 일반적인 반도체 발광소자에 비해서 소자 내부의 열 발생을 억제하며 전류 혼잡화를 줄일 수 있지만, 제거 부분(180)으로 인해, 전자와 정공의 리컴비네이션 반응이 이루어지는 활성층(130)의 영역이 줄어들어 유효 발광면적이 줄어들고, 여전히 전류를 균일하게 확산시키지 못하므로, 도 1-(c)에서와 같이, 도면상의 소자 하부 측과 상부 측 내부양자효율(주입되어 재결합한 전자의 수에 대하여 만들어진 광자의 비율)의 불균형을 초래할 수 있다.

[0012] 결국, 도 1의 반도체 발광소자와 같이 소자의 전극 패턴을 형성한다 하더라도, 전류 혼잡화, 유효 발광면적의 감소 및 내부양자효율의 불균형으로 인해 외부로 추출되는 전체 광량이 감소한다는 문제점은 여전히 존재하므로, 고출력(high power), 고광선속(high luminous flux)의 LED 칩들을 개발하기 위해서는 상술한 문제점들을 해결할 수 있는 전극 패턴의 설계가 필요하다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 이와 같은 종래의 문제점을 해결하기 위해 안출된 것으로서, 효율적인 전극의 위치 선정을 통해, 불균일한 전류 분포로 인해 발생하는 조기 광 포화문제, 국부적인 광분포 및 그에 따른 발열 현상, 높은 소비전력 등의 문제점을 해결하여, 반도체 발광소자의 성능 및 신뢰성을 개선하는 것을 목적으로 한다.

과제의 해결 수단

[0014] 상술한 관제를 해결하기 위한 본 발명에 따른 광효율 향상을 위한 전극 패턴을 포함하는 반도체 발광소자는 제 1 질화물 반도체층, 활성층, 제 2 질화물 반도체층, 및 투명 전극이 순차적으로 적층되어 있는 기판, 제 1 질화물 반도체층에 전기적으로 접촉되는 한 쌍의 제 1 전극, 및 투명 전극 위에 형성되어 있는 한 쌍의 제 2 전극을 포함한다.

[0015] 이때, 제 1 전극 및 제 2 전극은 투명 전극의 한쪽 가장자리와 평행인 메인 전극, 및 메인 전극의 제 1 측단, 제 2 측단, 중간에서 동일한 방향을 향해 수직으로 돌출되어 있는 제 1 측단 가지, 제 2 측단 가지, 중간 가지를 포함하며, 제 2 측단 가지는, 메인 전극과 수직을 이루는 수직부, 및 메인 전극과 평행하도록 수직부의 끝에서 바깥쪽 방향으로 연결되는 수평부를 포함할 수 있다.

[0016] 또한, 제 1 전극은 제 1 측단 가지와 메인 전극이 수직을 이루고 있는 모서리 부분이, 투명 전극의 4개 모서리

중 대각선 방향으로 위치하는 2개의 모서리 부분에 대응되도록 배치될 수 있다.

- [0017] 또한, 제 2 전극은 제 1 측단 가지와 메인 전극이 수직을 이루고 있는 모서리 부분이, 투명 전극의 4개 모서리 중 제 1 전극이 위치하지 않는 2개의 모서리 부분에 대응되도록, 투명 전극의 테두리를 따라 투명 전극 위에 각 형성될 수 있다.
- [0018] 또한, 제 1 전극 및 제 2 전극 각각은, 수평부가 상대 전극의 제 1 측단 가지와 중간 가지 사이에 위치하는 패턴을 형성할 수 있다.
- [0019] 또한, 제 1 전극 및 제 2 전극은 제 1 측단 가지와 상대 전극의 수평부, 상대 전극의 수평부와 중간 가지, 및 중간 가지와 수직부 사이의 거리가 일정한 거리가 되도록 평행하게 위치하는 패턴을 형성할 수 있다.
- [0020] 또한, 한 쌍의 제 1 전극은 중간 가지를 서로 연결하는 연결부를 더 포함할 수 있다.
- [0021] 또한, 한 쌍의 제 2 전극은 중간 가지를 서로 연결하는 연결부를 더 포함할 수 있다.
- [0022] 이때, 연결부는 한 쌍의 전극에 대해서, 메인 전극들과 평행이고, 중간 가지들과 수직을 이루는 직선 형태이며, 중간 가지들의 끝에서 중간 가지들을 연결할 수 있다.
- [0023] 또한, 제 1 전극 및 제 2 전극은 중간 가지와 메인 전극이 만나는 지점에 본딩 전극을 포함할 수 있다.
- [0024] 이러한 구성으로 인해, 반도체 발광소자의 일부를 제거하지 않고도 소자 내부의 열 발생을 억제할 수 있으므로, 전자와 정공의 직접적인 반응이 일어나는 활성층 영역을 제거하지 않아, 유효발광면적을 유지할 수 있다.
- [0025] 또한, 이와 같이 동일 전극 특성을 가지는 두 전극을 서로 대향하는 위치에 구성함으로써, 전류의 균일한 분산을 유도할 수 있으므로, 불균일한 전류 분포로 인해 발생하는 조기 광 포화문제, 국부적인 광분포 및 그에 따른 발열 현상, 높은 소비전력 등의 문제점을 해결할 수 있어, 반도체 발광소자의 휘도 특성 및 광추출 효율을 향상 시킴과 동시에 소자의 특성과 신뢰성을 개선할 수 있다.

발명의 효과

- [0026] 본 발명에 의해 반도체 발광소자의 중심을 기준으로, 대각선 방향으로 대향하고 있는 한 쌍의 전극 및 다른 대각선 방향으로 대향하고 있는 또 다른 한 쌍의 전극으로 구성된 전극 패턴을 설계하여, 반도체 발광소자의 일부를 제거하지 않고도 소자 내부의 열 발생을 억제할 수 있으며, 전자와 정공의 직접적인 반응이 일어나는 활성층 영역을 제거하지 않으므로, 유효발광면적을 유지할 수 있다.
- [0027] 또한, 이와 같이 동일 전극 특성을 가지는 두 전극을 서로 대향하는 위치에 구성함으로써, 전류의 균일한 분산을 유도할 수 있으므로, 불균일한 전류 분포로 인해 발생하는 조기 광 포화문제, 국부적인 광분포 및 그에 따른 발열 현상, 높은 소비전력 등의 문제점을 해결할 수 있어, 반도체 발광소자의 휘도 특성 및 광추출 효율을 향상 시킴과 동시에 소자의 특성과 신뢰성을 개선할 수 있다.

도면의 간단한 설명

- [0028] 도 1-(a)는 전류 혼잡화 및 비효율적인 열소산을 줄이기 위한 전극 패턴이 형성된 종래 반도체 발광소자의 일 실시예를 나타내는 평면도.
- 도 1-(b)는 도 1-(a)의 반도체 발광소자의 A-A' 라인을 따른 단면도.
- 도 1-(c)는 도 1-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면.
- 도 2-(a)는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 바람직한 일 실시예를 나타내는 평면도.
- 도 2-(b)는 도 2-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면.
- 도 3-(a)는 본 발명에 따른 n형 전극(160)의 일 실시예를 도시한 도면.
- 도 3-(b)는 본 발명에 따른 p형 전극(170)의 일 실시예를 도시한 도면.
- 도 4-(a)는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 제 1 변형 실시예를 나타내는 평면도.

도 4-(b)는 도 4-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면.

도 5는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 제 2 변형 실시예를 나타내는 평면도.

도 6-(a)는 도 2, 도 4, 및 도 5의 반도체 발광소자의 순방향 전압특성을 그래프로 나타낸 도면.

도 6-(b)는 도 6-(a)의 그래프에서 약 4.6V의 순방향 전압에 해당하는 부분을 확대하여 나타낸 도면.

도 7은 도 2, 도 4, 및 도 5의 반도체 발광소자의 온도 특성을 그래프로 나타낸 도면.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다. 발명의 이해를 보다 명확하게 하기 위해 동일한 구성요소에 대해서는 상이한 도면에서도 동일한 부호를 사용하도록 한다.
- [0030] 도 2-(a)는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 바람직한 일 실시예를 나타내는 평면도이다.
- [0031] 본 발명에 따른 반도체 발광소자는 상술한 도 1의 반도체 발광소자와 같이, 기판(100) 위에 버퍼층(110), 제 1 질화물 반도체층(120), 활성층(130), 제 2 질화물 반도체층(140), 및 투명 전극(150)이 순차적으로 성장된 구조로 형성될 수 있으며, 투명 전극(150)은 제 2 질화물 반도체층(140)의 거의 전면에 형성될 수 있다.
- [0032] 또한, 제 1 전극(160)은 제 2 질화물 반도체층(140) 및 활성층(130)이 식각되어 노출된 제 1 질화물 반도체층(120) 위에 형성되고, 제 2 전극(170)은 투명 전극(150) 위에 형성될 수 있다.
- [0033] 이하에서는, 제 1 질화물 반도체층(120)은 n형 질화물 반도체층으로, 제 2 질화물 반도체층(140)은 p형 질화물 반도체층으로, 제 1 전극(160)은 n형 전극으로, 제 2 전극(170)은 p형 전극으로 설정하여 설명하고자 한다.
- [0034] (또한, 제 1 질화물 반도체층(120)은 p형 질화물 반도체층으로, 제 2 질화물 반도체층(140)은 n형 질화물 반도체층으로 설정할 수도 있으며, 이 경우에는 제 1 전극(160)은 p형 전극으로, 제 2 전극(170)은 n형 전극으로 설정됨이 바람직할 것이다.)
- [0035] 본 발명에 따른 반도체 발광소자는 한 쌍의 p형 전극(170)과 한 쌍의 n형 전극(160)의 위치를 조절하여 광효율 향상에 적합하도록 설계된 전극 패턴을 포함한다.
- [0036] 전극 패턴은 전체적으로 반도체 발광소자의 중심을 기준으로, 대각선 방향으로 대향하고 있는 한 쌍의 p형 전극(170) 및 다른 대각선 방향으로 대향하고 있는 한 쌍의 n형 전극(160)으로 형성될 수 있다.
- [0037] 도 3-(a)는 본 발명에 따른 n형 전극(160)의 일 실시예를 도시한 도면이고, 도 3-(b)는 본 발명에 따른 p형 전극(170)의 일 실시예를 도시한 도면이다.
- [0038] 도 3-(a)를 참조하면, n형 전극(160)은 투명 전극(150)의 한쪽 가장자리 길이에 대해 약 1/2 길이인 메인 전극(200), 메인 전극(200)의 제 1 측단, 제 2 측단, 중간에서 동일한 방향을 향해 수직으로 돌출되어 있는 제 1 측단 가지(210), 제 2 측단 가지(220), 중간 가지(230)를 포함하는 형태(예컨대, 삼지창의 형태)로 형성될 수 있다.
- [0039] 이때, 제 2 측단 가지(220)는 메인 전극(200)과 수직을 이루고 있는 수직부(222) 및 메인 전극(200)과 수평을 이루며, 수직부(222)의 끝에서 바깥쪽 방향으로 수직을 이루고 연결되는 수평부(224)를 포함함으로써, 전체적으로 중간에서 바깥쪽 수직 방향으로 구부린 형태를 이룰 수 있다.
- [0040] 또한, 제 2 측단 가지(220)는 중간 가지(230)와 메인 전극(200)이 만나는 지점에 본딩 전극(240)이 형성될 수 있다.
- [0041] 또한, 도 3-(b)를 참조하면, p형 전극(170)은 n형 전극(160)과 마찬가지로, 투명 전극(150)의 한쪽 가장자리 길이에 대해 약 1/2 길이인 메인 전극(300), 메인 전극(300)의 제 1 측단, 제 2 측단, 중간에서 동일한 방향을 향해 수직으로 돌출되어 있는 제 1 측단 가지(310), 제 2 측단 가지(320), 중간 가지(330)를 포함하는 형태(예컨대, 삼지창의 형태)로 형성될 수 있다.
- [0042] 이때, 제 2 측단 가지(320)는 메인 전극(300)과 수직을 이루고 있는 수직부(322) 및 메인 전극(300)과 수평을 이루며, 수직부(322)의 끝에서 바깥쪽 방향으로 수직을 이루고 연결되는 수평부(324)를 포함함으로써, 전체적으로 중간에서 바깥쪽 수직 방향으로 구부린 형태를 이룰 수 있다.

- [0043] 또한, 제 2 측단 가지(320)는 중간 가지(330)와 메인 전극(300)이 만나는 지점에 본딩 전극(340)이 형성될 수 있다.
- [0044] 다시, 도 2-(a)를 참조하면, 상술한 한 쌍의 n형 전극(160)은 제 1 측단 가지(210)와 메인 전극(200)이 수직을 이루고 있는 모서리 부분(212)이, 투명 전극(150)의 4개 모서리(152, 154, 156, 및 158) 중 대각선 방향으로 위치하는 2개의 모서리 부분(152 및 156)에 대응되도록, 투명 전극(150)의 테두리를 따라 각각 배치될 수 있다.
- [0045] 또한, 상술한 한 쌍의 p형 전극(170)은 제 1 측단 가지(310)와 메인 전극(300)이 수직을 이루고 있는 모서리 부분(312)이, 투명 전극(150)의 4개 모서리(152, 154, 156, 및 158) 중 n형 전극(160)이 위치하지 않는 2개의 모서리 부분(154 및 158)에 대응되도록, 투명 전극(150)의 테두리를 따라 투명 전극(150) 위에 각각 형성될 수 있다.
- [0046] 이때, n형 전극(160)과 p형 전극(170)의 가지들은 서로 엇갈리게 위치할 수 있다. 즉, n형 전극(160)의 수평부(224)가 p형 전극(170)의 제 1 측단 가지(310)와 중간 가지(330) 사이에 위치할 수 있고, p형 전극(170)의 수평부(324)가 n형 전극(160)의 제 1 측단 가지(210)와 중간 가지(230) 사이에 위치할 수 있다.
- [0047] 더불어, 전류가 부분적으로 집중되는 현상을 방지하기 위해, n형 전극(160)의 제 1 측단 가지(210)와 p형 전극(170)의 수평부(324) 사이의 거리, p형 전극(170)의 수평부(324)와 n형 전극(160)의 중간 가지(230) 사이의 거리, 및 n형 전극(160)의 중간 가지(230)와 n형 전극(160)의 수직부(222) 사이의 거리는 일정한 거리가 되도록 형성될 수 있으며, 이 네 개의 가지(210, 324, 230, 222)는 서로 평행을 이루는 것이 바람직할 것이다.
- [0048] 마찬가지로, p형 전극(170)의 제 1 측단 가지(310)와 n형 전극(160)의 수평부(224) 사이의 거리, n형 전극(160)의 수평부(224)와 p형 전극(170)의 중간 가지(330) 사이의 거리, 및 p형 전극(170)의 중간 가지(330)와 p형 전극(170)의 수직부(322) 사이의 거리는 일정한 거리가 되도록 형성될 수 있으며, 이 네 개의 가지(310, 224, 330, 322)는 서로 평행을 이루는 것이 바람직할 것이다.
- [0049] 상술한 바와 같은 두 전극(160 및 170)의 가지들이 이루고 있는 형태로부터 미루어 보면, 각 전극의 수직부(222, 322)의 길이는, 제 2 측단 가지(220, 320)의 수평부(224, 324)가 상대 전극의 제 1 측단 가지(310, 210)와 중간 가지(330, 230) 사이에 위치하도록 하고, 전극들 사이의 거리가 일정한 거리가 되도록 하는 길이가 됨이 바람직할 것이다.
- [0050] 도 2-(b)는 도 2-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면이다.
- [0051] 내부양자효율은 반도체 발광소자에 주입되어 재결합한 전자의 수에 대하여 만들어진 광자의 비율을 의미하며, 여기 에너지(excited energy)가 빛으로 변환된 비율이라고도 표현할 수 있다.
- [0052] 도 2-(b)로부터, 도 1-(c)에서 도시된 바와 같은 도면상의 소자 하부 측과 상부 측 내부양자효율의 불균형이 완화된 것을 볼 수 있으므로, 도 2-(a)의 소자는 도 1-(a)의 종래의 소자보다 효율이 높아진 것을 알 수 있다.
- [0053] 도 4-(a)는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 제 1 변형 실시예를 나타내는 평면도이고, 도 4-(b)는 도 4-(a)의 반도체 발광소자의 내부양자효율(IQE)을 나타내는 도면이며, 도 5는 본 발명에 따른 전극 패턴을 포함하는 반도체 발광소자의 제 2 변형 실시예를 나타내는 평면도이다.
- [0054] 도 4-(a) 및 도 5에서는 도 2-(a)의 전극 패턴에 연결부(250, 350)가 더 포함되어 있는 것을 볼 수 있는데, 연결부(250, 350)는 한 쌍의 전극(160, 170)에 대해서, 메인 전극들과 평행이고, 중간 가지들과 수직을 이루는 직선 형태이며, 중간 가지들의 끝에서 중간 가지들을 연결하도록 형성될 수 있다.
- [0055] 즉, 도 4-(a)를 보면, 도 2-(a)의 전극 패턴 중, 한 쌍의 p형 전극(170)에서, 연결부(350)가 p형 전극(170)들의 중간 가지들(330)을 서로 연결하고 있는 것을 볼 수 있으며, 이러한 연결부(350)로 인해, p형 전극(170)의 면적이 n형 전극(160)의 면적보다 상대적으로 넓게 되므로, 캐리어의 이동 정도를 높일 수 있어, 발광유효면적을 넓히는 데에 기인할 수 있다.
- [0056] 도 4-(b)를 보면, 도 4-(a)의 전극 패턴 또한 도 1-(c)에서 도시된 바와 같은 도면상의 소자 하부 측과 상부 측 내부양자효율의 불균형이 완화된 것을 볼 수 있으므로, 도 4-(a)의 소자도 도 1-(a)의 종래의 소자보다 효율이 높아진 것을 알 수 있다.
- [0057] 또한, 도 5를 보면, 도 2-(a)의 전극 패턴 중, 한 쌍의 n형 전극(160)에서, 연결부(250)가 n형 전극(160)들의 중간 가지들(230)을 서로 연결하고 있는 것을 볼 수 있으며, 이러한 연결부(250)로 인해, n형 전극(160)의 면적

이 p형 전극(170)의 면적보다 상대적으로 넓게 되므로, 도 4-(a)와 마찬가지로, 캐리어의 이동 정도를 높일 수 있어, 발광유효면적을 넓히는 데에 기인할 수 있다.

[0058] 상술한 바와 같이, 도 2 내지 도 5에서는 메인 전극(200, 300)의 제 1 측단 및 제 2 측단을 각각 메인 전극(200, 300)의 왼쪽 측단 및 오른쪽 측단으로 설정하였으므로, 제 1 측단 가지(210, 310) 및 제 2 측단 가지(220, 320)는 각각 왼쪽 가지 및 오른쪽 가지를 의미할 수 있고, 제 2 측단 가지(220, 320)가 수직으로 구부러지는 바깥쪽 방향은 오른쪽이 됨이 바람직할 것이다.

[0059] 하지만, 제 1 측단 및 제 2 측단을 각각 메인 전극(200, 300)의 오른쪽 측단 및 왼쪽 측단으로 설정할 수도 있으며, 이 경우에는, 제 1 측단 가지(220, 320) 및 제 2 측단 가지(210, 310)가 각각 오른쪽 가지 및 왼쪽 가지를 의미할 수 있으며, 제 2 측단 가지(220, 320)가 수직으로 구부러지는 바깥쪽 방향은 왼쪽이 됨이 바람직할 것이다.

[0060] 도 6-(a)는 도 1, 도 2, 및 도 4의 반도체 발광소자의 순방향 전압특성을 그래프로 나타낸 도면이고, 도 6-(b)는 도 6-(a)의 그래프에서 약 4.6V의 순방향 전압에 해당하는 부분을 확대하여 나타낸 도면이다.

[0061] "■" dot으로 나타낸 그래프가 도 1의 반도체 발광소자에 대한 그래프를 나타내고, "●" dot으로 나타낸 그래프가 도 2의 반도체 발광소자에 대한 그래프를 나타내며, "▲" dot으로 나타낸 그래프가 도 4의 반도체 발광소자에 대한 그래프를 나타낸다.

[0062] 도 6-(b)를 보면, 각 반도체 발광소자에 약 4.6V의 순방향 전압을 인가하였을 경우(정확하게는, 도 1, 도 2, 도 4의 순서로 각각 4.68V, 4.65V, 4.64V를 인가), 도 2와 도 4의 소자가 도 1의 소자보다 흐르는 전류의 양이 많음을 알 수 있다(도 2와 도 4는 약 350mA의 전류가 흐르고, 도 1은 약 325mA의 전류가 흐름).

[0063] 반도체 발광소자(LED)는 빛을 내는 다이오드(Diode)로 다이오드 특성상 전기적 극성이 일치하고 일정 전압 이상에서 급격히 전류가 증가하며, 밝기는 전류 크기에 정비례하는 독특한 특성을 지니고 있기에, 도 2와 도 4의 반도체 발광소자가 도 1의 반도체 발광소자보다, 같은 전압으로 더 많은 전류를 흘릴 수 있어 광도를 높일 수 있으므로, 본 발명으로부터 효율이 높은 반도체 발광소자를 제작할 수 있음을 확인할 수 있다.

[0064] 도 7은 도 1, 도 2, 및 도 4의 반도체 발광소자의 온도 특성을 그래프로 나타낸 도면으로, 도 1의 소자는 평균 322.9K, 최고 325.8K의 온도를 나타내고, 도 2의 소자는 평균 322.3K, 최고 324.8K의 온도를 나타내며, 도 4의 소자는 평균 322.2K, 최고 324.4K의 온도를 나타냄을 볼 수 있다.

[0065] 이로 인해, 본 발명에 따른 도 2 및 도 4의 소자가, 투명 전극(150) 또는 n형 질화물 반도체층(140)의 일부를 제거한 도 1의 종래 기술의 소자보다, 소자 내부에서 발생하는 열을 상대적으로 많이 억제할 수 있다는 것을 알 수 있다.

[0066] 결론적으로, 본 발명에 따른 반도체 발광소자는, 소자의 중심을 기준으로, 대각선 방향으로 대향하고 있는 한 쌍의 전극 및 다른 대각선 방향으로 대향하고 있는 또 다른 한 쌍의 전극으로 구성된 전극 패턴으로 인해, 전류의 균일한 분산을 유도할 수 있다.

[0067] 또한, 이러한 전극 패턴으로 인해, 반도체 발광소자의 일부를 제거하지 않고도 소자 내부의 열 발생을 억제할 수 있어, 전자와 정공의 직접적인 반응이 일어나는 활성층(130) 영역을 제거하지 않아도 되므로, 유효발광면적을 유지할 수 있다.

[0068] 즉, 동일 전극 특성을 가지는 두 전극을 서로 대향하는 위치에 구성함으로써, 반도체층을 제거하지 않음에도 소자 내부의 열 발생을 억제할 수 있고, 전류의 균일한 분산을 유도할 수 있으므로, 불균일한 전류 분포로 인해 발생하는 조기 광 화해문제, 국부적인 광분포 및 그에 따른 발열 현상, 높은 소비전력 등의 문제점을 해결할 수 있어, 반도체 발광소자의 휘도 특성 및 광추출 효율을 향상시킴과 동시에 소자의 특성과 신뢰성을 개선할 수 있다.

[0069] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

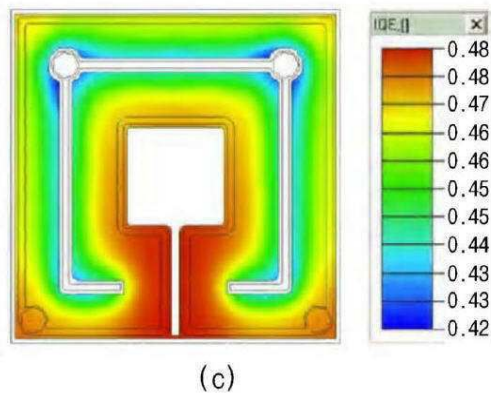
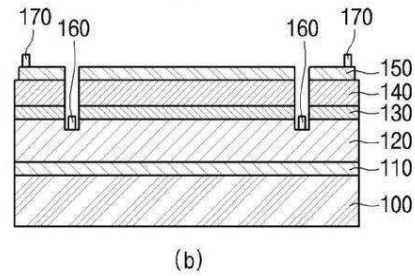
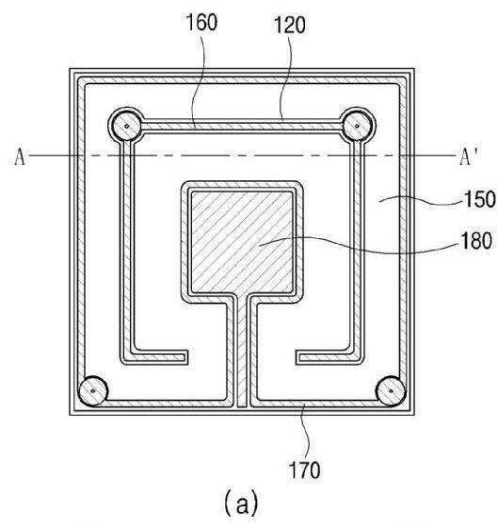
부호의 설명

[0070]

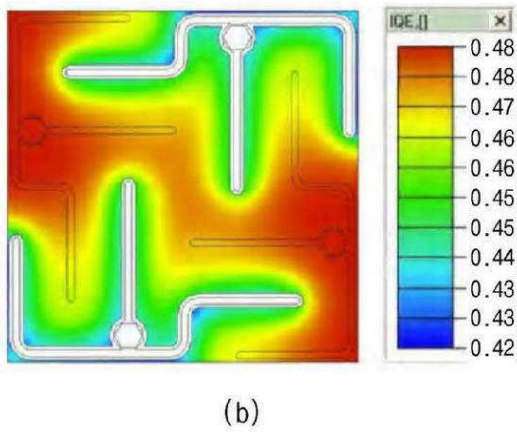
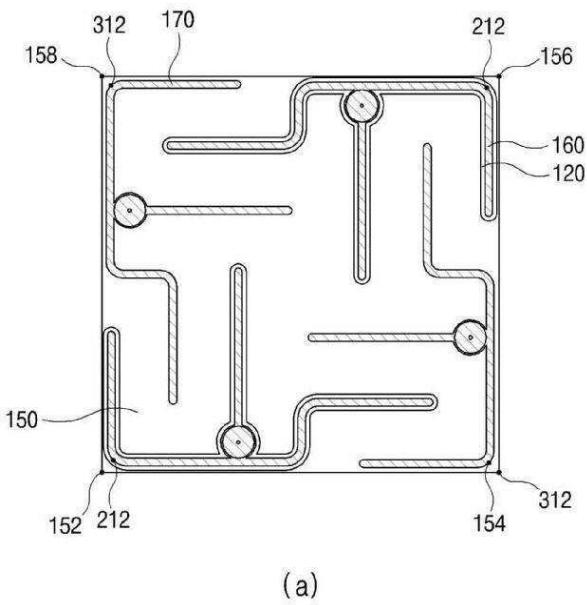
100	기판
110	버퍼층
120	제 1 질화물 반도체층
130	활성층
140	제 2 질화물 반도체층
150	투명 전극
152, 154, 156, 158	투명 전극의 제 1, 2, 3, 4 모서리
160	제 1 전극
170	제 2 전극
180	제거 부분
200, 300	메인 전극
210, 310	제 1 측단 가지
212, 312	제 1 측단 가지와 메인 전극이 이루고 있는 모서리 부분
220, 320	제 2 측단 가지
222, 322	제 2 측단 가지의 수직부
224, 324	제 2 측단 가지의 수평부
230, 330	중간 가지
240, 340	본딩 전극
250, 350	연결부

도면

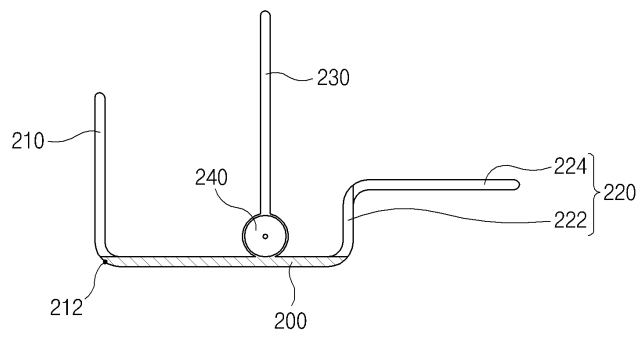
도면1



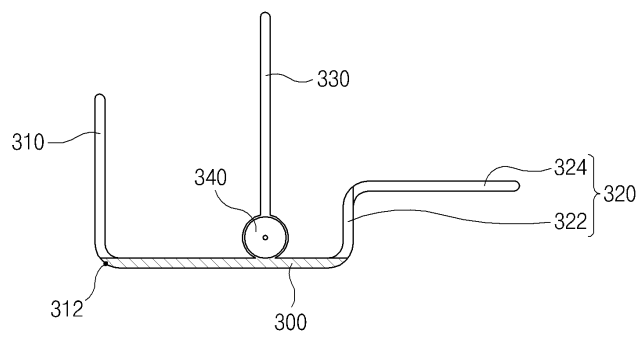
도면2



도면3

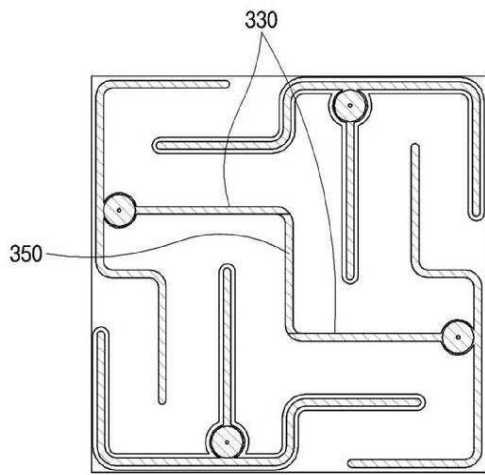


(a)



(b)

도면4

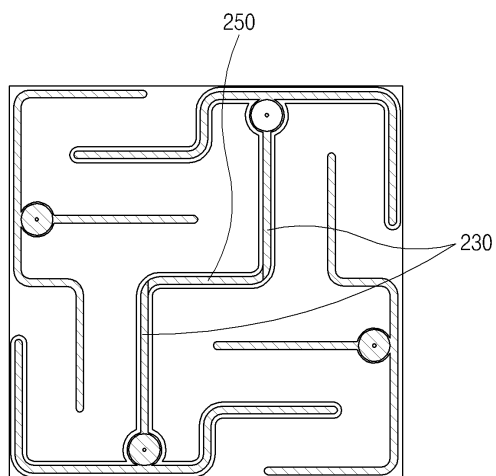


(a)

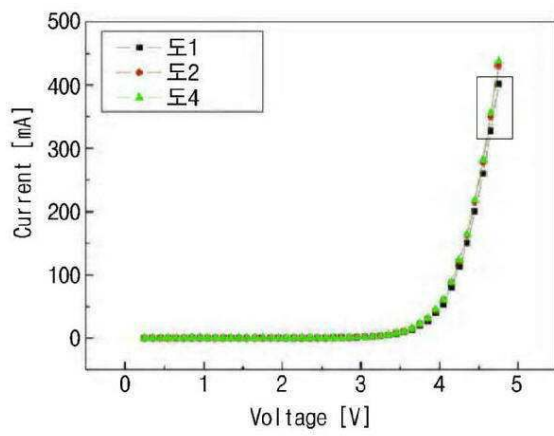


(b)

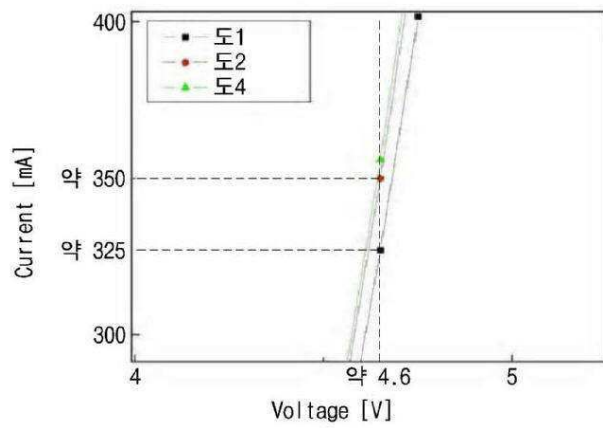
도면5



도면6



(a)



(b)

도면7

