

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 7/015 (2006.01)

H04N 5/14 (2006.01)



[12] 发明专利说明书

专利号 ZL 02143189.2

[45] 授权公告日 2006 年 7 月 26 日

[11] 授权公告号 CN 1266936C

[22] 申请日 2002.9.16 [21] 申请号 02143189.2

[30] 优先权

[32] 2001. 9. 14 [33] US [31] 60/322,097

[71] 专利权人 汤姆森特许公司

地址 法国布洛涅

[72] 发明人 威廉·J·特斯丁

罗纳德·T·基恩

马克·A·尼尔兹威克

审查员 杨成睿

[74] 专利代理机构 北京市柳沈律师事务所

代理人 吕晓章 马莹

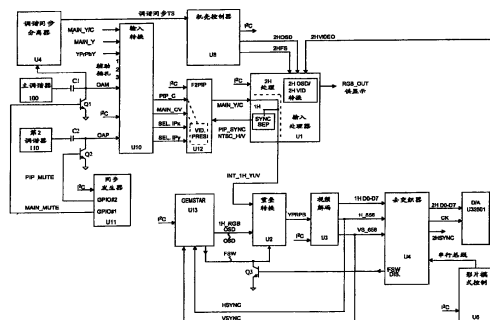
权利要求书 1 页 说明书 8 页 附图 6 页

[54] 发明名称

电视监视显示器

[57] 摘要

一种电视监视显示器，包括：第一视频显示信号(OAM)的第一可选信源(100)和用于视频显示的第二信号(OSD)的第二可选信源(U13)。视频处理器(U2)从所述第一和第二可选信源接收信号，并将所述第二信号(OSD)与所述第一视频显示信号(OAM)可控制地组合。同步分离器(U3)，用于接收所述组合的信号并产生分离的同步信号(HSYNC, VSYNC)。控制器(U8)响应于用户对于所述第一可选信源(100)的选择，并产生一个禁止信号(FSW DIS.)，用于控制所述视频处理器(U2)来在预定的时间内禁止组合所述第二信号(OSD)。



1. 一种电视监视显示器, 包括:
第一视频显示信号的第一可选信源 (U10);
5 用于视频显示的第二信号的第二可选信源 (U13);
视频处理器 (U2), 用于从所述第一和第二可选信源接收信号, 并将所述
第二信号与所述第一视频显示信号可控制地组合;
同步分离器 (U3), 用于接收所述组合的信号并产生分离的同步信号;
其特征在于:
10 控制器 (U8), 响应于用户对于所述第一可选信源 (U10) 的选择, 并产生一个禁止信号, 用于控制所述视频处理器 (U2) 来在预定的时间内禁止组合所述第二信号。
2. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述视频处理器 (U2) 产生一个屏幕显示视频信号, 其中所述第二信号叠加在所述第一视频信号上。
15 3. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述禁止信号控制一个禁止插入屏幕显示视频信号的转换器 (Q3)。
4. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述第一视频显示信号包括同步信号。
5. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述用于视频显示
20 的第二信号不包括同步信号。
6. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述第二信号具有一个小于标准清晰度电视有效场周期的有效的图像持续时间。
7. 按照权利要求 1 的电视监视显示器, 其特征在于, 所述预定的时间对应于至少三个电视场周期。

电视监视显示器

5 技术领域

本发明涉及利用标准和高清晰度电视的信号可操作的一种视频显示器，特别涉及用于在瞬态干扰期间减轻显示干扰的设备。

背景技术

- 10 在能够以标准（1H 或 SD）和高清晰度电视（2H 或 HD）的信号操作、并包括一个在屏电视指南的电视显示器中，同步问题可以成为标准清晰度（1H）扫描频率上变频、电视指南和屏幕显示（OSD）相互作用的结果。一种基于电视指南的屏幕显示提供了可以获得的频道的一个表，并且通过使用光标，这个表可以在监控在 1/9 大小的画中画或 PIP 中的频道的预览的同时
- 15 被上下浏览。一旦找到和加亮所期望的频道，按一下按键清除指南并显示所选择的频道的全屏幕形式。在这种示范性的接收机中，主要 NTSC 路径在 1H 被数字化，然后被上变频到 2H。被用于控制诸如色彩、色度、音量等的图像参数的标准电视菜单通过位于视频处理 IC 的“2H OSD”功能被产生和插入，所述视频处理 IC 产生 2H RGB 的输出，用于与显象管连接。一般，在 2H 实
- 20 现添加一个屏幕显示电视指南，但是使用一个可以获得的 1H 屏幕显示发生器 IC 需要在同步分离和模数转换之前将屏幕显示（OSD）插入主信号。因为显示系统运行在 2H，因此不能获得一个标准的 1H 水平 PLL 和垂直脉冲分频系统。作为一个替代方式，通过在 1H 视频解码器和模数转换器 IC 中的一数字同步分离器产生指南 OSD 的 1H 水平和 1H 垂直同步信号。在信号存在于
- 25 主视频路径中的时候，系统工作正常，指南 OSD 平稳地定位于屏幕上，例如位于屏幕上的垂直和水平的中心而没有任何字符的撕裂或不希望有的移动。但是，当主视频路径没有视频信号的时候，由视频解码器产生的水平和垂直同步信号会变得不稳定和被乱真地定时。这些错误的同步信号由试图锁定到在没有信号的时候发生的噪音的、在视频解码器中的数字同步分离器产生。
- 30 因为数字同步分离器不使用脉冲分频系统，在垂直信号之间的时长经常不是 16.7 毫秒的标准的间隔。结果，指南 OSD 和 PIP 预览频道不稳定并且基本上

不可用。数字同步分离器提供一种可选择的空转模式，但是在没有解调信号期间存在的非随机噪声排除了空转模式的选择，导致错误的同步信号的产生。

发明内容

- 5 在用于稳定在视频显示器中的水平和垂直同步分离的第一发明配置中，一输入信号被可控地噪声抑制，即视频幅度被降低到零，以避免例如在调谐期间由于错误地触发同步分离器而发生的噪音。每当视频信号被确定在例如选择的 RF 频道上或视频输出不存在、或作为模糊的或位于屏幕显示“后面”的视频的结果的时候，这个被噪声抑制的输入被选择。在第二发明配置中，
- 10 屏幕显示在新频道调谐后的大约 1 个场被禁止，以使得同步分离器可以正确地锁定到新的主视频信号。发明的第一配置防止在没有信号期间的不稳定的指南显示。该发明配置有利地提供调谐视频存在检测器的第二用途，它启动选择被噪声抑制的输入条件以使得所述视频解码器可以顺利地运行在空转模式下并使得一个稳定的指南显示同步。
- 15 所述第一发明配置在不存在输入信号期间稳定同步，另一种发明配置被有利地使用来消除或遮掩在显示屏幕指南的时候在频道改变期间发生的显示信号瞬态现象。当在都存在或可以获得两个信号之间改变频道以及在存在和不存在信号之间转换的时候，会在指南 OSD 的同步期间发生中断。尤其是，为了在不存在输入信号期间稳定指南，水平和垂直同步分离配置被有利地迫
- 20 使采取前述的空转模式。而且，为了锁定到一个有效的视频信号，水平和垂直必须被锁定到输入的视频。在调谐期间，输入（或其中的输出）被进行噪声抑制，使得视频解码器空转，因此使得产生可读的指南显示。一旦调谐到此频道，则水平和垂直同步信号被重新锁定到输入的视频。此瞬态，或在被锁定和未锁定之间的缺少同步产生持续几秒的不可接受的视频瞬态和微扰。
- 25 在以往的设计中，使用一个水平 PLL 和脉冲分频电路产生水平和垂直信号，这些水平和垂直信号在频道改变期间较稳定，因此不需要同步分离器的空转运行。

视频解码器 IC 使用一种数字同步分离配置，并不具有利用垂直脉冲分频配置由 PLL 提供的抗扰性水平。除了抗扰性问题之外，在主视频上的 OSD

30 的重叠被证明是在频道改变期间的一个问题，因为当刚刚完成的时候，输入的视频与先前调谐的频道异步。但是，OSD 被锁定到来自视频解码器 IC 的

同步信号的空转频率和相位。根据指南 OSD—它一般存在于在每个电视场中的 262.5 线中的大约 220 线—相对于被调谐的新频道的垂直同步的相位关系，输入的视频的垂直同步间隔可以或不可在相当长的时间间隔中被视频解码器 IC 获得。例如，因为电视网络广播公司使用极其精确和稳定的基准同步信号源，因此在通过暂时对齐的各个垂直同步信号漂移之前，相对漂移能够超过几十秒甚至可能几十分钟。

第二发明方案有利地利用了数字同步分离器的能力来实现在大约 1 个场（16 毫秒）中的锁定，并且另外，通过有利地禁止 FSW（快速开关重叠控制）线，消除了 OSD（空转同步）和输入的同步波形之间的定相或同步。而且，通过当从被抑制的输入向所期望的输入的转换的时候利用 2H OSD 消隐期间即刻消隐整个屏幕，隐藏了由视频解码器锁定引起的任何显示瞬态现象或干扰，并且锁定同步分离器的时间被大大减少。

附图说明

- 图 1 是包括各种本发明方案的接收器监控器的简化方框图。
- 图 2 是本发明的“无信号”检测器软件的主回路部分的流程图。
- 图 3 是本发明的“无信号”检测器软件的无视频存在部分的流程图。
- 图 4 是本发明的“无信号”检测器软件的视频存在部分的流程图。
- 图 5 图解了在叠加在输入视频上的指南 OSD 之间的关系。
- 图 6 图解了当频道调谐后 OSD 与输入的视频异步的时候在叠加在输入视频上的指南 OSD 之间的关系。
- 图 7 示出了本发明的输入视频存在和不存在的“指南中”的频道调谐顺序。

具体实施方式

- 图 1 给出了在接收器监控器中的视频路径和控制信号的方框示意图。集成电路 U10 是一个视频输入转换器或交叉点，它允许在不同视频输入之间的用户的选择，所述视频输入有例如主调谐器 100、第二调谐器 110、分量信号 Y Pr Pb、辅助输入 1-3 等。由于使用了交叉点视频转换器，任何视频输入可以被同时选取路由到任何输出。集成电路 U10 被由机壳控制器 IC U8 产生的 I²C 总线命令控制。例如，当主调谐器视频（OAM）被 IC U10 选择的时候，

所接收的解调信号被缓冲和提供到 IC U12, 即画中画处理器 F2PIP, 来作为复合视频信号, MAIN_CV。如果从一个输入信源选择一个画中画或 PIP 显示, 则来自转换 IC U10 的第二缓冲输出, 画中画复合视频, PIP_CV 被连接到 IC U12。集成电路 U12, F2PIP 处理器将 MAIN_CV 和 PIP_CV 信号数字化并适当地将 PIP 信号插入 MAIN_CV 信号。来自 FPIP 数模转换器的输出是模拟 YC 分量信号, MAIN_Y/C, 它连接到 IC U1, 输入处理器的 1H 部分。信号 MAIN_Y/C 的亮度分量从 IC U1 输出作为信号 INT_1H_YUV, 它变成提供到 IC U2, 视频重叠转换器的一个两输入。

当用户从机壳控制器 IC U8 经由一个 I²C 命令选择了屏幕指南的时候, 对于在屏幕上的大多数有效线, 快速转换 FSW 线被激活。但是为了使得在视频解码器 IC U3 中的数字同步分离器可以锁定到输入视频信号, 在垂直同步间隔, 大约 1-9 线期间和在水平同步期间 (参见图 5), FSW 线被禁止。来自 IC U2 的组的信号输出, Y Pr Pb 被连接来用于通过视频解码器 IC U3 进行模数转换, 视频解码器 IC U3 产生一个数字输出字 “1H D0-D7”。另外, IC U3 包括一个数字同步分离器, 它产生由亮度分量得到的模拟水平同步信号 (HSYNC 或 H_656) 和垂直同步信号 (VSYNC 或 Vs_656)。这些分离的同步信号被用于使得屏幕显示的指南与输入的视频同步。数字化视频和水平和垂直同步信号连接到去交织器 IC U4。去交织器 IC 提供数字化 1H 信号的上变频以产生一个 2H 频率数字显示信号, 它被 D/A 转换以形成输出信号 2H VIDEO。此上变频信号连接到 IC U1 的 2H 部分用于矩阵处理以形成红、绿和蓝的 RGB_OUT 模拟视频信号供显示。

图 2 是一个流程图, 描述了发明的 “主回路” 显示软件的一部分, 用于由控制器 U8 执行的定期测试序列。图 2 的序列定期测试在所选择的输出上的视频信号的存在与否。无论指南屏幕显示 (OSD) 是否存在, 以大约 500 毫秒的时间间隔进行重复的测试, 并由控制器 U8 通告结果。在视频不存在的时候, 图 3 图解了依赖于 OSD 指南存在与否的软件的操作。如果选择了指南, PIP 被关闭, 例如响应于 GPIB#1 通过转换器 Q1 选择噪声抑制输入, 使得视频解码器同步分离器空转。此噪音和信号的自由输入使得在视频解码器 U3 中的同步分离器可以向 Gemstar™ IC U13 提供稳定的异步水平和垂直同步信号, Gemstar™ IC U13 产生指南 OSD。但是, 如果不选择指南, PIP 关闭, 并且选择噪声抑制输入, 处理器 U1 的 “2H OSD” 电路用于产生一个 “灰屏”

并显示“无信号存在”的文本标题。

在指南 OSD 存在并且在指南中被加亮的频道没有有效的视频信号存在的情况下，机壳控制器或主微控制器 U8 将检测到视频不存在。主微控制器通过利用与主调谐器连接的硬件检测器监控调谐同步信号而检测“无视频”情况，所述调谐同步信号输出用于在频道调谐期间使用。在微控制器 U8 中的“视频存在检测器”计数在每个场期间发生的标称的标准宽度水平同步脉冲的数量。如果“错误计数”超过预定的范围，则一个数据比特被翻转以便指示视频不存在。这个同步信号存在检测器被有利地进行软件控制以便每 500 毫秒对所选择的视频重复取样。当检测到“无视频”的情况的时候（例如如图 3 中所示），主微控制器有利地关闭 PIP 以消除在显示器中的边缘噪音。另外，微控制器 U8 输出一个 I²C 总线命令，I²C 总线命令被 IC U11 解码以形成信号 GPIO#2，这个信号噪声抑制或消隐所述第二调谐器 110 向输入选择转换器 IC U2 的输出 OAP。输入消隐通过被解码的控制信号 GPIO#2 饱和的晶体管 Q2 实现。以这种方式，机壳微控制器 U8 声明在视频解码器 U3 中的一个空转情况，并等待在图 2 中描述的监控回路通过测试在视频存在判定菱形处的 YES 来发出信号表示调谐同步信号的重新出现。

当视频信号被随后检测到的时候，微控制器 U8 产生一个消隐信号（2H OSD 消隐），这个信号瞬间消隐 2H 模拟 RGB 显示信号，同时输入转换器 U10 被转换回主调谐器输出以便便利视频解码器 U3 的锁定，并且通过信号 2H OSD 消隐，PIP 被使能而且最后屏幕被增辉。图 3 也描述了当未选择指南的时候的“无信号”情况的操作。由于与主微控制器 U8 相关的调谐同步检测器（U4）仅仅监控来自主调谐器输出的输出（OAM），因此在 U12 中存在的不同的视频存在检测器被用于第二调谐器输出（OAP）或 PIP 视频信号供给。另外，在 U12 中的其他的视频存在检测器响应于由控制器 U8 的选择控制而被提供从各种其他输入到输入转换器 U10 的信号。这些输入信号，虽然未被选择用于立即的显示，但是被连接到 IC U12 的输入 SEL. Lpx 和 SEL. Lpy，并被监控特定信号—如分量视频、Y/C 视频或 NTSC 视频—的存在，以便可以在存在不同格式的信号源的选择的时候自动选择和显示最佳的图像质量。因此，共有 5 个不同的检测器被用于监控不同输入信号的存在。

最初的问题和解决方案处理引起假同步脉冲产生的来自主调谐器 100 的视频信号损耗。然而，虽然在信号不存在期间主调谐器输出可以被 GPIO#1

进行噪声抑制，但是这样的噪声抑制防止在调谐期间的频道获取的验证。而且，在没有信号存在的情况下，在 PIP 中的视频图像（它是指南的一部分）包括随机噪音，因为主视频（OAM）和 PIP 视频（OAP）路径被抑制，因此预览 PIP 被消隐。

- 5 在另一种有利的配置中，在不存在视频输入期间，被进行噪声抑制的输入被取路由到同步分离器，所述同步分离器通过进入一个产生稳定的水平和垂直同步信号的空转模式而响应。这些稳定的同步信号便于在不存在输入信号期间产生稳定的、可读的屏幕显示。有效的视频存在的确定是通过一个调谐同步“视频存在检测器”而进行的，这个调谐同步“视频存在检测器”当
- 10 选择主调谐器视频的时候被监控。前述的同步缺陷也可以伴随信号不存在而在诸如主调谐器、第二调谐器、辅件 1、辅件 2、辅件 3、分量输入等的任一输入发生。因此所述有利的视频存在检测器的配置被有益地使用来检测在任何输入的信号不存在。

- 另一个问题和解决方案与频道的调谐有关。图 7 图解了在频道或视频输入上存在与不存在信号情况下的频道调谐过程，并且它假设选择了指南。调谐在图 7 的块 71 开始。为了防止在环绕 PIP 的方框中存在的噪音，在从指南内调谐期间在块 72 关闭 PIP。在块 73，视频输入转换器 U10 被改变到“噪声抑制输入”状态，例如图 1 的第二调谐器视频信号。一旦进入视频解码器的视频信号被噪声抑制—该信号是标称的平坦、随机噪音，那么在块 74，经由
- 15 来自微控制器 U8 的 I²C 总线命令，视频解码器转换到空转模式。而且，I²C 命令从新选择/找到的频道在块 75 禁止同步削波—这使得在视频解码器试图锁定的同时，放大或展宽的振幅同步脉冲以后在调谐过程中存在一和同步分离信号。在块 76，利用主调谐器执行标准的+/-2MHz 频道搜索。这个新频道在块 77 被获取，然而，如果不存在频道，则调谐系统默认为 FCC 标称频道
- 20 频率。在块 78，视频存在检测器被测试所选择的输入存在与否，并在块 79 以信号表示结果 YES，在块 80 以信号表示结果 NO。

- 如果块 79 测试为 YES，则视频信号存在，步骤在块 81 继续，在块 82 利用在 IC U1 中的 2H OSD 发生屏幕消隐。启动 2H OSD 消隐使得当在视频解码器 U3 中的同步分离器锁定的时候遮掩了任何不想要的瞬变视频效果以
- 30 免被连接来显示。在块 83，经由一个被 IC U4 从 I2C 总线解码的通用的输出 GPIO 禁止快速转换 FSW Disable。这个 FSW Disable 信号使得 Q3 饱和，Q3

禁止了来自 U13、Gemstar™ OSD 发生器的 FSW 线，并因此禁止了 IC U2 的 OSD 插入或加入。

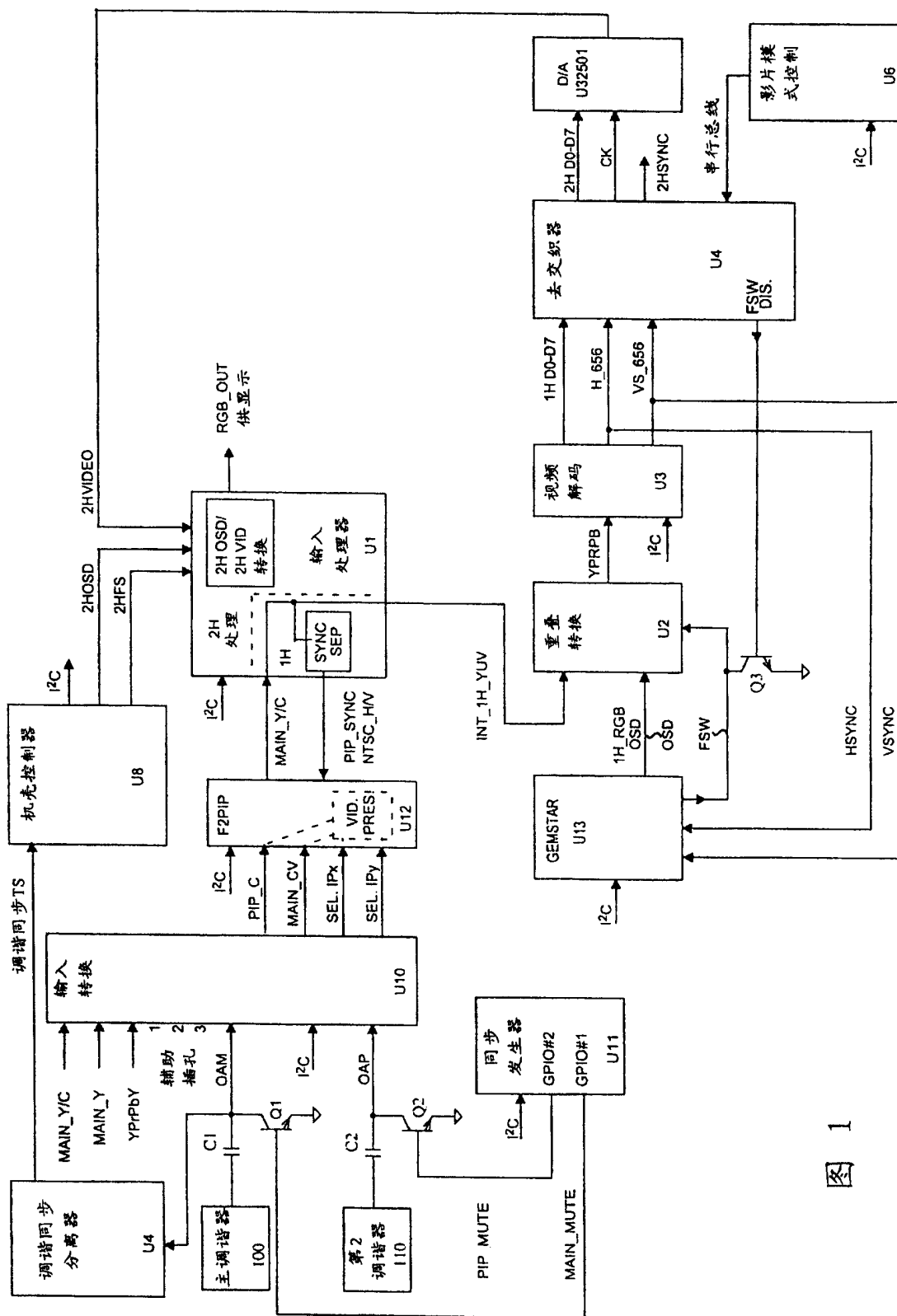
图 5 和 6 有助于理解禁止 FSW 线的影响。图 5 示出了波形 A、B 和 C。波形 A 图解了对于在一个场中的 262.5 条水平线中的大约 220 条的指南 OSD 的存在。波形 B 示出了在垂直同步和指南 OSD 之间的时间关系。波形 C 描述了垂直同步脉冲间隔，其中 a、b 和 c 分别表示预均衡脉冲、垂直同步脉冲和后均衡脉冲。在有效视频信号的情况下，在垂直间隔期间，叠加在有效视频上的指南 OSD 不是有效的或不存在。类似的条件对于水平同步间隔也是一样的，但是垂直间隔是最重要的，因此仅仅对其进行描述。利用有效的视频信号，包含成分 a、b 和 c 的垂直同步间隔存在于由视频解码器 U3 提供的亮度信号中。在 IC U3 中的数字同步分离器分离垂直和水平同步脉冲，并产生输出信号 HSYNC 和 VSYNC，它们耦合来同步在指南 IC U12 中的 OSD 的产生。

在刚刚调谐出一个新频道之后，新获取的视频信号与存在的指南 OSD 异步。图 6A 示出了对于一个 SD 或 1H 场的 262.5 条水平线中的大约 220 条线有效的指南 OSD。由于指南 OSD 和输入的视频信号是异步的，并且指南存在于每个场的 262.5 条水平线中的大约 220 条线，因此垂直同步间隔会花费很长的时间来漂移到与指南 OSD 垂直同步信号同步并随后被检测。波形 6B 示出了由于视频解码器未锁定而可能发生的随机垂直同步信号。波形 6C 示出了被视频解码器耦合用于同步分离的亮度信号，并且指南 OSD 遮掩或消隐了新获取的视频信号的垂直同步间隔。很清楚，如果垂直同步间隔被指南 OSD 丢失或消除，则视频解码器不能从输入的新选择的视频信号锁定和分离同步信号。波形 D 示出了如图 7 的块 83 所示通过启动 FSW Defeat 而暂时去除或禁止指南 OSD 的新调谐的视频信号。

如果在图 7 的块 80 不存在视频信号，则步骤在块 91 “视频不存在”继续。当视频不存在的时候，视频解码器在块 92 被保持在自由运转状态，就象在调谐处理期间那样。为了使得视频解码器在空转条件下适当地发生作用，在块 93 选择“噪声抑制输入”模式，并且在块 94 使能同步削波器来防止由同步振幅 AGC 引起的视频电平偏移。在块 95，控制步骤返回主循环。

本发明的配置使用了“FSW Control”或禁止线来暂时禁止指南的插入。此控制信号 FSW Control 响应于 I²C 总线命令而产生并被 IC U4 的一个通用的

- 输入输出端口（GPIO）解码。对于在以信号表示的调谐结束后大约 60 毫秒，指南 OSD 被禁止。此有利的控制能力保证了在视频解码器 IC 中的同步分离器将捕获在 NTSC 视频的线 1-9 的垂直同步块，并产生合适的水平和垂直同步来锁定指南 OSD。本发明的在频道调谐后瞬间禁止指南 OSD 便利了由视
- 5 频解码器进行的新信号的垂直同步分离。由于数字同步分离器的锁定时间较短，因此指南插入的瞬间禁止难于被视觉感知。前述的本发明的配置不仅大大降低了获得稳定视频和 OSD 显示的捕获时间，而且另外由于在空转和锁定模式之间的转换导致的视频瞬变的视觉显示被基本上消除。



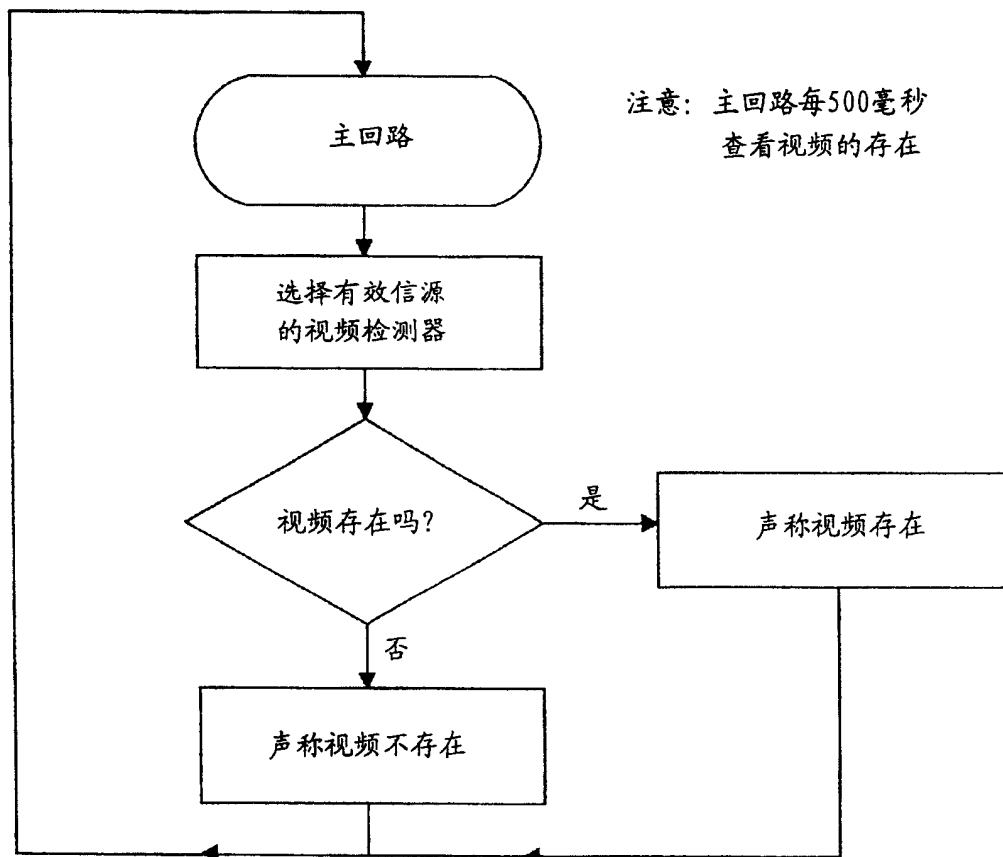


图 2

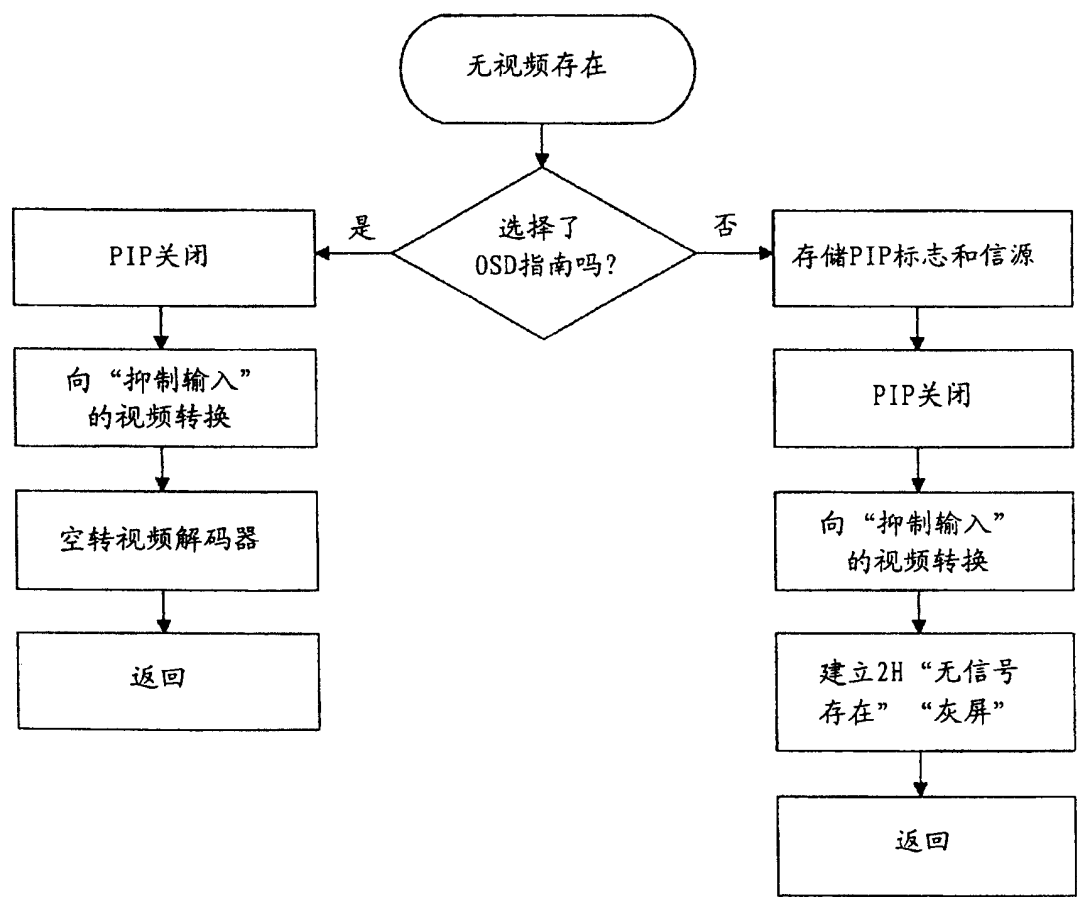


图 3

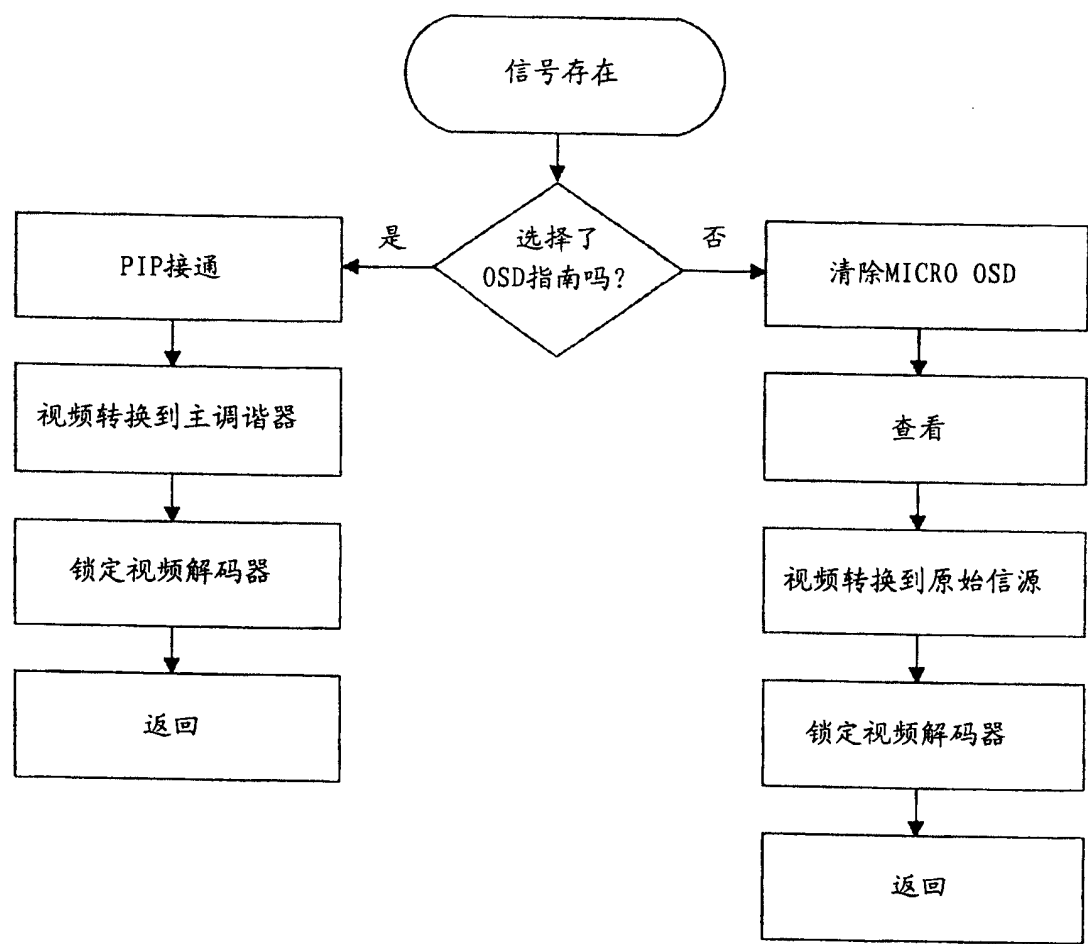


图 4

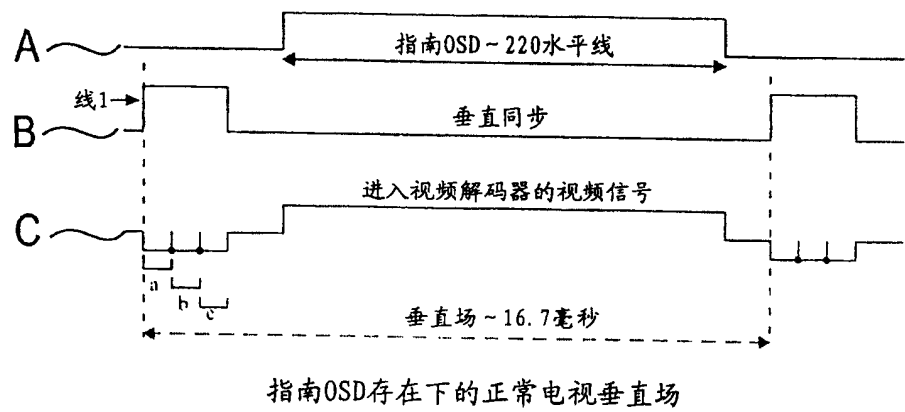


图 5

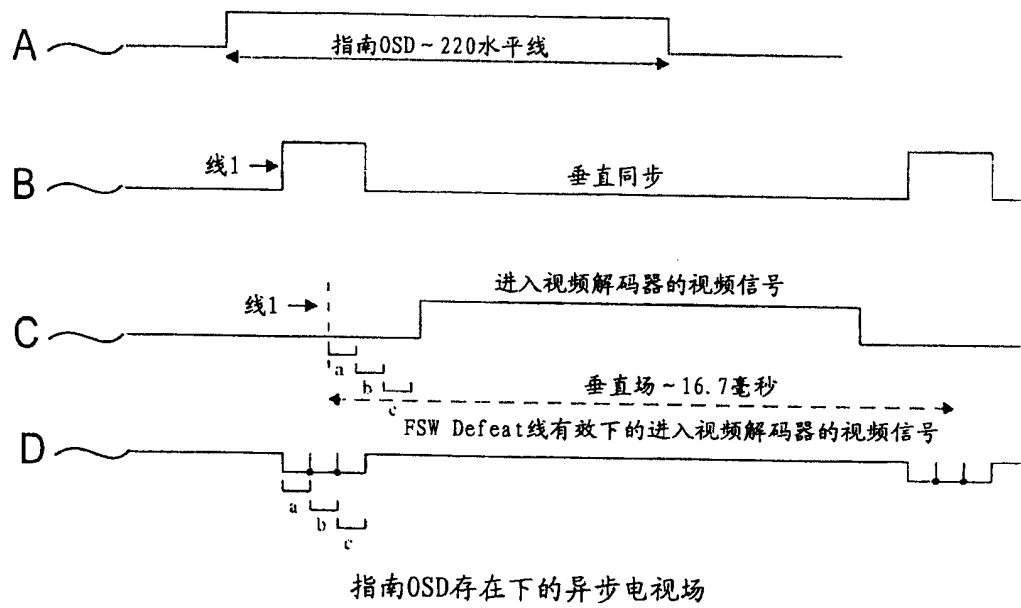


图 6

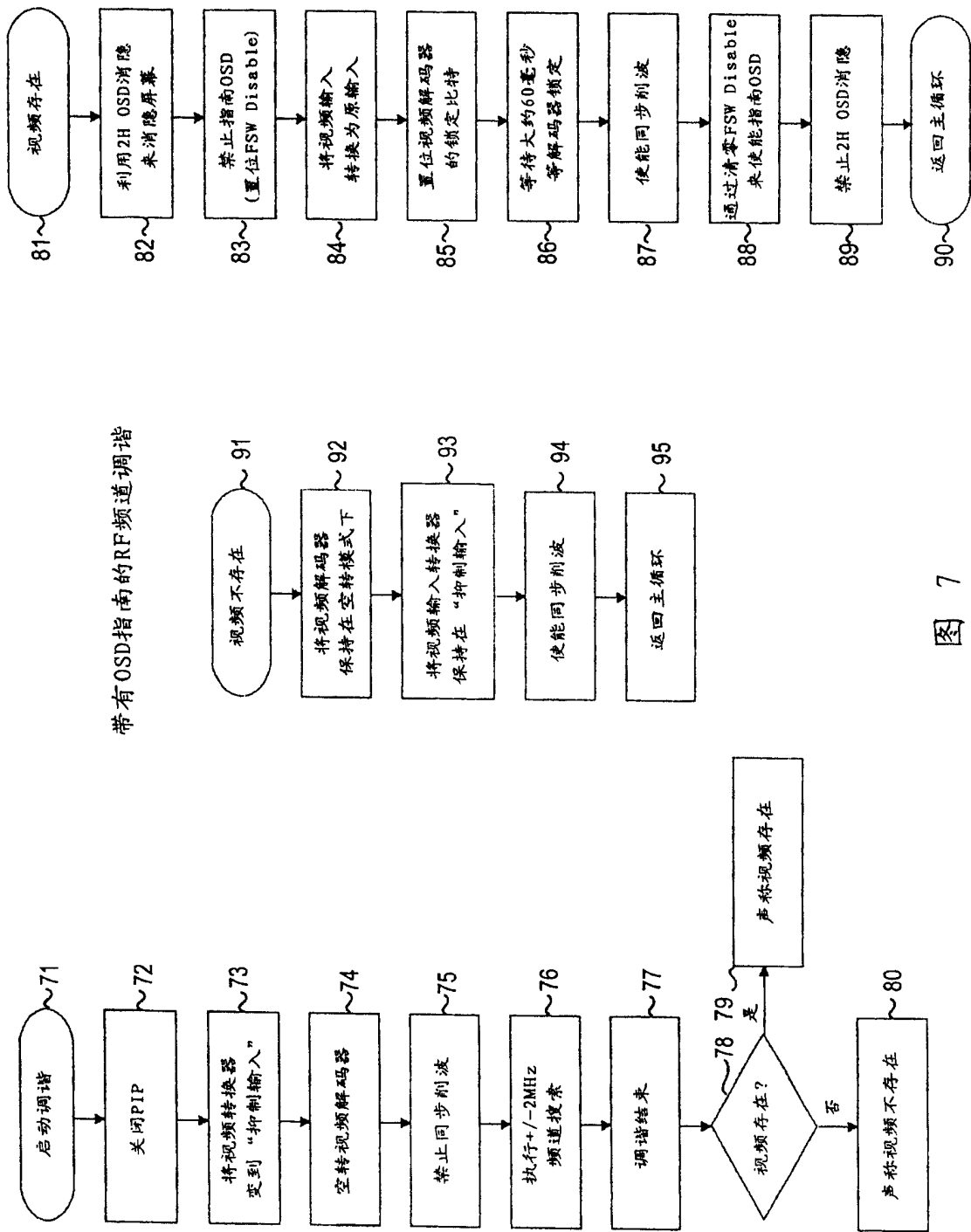


图 7