

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2018년 12월 6일 (06.12.2018)



(10) 국제공개번호

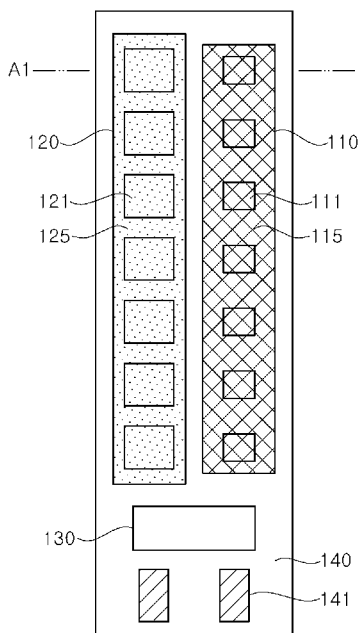
WO 2018/221952 A1

- (51) 국제특허분류: *H01L 25/075* (2006.01) *H01L 33/50* (2010.01)
H01L 33/62 (2010.01) *F21K 9/00* (2016.01)
H01L 33/36 (2010.01)
 - (21) 국제출원번호: PCT/KR2018/006137
 - (22) 국제출원일: 2018년 5월 30일 (30.05.2018)
 - (25) 출원언어: 한국어
 - (26) 공개언어: 한국어
 - (30) 우선권정보: 10-2017-0067992 2017년 5월 31일 (31.05.2017) KR
 - (71) 출원인: 서울반도체주식회사 (SEOUL SEMICONDUCTOR CO., LTD) [KR/KR]; 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).
 - (72) 발명자: 이성진 (LEE, Seong Jin); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR). 이종국 (LEE, Jong Kook); 15429 경기도 안산시 단원구 산단로 163번길 97-11, Gyeonggi-do (KR).
 - (74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울시 강남구 테헤란로14길 30-1, Seoul (KR).
 - (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 공개:
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: LED PACKAGE SET AND LED BULB INCLUDING SAME

(54) 발명의 명칭: 엘이디 패키지 세트 및 이를 포함하는 엘이디 벌브

100



(57) Abstract: The present invention relates to an LED package set and an LED bulb including the same. According to one embodiment of the present invention, provided is an LED package set comprising: a substrate; a first LED package arranged on the substrate and including at least one first LED chip; a second LED package arranged on the substrate and including at least one second LED chip; and a resistor arranged on the substrate, connected with the first LED package in series, and connected with the second LED package in parallel. In addition, the second LED package is connected with the first LED package and the resistor in parallel. Moreover, the first LED package and the second LED package emit lights having different color temperatures from each other.

(57) 요약서: 본 발명은 엘이디 패키지 세트 및 이를 포함하는 엘이디 벌브에 관한 것이다. 본 발명의 실시 예에 따르면, 기판, 기판에 배치되며, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 기판에 배치되고, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지, 및 기판에 배치되며, 제1 엘이디 패키지와 직렬 연결되며, 제2 엘이디 패키지와 병렬 연결되는 저항을 포함하는 엘이디 패키지 세트가 제공된다. 또한, 제2 엘이디 패키지는 제1 엘이디 패키지 및 저항과 병렬 연결된다. 또한, 제1 엘이디 패키지와 제2 엘이디 패키지는 서로 다른 색온도의 광을 방출한다.

WO 2018/221952 A1

명세서

발명의 명칭: 엘이디 패키지 세트 및 이를 포함하는 엘이디 밸브 기술분야

[1] 본 발명은 엘이디 패키지 세트 및 이를 포함하는 엘이디 밸브에 관한 것이다.

배경기술

[2] 종래에는 조명 장치로 필라멘트를 이용한 백열전구가 널리 사용되어 왔다. 일반적으로 필라멘트를 이용한 백열전구는 진공의 유리구 안에 텅스텐 필라멘트 선을 넣고 전원을 인가하면 텅스텐 필라멘트 선이 고온으로 가열되면서 온도 복사에 의해 광이 얻어지는 원리로 동작된다.

[3] 종래의 백열전구는 대부분의 에너지가 열로 방출되고 일부 에너지만 광으로 전환되기 때문에 열효율이 극히 낮고, 필라멘트 자체의 수명이 짧기 때문에 장시간 사용하기 어렵다.

[4] 최근에는 수명이 길며 에너지 효율이 높은 엘이디(Light emitting diode; LED)가 조명 장치에 이용되고 있다.

발명의 상세한 설명

기술적 과제

[5] 본 발명이 해결하고자 하는 과제는, 수명이 길고 발열이 낮아 경제적으로 효율성이 높은 엘이디 패키지 세트 및 이를 포함하는 엘이디 밸브를 제공하는 데 있다.

[6] 본 발명이 해결하고자 하는 다른 과제는, 광의 색온도를 조절할 수 있는 엘이디 패키지 세트 및 이를 포함하는 엘이디 밸브를 제공하는 데 있다.

[7] 본 발명이 해결하고자 하는 또 다른 과제는, 서로 다른 다양한 방향으로 광을 방출하여 전 방향으로 광을 고르게 방출할 수 있는 엘이디 패키지 세트 및 이를 포함하는 엘이디 밸브를 제공하는 데 있다.

과제 해결 수단

[8] 본 발명의 실시 예에 따르면, 기판, 기판에 배치되며, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 기판에 배치되고, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지, 및 기판에 배치되며, 제1 엘이디 패키지와 직렬 연결되며, 제2 엘이디 패키지와 병렬 연결되는 저항을 포함하는 엘이디 패키지 세트가 제공된다. 또한, 제2 엘이디 패키지는 제1 엘이디 패키지 및 저항과 병렬 연결된다. 또한, 제1 엘이디 패키지와 제2 엘이디 패키지는 서로 다른 색온도의 광을 방출한다.

[9] 본 발명의 다른 실시 예에 따르면, 외부 전원으로부터 전력이 입력되는 외부 전극 패드가 형성된 베이스, 엘이디 패키지 세트, 엘이디 패키지 세트와 결합하는 홀더 및 엘이디 패키지 세트를 둘러싸며, 일단이 베이스와 결합하는 투광성 커버를 포함하는 엘이디 밸브가 제공된다. 엘이디 패키지 세트는 일단에

한쌍의 전극 패드가 형성된 기판, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지 및 저항을 포함한다. 또한, 홀더는 엘이디 패키지 세트의 일단이 삽입되며 기판의 전극 패드와 전기적으로 연결되는 접속부가 형성된다. 또한, 제1 엘이디 패키지, 제2 엘이디 패키지 및 저항은 기판에 배치된다. 또한, 제1 엘이디 패키지와 제2 엘이디 패키지는 병렬 연결되며, 서로 다른 색온도의 광을 방출한다. 또한, 저항은 제1 엘이디 패키지와 직렬 연결되며, 제2 엘이디 패키지와 병렬 연결된다.

발명의 효과

- [10] 본 발명의 실시 예에 따르면, 엘이디 패키지 세트 및 이를 포함하는 엘이디 별브는 텅스텐 필라멘트 선 대신 엘이디 패키지를 사용함으로써, 수명이 길고 발열이 낮아 경제적 효율성을 향상시킬 수 있다.
- [11] 본 발명의 실시 예에 따르면, 엘이디 패키지 세트 및 이를 포함하는 엘이디 별브는 색온도가 다른 광을 방출하는 두 개 이상의 엘이디 패키지를 이용하여 환경에 따라 적합한 색온도의 광을 방출할 수 있다.
- [12] 본 발명의 실시 예에 따르면, 엘이디 패키지 세트 및 이를 포함하는 엘이디 별브는 하나의 엘이디 패키지와는 직렬 연결되고, 다른 하나의 엘이디 패키지와는 병렬 연결되는 저항을 포함한다. 이에 따라 엘이디 패키지 세트 및 엘이디 별브는 엘이디 패키지 세트에 공급되는 전압 및 전류의 변화에 따라 색온도가 변경된 광을 방출할 수 있다.

도면의 간단한 설명

- [13] 도 1 및 도 2는 본 발명의 실시 예에 따른 엘이디 패키지 세트를 나타낸 예시도이다.
- [14] 도 3는 본 발명의 실시 예에 따른 엘이디 패키지 세트를 나타낸 회로도이다.
- [15] 도 4 및 도 5는 본 발명의 제1 실시 예에 따른 엘이디 별브를 나타낸 예시도이다.
- [16] 도 6은 본 발명의 제2 실시 예에 따른 엘이디 별브를 나타낸 예시도이다.

발명의 실시를 위한 형태

- [17] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되는 이하의 상세한 설명과 바람직한 실시 예들로부터 더욱 명백해질 것이다. 다음에 소개되는 실시 예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위한 예시로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 또한, "제1", "제2", "일면", "타면", "상면", "하면", "상부", "하부" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위해 사용되는 것으로, 구성요소가 상기 용어들에 의해 제한되는 것은 아니다.

- [18] 이하, 첨부한 도면들을 참조하여 본 발명의 실시 예들을 상세히 설명하기로 한다.
- [19] 본 발명의 실시 예에 따른 엘이디 패키지 세트는 기판, 기판에 배치되며, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 기판에 배치되고, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지, 및 기판에 배치되며, 제1 엘이디 패키지와 직렬 연결되며, 제2 엘이디 패키지와 병렬 연결되는 저항을 포함한다. 또한, 제2 엘이디 패키지는 제1 엘이디 패키지 및 저항과 병렬 연결된다. 또한, 제1 엘이디 패키지와 제2 엘이디 패키지는 서로 다른 색온도의 광을 방출한다.
- [20] 엘이디 패키지 세트는 정전류 구동 방식으로 구동된다. 엘이디 패키지 세트에 입력되는 전력은 디밍 신호에 따라 변경된 전력이다. 본 발명의 실시 예에 따르면, 디밍 신호에 따라 엘이디 패키지 세트에 입력되는 전압이 변경되면, 제1 엘이디 패키지와 엘이디 패키지의 간의 전류 분배 비율이 변경된다. 이에 따라 제1 엘이디 패키지와 제2 엘이디 패키지에서 방출되는 광의 혼합인 혼합광의 색온도가 변하게 된다.
- [21] 기판에는 한쌍의 전극 패드가 형성되어 있다. 제1 엘이디 패키지의 일단 및 제2 엘이디 패키지의 일단은 한쌍의 전극 패드 중 하나의 전극 패드와 연결된다. 또한, 저항의 일단은 제1 엘이디 패키지의 타단과 연결된다. 또한, 제2 엘이디 패키지의 타단 및 저항의 타단은 한쌍의 전극 패드 중 다른 하나의 전극 패드와 연결된다.
- [22] 제1 엘이디 패키지의 광은 제2 엘이디 패키지의 광보다 색온도가 높다. 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광의 색온도 차이는 500K 이상일 수 있다. 또는 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광의 색온도 차이는 1000K 이하일 수 있다.
- [23] 직렬 연결된 제1 엘이디 패키지 및 저항에 의한 저항 값과 제2 엘이디 패키지에 의한 저항 값에 의해 전류가 제1 엘이디 패키지 및 제2 엘이디 패키지로 분배된다.
- [24] 제1 엘이디 패키지 및 제2 엘이디 패키지에 흐르는 각각의 전류 값에 따라 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광이 혼합된 혼합광의 색온도가 변경된다.
- [25] 제1 엘이디 패키지는 적어도 하나의 제1 엘이디 칩을 감싸는 제1 과장 변환부를 포함할 수 있다 또한, 제2 엘이디 패키지는 적어도 하나의 제2 엘이디 칩을 감싸는 제2 과장 변환부를 포함할 수 있다.
- [26] 예를 들어, 제1 엘이디 칩과 제2 엘이디 칩은 하나의 과장 변환부로 제1 엘이디 칩과 제2 엘이디 칩은 서로 다른 색온도의 광을 방출할 수 있다. 이때, 제1 과장 변환부 및 제2 과장 변환부는 동일한 색온도를 갖는 형광체를 포함할 수 있다.
- [27] 또는 엘이디 패키지 세트는 제1 엘이디 칩 및 제2 엘이디 칩이 하나의 과장 변환부로 감싸도록 형성될 수 있다. 이때, 제1 엘이디 칩 및 제2 엘이디 칩은 서로

다른 색온도의 광을 방출할 수 있다.

- [28] 제1 엘이디 칩과 제2 엘이디 칩은 크기가 동일할 수도 있으며, 서로 다른 크기일 수도 있다. 제1 엘이디 칩과 제2 엘이디 칩은 크기가 클수록 발광 면적이 넓어지므로, 높은 발광 효율을 가질 수 있다.
- [29] 본 발명의 다른 실시 예에 따르면, 엘이디 벌브는 외부 전원으로부터 전력이 입력되는 외부 전극 패드가 형성된 베이스, 엘이디 패키지 세트, 엘이디 패키지 세트와 결합하는 홀더 및 엘이디 패키지 세트를 둘러싸며, 일단이 베이스와 결합하는 투광성 커버를 포함한다. 엘이디 패키지 세트는 일단에 한쌍의 전극 패드가 형성된 기관, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지 및 저항을 포함한다. 또한, 홀더는 엘이디 패키지 세트의 일단이 삽입되며 기관의 전극 패드와 전기적으로 연결되는 접속부가 형성된다. 또한, 제1 엘이디 패키지, 제2 엘이디 패키지 및 저항은 기관에 배치된다. 또한, 제1 엘이디 패키지와 제2 엘이디 패키지는 병렬 연결되며, 서로 다른 색온도의 광을 방출한다. 또한, 저항은 제1 엘이디 패키지와 직렬 연결되며, 제2 엘이디 패키지와 병렬 연결된다. 여기서, 엘이디 패키지 세트는 정전류 구동 방식으로 구동된다.
- [30] 제1 엘이디 패키지의 일단 및 제2 엘이디 패키지의 일단은 한쌍의 전극 패드 중 하나의 전극 패드와 연결된다. 또한, 저항의 일단은 제1 엘이디 패키지의 타단과 연결된다. 또한, 제2 엘이디 패키지의 타단 및 저항의 타단은 한쌍의 전극 패드 중 다른 하나의 전극 패드와 연결된다.
- [31] 제1 엘이디 패키지의 광은 제2 엘이디 패키지의 광보다 색온도가 높다. 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광의 색온도 차이는 500K 이상일 수 있다. 또는 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광의 색온도 차이는 1000K 이하일 수 있다.
- [32] 직렬 연결된 제1 엘이디 패키지 및 저항에 의한 저항 값과 제2 엘이디 패키지에 의한 저항 값에 의해 전류가 제1 엘이디 패키지 및 제2 엘이디 패키지로 분배된다. 여기서, 저항은 저항 값이 변하지 않은 고정 저항이다.
- [33] 본 발명의 실시 예에 따르면, 엘이디 벌브는 엘이디 패키지 세트에 입력되는 전력의 변화에 따라 제1 엘이디 패키지와 저항에 의한 저항 값과 제2 엘이디 패키지에 의한 저항 값의 상대 비율이 변경된다. 엘이디 패키지 세트에 입력된 전류는 이 상대 비율에 반비례하여 제1 엘이디 패키지와 제2 엘이디 패키지로 분배된다.
- [34] 제1 엘이디 패키지 및 제2 엘이디 패키지에 흐르는 각각의 전류 값에 따라 제1 엘이디 패키지의 광과 제2 엘이디 패키지의 광이 혼합된 혼합광의 색온도가 변경된다.
- [35] 홀더의 접속부는 기관의 일단이 삽입되는 홀 또는 홈의 구조로 형성된다. 또한, 접속부는 기관의 한쌍의 전극 패드와 전기적으로 연결되는 한쌍의 접속 단자를 포함한다.

- [36] 기판은 한쌍의 전극 패드와 제1 엘이디 칩, 제2 엘이디 칩 및 저항 사이에 형성되어, 기판이 상부 또는 하부 방향으로 구부러지도록 형성된 왕곡부를 더 포함할 수 있다.
- [37] 제1 엘이디 패키지는 적어도 하나의 제1 엘이디 칩을 감싸는 제1 과장 변환부를 포함할 수 있다 또한, 제2 엘이디 패키지는 적어도 하나의 제2 엘이디 칩을 감싸는 제2 과장 변환부를 포함할 수 있다.
- [38] 예를 들어, 제1 엘이디 칩과 제2 엘이디 칩은 서로 다른 색온도의 광을 방출할 수 있다. 이때, 제1 과장 변환부 및 제2 과장 변환부는 동일한 색온도를 갖는 형광체를 포함할 수 있다.
- [39] 또는 엘이디 벌브는 제1 엘이디 칩 및 제2 엘이디 칩이 하나의 과장 변환부로 감싸도록 형성될 수 있다. 이때, 제1 엘이디 칩 및 제2 엘이디 칩은 서로 다른 색온도의 광을 방출할 수 있다.
- [40] 제1 엘이디 칩과 제2 엘이디 칩은 크기가 동일할 수도 있으며, 서로 다른 크기일 수도 있다. 제1 엘이디 칩과 제2 엘이디 칩은 크기가 클수록 발광 면적이 넓어지므로, 높은 발광 효율을 가질 수 있다.
- [41] 도 1 및 도 2는 본 발명의 실시 예에 따른 엘이디 패키지 세트를 나타낸 예시도이다.
- [42] 도 1은 본 발명의 실시 예에 따른 엘이디 패키지 세트(100)를 나타낸 평면도이다. 또한, 도 2는 본 발명의 실시 예에 따른 패키지 세트(100)의 단면도(A1-A2)이다.
- [43] 도 1 및 도 2를 참고하면, 엘이디 패키지 세트(100)는 기판(140), 제1 엘이디 패키지(110), 제2 엘이디 패키지(120) 및 저항(130)을 포함한다. 엘이디 패키지 세트(100)는 정전류 방식으로 구동된다.
- [44] 기판(140)은 배선 회로(생략)가 형성된 회로 기판이다. 예를 들어, 기판(140)은 인쇄회로기판, 금속 기판, 유리 기판 등 배선 회로가 형성될 수 있는 어떠한 종류도 가능하다. 본 발명의 실시 예에서 기판(140)은 금속 기판이다. 금속 기판은 방열 성능이 높아 복수개의 엘이디 칩 또는 복수개의 엘이디 패키지가 배치될 수 있다.
- [45] 기판(140)의 일단에는 한쌍의 전극 패드(141)가 형성된다. 전극 패드(141)는 엘이디 패키지 세트(100)의 외부로부터 제1 엘이디 패키지(110), 제2 엘이디 패키지(120)의 구동을 위한 전력이 인가된다. 여기서, 기판(140)에 인가된 전력은 디밍 신호에 따라 변경된 전력이다.
- [46] 기판(140)에 형성된 전극 패드(141)는 제1 엘이디 패키지(110), 제2 엘이디 패키지(120) 및 저항(130)과 전기적으로 연결된다.
- [47] 제1 엘이디 패키지(110)는 기판(140) 상에 배치된다. 제1 엘이디 패키지(110)는 제1 엘이디 칩(111) 및 제1 과장 변환부(115)를 포함한다.
- [48] 제1 엘이디 패키지(110)는 적어도 하나의 제1 엘이디 칩(111)을 포함한다. 만약, 제1 엘이디 칩(111)이 복수개이면, 제1 엘이디 칩(111)은 서로 전기적으로 연결된

어레이를 구성한다.

- [49] 제1 과장 변환부(115)는 기관(140) 상에서 제1 엘이디 칩(111)을 감싸도록 형성된다. 제1 과장 변환부(115)는 복수의 제1 엘이디 칩(111) 전체를 감싸도록 형성될 수 있다. 또는 제1 과장 변환부(115)는 복수의 제1 엘이디 칩(111)을 개별적으로 감싸도록 형성될 수 있다.
- [50] 제2 엘이디 패키지(120)는 기관(140) 상에 배치된다. 제2 엘이디 패키지(120)는 제2 엘이디 칩(121) 및 제2 과장 변환부(125)를 포함한다.
- [51] 제2 엘이디 패키지(120)는 적어도 하나의 제2 엘이디 칩(121)을 포함한다. 만약, 제2 엘이디 칩(121)이 복수개이면, 제2 엘이디 칩(121)은 서로 전기적으로 연결된 어레이를 구성한다.
- [52] 제2 과장 변환부(125)는 기관(140) 상에서 제2 엘이디 칩(121)을 감싸도록 형성된다. 제2 과장 변환부(125)는 복수의 제2 엘이디 칩(121) 전체를 감싸도록 형성될 수 있다. 또는 제2 과장 변환부(125)는 복수의 제2 엘이디 칩(121)을 개별적으로 감싸도록 형성될 수 있다.
- [53] 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)는 동일한 색상의 광을 방출한다. 또한, 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)의 광은 서로 상이한 색온도를 갖는다. 예를 들어, 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)는 색온도가 상이한 백색광을 방출한다.
- [54] 제1 엘이디 칩(111) 및 제2 엘이디 칩(121)에서 방출되는 광은 따뜻한(Warm) 계열이다. 예를 들어, 제1 엘이디 칩(111) 및 제2 엘이디 칩(121)에서 방출되는 광은 1000K~4000K 범위의 색온도를 갖는다. 바람직하게는 제1 엘이디 칩(111) 및 제2 엘이디 칩(121)에서 방출되는 광은 1600K~3000K 범위의 색온도를 갖는다.
- [55] 또한, 제1 과장 변환부(115)와 제2 과장 변환부(125)는 서로 다른 형광체를 포함한다. 따라서, 제1 과장 변환부(115)를 통해 방출되는 제1 엘이디 패키지(110)의 광과 제2 과장 변환부(125)를 통해 방출되는 제2 엘이디 패키지(120)의 광이 서로 다른 색온도를 갖는다.
- [56] 본 발명의 실시 예에 따르면, 제1 과장 변환부(115)는 색온도가 높은 형광체를 포함한다. 예를 들어, 제1 과장 변환부(115)는 대략 3000K의 색온도를 갖는 형광체를 포함할 수 있다. 또한, 제2 과장 변환부(125)는 색온도가 낮은 형광체를 포함한다. 예를 들어, 제2 과장 변환부(125)는 대략 1800K의 색온도를 갖는 형광체를 포함할 수 있다.
- [57] 따라서, 제1 엘이디 패키지(110)는 제2 엘이디 패키지(120)보다 색온도가 높은 광을 방출한다. 그러나 제1 엘이디 패키지(110)의 광과 제2 엘이디 패키지(120)의 광의 색온도가 차이가 있다면, 제2 엘이디 패키지(120)가 제1 엘이디 패키지(110)의 광의 보다 색온도가 높도록 구성될 수도 있다.
- [58] 제1 엘이디 패키지(110)의 광과 제2 엘이디 패키지(120)의 광의 색온도 차이는 500K 이상 1000K 이하일 수 있다.

- [59] 낮은 색온도를 갖도록 형성된 엘이디 패키지는 상대적으로 높은 색온도를 갖는 엘이디 패키지에 비해 광량이 낮을 수 있다. 따라서, 제2 엘이디 패키지(120)의 광량을 보완하기 위해서 제2 엘이디 칩(121)은 제1 엘이디 칩(111)보다 발광 면적이 넓은 것을 사용할 수 있다. 즉, 제2 엘이디 칩(121)은 제1 엘이디 칩(111)보다 크도록 형성될 수 있다.
- [60] 저항(130)은 기판(140) 상에 배치되거나, 기판(140) 내부에 내장될 수 있다. 저항(130)은 고정된 저항 값을 가진다. 저항(130)은 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)의 전류 분배를 위해 형성된다.
- [61] 도 1에서는 배선 회로가 미도시 되었지만, 제1 엘이디 패키지(110)와 저항(130)은 직렬 연결된다. 또한, 제2 엘이디 패키지(120)는 직렬 연결된 제1 엘이디 패키지(110) 및 저항(130)과 병렬 연결된다.
- [62] 본 발명의 실시 예에 따른 엘이디 패키지 세트(100)는 서로 다른 색온도를 갖는 광들이 혼합된 혼합광을 방출한다.
- [63] 엘이디 패키지 세트(100)에는 외부의 디밍(Dimming) 신호에 따라 크기가 변경된 전압이 인가된다. 전압의 변화와 저항(130)에 의해서 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)의 저항 값의 상대 비율이 변화한다.
- [64] 이와 같은 상대 비율에 반비례하여 전류가 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)로 분배된다.
- [65] 여기서, 디밍 신호는 엘이디 패키지 세트(100)에서 방출되는 광의 색온도를 조절하기 위해 기판(140)에 입력되는 전력의 크기를 제어하는 신호이다.
- [66] 이와 같이, 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)에 흐르는 전류가 변경되면, 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120) 각각이 방출하는 광의 세기 또는 밝기가 변경된다. 따라서, 엘이디 패키지 세트(100)는 서로 다른 색온도를 갖는 제1 엘이디 패키지(110)의 광과 제2 엘이디 패키지(120)의 광의 세기 또는 밝기의 비율 변화에 따라 혼합광의 색온도가 조절된다.
- [67] 본 발명의 실시 예에서 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)가 각각 제1 파장 변환부(115) 및 제2 파장 변환부(125)를 포함하는 것을 예시로 설명하고 있다. 그러나, 제1 엘이디 칩(111) 및 제2 엘이디 칩(121)이 각각 사용자가 원하는 색상 및 색온도를 갖는 광을 방출한다면, 제1 파장 변환부(115) 및 제2 파장 변환부(125)는 생략될 수 있다.
- [68] 또한, 본 발명의 실시 예에서, 엘이디 패키지 세트(100)가 광의 색온도가 상이한 2개의 엘이디 패키지를 포함하는 것을 예시로 설명하였다. 그러나 엘이디 패키지 세트(100)는 광의 색온도가 상이한 3개 이상의 엘이디 패키지를 포함하는 것도 가능하다. 이때, 엘이디 패키지와 직렬 연결되는 저항들의 저항 값을 조절하여, 엘이디 패키지 세트(100)에서 방출되는 광의 색온도를 더 세밀하게 조절할 수 있다.
- [69] 다른 실시 예로, 제1 엘이디 패키지(110)의 제1 엘이디 칩(111)과 제2 엘이디 패키지(120)의 제2 엘이디 칩(121)은 서로 다른 색온도의 광을 방출할 수도 있다.

- 이때, 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)는 동일한 파장변환부에 둘러싸일 수 있다.
- [70] 또 다른 실시 예로, 제1 엘이디 패키지(110)의 제1 엘이디 칩(111)과 제2 엘이디 패키지(120)의 제2 엘이디 칩(121)은 동일한 색온도의 광을 방출할 수 있다. 즉, 제1 엘이디 칩(111)과 제2 엘이디 칩(121)은 동일한 엘이디 칩일 수 있다. 이때, 제1 엘이디 패키지(110)의 제1 파장 변환부(115)와 제2 엘이디 패키지(120)의 제2 파장 변환부(125)는 서로 다른 색온도의 형광체를 포함하도록 형성된 것일 수 있다.
- [71] 도 3는 본 발명의 실시 예에 따른 엘이디 패키지 세트를 나타낸 회로도이다.
- [72] 도 3에서 회로로 나타낸 엘이디 패키지 세트(100)는 도 1 및 도 2의 엘이디 패키지 세트(100)이다.
- [73] 도 3을 참조하면, 제1 엘이디 패키지(도 1의 110)의 제1 엘이디 어레이(113)는 저항(130)과 직렬 연결된다. 이때, 저항(130)의 일단은 제1 엘이디 어레이(113)의 타단인 캐소드(Cathode)단과 연결된다. 또한, 제2 엘이디 패키지(도 2의 120)의 제2 엘이디 어레이(123)는 직렬 연결된 제1 엘이디 어레이(113) 및 저항(130)과 병렬 연결된다. 이때, 제1 엘이디 어레이(113)의 애노드(Anode)단과 제2 엘이디 어레이(123)의 애노드단은 제1 단자(151)와 연결된다. 또한, 저항(130)의 타단과 제2 엘이디 어레이(123)의 캐소드단은 제2 단자(152) 연결된다. 제1 단자(151)와 제2 단자(152)는 각각 정전류 시스템(160)의 일단과 타단에 연결된다. 또한, 저항(130)은 미리 설계된 고정 저항 값을 갖는다. 여기서 정전류 시스템(160)은 엘이디 패키지 세트(100)로 정전류 방식으로 전력을 공급하는 시스템이다.
- [74] 외부의 디밍 신호에 따라 엘이디 패키지 세트(100)로 입력되는 전력이 변경된다. 즉, 외부 디밍 신호에 따라 엘이디 패키지 세트(100)에 입력되는 전압 및 전류가 변경된다. 디밍 신호에 따라 엘이디 패키지 세트(110)에 입력되는 전압이 변하면, 제1 엘이디 패키지(110)와 저항(130)에 의한 저항 값과 제2 엘이디 패키지(120)에 의한 저항 값의 상대 비율이 변경된다. 정전류 시스템(160)에서 공급된 전류는 이 상대 비율에 반비례하여 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)로 분배된다.
- [75] 제1 엘이디 패키지(도 1의 110)와 제2 엘이디 패키지(도 2의 120)의 광량이 동일하며 최대일 때, 디밍 신호가 100% 디밍이며, 전류의 크기가 최대 30mA일 때를 예시로 설명한다.
- [76] 제1 엘이디 패키지(도 1의 110)의 색온도는 3000K이며, 제2 엘이디 패키지(도 2의 120)의 색온도는 1800K이다. 또한, 저항(130)의 저항 값은 $1K\Omega$ 이다
- [77] 10% 디밍일 때, 제1 단자(151)에 3mA의 전류가 인가된다. 이때, 전류 3mA는 모두 제2 엘이디 패키지(도 2의 120)로 흐른다. 따라서, 제1 엘이디 패키지(도 1의 110)는 오프(off) 상태가 된다. 또한, 제2 엘이디 패키지(도 2의 120)는 3mA의 전류에 대응하는 광량으로 광이 방출된다. 제2 엘이디 패키지(도 2의 120)에서만 광이 방출되므로, 엘이디 패키지 세트(100)는 1800K의 색온도를 갖는 광을

방출한다.

- [78] 20% 디밍일 때, 제1 단자(151)에 6mA의 전류가 인가된다. 이때, 전류는 제1 엘이디 패키지(도 1의 110)에 1.2mA가 흐르며, 제2 엘이디 패키지(도 2의 120)에 4.8mA가 흐르게 된다. 이에 따라 엘이디 패키지 세트(100)는 2100K의 색온도를 갖는 광을 방출한다.
- [79] 50% 디밍일 때, 제1 단자(151)에 15mA의 전류가 인가된다. 이때, 전류는 제1 엘이디 패키지(도 1의 110)에 4.5mA가 흐르며, 제2 엘이디 패키지(도 2의 120)에 10.5mA가 흐르게 된다. 이에 따라 엘이디 패키지 세트(100)는 2400K의 색온도를 갖는 광을 방출한다.
- [80] 75% 디밍일 때, 제1 단자(151)에 22.5mA의 전류가 인가된다. 이때, 전류는 제1 엘이디 패키지(도 1의 110)에 9mA가 흐르며, 제2 엘이디 패키지(도 2의 120)에 13.5mA가 흐르게 된다. 이에 따라 엘이디 패키지 세트(100)는 2550K의 색온도를 갖는 광을 방출한다.
- [81] 100% 디밍일 때, 제1 단자(151)에 30mA의 전류가 인가된다. 이때, 전류는 제1 엘이디 패키지(도 1의 110) 및 제2 엘이디 패키지(도 2의 120)에 각각 15mA가 흐르게 된다. 이에 따라 엘이디 패키지 세트(100)는 2700K의 색온도를 갖는 광을 방출한다.
- [82] 이와 같이, 본 발명의 실시 예에 따른 엘이디 패키지 세트(100)는 디밍 신호에 따라 제1 엘이디 패키지(도 1의 110)와 제2 엘이디 패키지(도 2의 120)에 전류를 분배를 함으로써, 다양한 색온도의 광을 방출할 수 있다.
- [83] 도 4 및 도 5는 본 발명의 제1 실시 예에 따른 엘이디 별브를 나타낸 예시도이다.
- [84] 도 4는 엘이디 별브(10)의 베이스(170) 및 홀더(180)를 나타낸 예시도이고, 도 5는 엘이디 패키지 세트(100)가 장착된 엘이디 별브(10)를 나타낸 예시도이다.
- [85] 엘이디 별브(10)는 베이스(170), 엘이디 패키지 세트(100), 홀더(180) 및 투광성 커버(190)를 포함한다. 여기서, 엘이디 패키지 세트(100)는 도 1 내지 도 3의 엘이디 패키지 세트(100)이다. 엘이디 패키지 세트(100)에 대한 자세한 설명은 도 1 내지 도 3을 참고하도록 한다.
- [86] 베이스(170)는 외부 전원과의 연결을 위해 소켓(Socket)과 결합되는 구성이다. 베이스(170)의 외측면에는 소켓과 전기적으로 연결되는 제1 외부 전극(171) 및 제2 외부 전극(172)이 형성되어 있다. 제1 외부 전극(171) 및 제2 외부 전극(172)은 외부 전원으로부터 전력이 입력된다.
- [87] 투광성 커버(190)는 베이스(170)와 결합되어, 홀더(180) 및 엘이디 패키지 세트(100)와 같은 내부 구성부들을 덮도록 형성된다. 투광성 커버(190)는 광이 투과되는 재질로 형성된다. 예를 들어, 투광성 커버(190)는 유리로 형성된다.
- [88] 엘이디 별브(10)의 내부에는 홀더(180) 및 엘이디 패키지 세트(100)가 배치된다. 여기서, 엘이디 별브(10)의 내부는 베이스(170)와 투광성 커버(190)의 결합되어 형성되는 내부 공간이다.
- [89] 홀더(180)는 엘이디 패키지 세트(100)의 하부에 배치되어 엘이디 패키지

세트(100)가 세워지도록 지지한다. 도 4를 참고하면, 홀더(180)는 홈 또는 관통홀 형태의 접속부(181)를 포함한다. 또한, 접속부(181)의 내부에는 전도성 물질로 형성된 한쌍의 접속 단자(183)가 형성된다. 한쌍의 접속 단자(183) 중 하나는 베이스(170)의 제1 외부 전극(171)과 전기적으로 연결되며, 다른 하나는 베이스(170)의 제2 외부 전극(172)과 전기적으로 연결된다. 한쌍의 접속 단자(183)는 와이어(Wire) 등의 전도성을 갖는 부품(미도시)에 의해서 베이스(170)의 제1 외부 전극(171) 및 제2 외부 전극(172)과 연결된다. 본 발명의 실시 예에서, 홀더(180)가 베이스(170)와 분리된 구성부로 설명하였다. 그러나 홀더(180)는 베이스(170)와 일체형인 것도 가능하다.

- [90] 엘이디 벌브(10)는 적어도 하나의 엘이디 패키지 세트(100)를 포함한다. 도 4에서는 엘이디 벌브(10)가 4개의 엘이디 패키지 세트(100)를 포함하는 것을 도시하고 있다. 그러나 엘이디 벌브(10)에 장착된 엘이디 패키지 세트(100)는 당업자의 선택에 따라 변경될 수 있다.
- [91] 엘이디 패키지 세트(100)는 홀더(180)에 고정된다. 엘이디 패키지 세트(100)의 일단은 홀더(180)의 접속부(181)에 삽입된다. 따라서, 엘이디 패키지 세트(100)는 엘이디 벌브(10)의 내부에서 세워진 형태로 배치된다. 즉, 엘이디 패키지 세트(100)는 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)가 투광성 커버(190)의 내측면을 마주하도록 세워진다.
- [92] 또한, 접속부(181)에 삽입된 엘이디 패키지 세트(100)의 일단은 한쌍의 전극 패드(141)가 형성된 기판(140)의 일단이다. 접속부(181)에 엘이디 패키지 세트(100)의 일단이 삽입되면, 접속부(181)의 한쌍의 접속 단자(183)와 기판(140)의 한쌍의 전극 패드(141)가 접촉하여 서로 전기적으로 연결된다. 따라서, 디밍 신호에 따라 변경된 전력은 베이스(170)의 제1 외부 전극(171), 제2 외부 전극(172) 및 홀더(180)의 한쌍의 접속 단자(183)를 통해 엘이디 패키지 세트(100)에 인가된다.
- [93] 엘이디 벌브(10)는 엘이디 패키지 세트(100)가 홀더(180)에 삽입되는 방식으로 고정되므로, 엘이디 패키지 세트(100)의 불량 시 교체가 용이하다.
- [94] 본 발명의 실시 예에 따르면, 엘이디 패키지 세트(100)는 인가된 전류에 의해서 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)의 광량이 조절된다. 즉, 엘이디 벌브(10)는 외부로부터 인가된 전류에 따라 방출하는 광의 색온도가 변경된다. 이와 같은 엘이디 벌브(10)는 용도 및 환경에 따라 적합한 색온도의 광을 방출할 수 있다.
- [95] 또한, 본 발명의 실시 예에 따르면, 엘이디 패키지 세트(100)는 하나의 제1 엘이디 패키지(110)와는 직렬 연결되고, 제2 엘이디 패키지(120)와는 병렬 연결되는 저항(130)을 포함한다. 또한, 전류는 제1 엘이디 패키지(110)와 저항(130)에 의한 저항 값과 제2 엘이디 패키지(120)에 의한 저항 값에 의해서 제1 엘이디 패키지(110)와 제2 엘이디 패키지(120)로 분배된다. 이에 따라 엘이디 벌브(10)는 디밍 신호에 따라 색온도가 변경된 광을 방출할 수 있다.

- [96] 또한, 본 발명의 실시 예에서, 엘이디 벌브(10)는 복수의 엘이디 패키지 세트(100)를 포함하므로, 측면 방향으로 광을 골고루 방출할 수 있다.
- [97] 도 6은 본 발명의 제2 실시 예에 따른 엘이디 벌브를 나타낸 예시도이다.
- [98] 제2 실시 예에 따른 엘이디 벌브(20)에 대한 설명 시, 제1 실시 예에 따른 엘이디 벌브(20)와 동일한 구성에 대한 설명은 생략하도록 한다. 생략된 구성 및 설명은 도 1 내지도 5를 참고하도록 한다.
- [99] 제2 실시 예에 따른 엘이디 벌브(20)는 적어도 하나의 엘이디 패키지 세트(200)를 포함한다. 엘이디 패키지 세트(200)에는 왕곡부(210)가 형성된다. 왕곡부(210)는 기관(140)에 형성되며, 제1 엘이디 칩(111), 제2 엘이디 칩(121) 및 저항(130)과 한쌍의 전극 패드(141) 사이에 형성된다. 또한, 왕곡부(210)는 기관(140)의 너비 방향으로 형성된다. 여기서, 기관(140)의 너비 방향은 전극 패드(141)가 형성된 기관(140)의 일단과 그 반대면인 타단을 연결하는 직선에 수직인 방향이다.
- [100] 왕곡부(210)는 엘이디 패키지 세트(200)를 소장 각도로 구부리기 위해 형성된다. 왕곡부(210)는 엘이디 패키지 세트(200)를 구부릴 수 있다면 어떠한 형태 및 방법으로도 형성될 수 있다. 예를 들어, 왕곡부(210)는 기관(140)의 일부분을 하프 에칭(half etching)하여 형성될 수 있다. 또는 왕곡부(210)는 기관(140)의 일부분을 관통하는 적어도 하나의 관통홀로 이루어질 수 있다. 또는 왕곡부(210)는 기관(140)의 일부분을 뿔족한 물체로 가압한 자국으로 형성될 수 있다.
- [101] 엘이디 패키지 세트(200)는 왕곡부(210)에 의해서 도 6에 도시된 바와 같이, 제1 엘이디 패키지(110) 및 제2 엘이디 패키지(120)가 엘이디 벌브(20)의 상부 방향을 향하도록 구부러질 수 있다.
- [102] 이와 같은 엘이디 패키지 세트(200)를 포함하는 엘이디 벌브(20)는 측면 방향뿐만 아니라 상부 방향으로도 고르게 광을 방출할 수 있다.
- [103] 또한, 엘이디 벌브(20)는 도 4와 반대로 하부 방향으로 구부러진 엘이디 패키지 세트(200)를 포함하여 측면 방향과 하부 방향으로 고르게 광을 방출할 수 있다. 또한, 엘이디 벌브(20)는 상부 방향으로 구부러진 엘이디 패키지 세트와 하부 방향으로 구부러진 엘이디 패키지 세트를 모두 포함하여 측면, 상부 및 하부 방향으로 고르게 광을 방출하도록 할 수 있다.
- [104] 이상에서, 본 발명의 다양한 실시 예들에 대하여 설명하였지만, 상술한 다양한 실시 예들 및 특징들에 본 발명이 한정되는 것은 아니고, 본 발명의 특허청구범위에 의한 기술적 사상을 벗어나지 않는 범위 내에서 다양한 변형과 변경이 가능하다.

청구범위

- [청구항 1] 기관;
 상기 기관에 배치되며, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지;
 상기 기관에 배치되고, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지; 및
 상기 기관에 배치되며, 상기 제1 엘이디 패키지와 직렬 연결되며, 상기 제2 엘이디 패키지와 병렬 연결되는 저항;
 을 포함하며,
 상기 제2 엘이디 패키지는 상기 제1 엘이디 패키지 및 상기 저항과 병렬 연결되며,
 상기 제1 엘이디 패키지와 상기 제2 엘이디 패키지는 서로 다른 색온도의 광을 방출하는 엘이디 패키지 세트.
- [청구항 2] 청구항 1에 있어서,
 상기 기관은 한쌍의 전극 패드를 포함하며,
 상기 제1 엘이디 패키지의 일단 및 상기 제2 엘이디 패키지의 일단은 상기 한쌍의 전극 패드 중 하나의 전극 패드와 연결되며,
 상기 저항의 일단은 상기 제1 엘이디 패키지의 타단과 연결되고,
 상기 제2 엘이디 패키지의 타단 및 상기 저항의 타단은 상기 한쌍의 전극 패드 중 다른 하나의 전극 패드와 연결되는 엘이디 패키지 세트.
- [청구항 3] 청구항 1에 있어서,
 상기 제1 엘이디 패키지의 광은 상기 제2 엘이디 패키지의 광보다 색온도가 높은 엘이디 패키지 세트.
- [청구항 4] 청구항 3에 있어서,
 상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광의 색온도 차이는 500K 이상인 엘이디 패키지 세트.
- [청구항 5] 청구항 4에 있어서,
 상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광의 색온도 차이는 1000K 이하인 엘이디 패키지 세트.
- [청구항 6] 청구항 1에 있어서,
 직렬 연결된 상기 제1 엘이디 패키지 및 상기 저항에 의한 저항 값과 상기 제2 엘이디 패키지에 의한 저항 값에 의해 전류가 상기 제1 엘이디 패키지 및 상기 제2 엘이디 패키지로 분배되는 엘이디 패키지 세트.
- [청구항 7] 청구항 6에 있어서,
 상기 제1 엘이디 패키지 및 상기 제2 엘이디 패키지에 흐르는 각각의 전류 값에 따라 상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광이 혼합된 혼합광의 색온도가 변경되는 엘이디 패키지 세트.

- [청구항 8] 청구항 1에 있어서,
상기 제1 엘이디 패키지는 상기 적어도 하나의 제1 엘이디 칩을 감싸는 제1 파장 변환부를 포함하고,
상기 제2 엘이디 패키지는 상기 적어도 하나의 제2 엘이디 칩을 감싸는 제2 파장 변환부를 포함하는 엘이디 패키지 세트.
- [청구항 9] 청구항 8에 있어서,
상기 제1 엘이디 칩과 상기 제2 엘이디 칩은 동일한 색온도의 광을 방출하는 엘이디 패키지 세트.
- [청구항 10] 청구항 9에 있어서,
상기 제1 파장 변환부 및 상기 제2 파장 변환부는 서로 다른 색온도를 갖는 형광체를 포함하도록 형성된 엘이디 패키지 세트.
- [청구항 11] 청구항 1에 있어서,
상기 제1 엘이디 칩 및 상기 제2 엘이디 칩을 감싸는 파장 변환부를 더 포함하는 엘이디 패키지 세트.
- [청구항 12] 청구항 1에 있어서,
상기 제1 엘이디 칩 및 상기 제2 엘이디 칩은 서로 다른 색온도의 광을 방출하는 엘이디 패키지 세트.
- [청구항 13] 외부 전원으로부터 전력이 입력되는 외부 전극 패드가 형성된 베이스; 일단에 한쌍의 전극 패드가 형성된 기판, 적어도 하나의 제1 엘이디 칩을 포함하는 제1 엘이디 패키지, 적어도 하나의 제2 엘이디 칩을 포함하는 제2 엘이디 패키지 및 저항을 포함하는 엘이디 패키지 세트;
상기 엘이디 패키지 세트의 일단이 삽입되며, 상기 기판의 전극 패드와 전기적으로 연결되는 접속부가 형성된 홀더; 및
상기 엘이디 패키지 세트를 둘러싸며, 일단이 상기 베이스와 결합하는 투광성 커버;
를 포함하며,
상기 제1 엘이디 패키지, 상기 제2 엘이디 패키지 및 상기 저항은 상기 기판에 배치되며,
상기 제1 엘이디 패키지와 상기 제2 엘이디 패키지는 병렬 연결되며, 서로 다른 색온도의 광을 방출하고,
상기 저항은 상기 제1 엘이디 패키지와 직렬 연결되며, 상기 제2 엘이디 패키지와 병렬 연결되는 엘이디 벌브.
- [청구항 14] 청구항 13에 있어서,
상기 제1 엘이디 패키지의 일단 및 상기 제2 엘이디 패키지의 일단은 상기 한쌍의 전극 패드 중 하나의 전극 패드와 연결되며,
상기 저항의 일단은 상기 제1 엘이디 패키지의 타단과 연결되고,
상기 제2 엘이디 패키지의 타단 및 상기 저항의 타단은 상기 한쌍의 전극 패드 중 다른 하나의 전극 패드와 연결되는 엘이디 벌브.

- [청구항 15] 청구항 13에 있어서,
상기 제1 엘이디 패키지의 광은 상기 제2 엘이디 패키지의 광보다 색온도가 높은 엘이디 별브.
- [청구항 16] 청구항 15에 있어서,
상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광의 색온도 차이는 500K 이상인 엘이디 별브.
- [청구항 17] 청구항 16에 있어서,
상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광의 색온도 차이는 1000K 이하인 엘이디 별브.
- [청구항 18] 청구항 13에 있어서,
직렬 연결된 상기 제1 엘이디 패키지 및 상기 저항에 의한 저항 값과 상기 제2 엘이디 패키지에 의한 저항 값에 의해 전류가 상기 제1 엘이디 패키지 및 상기 제2 엘이디 패키지로 분배되는 엘이디 별브.
- [청구항 19] 청구항 18에 있어서,
상기 제1 엘이디 패키지 및 상기 제2 엘이디 패키지에 흐르는 각각의 전류 값에 따라 상기 제1 엘이디 패키지의 광과 상기 제2 엘이디 패키지의 광이 혼합된 혼합광의 색온도가 변경되는 엘이디 별브.
- [청구항 20] 청구항 13에 있어서,
상기 홀더의 접속부는 상기 기판의 일단이 삽입되는 홈 또는 홀의 구조이며,
상기 접속부는 상기 기판의 한쌍의 전극 패드와 전기적으로 연결되는 한쌍의 접속 단자를 포함하는 엘이디 별브.
- [청구항 21] 청구항 13에 있어서,
상기 기판은 상기 한쌍의 전극 패드와 상기 제1 엘이디 칩, 상기 제2 엘이디 칩 및 상기 저항 사이에 형성되어, 상기 기판이 상부 또는 하부 방향으로 구부러지도록 형성된 왕곡부를 더 포함하는 엘이디 별브.
- [청구항 22] 청구항 13에 있어서,
상기 제1 엘이디 패키지는 상기 제1 엘이디 칩을 감싸는 제1 파장 변환부를 포함하고,
상기 제2 엘이디 패키지는 상기 제2 엘이디 칩을 감싸는 제2 파장 변환부를 포함하는 엘이디 별브.
- [청구항 23] 청구항 22에 있어서,
상기 제1 엘이디 칩과 상기 제2 엘이디 칩은 동일한 색온도의 광을 방출하는 엘이디 별브.
- [청구항 24] 청구항 23에 있어서,
상기 제1 파장 변환부 및 상기 제2 파장 변환부는 서로 다른 색온도를 갖는 형광체를 포함하도록 형성된 엘이디 별브.
- [청구항 25] 청구항 13에 있어서,

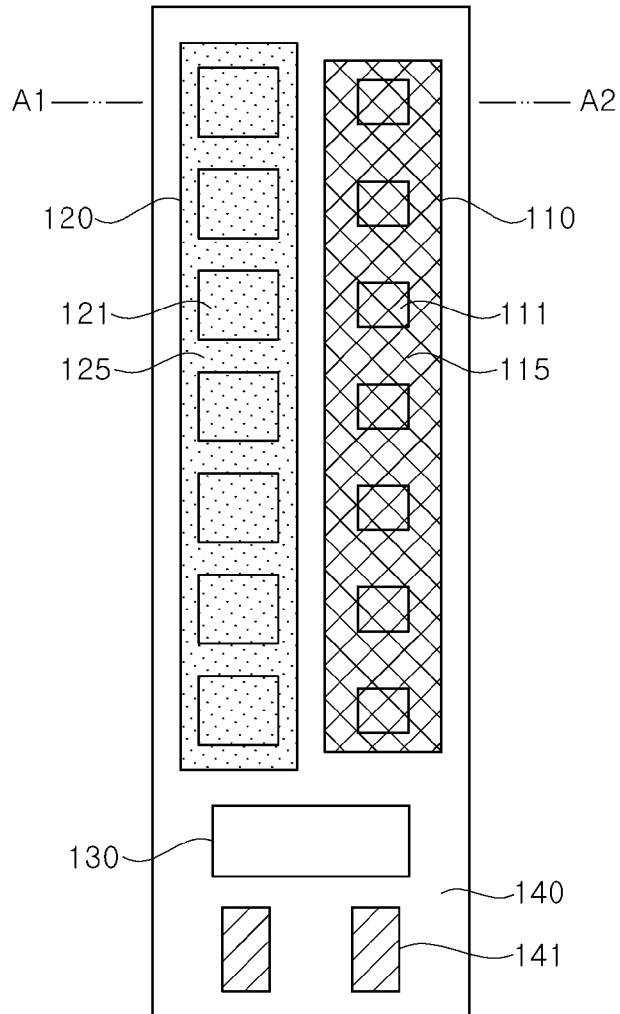
상기 제1 엘이디 칩 및 상기 제2 엘이디 칩을 감싸는 파장 변환부를 더 포함하는 엘이디 벌브.

[청구항 26]

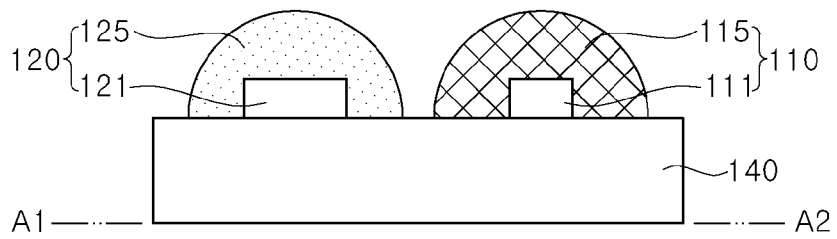
청구항 25에 있어서,

상기 제1 엘이디 칩 및 상기 제2 엘이디 칩은 서로 다른 색온도의 광을 방출하는 엘이디 벌브.

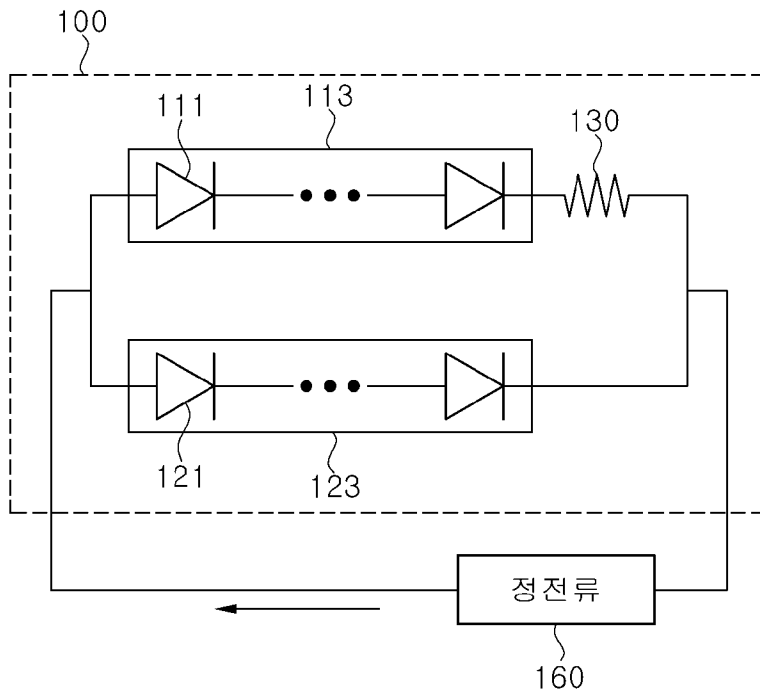
[도1]

100

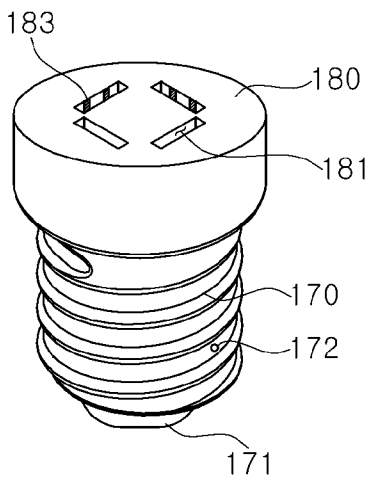
[도2]

100

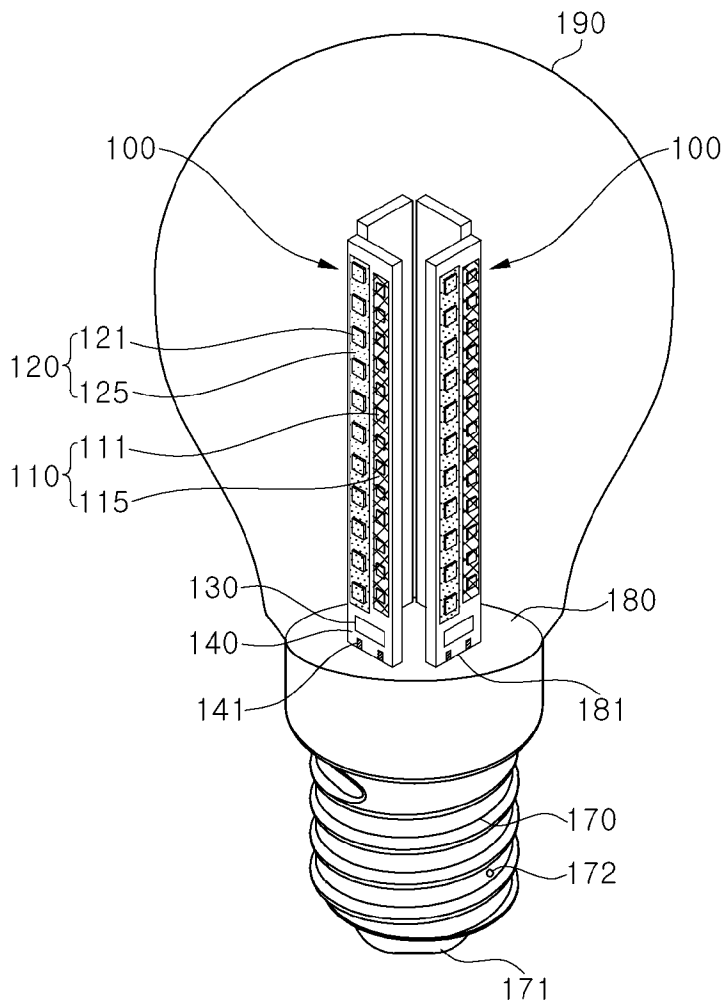
[도3]



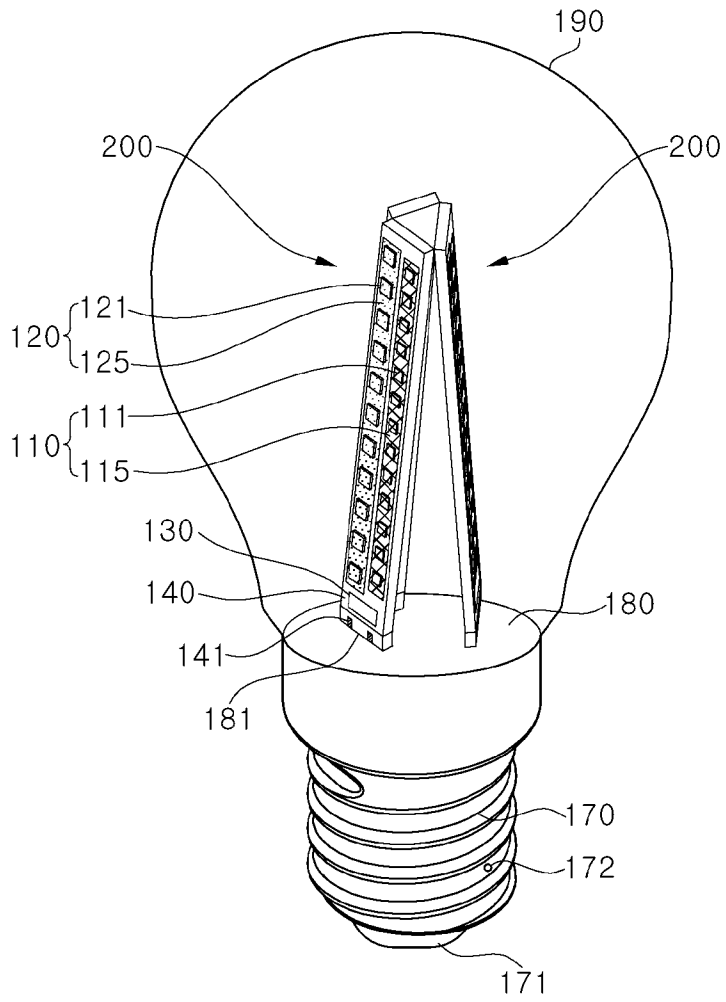
[도4]



[도5]

10

[도6]

20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/006137

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/075(2006.01)i, H01L 33/62(2010.01)i, H01L 33/36(2010.01)i, H01L 33/50(2010.01)i, F21K 9/00(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 25/075; F21S 2/00; H05B 33/08; H05B 37/02; H01L 33/48; H01L 33/50; H01L 33/62; H01L 33/36; F21K 9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: LED, bulb, color temperature, parallel, resistance, electric current, package

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2011-0021639 A (PARAGON SEMICONDUCTOR LIGHTING TECHNOLOGY CO., LTD.) 04 March 2011 See paragraph [7]; claims 1-3; and figure 1.	1-26
Y	KR 10-2013-0021106 A (LG INNOTEK CO., LTD.) 05 March 2013 See paragraphs [85]-[94]; claims 1-4; and figure 6.	1-26
Y	JP 2015-038853 A (CITIZEN HOLDINGS CO., LTD. et al.) 26 February 2015 See paragraphs [31]-[33]; and figures 1-4.	20-21
A	KR 10-2011-0101515 A (INSUNG ELECTRONIC CO., LTD.) 16 September 2011 See the entire document.	1-26
A	US 2014-0361697 A1 (LYNK LABS, INC.) 11 December 2014 See the entire document.	1-26



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family


Date of the actual completion of the international search

05 SEPTEMBER 2018 (05.09.2018)

Date of mailing of the international search report

05 SEPTEMBER 2018 (05.09.2018)

Name and mailing address of the ISA/KR


 Korean Intellectual Property Office
 Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu,
 Daejeon, 35208, Republic of Korea
 Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/006137

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2011-0021639 A	04/03/2011	EP 2290279 A2	02/03/2011
		EP 2290279 A3	29/02/2012
		EP 2290279 A8	18/05/2011
		EP 2290279 B1	13/01/2016
		JP 2011-049516 A	10/03/2011
		KR 10-1073696 B1	14/10/2011
		TW 201108390 A	01/03/2011
		TW 1354365 B	11/12/2011
		US 2011-0050071 A1	03/03/2011
		US 8018151 B2	13/09/2011
KR 10-2013-0021106 A	05/03/2013	US 2013-0049632 A1	28/02/2013
		WO 2013-027998 A2	28/02/2013
		WO 2013-027998 A3	25/04/2013
JP 2015-038853 A	26/02/2015	JP 6210830 B2	11/10/2017
KR 10-2011-0101515 A	16/09/2011	KR 10-1093952 B1	14/12/2011
US 2014-0361697 A1	11/12/2014	US 2014-0239809 A1	28/08/2014
		US 2016-0057827 A1	25/02/2016
		US 2016-0143097 A1	19/05/2016
		US 2017-0188426 A1	29/06/2017
		US 9247597 B2	26/01/2016
		US 9516716 B2	06/12/2016
		US 9693405 B2	27/06/2017
		WO 2013-026053 A1	21/02/2013
WO 2013-082609 A1	06/06/2013		

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 25/075(2006.01)i, H01L 33/62(2010.01)i, H01L 33/36(2010.01)i, H01L 33/50(2010.01)i, F21K 9/00(2016.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 25/075; F21S 2/00; H05B 33/08; H05B 37/02; H01L 33/48; H01L 33/50; H01L 33/62; H01L 33/36; F21K 9/00 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 엘이디, 전구, 색온도, 병렬, 저항, 전류, 패키지		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2011-0021639 A (파라곤 세미컨덕터 라이팅 테크놀로지 컴퍼니 리미티드) 2011.03.04 단락 7; 청구항 1-3; 및 도면 1 참조.	1-26
Y	KR 10-2013-0021106 A (엘지이노텍 주식회사) 2013.03.05 단락 85-94; 청구항 1-4; 및 도면 6 참조.	1-26
Y	JP 2015-038853 A (CITIZEN HOLDINGS CO., LTD. 등) 2015.02.26 단락 31-33; 및 도면 1-4 참조.	20-21
A	KR 10-2011-0101515 A (주식회사 인성전자) 2011.09.16 문서 전체 참조.	1-26
A	US 2014-0361697 A1 (LYNK LABS, INC.) 2014.12.11 문서 전체 참조.	1-26
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2018년 09월 05일 (05.09.2018)	국제조사보고서 발송일 2018년 09월 05일 (05.09.2018)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 최상원 전화번호 +82-42-481-8291	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2011-0021639 A	2011/03/04	EP 2290279 A2	2011/03/02
		EP 2290279 A3	2012/02/29
		EP 2290279 A8	2011/05/18
		EP 2290279 B1	2016/01/13
		JP 2011-049516 A	2011/03/10
		KR 10-1073696 B1	2011/10/14
		TW 201108390 A	2011/03/01
		TW I354365 B	2011/12/11
		US 2011-0050071 A1	2011/03/03
		US 8018151 B2	2011/09/13
		KR 10-2013-0021106 A	2013/03/05
WO 2013-027998 A2	2013/02/28		
WO 2013-027998 A3	2013/04/25		
JP 2015-038853 A	2015/02/26	JP 6210830 B2	2017/10/11
KR 10-2011-0101515 A	2011/09/16	KR 10-1093952 B1	2011/12/14
US 2014-0361697 A1	2014/12/11	US 2014-0239809 A1	2014/08/28
		US 2016-0057827 A1	2016/02/25
		US 2016-0143097 A1	2016/05/19
		US 2017-0188426 A1	2017/06/29
		US 9247597 B2	2016/01/26
		US 9516716 B2	2016/12/06
		US 9693405 B2	2017/06/27
		WO 2013-026053 A1	2013/02/21
		WO 2013-082609 A1	2013/06/06