

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6567655号  
(P6567655)

(45) 発行日 令和1年8月28日(2019.8.28)

(24) 登録日 令和1年8月9日(2019.8.9)

(51) Int.Cl.	F 1
HO3F 3/24 (2006.01)	HO3F 3/24
HO3F 3/193 (2006.01)	HO3F 3/193
HO3F 1/32 (2006.01)	HO3F 1/32

請求項の数 20 (全 16 頁)

(21) 出願番号	特願2017-513200 (P2017-513200)
(86) (22) 出願日	平成27年9月10日 (2015.9.10)
(65) 公表番号	特表2017-528994 (P2017-528994A)
(43) 公表日	平成29年9月28日 (2017.9.28)
(86) 国際出願番号	PCT/US2015/049501
(87) 国際公開番号	W02016/040688
(87) 国際公開日	平成28年3月17日 (2016.3.17)
審査請求日	平成30年9月10日 (2018.9.10)
(31) 優先権主張番号	62/048,737
(32) 優先日	平成26年9月10日 (2014.9.10)
(33) 優先権主張国・地域又は機関	米国(US)
(31) 優先権主張番号	14/849,936
(32) 優先日	平成27年9月10日 (2015.9.10)
(33) 優先権主張国・地域又は機関	米国(US)

(73) 特許権者	503031330 スカイワークス ソリューションズ, イン コーポレイテッド S KYWORKS SOLUTIONS, INC. アメリカ合衆国、O 1 8 0 1 マサチュー セツツ州、ウォーバーン、シリバン・ロード 、20
(74) 代理人	100083806 弁理士 三好 秀和
(74) 代理人	100095500 弁理士 伊藤 正和
(74) 代理人	100111235 弁理士 原 裕子

最終頁に続く

(54) 【発明の名称】無線周波数 (R F) 電力増幅器回路と R F 電力増幅器バイアス回路

## (57) 【特許請求の範囲】

## 【請求項 1】

無線周波数 (R F) 電力増幅器回路であって、  
電力増幅器出力及び R F 信号入力を含む電力増幅器と、  
前記電力増幅器に選択的にバイアスをかける制御回路と  
を含み、

前記制御回路は、

補助電流源と、

前記補助電流源に接続されたランプアップキャパシタと、

前記補助電流源に接続されたランプアップスイッチと、

出力と前記ランプアップキャパシタに接続された入力とを含むバッファと、

前記電力増幅器に接続された加算ノードにおいて前記バッファの出力に接続された主要電流源と  
を含み、

前記ランプアップスイッチは、 R F 信号バーストに対応する制御信号に応答し、前記補助電流源を選択的にアクティブにして前記ランプアップキャパシタを充電し、

前記バッファの入力における電圧は、 R F 信号バースト持続時間にわたって線形依存性を有し、

前記主要電流源は前記 R F 信号バースト中に一定電流を生成する R F 電力増幅器回路。

## 【請求項 2】

10

20

R F デカプリング抵抗器と、

前記主要電流源によりバイアスをかけられて前記電力増幅器に接続されたミラートランジスタと

をさらに含み、

前記電力増幅器は、前記 R F デカプリング抵抗器を経由して前記ミラートランジスタに接続された電力増幅器トランジスタを含む請求項 1 の R F 電力増幅器回路。

【請求項 3】

前記電力増幅器トランジスタ及び前記ミラートランジスタはそれぞれ、ゲート端子、ドレイン端子及びソース端子を含み、

前記電力増幅器トランジスタのゲート端子が前記 R F 信号入力と前記 R F デカプリング抵抗器の第 1 端子とに接続され、

前記ミラートランジスタのゲート端子が、前記 R F デカプリング抵抗器の第 2 端子と前記ミラートランジスタのドレイン端子とに接続される請求項 2 の R F 電力増幅器回路。

【請求項 4】

前記バッファは、前記ランプアップキャパシタに接続されたゲート端子と前記ミラートランジスタのドレイン端子に接続されたソース端子とを備えたバッファトランジスタを含む請求項 3 の R F 電力増幅器回路。

【請求項 5】

前記ランプアップスイッチは、開始ランプ信号入力に接続されたゲート端子と前記補助電流源に接続されたドレイン端子とを備えたトランジスタである請求項 1 の R F 電力増幅器回路。

10

【請求項 6】

前記制御回路はさらに、前記ランプアップキャパシタに接続されたランプダウンスイッチを含み、

前記ランプダウンスイッチは、前記 R F 信号バーストの終わりに前記ランプアップキャパシタを放電するべく選択的にアクティブにされ、

前記ランプアップスイッチは、前記 R F 信号バーストの終わりに非アクティブにされる請求項 1 の R F 電力増幅器回路。

【請求項 7】

前記ランプダウンスイッチは、停止ランプ信号入力に接続されたゲート端子と前記バッファの入力及び前記ランプアップキャパシタに接続されたドレイン端子とを備えたトランジスタである請求項 6 の R F 電力増幅器回路。

30

【請求項 8】

前記バッファの入力は前記ランプアップキャパシタに直接接続される請求項 1 の R F 電力増幅器回路。

【請求項 9】

前記ランプアップキャパシタに接続されたキャパシタ放電抵抗器と、

前記ランプアップキャパシタに接続された入力と前記バッファに接続された出力とを含むインバータと

をさらに含み、

前記インバータの入力における電圧が、最小 R F 信号バースト持続時間未満の持続時間において指数関数的に減衰し、

前記インバータの出力における電圧が前記線形依存性に対応する傾きを有する請求項 1 の R F 電力増幅器回路。

40

【請求項 10】

前記ランプアップキャパシタ及び前記キャパシタ放電抵抗器の値が、前記インバータの入力における電圧の特定指数関数的減衰に対応する請求項 9 の R F 電力増幅器回路。

【請求項 11】

開始ランプ信号入力、主要電流源入力、補助電流源入力及び回路出力を備えた R F 電力増幅器バイアス回路であって、

50

前記補助電流源入力に接続されたランプアップキャパシタと、  
 前記開始ランプ信号入力に接続されたランプアップスイッチトランジスタであって、前記補助電流源入力を前記ランプアップキャパシタに接続するべく前記開始ランプ信号入によって選択的にアクティブにされるランプアップスイッチトランジスタと、  
 前記ランプアップキャパシタに接続された入力と加算ノードにおいて前記主要電流源入力に接続された出力を備えたバッファ段と、  
 前記回路出力に対応するゲート端子と前記加算ノードに及び前記ゲート端子に接続されたソース端子とを備えたミラートランジスタと  
 を含み、

前記バッファ段の入力における電圧は、RF信号バースト持続時間にわたって線形依存性 10  
を有するRF電力増幅器バイアス回路。

【請求項12】

前記ミラートランジスタのゲート端子に接続されたRF信号デカプリング抵抗器をさらに含む請求項11のRF電力増幅器バイアス回路。

【請求項13】

前記バッファ段は、前記ランプアップキャパシタに接続されたゲート端子と前記加算ノードに接続されたソース端子とを備えたバッファトランジスタを含む請求項11のRF電力増幅器バイアス回路。

【請求項14】

停止ランプ信号入力に接続されたゲート端子と前記ランプアップキャパシタに接続されたドレイン端子とを備えたランプダウンスイッチトランジスタをさらに含む請求項11のRF電力増幅器バイアス回路。 20

【請求項15】

前記ランプアップキャパシタに接続された入力と前記バッファ段の入力に接続された出力とを備えたインバータ段と、

前記ランプアップキャパシタに接続されたキャパシタ放電抵抗器と  
 をさらに含む請求項11のRF電力増幅器バイアス回路。

【請求項16】

前記ランプアップスイッチトランジスタは、前記開始ランプ信号入力におけるパルス信号によって選択的にアクティブにされる請求項11のRF電力増幅器バイアス回路。 30

【請求項17】

前記バッファ段は、前記ランプアップキャパシタに接続されたゲート端子と前記ミラートランジスタのドレイン端子に接続されたソース端子とを備えたバッファトランジスタを含む請求項11のRF電力増幅器バイアス回路。

【請求項18】

RF信号バーストの終わりに前記ランプアップキャパシタを放電するべく選択的にアクティブにされる前記ランプアップキャパシタに接続されたランプダウンスイッチをさらに含み、

前記ランプアップスイッチトランジスタは、前記RF信号バーストの終わりに非アクティブにされる請求項11のRF電力増幅器バイアス回路。 40

【請求項19】

前記ランプダウンスイッチは、停止ランプ信号入力に接続されたゲート端子と前記バッファ段の入力及び前記ランプアップキャパシタに接続されたドレイン端子とを備えたトランジスタである請求項18のRF電力増幅器バイアス回路。

【請求項20】

前記ランプアップキャパシタ及び前記キャパシタ放電抵抗器の値が、前記インバータ段の入力における電圧の特定指數関数的減衰に対応する請求項15のRF電力増幅器バイアス回路。

【発明の詳細な説明】

【技術分野】

## 【0001】

本開示は一般に無線周波数（RF）集積回路に関し、詳しくは、Wi-Fi（登録商標）アプリケーションにおける広範囲バースト信号にわたって高線形性の相補型金属酸化膜半導体（CMOS）RF電力増幅器に関する。

## 【0002】

（関連出願の相互参照）

本願は、2014年9月10日に出願された「HIGH-LINEARITY CMOS WIFI RF POWER AMPLIFIERS IN WIDE RANGE OF BURST SIGNALS」との名称の米国仮出願第62/048,737号に関連し当該仮出願の利益を主張する。その開示は全体がここに参考として完全に組み入れられる。

10

## 【背景技術】

## 【0003】

長距離及び短距離にわたり同様に情報を伝送することに係る様々な状況において複数の無線通信システムが利用されており、それぞれの特定ニーズに対処するべく広範囲のモダリティが業界周知である。一般的な問題として、無線通信は、情報／データを表すべく様々なに変調されたRFキャリア信号に関連し、当該信号のエンコード、変調、送信、受信、復調、及びデコードは、これらを調整するための一セットの規格に従う。

## 【0004】

ローカルエリアデータネットワークの状況において、一般には（支配的IEEE規格を参考する）Wi-Fi及び802.11とも称するWLANすなわち無線LANが、最も広く展開されている。その後の、802.11acのような、さらに進化したWi-Fi規格と、それが基礎としていた以前の802.11n及び802.11a規格とが、データを送信するべく異なる周波数の等間隔サブキャリアが使用される直交周波数分割マルチブレクシングシステムを特定する。ローカルエリア内のいくつかのコンピュータシステム又はネットワークノードがアクセスポイントに接続可能であり、当該アクセスポイントはさらに、他のネットワーク及び大きなグローバルインターネットネットワークへのリンクを与える。携帯電話機、タブレット及びパーソナルコンピュータからのすべてのフォームファクタのコンピュータデバイスは今やWi-Fi接続を有し、Wi-Fiネットワークはどこでも見つけることができる。

20

## 【0005】

任意の無線通信システムにとっての基礎となることだが、Wi-Fiネットワークインターフェイスデバイスは、送受信器、すなわち送信器及び受信器の回路群の組み合わせを含む。送受信器は、そのデジタルベースバンドシステムにより、デジタルデータをアナログベースバンド信号へとエンコードし、ベースバンド信号をRFキャリア信号によって変調する。受信の際、送受信器は、RF信号をダウンコンバートし、ベースバンド信号を復調し、当該ベースバンド信号によって表されるデジタルデータをデコードする。送受信器に接続されたアンテナが、電気信号を電磁波に変換し、電磁波を電気信号に変換する。ほとんどの場合、送受信器回路群自体は、通信に必要とされる十分な電力を生成するわけでも十分な感度を有するわけではない。それゆえ、フロントエンドと称する付加回路が送受信器とアンテナとの間で利用される。フロントエンドは、受信感度を増加させるべく送信電力及び／又は低雑音増幅器をブーストする電力増幅器を含む。

30

## 【0006】

Wi-Fiシステムにおいて利用されるRF電力増幅器は、送信された信号の誤差ベクトル振幅（EVM）に関して記述される線形性能を有するのが理想的である。エネルギーを節約するべく、電力増幅器は、その入力に印加される送信信号バーストに応じてオン及びオフにされる。しかしながら、かかる切り替えは、過渡的な電流、電圧、電力利得、位相等を生じさせる。特に、ランプ信号のエッジがEVMの劣化をもたらす。これは、動的EVMとも称され、電力増幅器に印加される制御信号が連続的なオン状態にある静的EVMとは異なると理解されている。動的に切り替わる電流及び電圧に起因する過渡信号に加え、電力増幅器回路群におけるトランジスタのサーマル特性も過渡信号に寄与する。

40

50

## 【0007】

非特許文献1には、サーマル効果の動的EVMへの影響が提示され、静的EVMと比較されている。しかしながら、バースト時の出力電力レベル変化については説明が限られており、利得変化に等しいと理解されている。従来型通信システムは、記述される小さな電力レベル変動によって信号を容易に復調することができる。動的EVMに影響を与えるサーマル加熱の根本原因が探求されている一方で、部分的な説明が提案されているにすぎない。続いて、非特許文献2において、サーマル効果の結果、変調信号に見出される振幅・振幅(AM-AM)及び振幅・位相(AM-PM)歪み双方の存在が開示されている。これらの歪みが、相互変調積のレベル及び位相に影響を与えることが見出されている。記載のシミュレーションによれば、50kHzの2トーン間隔を下回っても、相互変調歪みの左側及び右側の積に違いはなかった。実際の実装では、包絡線の変動は、数メガヘルツ又は数十メガヘルツのレートとなり得る。かかる高速の周波数変動は、半導体ダイ内での電力増幅器トランジスタ温度の高速かつ大きな変動を引き起こすとは理解されていない。従来型ガリウムヒ素(GaAs)又はシリコン技術を利用するWi-Fiシステムでは、電力増幅器トランジスタ段に対するサーマル時定数は、数マイクロ秒から数十マイクロ秒までの範囲となり得る。

10

## 【0008】

送信バーストの初期において電力増幅器過渡を補償する手法が特許文献1に開示されている。この手法は、連続的な電流整形を伴うRF信号バーストの前に、数百マイクロ秒にわたる高電流によるパルス状の「予備加熱」を要すると理解されている。かかる「予備加熱」は、Wi-Fi信号にとっては非実用的と理解されている。これは、入来するRF信号バーストが、ネットワークプロトコルに応じて多数の因子に依存するからである。問題点として理解されるのは、RF送信信号の遅延が、データスループットの実質的な低下をもたらすことである。さらに、付加的な制御入力/タイミングが必要とされるが、これは、既存のWi-Fiプラットホームソリューションに欠けているのが典型的である。

20

## 【0009】

特許文献2は、Wi-Fi電力増幅器におけるRFトランジスタのベースに適用されるバイアスバースト回路を開示する。RF過渡を補償するべく、当該バーストの初期に印加される指数関数的に減衰するブースト電流に加え、一定のバイアスがRF信号バースト中に印加される。この手法は、CMOSベースの電力増幅器においてバイポーラトランジスタが実装された電力増幅器に対しては適切かもしれないが、高レベルの過渡が生じ得るので動的EVMをさらに劣化させ得る。

30

## 【0010】

特許文献3は、位相補償回路群を備えた電力増幅器を開示する。具体的には、線形電力増幅器に対するプリディストーションによるRF信号電力レベルにわたる位相補償が開示されるが、信号バーストエッジにおける動的EVM変動を最小化するのに有用とは理解されていない。

## 【0011】

Wi-Fi電力増幅器に特有の過渡補償回路が特許文献4に開示されている。特許文献2と同じ趣旨に沿ってRF信号バーストの初期において電流を付加するべく、電流ステアリング回路が使用される。しかしながら、動的劣化が考慮されておらず、ソリューションは、電力レベル依存性に限られているようである。

40

## 【0012】

非特許文献3において、Wi-Fiフロントエンド回路用のシリコンゲルマニウム(SiGe)ヘテロ接合バイポーラトランジスタ(HBT)電力増幅器を使用して実装された動的EVM補償回路の試験結果が開示されている。異なるバースト条件に対する動的EVMの根本的原因としてサーマル依存性が示されたが、移動体アプリケーションにとって典型的な、ほぼ176マイクロ秒というかなり短いバースト窓が考慮されただけである。提案の回路においては、異なる電力レベルにおける事前較正中にデジタル設定が必要となる。さらに、提案の回路は、802.11ac規格に特定される方式のような、ごく最近の変

50

調方式に典型的な増加したバイアス電圧には不適切と理解される。

【0013】

これらの趣旨に沿うと、802.11n及び/又は802.11acを実装する最近のWi-Fiシステムは、アクセスポイント又はルータの動作において典型的となる大量データを送信するべく、数ミリ秒までの広いバーストを用い得る。送信電力レベルが高まるにつれて実質的となるサーマル問題によって動的EVM補償回路が複雑となる。かかる高電力アプリケーション、GaN半導体材料は、シリコン材料のほぼ3倍のサーマル抵抗を有するので、これによって製造された回路は、異なるバースト条件において過渡及び動的EVM劣化を生じがちである。

【0014】

したがって、業界には、バースト持続時間全体にわたって動的EVMの問題に対処する必要性が存在する。すなわち、業界には、Wi-Fiアプリケーションにおいて広範囲のバースト信号にわたり高線形性を有するRF電力増幅器が必要とされている。

【先行技術文献】

【非特許文献】

【0015】

【非特許文献1】“Static and Dynamic Error Vector Magnitude Behavior of 2.4-GHz Power Amplifier”, Sang-Woong Yoon, IEEE Transactions on Microwave Theory and Techniques, Vol. 55, No. 4, April 2007

【非特許文献2】“Self-heating and Memory Effects in RF Power Amplifiers Explained Through Electro-Thermal Modeling”, Wei Wei, et al., in NORCHIP 2013, November 2013

【非特許文献3】“Front-end Modules with Versatile Dynamic EVM Correction for 80.2.11 Applications in the 2 GHz Band”, Samelis, et al., 2014 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications (PAWR), Jan. 2014

【特許文献】

【0016】

【特許文献1】米国特許第8,260,224号明細書

【特許文献2】米国特許出願公開第2013/0307625号明細書

【特許文献3】米国特許出願公開2013/0127540号明細書

【特許文献4】米国特許第7,532,066号明細書

【発明の概要】

【0017】

本開示は、信号送信バースト全体の持続時間にわたり利得及び位相の特性を調整することによってWi-FiのRF電力増幅器における動的EVMの問題を解決することに関する。一般に、利得及び位相特性は、バースト持続時間にわたり電力増幅器に対してバイアス電圧を適切に調整することによって補償することができる。さらに、様々な実施形態が、動的EVMをさらに最小限にするべく、広範囲の周囲温度にわたるバイアス電圧の調整を考慮する。

【0018】

本開示の一実施形態によれば、電力増幅器及び制御回路からなる無線周波数(RF)電力増幅器回路が存在する。電力増幅器は、電力増幅器出力及びRF信号入力を含んでよい。制御回路は、電力増幅器に選択的にバイアスをかけてよく、補助電流源と当該補助電流源に接続されたランプアップキャパシタとを含んでよい。さらに、制御回路は、補助電流源に接続されたランプアップスイッチを含んでよい。ランプアップスイッチは、補助電流源を選択的にアクティブにすることにより、RF信号バーストに対応する制御信号に応答してランプアップキャパシタを充電することができる。制御回路はまた、出力及び入力がランプアップキャパシタに接続されたバッファも含んでよい。バッファの入力における電圧は、RF信号バースト持続時間に対して線形的に依存する。加算ノードにおいてバッファの出力に接続され得る主要電流源も存在してよい。加算ノードはさらに、電力増幅器に

10

20

30

40

50

接続してよい。

【0019】

本開示の他実施形態は、開始ランプ信号入力、主要電流源入力、補助電流源入力及び回路出力を備えたR F電力増幅器バイアス回路に関する。補助電流源入力に接続されたランプアップキャパシタも存在してよい。バイアス回路はまた、開始ランプ信号入力に接続されたランプアップスイッチトランジスタも含んでよい。ランプアップスイッチトランジスタは、補助電流源入力をランプアップキャパシタに接続するべく、開始ランプ信号入力によって選択的にアクティブにされ得る。加算ノードにおいて入力がランプアップキャパシタに接続されて出力が主要電流源入力に接続されたバッファ段が存在してよい。さらに、バイアス回路は、ゲート端子が回路出力に対応してソース端子が加算ノードに及びゲート端子に接続されたミラートランジスタを含んでよい。

10

【0020】

バリエーションにおいて、ランプアップキャパシタを放電させるべく、R F信号送信バーストの終わりにアクティブにされるランプダウンスイッチトランジスタが存在してよい。他バリエーションにおいて、入力がランプアップキャパシタに接続されて出力がバッファ段に接続されたインバータ段が存在してよい。ここで、ランプアップスイッチは、持続時間がR F信号送信バーストよりも短いパルスによって駆動される。

【0021】

本開示のさらなる他実施形態は、バイアス出力を備えたR F電力増幅器バイアス回路であり、第1電流出力が第1電圧レベルを生成して第2電流出力が第2電圧レベルを生成するバンドギャップ基準回路に接続可能である。回路は、第1投端子、第2投端子及び極端子を有するスイッチを含んでよい。第1投端子は、バンドギャップ基準回路の第1電流出力に接続されてよく、第2投端子は、バンドギャップ基準回路の第2電流出力に接続されてよい。スイッチは、スイッチイネーブル入力に応答して第1投端子及び第2投端子を選択的に極端子に接続し得る。第1差動入力、第2差動入力及び演算増幅器出力を備えた演算増幅器も存在してよい。演算増幅器もまた、バンドギャップ基準回路から給電される。バイアス回路は、演算増幅器の第1差動入力に接続されたランプ抵抗器・キャパシタネットワークも含む。ランプ抵抗器・キャパシタネットワークのランプ抵抗器は、スイッチの極端子に接続され得る。バイアス回路は、演算増幅器の出力に接続された出力トランジスタを有し得る。これはさらに、バイアス出力に対応する出力を画定し得る。フィードバック抵抗器ネットワークは、出力トランジスタに及び演算増幅器の第2差動入力に接続されてよい。バイアス出力の電圧は、スイッチが第1投端子と極端子との接続から第2投端子と極端子との接続へと選択的にアクティブにされることに伴い、第1電圧レベルから第2電圧レベルまでランプし得る。

20

【0022】

本開示の様々な実施形態が、以下の詳細な説明を参照して添付図面とともに読む場合に最も良く理解される。

【図面の簡単な説明】

【0023】

以下の説明と、全体を通して同じ部品を同じ番号で参照する図面とについて、ここに開示される様々な実施形態のこれら及び他の特徴が良く理解される。

30

【0024】

【図1】IEEE802.11無線LAN規格用の物理層コンバージェンスプロトコル(PLCP)データ単位を例示する線図である。

40

【図2】直交周波数分割マルチプレクシング(OFDM)トレーニングシーケンス構造/PLCPプリアンブルを例示する線図である。

【図3】複数のシンボルにわたる周波数オフセット推定と、パケットバーストにわたる誤差ベクトル振幅(EMV)全体に寄与する結果的な位相誤差とを例示する線図である。

【図4】R F電力増幅器バイアス制御回路の第1実施形態の模式的な線図である。

【図5】図4に示されたバイアス制御回路の簡略化された模式的な線図である。

50

【図6】R F電力増幅器バイアス制御回路の第2実施形態の模式的な線図である。

【図7】R F電力増幅器バイアス制御回路の第3実施形態の模式的な線図である。

【図8】図8A～8Cは、図7に示されたR F電力増幅器バイアス制御回路の第3実施形態において使用されたイネーブルラインの理想的なタイミング図である。

【図9】図7に示されたR F電力増幅器バイアス制御回路の第3実施形態の、シミュレートされた過渡特性をプロットするグラフである。

【図10】本開示の様々な実施形態に係るバイアス制御回路のために生成された温度補償済み基準電圧の、一定範囲の周囲温度にわたる補償特性をプロットするグラフである。

【発明を実施するための形態】

【0025】

10

本開示は、広範囲のWi-Fiバースト信号長にわたって動的誤差ベクトル振幅( EVM )が最小となる高線形性を有するR F電力増幅器回路に関する。R F電力増幅器の利得及び位相は、R F電力増幅器段の一以上へのバイアス電圧を使用した補償により、バースト持続時間全体にわたって、かつ、広範囲の周囲温度にわたって調整される。

【0026】

20

以下の詳細な説明は、添付図面に関連して、電力増幅器回路及びバイアス制御回路の、現在検討されているいくつかの実施形態の説明として考慮されるが、開示の発明が開発又は利用され得る唯一の形態を提示することを考慮するわけではない。本説明は、例示される実施形態に関連する機能及び特徴を記載する。しかしながら、異なる実施形態によって同じ又は等しい機能を遂行できることも理解すべきである。当該異なる実施形態は、本開示の範囲内に包含されることが意図される。さらに理解すべきなのは、第1、第2等のような関連用語の使用は、かかる実体間のそのような実際の関連性又は順序のいずれも、必ずしも要求又は示唆することのない、一の実体を他の実体から区別するためのみの使用となる点である。

【0027】

30

図1の線図は、物理層コンバージェンスプロトコル( PLCP )データ単位( PPDU 10 )を例示する。これは、IEEE802.11規格のもとで画定される基本的な物理層送信フレームを代表すると理解される。上述したように、802.11acのようなごく最近のWi-Fi規格は、802.11acが基礎とする初期の802.11a及び802.11n規格と同様、データが等間隔のサブキャリアにおいて送信される直交周波数分割マルチプレクシングを利用する。サブキャリアの数は帯域幅に大きく依存し、20MHz帯域幅のための64サブキャリアから、160MHz帯域幅のための512サブキャリアまでばらつき得る。初期の802.11a及び802.11n規格のもとで動作するレガシーデバイスと共に存するべく、超高スループット( VHT )デバイスが必要とされる。したがって、VHTデバイスは、すべての802.11デバイスがパケットと同期し得るように、各20MHzサブ帯域において同じプリアンブルを送信する。

【0028】

40

さらに詳しくは、混合フォーマットPPDU10が、2シンボルのレガシーショートトレーニングフィールド( L-STF )と、やはり2シンボルのレガシーロングトレーニングフィールド( L-LTF )とを含む。これらは、以前の規格との下位互換性を目的として使用され、さもなくばR F電力増幅器の効率を低減させるピーク対平均電力比( PAR )の効果を緩和するべく、各20MHzサブ帯域のために位相回転によって複製される。これらのトレーニングフィールドの後には、バイナリ位相シフトキーイング( BPSK )によって送信される1シンボルのレガシー信号フィールド( L-SIG )が続く。

【0029】

VHT送信に固有のフィールドは、802.11acのPPDU10の一部でもあり、2シンボルのVHT-SIG-Aフィールドを含む。これは、受信器がどのようにして後続パケットを解釈するべきかを通信し、帯域幅、MIMOストリームの数、使用される空間・時間ロックコード、ガードインターバル等を特定する。加えて、MIMO動作に対する利得制御推定を改善するために使用される1シンボルのVHTショートトレーニング

50

フィールド (VHT-STF) と、それぞれ 1 シンボルの可変数 (1、2、4、6 又は 8 つ) の VHT ロングトレーニングフィールド (VHT-LTF) とが存在する。ペイロードデータを詳述する VHT-SIG-B フィールドが存在する。これは、マルチユーザー モードのためのデータ長及び変調コーディング方式を含む。これらのフィールドに引き続くのが DATA データフィールドである。

#### 【0030】

ここで図 2 の線図を参照すると、OFDM トレーニングシーケンス構造 12 には、t1 から t10 までのショートトレーニングシンボルと、ガードインターバル GI2 によって区切られた T1 及び T2 のロングトレーニングシンボルとが含まれる。トレーニングシンボルの第 1 セット 12a が、信号検出、自動利得制御及びダイバーシティ選択を目的として使用される一方、トレーニングシンボルの第 2 セット 12b は、受信器ノードにおける粗い周波数オフセット推定とタイミング同期とを目的として使用される。各シンボルは、16 サンプル長すなわち  $0.8 \mu s$  である。第 3 セット 12c 内にあるロングトレーニングシンボルは、細かい周波数オフセット推定とチャンネル係数推定とを目的として使用される。ロングトレーニングシンボルの後には、それぞれがガードインターバル GI によって区切られた SINAL 及び DATA フィールドが続く。

#### 【0031】

位相トラッキングは、Wi-Fi 実装にとっての中心的 requirement である。OFDM (直交周波数分割マルチプレクシング) が多数のサブキャリアからなり、各サブキャリアが BPSK 、 QPSK 及び QAM のような振幅及び位相変調を備えるからである。ここで図 3 の線図を参照すると、受信チェーンにおいて PLL (位相ロックループ) 周波数を設定するべく、粗い周波数オフセット推定が、第 2 シンボルにおいて復調器により使用される。周波数検出器が信号の位相検出に基づくことが理解される。復調器における細かい周波数オフセット推定が、第 4 シンボルの終わりまでに PLL の正確な周波数を設定する。基準位相は

$\phi = 0$  に設定される。各連続シンボルが  $\phi = 0$  と対比されるので、各連続シンボルは、周波数オフセットが PLL において確立される箇所である位相  $\phi_1$  を基準とする位相誤差  $\phi_n$  を有すると理解される。かかる誤差の合計が、送信チェーンに存在し得る他の振幅誤差を伴って、パケットバーストにわたる全体的な EVM をもたらすと理解される。この手法は、業界においてプリアンブルトラッキングと称され、ペイロードトラッキング手法に対し、必要なプロセッサリソースが最小限になりかつ Wi-Fi システムの電流消費が低減されるとの利点を有すると理解される。

#### 【0032】

本開示の様々な実施形態は、プリアンブルトラッキング Wi-Fi システムにおいて動的 EVM を最小限にすることに関する。図 4 の模式的な線図を参照すると、バイアス制御回路 14a の第 1 実施形態が、トランジスタ Q1 によって代表される RF 電力増幅器段に接続されるように示される。この点で、バイアス制御回路 14a はバイアス制御出力 16 を有すると理解される。トランジスタ Q1 のゲートは、RF 電力増幅器入力に対応し、RF 電力増幅器入力には RF 信号入力も接続される。

#### 【0033】

RF 電力増幅器、例えばトランジスタ Q1 は、ミラートランジスタ Q2 を含む電流ミラーアンプ回路 18 によるバイアスを受ける。ミラートランジスタ Q2 のゲート端子及びドレイン端子は RF 電力増幅器の入力、具体的にはトランジスタ Q1 のゲート端子に接続される。抵抗器 R1 がトランジスタ Q1 及び Q2 の各ゲート端子を相互接続し、RF 信号入力をバイアス制御回路 14 からデカプリングすると理解される。したがって、抵抗器 R1 は大きな値を有する。ミラートランジスタ Q2 には、主要電流源 20 を介してバイアスがかけられ、主要電流源 20 は、抵抗器 R2 に直列するミラートランジスタ Q2 のドレインに接続される。主要電流源 20 は、RF 信号送信バーストの間中、一定電流を生成すると理解される。

#### 【0034】

主要電流源 20 に加え、バイアス制御回路 14 の様々な実施形態も、補助電流源 22 に

10

20

30

40

50

組み入れられると理解される。主要電流源 20 と同様、補助電流源 22 は、オンにされると一定電流を出力する。バイアス制御回路 14 はさらに、ランプアップスイッチ 24、すなわち、補助電流源 22 を選択的にアクティブにするトランジスタ Q3 を含む。一般に制御信号と称される開始ランプ信号 26 により、トランジスタ Q3 はオン及びオフにされる。開始ランプ信号 26 は、RF 信号送信バーストとともに、具体的にはその開始時に、オン又は高の状態に遷移すると理解される。トランジスタ Q3 がオンにされると、補助電流源 22 から抵抗器 R3 を経由する DC 電流が、ランプアップキャパシタ C1 の充電を開始する。

#### 【 0 0 3 5 】

すなわち、図 5 に例示のように、補助電流源 22 の出力が、ランプアップスイッチ 24 によって制御されるとおりに、ランプアップキャパシタ C1、ランプダウンスイッチ 28 及びバッファ段 30 に接続される。ランプダウンスイッチ 28 は、停止ランプ信号 32 によって選択的にアクティブにされ得るトランジスタ Q4 に対応する。一般に、開始ランプ信号 26 がアクティブになると、停止ランプ信号が非アクティブとなってトランジスタ Q4 がオフになる。

#### 【 0 0 3 6 】

さらに詳細には、バッファ段 30 は、トランジスタ Q5 に基づくソースフォロワ（共通ドレイン段）として実装してよい。トランジスタ Q5 のゲート端子が入力に、ソース端子が出力に対応する。バッファ段 30 の入力、例えばトランジスタ Q5 のゲート端子における電圧は、プロット 34 に示されるように、RF 信号送信バーストの持続時間にわたって線形依存性を有すると理解される。この電圧は、加算ノード 36 において主要電流源 20 からの電圧に加えられる。加算ノード 36 は、トランジスタ Q5 のソース端子、並びにミラートランジスタ Q2 のドレイン端子及びゲート端子に接続される（加算ノード）。主要電流源 20 からの一定 DC 電圧が、補助電流源 22 からのランプ電圧と一緒にになって、プロット 38 に持続時間  $T_{バースト}$  とともに表されるバイアス信号をもたらす。様々な実施形態によれば、加算ノード 36 において主要電流源 20 から供給される電圧とともに線形的に増加する電圧の傾きが、RF 信号送信バースト全体にわたって S21（利得）及び S21 位相特性を補償すると理解される。したがって、全体的な動的 EVM の最小化を達成することができる。

#### 【 0 0 3 7 】

RF 信号送信バーストの終わりに、開始ランプ信号 26 が非アクティブ又はオフにされることにより、補助電流源 22 がデカプリングされる。さらに、停止ランプ信号 32 がアクティブ又はオンにされることにより、ランプダウンスイッチ 28 例えばトランジスタ Q4 がアクティブにされる。ランプアップキャパシタ C1 に格納された残りの電圧は、グランドへの電流経路を与えるトランジスタ Q4 の小抵抗を介して放電されると理解される。

#### 【 0 0 3 8 】

第 2 実施形態のバイアス制御回路 14b が、図 6 の模式的な線図に示される。再びであるが、バイアス制御回路 14 は、トランジスタ Q1 により表される RF 電力増幅器段に接続され、バイアス制御出力 16 を画定する。トランジスタ Q1 のゲートは、RF 信号入力が接続された RF 電力増幅器入力に対応する。

#### 【 0 0 3 9 】

第 1 実施形態 14a と同様、RF 電力増幅器、例えばトランジスタ Q1 は、ミラートランジスタ Q2 を含む電流ミラー回路 18 によってバイアスがかけられる。ミラートランジスタ Q2 のゲート端子及びドレイン端子は、RF 電力増幅器の入力に、具体的にはトランジスタ Q1 のゲート端子に接続される。抵抗器 R1 がトランジスタ Q1 及び Q2 の各ゲート端子を相互接続し、RF 信号入力をバイアス制御回路 14 からデカプリングする。ミラートランジスタ Q2 には、主要電流源 20 によってバイアスがかけられる。主要電流源 20 は、抵抗器 R2 と直列となるようにミラートランジスタ Q2 のドレインに接続される。主要電流源 20 は、RF 信号送信バースト中に一定電流を生成する。

#### 【 0 0 4 0 】

10

20

30

40

50

バイアス制御回路 14b の第 2 実施形態はまた、オンになると一定電流を出力する補助電流源 22 を組み入れる。再びであるが、ランプアップスイッチ 24 (トランジスタ Q3) が、補助電流源 22 を選択的にアクティブにする。一般に制御信号と称される開始ランプ信号 26 により、トランジスタ Q3 がオン及びオフにされる。第 2 実施形態において、開始ランプ信号 26 は、プロット 40 に示されるパルスであり、RF 信号送信バーストの開始時に生成される。トランジスタ Q3 がオンになる一方、補助電流源 22 からの DC 電流は抵抗器 R3 を介してランプアップキャパシタ C1 と特定の電圧レベルまで充電する。開始ランプ信号 26 のパルス持続時間は短いので、充電時間も短い。これは、信号シンボル持続時間未満と理解され、数ナノ秒の長さにすぎない。

## 【0041】

10

ひとたび開始ランプ信号 26 がゼロに戻ると、ランプアップキャパシタ C1 は抵抗器 R5 を介して放電を行う。抵抗器 R5 は、補助電流源 22 の出力及びランプアップキャパシタ C1 にも接続される。すなわち、(ランプアップキャパシタ C1、抵抗器 R5 及び補助電流源 22 が接続された) ノード 42 には、RF 信号送信の最小バースト幅未満となる時間フレームの中に指数関数的に減衰する電圧が存在する。様々な実施形態によれば、この持続時間は数十マイクロ秒と理解される。一例のプロット 44 は、ランプアップキャパシタ C1 の、漸次的な放電が引き続いて生じる初期高速ランプアップ充電を示す。

## 【0042】

バイアス制御回路 14b の第 2 実施形態はインバータ段 46 を組み入れる。インバータ段 46 への入力は、ノード 42、例えばランプアップキャパシタ C1、補助電流源 22 の出力、及び抵抗器 R5 に接続される。インバータ段 46 は、その出力において、プロット 48 に示されるように、電圧信号を反転させる。ここで、急激な電圧降下が存在し、その後、持続時間の引き延ばしを目的とした増加が引き続いて生じる。この電圧は、バッファ段 30 への入力となる。これは、加算ノード 36 において主要電流源 20 による一定電圧信号出力と組み合わせられる。プロット 50 は、この組み合わせに従う典型的なバイアス制御電圧信号を例示する。

20

## 【0043】

明らかに考えられることだが、指数関数的に増加する電圧の傾きは、ランプアップキャパシタ C1 及び / 又は抵抗器 R5 の値を変更することによって調整できる。さらに、ランプアップキャパシタ C1 に充電される初期電圧レベルは、加算ノード 36 において主要電流源 20 が与える電圧とともに、RF 信号送信バースト全体にわたって利得及び位相特性を補償する結果をもたらす。したがって、全体的な動的 EVM を最小限にできる。ランプアップ時間は、動的 EVM が、RF 信号送信バースト開始時における DC 電圧の短いスパイクによって劣化されないように選択される。考慮された実施形態では、連続シンボルの位相が、細かい周波数オフセット推定の間、補償された位相と対比されることに起因して最初のいくつかの送信されたシンボルが歪んだにもかかわらず、RF 信号送信バースト中の全体的な EVM は最小限になると理解される。

30

## 【0044】

40

ここで図 7 の模式的な線図を参照すると、出力 52 がバイアス電流源として様々な RF 電力増幅器に同様に接続可能なバイアス制御回路 14c のさらなる第 3 実施形態が存在する。バイアス制御回路 14c は、3 つの出力ノードに安定電流を与えるバンドギャップ基準回路 54 に接続されてよい。第 1 電流出力 I1 が、グランドに結びつけられた抵抗器 R1 に接続され、第 2 電流出力 I2 が、やはりグランドに結びつけられた抵抗器 R2 に接続される。したがって、抵抗器 R1 及び R2 は、第 1 及び第 2 電流出力 I1 及び I2 それぞれと一緒にになって、V1 及び V2 を基準電圧として画定する。

## 【0045】

バイアス制御回路 14c はまた、基準電圧 V1 に結びつけられた第 1 投端子 56a と、基準電圧 V2 に結びつけられた第 2 投端子 56b とを備えたスイッチ 55 も含む。スイッ

50

チ 5 5 はさらに、イネーブルライン入力 6 0 a 及び / 又は逆イネーブルライン入力 6 0 b に応じて第 1 及び第 2 投端子 5 6 a、5 6 b の一方に選択的に接続される極端子 5 8 も含む。極端子 5 8 は、抵抗器 R 及びキャパシタ C によって画定されたランプ R C ネットワーク 6 2 に接続される。様々な実施形態によれば、ランプ R C ネットワーク 6 2 は、持続時間が変化する R F 送信バーストにおける動的 E V M 障害を補償するべく、基準電圧 V 1 から V 2 までランプするための時定数を設定する。

#### 【 0 0 4 6 】

演算増幅器 6 4 が、第 1 差動入力 6 6 a、第 2 差動入力 6 6 b 及び演算増幅器出力 6 8 を備える。バンドギャップ基準回路 5 4 はまた、演算増幅器 6 4 に安定電流を与える。

#### 【 0 0 4 7 】

ランプ R C ネットワーク 6 2 が第 1 差動入力 6 6 a に接続される一方、演算増幅器出力 6 8 は第 2 差動入力 6 6 b へとフィードバックされる。具体的には、演算増幅器出力 6 8 が、随意的ではあるが、P M O S 型が好ましい出力トランジスタ 7 0 のゲートに接続される。出力トランジスタ 7 0 のドレイン端子は、抵抗器 R 3 及び R 4 により形成された抵抗性分割器からなるフィードバックネットワーク 7 2 に接続される。抵抗器 R 3 及び R 4 間の接合部が、第 2 差動入力 6 6 b に接続される。さらに、出力トランジスタ 7 0 のドレイン端子が出力 5 2 に対応すると理解される。出力 5 2 における電圧レベルは、フィードバックネットワーク 7 2、出力トランジスタ 7 0 及び演算増幅器 6 4 によって設定される。

#### 【 0 0 4 8 】

上述のように、出力 5 2 は、R F 電力増幅器トランジスタ段に、さらに詳しくは、かかるトランジスタのドレイン端子に接続される。多段電力増幅器において、バイアス制御回路 1 4 c の出力 5 2 は、電流の消費が最小量の第 1 段に接続されてよいが、出力 5 2 が任意の他の段に接続され、最終段に限られなくてよいことも考えられる。

#### 【 0 0 4 9 】

図 8 A ~ 8 C のグラフを参照すると、イネーブルライン入力 6 0 、同じ持続時間中に得られた基準電圧 V r e f 、及び出力 5 2 からの出力電圧を示す様々なタイミング図が考慮される。特に、図 8 A は、イネーブルライン入力 6 0 をプロットする。時間 T 1 において「高」となり、R F 送信バーストの持続時間中、高が維持される。図 8 B は、演算増幅器 6 4 への基準電圧入力が最初に電圧レベル V 1 から開始し、時間 T 1 になって初めてイネーブルライン入力 6 0 が「高」に遷移することを示す。ここで、基準電圧入力は、時間 T 1 から時間 T 1 プラス R C 時定数までに電圧レベル V 2 へと遷移する。ひとたびイネーブルライン入力 6 0 がゼロに戻るように遷移すると、基準電圧入力は電圧レベル V 1 へと遷移する。最後に、図 8 C のプロットは、V 1 ( R 3 + R 4 ) / R 4 又は V 2 ( R 3 + R 4 ) / R 4 として定義される出力 5 2 の出力電圧を示す。すなわち、イネーブルライン入力 6 0 が低の場合、出力電圧は基準電圧 V 1 及びフィードバックネットワーク 7 2 の関数となる一方、イネーブルライン入力 6 0 が高の場合、出力電圧は基準電圧 V 2 及びフィードバックネットワーク 7 2 の関数となる。

#### 【 0 0 5 0 】

ランプ R C ネットワーク 6 2 の抵抗器 R 及びキャパシタ C 、並びにフィードバックネットワーク 7 2 の抵抗器 R 3 及び R 4 を含む様々なコンポーネントが一つのコンポーネントとして描かれているにもかかわらず、当業者には、かかるコンポーネントを画定するべく複数のコンポーネントを組み合わせ得ることがわかる。さらに、バイアス制御回路 1 4 の構成及び配列が考慮されてきたが、考えられる動的 E V M 最小化の目的を達成するための当該コンポーネントの特定値は、当業者の視野内にある。

#### 【 0 0 5 1 】

図 9 のグラフは、バイアス制御回路 1 4 c のシミュレートされた過渡応答を経時的にプロットする。異なるコンポーネント値に対し、第 1 領域 7 4 が output 初期電圧レベルに関する一方、第 2 領域 7 6 は output 最終電圧レベルに関する。

#### 【 0 0 5 2 】

本開示の様々な実施形態によれば、基準電圧 V 1 及び V 2 を、異なる周囲温度及びト

10

20

30

40

50

ンジスタ接合部温度に対して調整することができる。RF電力増幅器の位相特性及び振幅特性がこれらに依存し得るからである。図10のグラフは、周囲温度範囲にわたる補償特性を示す。ここで、第1セットのプロット78が、正の、負の、及び一定の温度プロファイルを伴う出力初期電圧レベルを示し、第2セットのプロット80が、正の、負の、及び一定の温度プロファイルを伴う出力最終電圧レベルを示す。この点において、バイアス制御回路14は、バンドギャップ基準回路54に接続可能な周囲温度電圧調整回路を含み得る。

### 【0053】

考慮されるのは、本開示のバイアス制御回路14が、RFトランジスタ段の動的切り替えの帰結である動的EVMを補償するべく、デジタル変調無線通信モダリティにおいて、及び異なる半導体技術に対して利用できることである。

10

### 【0054】

ここに示される詳細は、一例であって、電力増幅器の実施形態の例示による説明を目的とするにすぎず、原理及び概念的側面の最も有用かつ容易に理解される説明と思われるものを与える目的で提示される。この点において、必要以上に具体的に詳細を示す試みはなされていない。本説明を図面とともに読むことで、本開示のいくつかの形態をいかにして実際に具体化できるのかが当業者にとって明らかとなる。

【図1】

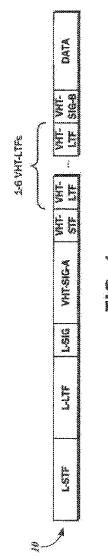


FIG. 1

【図2】

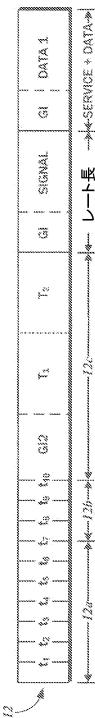
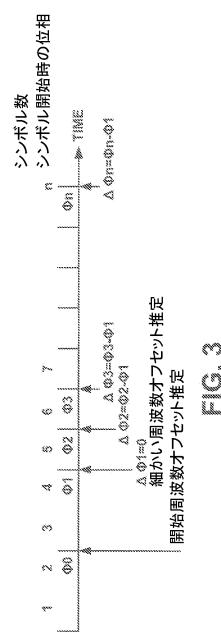
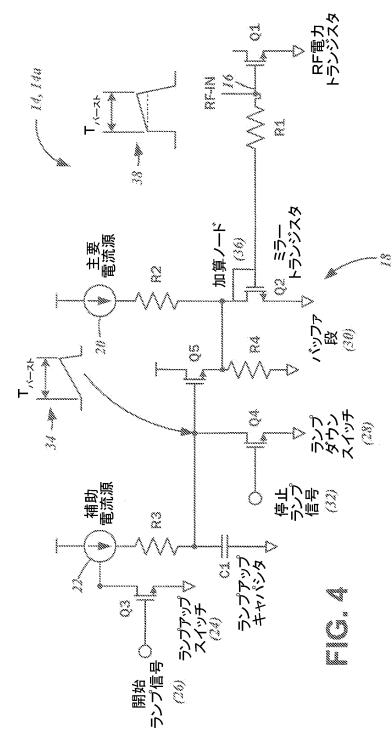


FIG. 2

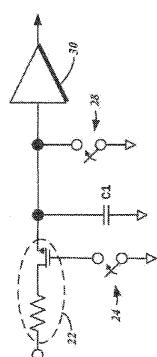
【図3】



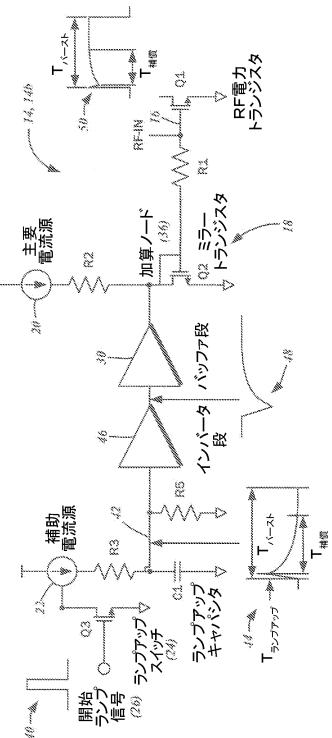
【図4】



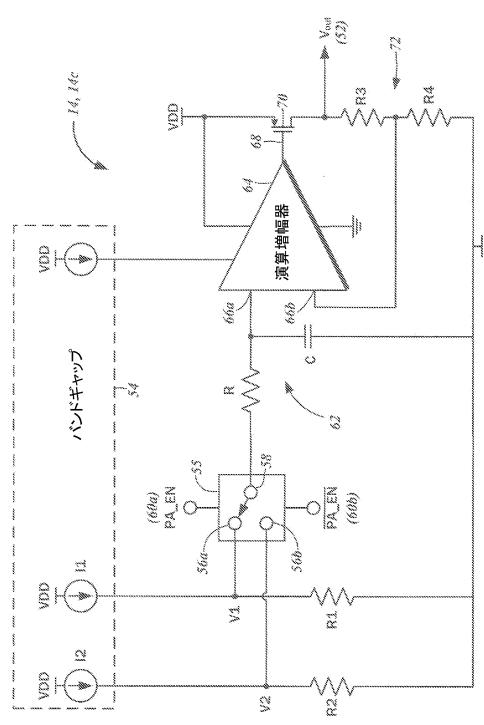
【図5】



【図6】



【図7】



7

【 四 8 】

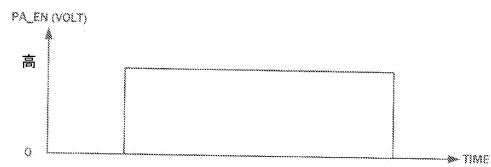


FIG. 8A

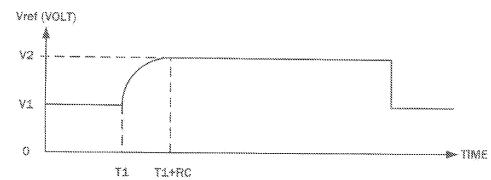


FIG. 8B

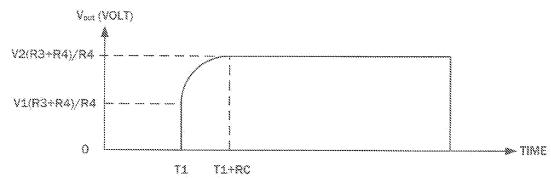
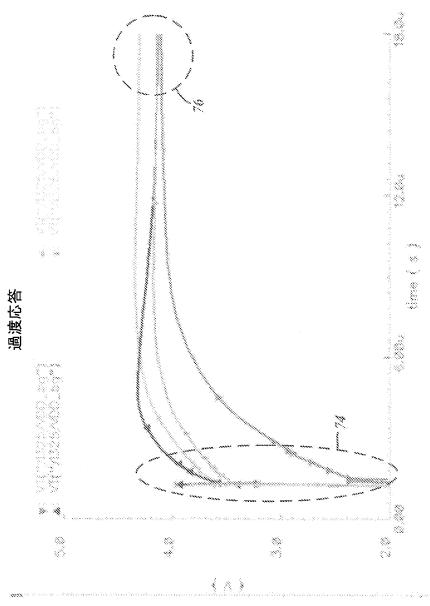


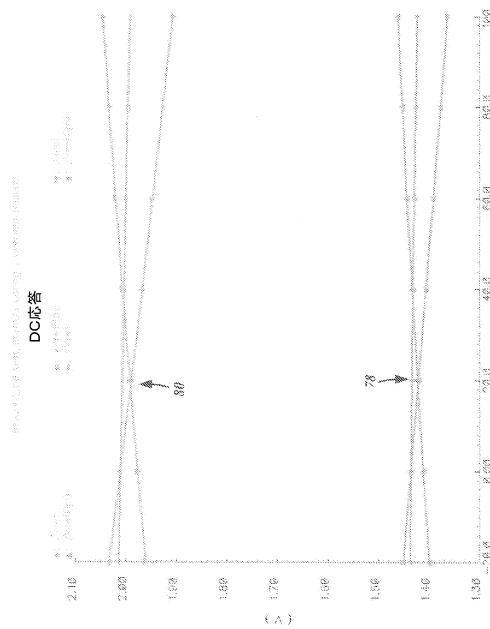
FIG. 8C

【図9】



616

【図10】



EIG. 10

---

フロントページの続き

早期審査対象出願

- (72)発明者 ゴルバチョフ、 オレクサンドル  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付
- (72)発明者 リー、 チャン  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付
- (72)発明者 アシュバー、 フロイド  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付
- (72)発明者 サイディ、 アイディン  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付
- (72)発明者 ムジオル、 ローター  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付
- (72)発明者 チャン、 リゼット エル.  
アメリカ合衆国 92618 カリフォルニア州 アーバイン アーバイン センター ドライブ  
7595 スイート 200 アールエフアクシス インコーポレイテッド 気付

審査官 小林 正明

- (56)参考文献 特開2009-283991(JP, A)  
特開昭60-091701(JP, A)  
特開2009-146172(JP, A)  
特開2008-011086(JP, A)

(58)調査した分野(Int.Cl. , DB名)

H03F 1/00 - 3/68