

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年7月25日(25.07.2024)



(10) 国際公開番号

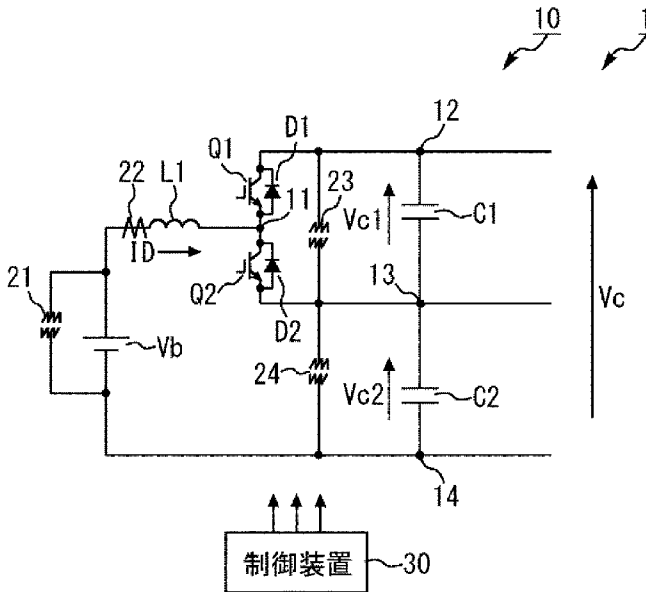
WO 2024/154199 A1

- (51) 国際特許分類:
H02M 3/155 (2006.01)
- (21) 国際出願番号: PCT/JP2023/001020
- (22) 国際出願日: 2023年1月16日(16.01.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社 T M E I C (TMEIC CORPORATION) [JP/JP]; 〒1040031 東京都中央区京橋三丁目1番1号 Tokyo (JP).
- (72) 発明者: 木下 雅博 (KINOSHITA, Masahiro); 〒1040031 東京都中央区京橋三丁目1番1号 株式会社 T M E I C 内 Tokyo (JP).
- (74) 代理人: 弁理士法人高田・高橋国際特許事務所 (TAKADA, TAKAHASHI & PARTNERS); 〒1040045 東京都中央区築地1丁目12番2号 コンワビル7階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: DC ELECTRIC POWER CONVERSION DEVICE

(54) 発明の名称: 直流電力変換装置

[図1]



30 Control device

(57) Abstract: This DC electric power conversion device comprises a chopper circuit having a first switch that is connected in series to a first connection point and a second connection point, a first diode that is connected in antiparallel to the first switch, a second switch that is connected in series to the first connection point and a third connection point, a second diode that is connected in antiparallel to the second switch, a first capacitor that is connected in series to the second contact point and the third contact point, a second capacitor that is connected in series to the third contact point and a fourth contact point, and a DC power supply and a first reactor that are connected in series to the fourth connection point and the

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

first connection point in the stated order. In the chopper circuit, when a step-up mode is in effect, an electric current path returning to the DC power supply from the DC power supply via the first reactor, the first connection point, the second switch, the third connection point, the second capacitor, and the fourth connection point in the stated order is formed while the first switch is off and the second switch is on, and an electric current path returning to the DC power supply from the DC power supply via the first reactor, the first connection point, the first diode, the second connection point, the first capacitor, the third connection point, the second capacitor, and the fourth connection point in the stated order is formed while the first switch and the second switch are both off. Additionally, in the chopper circuit, when a step-down mode is in effect, an electric current path returning to the second capacitor via the second capacitor, the third connection point, the first capacitor, the second connection point, the first switch, the first connection point, the first reactor, the DC power supply, and the fourth connection point in the stated order is formed while the first switch is on and the second switch is off, and an electric current path returning on the second capacitor via the second capacitor, the third connection point, the second diode, the first connection point, the first reactor, the DC power supply, and the fourth connection point in the stated order is formed while the first switch and the second switch are both off.

(57) 要約: 直流電力変換装置は、第1接続点と第2接続点との間に直列に接続される第1スイッチと、第1スイッチと逆並列に接続される第1ダイオードと、第1接続点と第3接続点との間に直列に接続される第2スイッチと、第2スイッチと逆並列に接続される第2ダイオードと、第2接続点と第3接続点との間に直列に接続される第1コンデンサと、第3接続点と第4接続点との間に直列に接続される第2コンデンサと、第4接続点と第1接続点との間に順に直列接続される直流電源及び第1リアクトルと、を有するチョップ回路を備え、昇圧モードのときは、チョップ回路では、第1スイッチがオフ状態かつ第2スイッチがオン状態のときに、直流電源から、第1リアクトル、第1接続点、第2スイッチ、第3接続点、第2コンデンサ、第4接続点を順次経由して、直流電源に戻る電流経路が形成され、第1スイッチがオフ状態かつ第2スイッチがオフ状態のときに、直流電源から、第1リアクトル、第1接続点、第1ダイオード、第2接続点、第1コンデンサ、第3接続点、第2コンデンサ、第4接続点を順次経由して、直流電源に戻る電流経路が形成され、降圧モードのときは、チョップ回路では、第1スイッチがオン状態かつ第2スイッチがオフ状態のときに、第2コンデンサ、第3接続点、第1コンデンサ、第2接続点、第1スイッチ、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成され、第1スイッチがオフ状態かつ第2スイッチがオフ状態のときに、第2コンデンサ、第3接続点、第2ダイオード、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成される。

明 細 書

発明の名称： 直流電力変換装置

技術分野

[0001] 本発明は、直流電力変換装置に関する。

背景技術

[0002] 従来、直流電圧を変化させるチョッパ回路を有する直流電力変換装置が知られている。直流電力変換装置において、チョッパ回路は、半導体スイッチング素子（以下、「半導体スイッチ」とも称する。）のオン・オフを繰り返すことで直流電圧を変化させる。

[0003] 直流電力変換装置（チョッパ回路）は、例えば、昇圧モードの場合、一端側に接続される蓄電池や太陽電池等のバッテリーのエネルギーをリアクトルに蓄積させ、リアクトルに蓄積させたエネルギーによって、他端側に接続されるコンデンサを昇圧させる。このため、直流電力変換装置（チョッパ回路）には、リアクトルが必要である（例えば、特許文献1、2参照）。

先行技術文献

特許文献

[0004] 特許文献1：日本特許第5070937号公報

特許文献2：日本特許第6771700号公報

発明の概要

発明が解決しようとする課題

[0005] 図14は、双方向動作が可能な従来のチョッパ回路100の構成の一例を示す図である。図14において、チョッパ回路100は、リアクトル129と、IGBT（Insulated Gate Bipolar Transistor：絶縁ゲートバイポーラトランジスタ）等で構成される半導体スイッチ130A及び131Aとを有する。また、チョッパ回路100は、半導体スイッチ130A及び131Aとそれぞれ逆並列に接続されるダイオード（還流ダイオード）130D及び131Dと、平滑コンデンサ132と、回路端子133A及び133Bと、

回路端子135A及び135Bとを有する。なお、チョッパ回路100は、双方向、すなわち、昇圧モード及び降圧モードでの動作が可能である。

[0006] チョッパ回路100は、昇圧モードのときは、例えば、回路端子133Aと回路端子133Bとの間に不図示の直流電源が接続され、回路端子135Aと回路端子135Bとの間に不図示の負荷が接続される。一方、チョッパ回路100は、降圧モードのときは、例えば、回路端子133Aと回路端子133Bとの間に不図示の負荷が接続され、回路端子135Aと回路端子135Bとの間に不図示の直流電源が接続される。なお、チョッパ回路100は、昇圧モードのとき及び降圧モードのときは、それぞれ図14に示す矢印の向きに電流が流れる。

[0007] チョッパ回路100が昇圧モードの場合、半導体スイッチ130Aは、回路端子133Aと回路端子133Bとの間の不図示の直流電源の電圧Vと、回路端子135Aと135Bとの間の電圧Eとにより決定されるデューティ比に基づいてオン・オフされる。すなわち、半導体スイッチ130Aは、上記の回路端子135Aと135Bとの間の電圧Eが一定になるように、オン・オフ制御される。なお、半導体スイッチ131Aは、還流ダイオードとして動作させるためにオフ状態で固定される。

[0008] 図14に示す構成によれば、半導体スイッチ130Aがオン状態となると、リアクトル129に不図示の直流電源の電圧Vの全電圧がかかり、リアクトル129のリプル電流が増加し、リアクトル129の損失が増加するとともにリアクトル129が大型化する。すなわち、半導体スイッチ130Aがスイッチングすると、ダイオード131Dを通ったエネルギーが平滑コンデンサ132に充電される。この場合、リアクトル129にはVという全電圧がかかるため、リアクトル129が大型化するという課題があった。また、半導体スイッチ130AのスイッチングがEの電圧で行われるため、半導体スイッチの損失が増加するという課題があった。

[0009] 図15は、双方向動作が可能な従来の別のチョッパ回路200の構成の一例を示す図である。図15において、チョッパ回路200は、リアクトル2

01と、IGBT等で構成される半導体スイッチ202A、202B、203A、及び203Bとを有する。また、チョッパ回路200は、半導体スイッチ202A、202B、203A、及び203Bにそれぞれ逆並列に接続されるダイオード202AD、202BD、203AD、及び203BDを有する。また、チョッパ回路200は、 $E/2$ の直流電圧がある平滑コンデンサ204A及び204Bを有する。

[0010] 図15において、平滑コンデンサ204Aと平滑コンデンサ204Bとは、直列に接続されている。そして、半導体スイッチ202Aと半導体スイッチ203Aとを直列に接続した回路が平滑コンデンサ204Aの両端に接続され、半導体スイッチ202Aと半導体スイッチ203Aとの接続点が、リアクトル201の端子201aに接続されている。また、半導体スイッチ202Bと半導体スイッチ203Bとを直列に接続した回路が平滑コンデンサ204Bの両端に接続され、半導体スイッチ202Bと半導体スイッチ203Bとの接続点が、リアクトル201の端子201bに接続されている。なお、符号205は中性点を示している。また、回路端子206A及び206Bはリアクトル201の端子201c及び201dに接続され、回路端子207A及び207Bは、直列に接続された平滑コンデンサ204A及び204Bの両側の端子に接続されている。

[0011] 図15に示す構成によれば、半導体スイッチにより、電源電圧である V とコンデンサ電圧である $E/2$ との電圧差がリアクトル201にかかるため、リアクトル201を小型化することができる。また、半導体スイッチのスイッチングが $E/2$ の電圧で行われるため、半導体スイッチの損失を減らすことができる。しかし、必ず2個の半導体スイッチを電流が通過するため、半導体スイッチの導通損失が増加するという課題があった。

[0012] また、図15に示す構成によれば、例えば、昇圧モードの時は、半導体スイッチ202Aと半導体スイッチ202Bとを交互にスイッチングさせ、降圧モードの時は、半導体スイッチ203Aと203Bとを交互にスイッチングさせる。これにより、リアクトル201のリプル電流が減り、リアクトル

201を小型化させることができる。しかし、上側と下側とに半導体スイッチが存在するため、コンデンサ電圧の中性点205の電位（仮想アース電位）に対し、電源Vの電位が変動するため（電位が振れるため）、ノイズが増加する課題があった。

[0013] 図16は、図15に示す従来のチョッパ回路200を有する直流電力変換装置210の構成の一例を示す図である。図16において、直流電力変換装置210は、チョッパ回路200と、平滑コンデンサ204A及び204Bと、中性点（仮想アース）205と、電池211と、浮遊容量214A及び214Bと、電池211の中間電位215とを有する。

[0014] 例えば、蓄電池や太陽電池等の電池211には、対地間に浮遊容量214A及び214Bが存在する。図16に示す構成の場合、チョッパ回路200のスイッチングにより平滑コンデンサ204A及び204Bの仮想アース205の電位と、電池211の中間電位215との間に差が生じるので、浮遊容量214A及び214Bとアースとを介して漏れ電流が流れる。このため、図16に示す構成では、ノイズ障害が起きる可能性がある。なお、一般に、太陽電池等の電池211は、定格が大きく、浮遊容量214A及び214Bも大きいため、ノイズ障害の影響も大きくなるという課題があった。

[0015] このため、例えば、図15（図16）に示す構成において、ノイズの増加を抑制させるため、半導体スイッチ202Aと半導体スイッチ202B又は203Bとを同時にスイッチングさせて、電源Vの電位を固定させることが考えられる。しかし、この場合、図14に示す構成と同様にリアクトル201が大型化してしまう。

[0016] 図17は、双方向動作が可能な従来の別のチョッパ回路301を有する直流電力変換装置300の構成の一例を示す図である。図17において、直流電力変換装置300は、チョッパ回路301と、4個のパワー半導体素子303Q、304Q、305Q、及び306Qと、コンデンサ313と、コンデンサ316と、リアクトル321とを有する。チョッパ回路301は、パワー半導体素子303Qのソースとパワー半導体素子304Qのドレインと

が接続点300bで接続される。また、チョッパ回路301は、パワー半導体素子305Qのソースとパワー半導体素子306Qのドレインとが接続点300cで接続される。そして、チョッパ回路301は、接続点300bと接続点300cとの間にフライバックキャパシタとして機能するコンデンサ323を有する。

[0017] 図17に示すチョッパ回路301によれば、リアクトル321を流れる高周波リップル電流は、例えば、昇圧比が2倍程度で大幅に抑制されるため、リアクトル321を小型化することができる。このため、チョッパ回路301は、例えば、通流比率50%で概ね2倍に昇圧する動作では、有効な回路方式である。すなわち、図17に示すように、チョッパ回路301において、コンデンサ323を設け、コンデンサ316とコンデンサ323との電圧差がリアクトル321にかかるように構成することで、リアクトル321を小型化することができる。しかし、図17に示す構成では、専用のコンデンサ323が必要であり、かつコンデンサ323が大型化する課題があった。また、図17に示す構成では、電流は、必ず2個のパワー半導体素子（半導体スイッチ）を通過するため、半導体スイッチの損失が増加するという課題があった。

[0018] そこで、本件開示は、従来よりも、リアクトルのリップル電流の低減及びリアクトルの小型化、並びに半導体スイッチの損失の低減及び低コスト化を図ることができ、かつ低ノイズとすることができる直流電力変換装置を提供することを目的とする。

課題を解決するための手段

[0019] 一態様に係る直流電力変換装置は、第1接続点と第2接続点との間に直列に接続される第1スイッチと、第1スイッチと逆並列に接続される第1ダイオードと、第1接続点と第3接続点との間に直列に接続される第2スイッチと、第2スイッチと逆並列に接続される第2ダイオードと、第2接続点と第3接続点との間に直列に接続される第1コンデンサと、第3接続点と第4接続点との間に直列に接続される第2コンデンサと、第4接続点と第1接続点

との間に順に直列接続される直流電源及び第1リアクトルと、を有するチョッパ回路を備え、昇圧モードのときは、チョッパ回路では、第1スイッチがオフ状態かつ第2スイッチがオン状態のときに、直流電源から、第1リアクトル、第1接続点、第2スイッチ、第3接続点、第2コンデンサ、第4接続点を順次経由して、直流電源に戻る電流経路が形成され、第1スイッチがオフ状態かつ第2スイッチがオフ状態のときに、直流電源から、第1リアクトル、第1接続点、第1ダイオード、第2接続点、第1コンデンサ、第3接続点、第2コンデンサ、第4接続点を順次経由して、直流電源に戻る電流経路が形成され、降圧モードのときは、チョッパ回路では、第1スイッチがオン状態かつ第2スイッチがオフ状態のときに、第2コンデンサ、第3接続点、第1コンデンサ、第2接続点、第1スイッチ、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成され、第1スイッチがオフ状態かつ第2スイッチがオフ状態のときに、第2コンデンサ、第3接続点、第2ダイオード、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成されることを特徴とする。

[0020] 別の態様に係る直流電力変換装置は、第1接続点と第2接続点との間に直列に接続される第1ダイオードと、第1接続点と第3接続点との間に直列に接続される第2スイッチと、第2スイッチと逆並列に接続される第2ダイオードと、第2接続点と第3接続点との間に直列に接続される第1コンデンサと、第3接続点と第4接続点との間に直列に接続される第2コンデンサと、第4接続点と第1接続点との間に順に直列接続される直流電源及び第1リアクトルと、を有するチョッパ回路を備え、昇圧モードのときは、チョッパ回路では、第2スイッチがオン状態のときに、直流電源から、第1リアクトル、第1接続点、第2スイッチ、第3接続点、第2コンデンサ、第4接続点を順次経由して、直流電源に戻る電流経路が形成され、第2スイッチがオフ状態のときに、直流電源から、第1リアクトル、第1接続点、第1ダイオード、第2接続点、第1コンデンサ、第3接続点、第2コンデンサ、第4接続点

を順次経由して、直流電源に戻る電流経路が形成されることを特徴とする。

[0021] 別の態様に係る直流電力変換装置は、第1接続点と第2接続点との間に直列に接続される第1スイッチと、第1スイッチと逆並列に接続される第1ダイオードと、第1接続点と第3接続点との間に直列に接続される第2ダイオードと、第2接続点と第3接続点との間に直列に接続される第1コンデンサと、第3接続点と第4接続点との間に直列に接続される第2コンデンサと、第4接続点と第1接続点との間に順に直列接続される直流電源及び第1リアクトルと、を有するチョッパ回路を備え、降圧モードのときは、チョッパ回路では、第1スイッチがオン状態のときに、第2コンデンサ、第3接続点、第1コンデンサ、第2接続点、第1スイッチ、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成され、第1スイッチがオフ状態のときに、第2コンデンサ、第3接続点、第2ダイオード、第1接続点、第1リアクトル、直流電源、第4接続点を順次経由して、第2コンデンサに戻る電流経路が形成されることを特徴とする。

発明の効果

[0022] 本件開示によれば、従来よりも、リアクトルのリップル電流の低減及びリアクトルの小型化を図ることができるとともに、半導体スイッチの損失の低減及び低コスト化を図ることができ、かつ低ノイズである直流電力変換装置を提供することができる。

図面の簡単な説明

[0023] [図1]第1実施形態に係る直流電力変換装置の構成の一例を示す図である。
[図2]昇圧モードである場合において図1に示すチョッパ回路における電流の流れを示す図である。
[図3]降圧モードである場合において図1に示すチョッパ回路における電流の流れを示す図である。
[図4]図1から図3に示す直流電力変換装置における制御装置の構成及び昇圧モードのときの制御方式の一例を示す図である。

[図5]図1から図3に示す直流電力変換装置における制御装置の構成及び降圧モードのときの制御方式の一例を示す図である。

[図6]第2実施形態に係る直流電力変換装置の構成の一例を示す図である。

[図7]図6に示すチョッパ回路において第2コンデンサのエネルギーを第1コンデンサに移行するときの電流の流れを示す図である。

[図8]図6に示すチョッパ回路において第1コンデンサのエネルギーを第2コンデンサに移行するときの電流の流れを示す図である。

[図9]図6から図8に示す直流電力変換装置における制御装置の構成及び第1コンデンサと第2コンデンサとの電圧バランスを制御するときの制御方式の一例を示す図である。

[図10]第3実施形態に係る直流電力変換装置におけるチョッパ回路の構成の一例を示す図である。

[図11]第4実施形態に係る直流電力変換装置におけるチョッパ回路の構成の一例を示す図である。

[図12]第5実施形態に係る直流電力変換装置におけるチョッパ回路の構成の一例を示す図である。

[図13]図1から図12に示した実施形態における制御装置が有する処理回路のハードウェア構成例を示す概念図である。

[図14]双方向動作が可能な従来のチョッパ回路の構成の一例を示す図である。

[図15]双方向動作が可能な従来の別のチョッパ回路の構成の一例を示す図である。

[図16]図15に示す従来のチョッパ回路を有する直流電力変換装置の構成の一例を示す図である。

[図17]双方向動作が可能な従来の別のチョッパ回路を有する直流電力変換装置の構成の一例を示す図である。

発明を実施するための形態

[0024] 以下、本件開示に係る直流電力変換装置の実施形態について、図面を用い

て説明する。

[0025] <第1実施形態>

図1は、第1実施形態に係る直流電力変換装置1の構成の一例を示す図である。

[0026] 図1に示すとおり、直流電力変換装置1は、チョッパ回路10と、制御装置30とを有する。直流電力変換装置1は、「直流直流変換器(DC(Direct Current) / DCコンバータ)」等とも称され、例えば、所定の電圧を出力する直流電源から異なる電圧の直流電圧を作り出す電源装置である。

[0027] チョッパ回路10は、直流チョッパとも称され、例えば、半導体スイッチング素子のオン・オフを繰り返すことで直流電圧を変化させる。なお、本実施形態のチョッパ回路10は、出力の直流電圧が入力の直流電圧より高くなる昇圧と、出力の直流電圧が入力の直流電圧より低くなる降圧との両方を行うことができる昇降圧チョッパである。

[0028] チョッパ回路10は、直流電源Vbと、第1リアクトルL1と、第1半導体スイッチQ1と、第2半導体スイッチQ2と、第1ダイオードD1と、第2ダイオードD2と、第1コンデンサC1と、第2コンデンサC2とを有する。また、チョッパ回路10は、これらの構成が、第1接続点11と、第2接続点12と、第3接続点13と、第4接続点14とを介して相互に接続される。

[0029] すなわち、第1コンデンサC1と第2コンデンサC2とが、第3接続点13を介して直列接続され、第1半導体スイッチQ1と第2半導体スイッチQ2とが、第1接続点11を介して直列接続される。そして、直列接続された第1半導体スイッチQ1と第2半導体スイッチQ2とが、第1コンデンサC1の両端の第2接続点12と第3接続点13とを介して第1コンデンサC1の両端と接続される。そして、第1半導体スイッチQ1と第2半導体スイッチQ2との接続点である第1接続点11と第1リアクトルL1の一端とが接続され、第1リアクトルL1の他端と直流電源Vbの一端とが接続される。そして、直流電源Vbの他端が、第4接続点14を介して第2コンデンサC

2と接続される。なお、第1ダイオードD1は、第1半導体スイッチQ1と逆並列に接続され、第2ダイオードD2は、第2半導体スイッチQ2と逆並列に接続される。

[0030] 直流電源Vbは、例えば、蓄電池（バッテリー）等であり、第4接続点14と第1リアクトルL1との間に直列接続される。直流電源Vbは、チョッパ回路10（直流電力変換装置1）が昇圧モードのときは、第1コンデンサC1と第2コンデンサC2とに向けて電力を放電する。直流電源Vbは、チョッパ回路10（直流電力変換装置1）が降圧モードのときは、第1コンデンサC1と第2コンデンサC2とから受ける電力により充電される。

[0031] 第1リアクトルL1は、直流電源Vbと第1接続点11との間に順に直列接続される。第1リアクトルL1は、例えば、チョッパ回路10（直流電力変換装置1）が昇圧モードのときは、直流電源Vbから供給される電力によるエネルギーを蓄積し、蓄積したエネルギーによって第1コンデンサC1と第2コンデンサC2とを昇圧する。

[0032] 第1半導体スイッチQ1は、第1接続点11と第2接続点12との間に接続され、第2半導体スイッチQ2は、第1接続点11と第3接続点13との間に接続される。第1半導体スイッチQ1と第2半導体スイッチQ2とは、例えば、IGBT等で構成される半導体スイッチング素子である。第1半導体スイッチQ1と第2半導体スイッチQ2とは、例えば、出力電圧・出力電流等に応じたチョッパデューティ等に基づいて、スイッチングを行う。第1半導体スイッチQ1と第2半導体スイッチQ2とは、例えば、制御装置30から出力されるゲート駆動信号（ゲート信号）によって、オン・オフの動作が制御される。なお、チョッパデューティは、例えば、半導体スイッチング素子のオン・オフの時間比率であり、「オンデューティ」又は「デューティ比」等とも称される。なお、第1半導体スイッチQ1は、「第1スイッチ」の一例であり、第2半導体スイッチQ2は、「第2スイッチ」の一例である。

[0033] 第1ダイオードD1は、第1半導体スイッチQ1と逆並列に接続され、第

2ダイオードD 2は、第2半導体スイッチQ 2と逆並列に接続される。第1ダイオードD 1と第2ダイオードD 2とは、例えば、IGBTがオフとなったときにエネルギーを直流電源V b側に還流させる還流ダイオードである。

[0034] 第1コンデンサC 1は、第2接続点1 2と第3接続点1 3との間に直列に接続され、第2コンデンサは、第3接続点1 3と第4接続点1 4との間に直列に接続される。第1コンデンサC 1と第2コンデンサC 2とは、電圧変動（リップル）を平滑化させる直流平滑コンデンサである。第1コンデンサC 1と第2コンデンサC 2とは、チョッパ回路1 0（直流電力変換装置1）が昇圧モードのときは、直流電源V bから受ける電力により充電される。第1コンデンサC 1と第2コンデンサC 2とは、チョッパ回路1 0（直流電力変換装置1）が降圧モードのときは、直流電源V bに向けて電力を放電する。

[0035] また、直流電力変換装置1には、第1電圧センサ2 1と、第1電流センサ2 2と、第2電圧センサ2 3と、第3電圧センサ2 4とが配置される。なお、第1電圧センサ2 1と、第1電流センサ2 2と、第2電圧センサ2 3と、第3電圧センサ2 4とが配置される位置は、図1に示す位置には限られず、これらのセンサが取得すべき電流又は電圧の値を取得可能な位置であれば、どこに配置されてもよい。なお、図2以降の図面において、これらのセンサの記載は、適宜省略される。

[0036] 第1電圧センサ2 1は、例えば、直流電源V bの両端電圧を検出可能な位置に配置され、直流電源V bの電圧V V bの値を常時検出する。第1電圧センサ2 1によって検出された直流電源V bの電圧V V bの値は、制御装置3 0によって取得（監視）される。

[0037] 第1電流センサ2 2は、例えば、第1リアクトルL 1に流れる電流を検出可能な位置に配置され、第1リアクトルL 1に流れる電流I Dの値を常時検出する。第1電流センサ2 2によって検出された第1リアクトルL 1に流れる電流I Dの値は、制御装置3 0によって取得（監視）される。

[0038] 第2電圧センサ2 3は、例えば、第1コンデンサC 1の電圧を検出可能な位置に配置され、第1コンデンサC 1の電圧V C 1の値を常時検出する。第

2 電圧センサ 23 によって検出された第 1 コンデンサ C1 の電圧 V_{C1} の値は、制御装置 30 によって取得（監視）される。

[0039] 第 3 電圧センサ 24 は、例えば、第 2 コンデンサ C2 の電圧を検出可能な位置に配置され、第 2 コンデンサ C2 の電圧 V_{C2} の値を常時検出する。第 3 電圧センサ 24 によって検出された第 2 コンデンサ C2 の電圧 V_{C2} の値は、制御装置 30 によって取得（監視）される。

[0040] 制御装置 30 は、例えば、プログラムを実行することにより動作する CPU (Central Processing Unit) 等の後述のプロセッサ 91 (図 13 参照) を有する。制御装置 30 は、後述のメモリ 92 (図 13 参照) を有し、例えば、メモリ 92 に記憶された所定のプログラムを実行することによりプロセッサ 91 を動作させて直流電力変換装置 1 (チョッパ回路 10) の動作を統括的に制御する。なお、制御装置 30 は、例えば、不図示の上位装置や不図示の操作部を介してオペレータ等から受け付けた指示に従って動作してもよい。制御装置 30 は、不図示の信号線等を介して、直流電力変換装置 1 の各部と接続される。制御装置 30 は、例えば、第 1 電圧センサ 21 と、第 1 電流センサ 22 と、第 2 電圧センサ 23 と、第 3 電圧センサ 24 とから取得した電流及び電圧の値等に基づいて、第 1 半導体スイッチ Q1 と第 2 半導体スイッチ Q2 との動作を制御する。なお、制御装置 30 の詳細な構成及び制御方式（動作）は、後述する（図 4、5 等参照）。

[0041] 図 2 は、昇圧モードである場合において図 1 に示すチョッパ回路 10 における電流の流れを示す図である。図 2 (a) は、昇圧モードである場合において第 2 半導体スイッチ Q2 がオン状態であるときの図 1 に示すチョッパ回路 10 における電流の流れを示す図である。図 2 (b) は、昇圧モードである場合において第 2 半導体スイッチ Q2 がオフ状態であるときの図 1 に示すチョッパ回路 10 における電流の流れを示す図である。

[0042] 図 2 (a) に示すとおり、チョッパ回路 10 (直流電力変換装置 1) が昇圧モードである場合において、第 1 半導体スイッチ Q1 がオフ状態かつ第 2 半導体スイッチ Q2 がオン状態のときは、チョッパ回路 10 では、以下の電

流経路が形成される。すなわち、直流電源V_bから、第1リアクトルL₁、第1接続点1₁、第2半導体スイッチQ₂、第3接続点1₃、第2コンデンサC₂、第4接続点1₄を順次経由して、直流電源V_bに戻る電流経路が形成される。

[0043] 一方、図2(b)に示すとおり、チョップ回路10(直流電力変換装置1)が昇圧モードである場合において、第1半導体スイッチQ₁がオフ状態かつ第2半導体スイッチQ₂がオフ状態のときは、チョップ回路10では、以下の電流経路が形成される。すなわち、直流電源V_bから、第1リアクトルL₁、第1接続点1₁、第1ダイオードD₁、第2接続点1₂、第1コンデンサC₁、第3接続点1₃、第2コンデンサC₂、第4接続点1₄を順次経由して、直流電源V_bに戻る電流経路が形成される。

[0044] 図3は、降圧モードである場合において図1に示すチョップ回路10における電流の流れを示す図である。図3(a)は、降圧モードである場合において第1半導体スイッチQ₁がオン状態であるときの図1に示すチョップ回路10における電流の流れを示す図である。図3(b)は、降圧モードである場合において第1半導体スイッチQ₁がオフ状態であるときの図1に示すチョップ回路10における電流の流れを示す図である。

[0045] 図3(a)に示すとおり、チョップ回路10(直流電力変換装置1)が降圧モードである場合において、第1半導体スイッチQ₁がオン状態かつ第2半導体スイッチQ₂がオフ状態のときは、チョップ回路10では、以下の電流経路が形成される。すなわち、第2コンデンサC₂、第3接続点1₃、第1コンデンサC₁、第2接続点1₂、第1半導体スイッチQ₁、第1接続点1₁、第1リアクトルL₁、直流電源V_b、第4接続点1₄を順次経由して、第2コンデンサC₂に戻る電流経路が形成される。

[0046] 一方、図3(b)に示すとおり、チョップ回路10(直流電力変換装置1)が降圧モードである場合において、第1半導体スイッチQ₁がオフ状態かつ第2半導体スイッチQ₂がオフ状態のときは、チョップ回路10では、以下の電流経路が形成される。すなわち、第2コンデンサC₂、第3接続点1

3、第2ダイオードD2、第1接続点11、第1リアクトルL1、直流電源Vb、第4接続点14を順次経由して、第2コンデンサC2に戻る電流経路が形成される。

[0047] <第1実施形態の制御方式>

図4は、図1から図3に示す直流電力変換装置1における制御装置30の構成及び昇圧モードのときの制御方式の一例を示す図である。

[0048] 制御装置30は、後述のメモリ92（図13参照）を有し、例えば、後述のメモリ92に記憶された所定のプログラムを実行することにより、以下の各部として機能する。すなわち、制御装置30は、所定のプログラムを実行することにより、第1減算器31と、電圧制御器32と、第2減算器33と、電流制御器34と、PWM（Pulse Width Modulation：パルス幅変調）制御部35として機能する。なお、上記の各機能は、制御装置30が有するプロセッサ91（図13参照）が実行するプログラムにより実現されても、ハードウェア93（図13参照）により実現されてもよい。上記の各部は、昇圧モードのときは、所定のプログラムを実行して、以下の処理を行う。

[0049] 第1減算器31は、例えば、後述のメモリ92（図13参照）から、VC基準を取得する。ここで、VC基準は、第1コンデンサC1の電圧VC1の値と第2コンデンサC2の電圧VC2の値とを加算した電圧VCの値を所定の値又は一定の値に制御するための所定の電圧基準値（電圧指令値）である。なお、第1減算器31は、例えば、所定の演算等に基づいてVC基準を算出しても、不図示の上位装置や不図示のオペレータ等からの指示を受け付けてVC基準を取得してもよい。

[0050] また、第1減算器31は、第2電圧センサ23（図1参照）から第1コンデンサC1の電圧VC1の値を取得し、第3電圧センサ24（図1参照）から第2コンデンサC2の電圧VC2の値を取得する（フィードバックされる）。あるいは、第1減算器31は、第2電圧センサ23と第3電圧センサ24とから、第1コンデンサC1の電圧VC1の値+第2コンデンサC2の電圧VC2の値である電圧VCの値を取得する（フィードバックされる）。そ

して、第1減算器31は、取得した（あるいは、算出した）VC基準から、取得した電圧VCの値（あるいは、電圧VC1+VC2の値）を減算し、減算した値を電圧制御器32に出力する。

[0051] 電圧制御器32は、第1減算器31から取得した値に、例えば、PI（Proportional-Integral：比例・積分）制御等を行い、ID基準を求める。ここで、ID基準は、第1コンデンサC1の電圧VC1の値と第2コンデンサC2の電圧VC2の値とを加算した電圧VCの値を所定の値又は一定の値に制御するために第1リアクトルL1に流すべき電流の基準値（電流指令値）である。電圧制御器32は、求めたID基準を第2減算器33に出力する。なお、第1減算器31と電圧制御器32とは、「電圧制御部」の一例であり、VC基準は、「第1電圧指令値」の一例であり、ID基準は、「第1電流指令値」の一例である。

[0052] 第2減算器33は、電圧制御器32からID基準を取得する。また、第2減算器33は、第1電流センサ22（図1参照）から第1リアクトルL1に流れる電流IDの値を取得する（フィードバックされる）。そして、第2減算器33は、取得したID基準から、取得した電流IDの値を減算し、減算した値を電流制御器34に出力する。

[0053] 電流制御器34は、第2減算器33から取得した値に、例えば、PI制御等を行い、昇圧モードのデューティ指令（チョッパデューティ）である電圧指令値V1*を求める。電流制御器34は、求めた電圧指令値V1*をPWM制御部35に出力する。なお、第2減算器33と電流制御器34とは、「電流制御部」の一例であり、電圧指令値V1*は、「第2電圧指令値」の一例である。

[0054] PWM制御部35は、電流制御器34から取得した電圧指令値V1*と、例えば所定の三角波状のキャリア信号とに基づいてPWM制御を行い、第2半導体スイッチQ2の動作を制御するためのパルス幅変調（PWM）信号であるゲート信号を生成する。PWM制御部35は、生成したゲート信号（Q2パルス）を第2半導体スイッチQ2に出力して、第2半導体スイッチQ2の

オン・オフ動作を制御する。なお、Q 2パルスは、「第1パルス」の一例である。

[0055] 直流電力変換装置1（チョッパ回路10）が昇圧モードの場合、上記の制御方式により、第2半導体スイッチQ 2のオン・オフ動作を制御すれば、直流電源V bから第1コンデンサC 1と第2コンデンサC 2とが充電されて昇圧することができる。

[0056] 図5は、図1から図3に示す直流電力変換装置1における制御装置30の構成及び降圧モードのときの制御方式の一例を示す図である。

[0057] 制御装置30は、上述のとおり、所定のプログラムを実行することにより、第1減算器31と、電圧制御器32と、第2減算器33と、電流制御器34と、PWM制御部35として機能する。上記の各部は、降圧モードのときは、所定のプログラムを実行して、以下の処理を行う。

[0058] 第1減算器31は、例えば、後述のメモリ92（図13参照）から、V b基準を取得する。ここで、V b基準は、直流電源V bの電圧V V bの値を所定の値又は一定の値に制御するための所定の電圧基準値（電圧指令値）である。例えば、V b基準は、直流電源（バッテリー）V bの電圧V V bの値を、例えば500ボルト等、何ボルトにするかについての電圧基準値（電圧指令値）である。なお、第1減算器31は、例えば、所定の演算等に基づいてV b基準を算出しても、不図示の上位装置や不図示のオペレータ等からの指示を受け付けてV b基準を取得してもよい。

[0059] また、第1減算器31は、第1電圧センサ21（図1参照）から直流電源V bの電圧V V bの値を取得する（フィードバックされる）。そして、第1減算器31は、取得した（あるいは、算出した）V b基準から、取得した電圧V V bの値を減算し、減算した値を電圧制御器32に出力する。

[0060] 電圧制御器32は、第1減算器31から取得した値に、例えば、P I制御等を行い、I D基準を求める。ここでのI D基準は、直流電源V bの電圧V V bの値を所定の値又は一定の値に制御するために第1リアクトルL 1に流すべき電流の基準値（電流指令値）である。電圧制御器32は、求めたI D

基準を第2減算器33に出力する。なお、 V_b 基準は、「第3電圧指令値」の一例であり、ここでの I_D 基準は、「第2電流指令値」の一例である。

[0061] 第2減算器33は、電圧制御器32から I_D 基準を取得する。また、第2減算器33は、第1電流センサ22（図1参照）から第1リアクトル L_1 に流れる電流 I_D の値に -1 が乗じられた値を取得する（フィードバックされる）。ここで、電流 I_D の値に -1 が乗じられるのは、降圧モードの場合、電流方向が昇圧モードとは逆極性になるためである。すなわち、充電方向と放電方向とは電流方向が逆方向となるため、制御上のつじつまを合わせるために電流 I_D の値に -1 が乗じられている。そして、第2減算器33は、取得した I_D 基準から、取得した電流 I_D の値に -1 が乗じられた値を減算し、減算した値を電流制御器34に出力する。

[0062] 電流制御器34は、第2減算器33から取得した値に、例えば、 P 制御等を行い、降圧モードのデューティ指令（チョッパデューティ）である電圧指令値 V_2^* を求める。電流制御器34は、求めた電圧指令値 V_2^* をPWM制御部35に出力する。なお、電圧指令値 V_2^* は、「第4電圧指令値」の一例である。

[0063] PWM制御部35は、電流制御器34から取得した電圧指令値 V_2^* と、例えば所定の三角波状のキャリア信号とに基づいてPWM制御を行い、第1半導体スイッチ Q_1 の動作を制御するためのパルス幅変調（PWM）信号であるゲート信号を生成する。PWM制御部35は、生成したゲート信号（ Q_1 パルス）を第1半導体スイッチ Q_1 に出力して、第1半導体スイッチ Q_1 のオン・オフ動作を制御する。なお、 Q_1 パルスは、「第2パルス」の一例である。

[0064] 直流電力変換装置1（チョッパ回路10）が降圧モードの場合、上記の制御方式により、第1半導体スイッチ Q_1 のオン・オフ動作を制御すれば、第1コンデンサ C_1 と第2コンデンサ C_2 とから直流電源 V_b が充電されて降圧することができる。

[0065] <第1実施形態の作用効果>

以上、図1から図5に示す第1実施形態によれば、チョッパ回路10では、第1リアクトルL1にかかる電圧は、直流電源Vbの電圧VVbと第2コンデンサC2の電圧VC2との差となるため、第1リアクトルL1のリプル電流を低減させることが可能となる。そして、これにより、第1リアクトルL1の低損失化及び小型化を図ることが可能となる。すなわち、図1から図5に示す第1実施形態によれば、従来よりも、第1リアクトルL1のリプル電流の低減及び第1リアクトルL1の小型化を図ることができる

[0066] また、図1から図5に示す第1実施形態によれば、チョッパ回路10では、第1半導体スイッチQ1及び第2半導体スイッチQ2のうちの何れか一方のみを経由する電流経路が形成される。また、第1半導体スイッチQ1と第2半導体スイッチQ2とは、第1コンデンサC1の電圧VC1の電圧の範囲内でスイッチングする。このため、第1半導体スイッチQ1と第2半導体スイッチQ2とのスイッチング損失を低減させることができる。これにより、第1半導体スイッチQ1と第2半導体スイッチQ2には、定格電圧の低い安価な半導体スイッチを適用することができる。すなわち、図1から図5に示す第1実施形態によれば、従来よりも、第1半導体スイッチQ1と第2半導体スイッチQ2との損失の低減及び低コスト化を図ることができる。

[0067] また、図1から図5に示す第1実施形態によれば、チョッパ回路10では、コンデンサの負極と直流電源Vbの負極とが接続される。このため、直流電力変換装置1（チョッパ回路10）の負極と、直流電源Vbの負極とが共通となるため、電位差が小さくなり漏れ電流が小さくなる。これにより、対地間の電位が固定され、漏れ電流（図16参照）によるノイズ障害が低減されるため、低ノイズとすることができる。すなわち、図1から図5に示す第1実施形態によれば、従来よりも、低ノイズである直流電力変換装置1（チョッパ回路10）を提供することができる。

[0068] <第2実施形態>

図6は、第2実施形態に係る直流電力変換装置1Aの構成の一例を示す図である。第2実施形態において、図1から図5に示す第1実施形態の構成と

同一又は同様の構成については同一の符号を付し、重複する説明や詳細な説明は、省略又は簡略化する。第2実施形態に係る直流電力変換装置1Aは、図1から図5に示す直流電力変換装置1において、第1コンデンサC1と第2コンデンサC2との電圧バランスを均一に制御するための構成が追加されている。

[0069] 図6に示すとおり、直流電力変換装置1Aは、チョップ回路10Aと、制御装置30Aとを有する。直流電力変換装置1A（チョップ回路10A）は、図1に示した直流電力変換装置1（チョップ回路10）の構成に加えて、以下の構成を有する。すなわち、直流電力変換装置1A（チョップ回路10A）は、図1に示した構成に加えて、第3半導体スイッチQ3と、第4半導体スイッチQ4と、第3ダイオードD3と、第4ダイオードD4と、第2リアクトルL2とを有する。そして、チョップ回路10Aは、これらの構成が、第2接続点12と、第3接続点13と、第4接続点14と、第5接続点15と、第6接続点16と、第7接続点17とを介して相互に接続される。

[0070] すなわち、第1コンデンサC1と第2コンデンサC2との両端に第3半導体スイッチQ3と第4半導体スイッチQ4とが接続されることで、半導体スイッチが2組追加されている。そして、第3半導体スイッチQ3と第4半導体スイッチQ4との接続点である第6接続点16と、第1コンデンサC1と第2コンデンサC2との接続点である第3接続点13との間に、第2リアクトルL2が接続される。

[0071] なお、第3ダイオードD3は、第3半導体スイッチQ3と逆並列に接続され、第4ダイオードD4は、第4半導体スイッチQ4と逆並列に接続される。また、第5接続点は、図6中右側で第1端子18と接続され、第7接続点は、図6中右側で第2端子19と接続され、第1端子18と第2端子19との間には、例えば、不図示の負荷が接続される。

[0072] 第3半導体スイッチQ3は、第2接続点12と第1端子18との間の第5接続点15と、第6接続点16との間に直列に接続され、第4半導体スイッチQ4は、第6接続点16と、第4接続点14と第2端子19との間の第7

接続点17との間に直列に接続される。第3半導体スイッチQ3と第4半導体スイッチQ4とは、例えば、IGBT等で構成される半導体スイッチング素子である。第3半導体スイッチQ3と第4半導体スイッチQ4とは、例えば、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との間の電圧差に基づいて、スイッチングを行う。第3半導体スイッチQ3と第4半導体スイッチQ4とは、例えば、制御装置30Aから出力されるゲート駆動信号（ゲート信号）によって、オン・オフの動作が制御される。なお、第3半導体スイッチQ3は、「第3スイッチ」の一例であり、第4半導体スイッチQ4は、「第4スイッチ」の一例である。

[0073] 第3ダイオードD3は、第3半導体スイッチQ3と逆並列に接続され、第4ダイオードD4は、第4半導体スイッチQ4と逆並列に接続される。第3ダイオードD3と第4ダイオードD4とは、例えば、IGBTがオフとなったときにエネルギーを第1コンデンサC1側又は第2コンデンサC2側に還流させる還流ダイオードである。

[0074] 第2リアクトルL2は、第3接続点13と第6接続点16との間に直列に接続される。第2リアクトルL2は、後述のとおり（図7、8等参照）、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との電圧バランスを一定又は任意に制御するためのランサーとして機能する。

[0075] 例えば、図1から図5に示す第1実施形態の構成によれば、第1コンデンサC1と第2コンデンサC2との充電・放電エネルギーが異なるため、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との間に電圧差が生じることがある。例えば、図1から図5に示した第1実施形態の構成において、昇圧モードの場合、第1半導体スイッチQ1と第2半導体スイッチQ2とが交互にスイッチングされると、第1コンデンサC1の電圧よりも第2コンデンサC2の電圧の方が高くなることがある。この場合、例えば、放電されるエネルギーが同じである場合、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との間に電圧差が生じてしまうことがある。

- [0076] そこで、第2実施形態では、図6に示すとおり、第6接続点16と第3接続点13との間に第2リアクトルL2が直列に接続される。これにより、第3半導体スイッチQ3と第4半導体スイッチQ4とがスイッチングされることで、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との電圧バランスを任意に制御することができる。
- [0077] また、直流電力変換装置1Aには、第2電流センサ25が配置される。なお、第2電流センサ25が配置される位置は、図6に示す位置には限られず、当該センサが取得すべき電流の値を取得可能な位置であれば、どこに配置されてもよい。なお、図7以降の図面において、第2電流センサ25の記載は、適宜省略される。
- [0078] 第2電流センサ25は、例えば、第2リアクトルL2に流れる電流を検出可能な位置に配置され、第2リアクトルL2に流れる電流IBの値を常時検出する。第2電流センサ25によって検出された第2リアクトルL2に流れる電流IBの値は、制御装置30Aによって取得（監視）される。
- [0079] 制御装置30Aは、不図示の信号線等を介して、直流電力変換装置1Aの各部と接続され、図1から図5に示す第1実施形態における制御装置30と同様の機能を有する。すなわち、制御装置30Aは、各センサ等から取得した電流及び電圧の値等に基づいて、第1半導体スイッチQ1と第2半導体スイッチQ2との動作を制御する。また、制御装置30Aは、各センサ等から取得した電流及び電圧の値等に基づいて、さらに、第3半導体スイッチQ3と第4半導体スイッチQ4との動作を制御する。なお、制御装置30Aの詳細な構成及び制御方式（動作）は、後述する（図9等参照）。
- [0080] 図7は、図6に示すチョッパ回路10Aにおいて第2コンデンサC2のエネルギーを第1コンデンサC1に移行するときの電流の流れを示す図である。図7(a)は、第1コンデンサC1に蓄積されたエネルギーよりも第2コンデンサC2に蓄積されたエネルギーの方が大きい場合において、第4半導体スイッチQ4をオン状態としたときの電流の流れを示す図である。図7(b)は、第1コンデンサC1に蓄積されたエネルギーよりも第2コンデンサ

C 2に蓄積されたエネルギーの方が大きい場合において、第4半導体スイッチQ 4をオフ状態としたときの電流の流れを示す図である。

[0081] 図7 (a) に示すとおり、第1コンデンサC 1に蓄積されたエネルギーよりも第2コンデンサC 2に蓄積されたエネルギーの方が大きい場合、第3半導体スイッチQ 3をオフ状態かつ第4半導体スイッチQ 4をオン状態としたときに、以下の電流経路が形成される。すなわち、第2コンデンサC 2、第3接続点1 3、第2リアクトルL 2、第6接続点1 6、第4半導体スイッチQ 4、第7接続点1 7、第4接続点1 4を順次経由して、第2コンデンサC 2に戻る電流経路が形成される。これにより、第2コンデンサC 2に蓄積されたエネルギーが第2リアクトルL 2に蓄積される。

[0082] そして、図7 (b) に示すとおり、この場合、第3半導体スイッチQ 3をオフ状態かつ第4半導体スイッチQ 4をオフ状態としたときに、以下の電流経路が形成される。すなわち、第2リアクトルL 2、第6接続点1 6、第3ダイオードD 3、第5接続点1 5、第2接続点1 2、第1コンデンサC 1、第3接続点1 3を順次経由して、第2リアクトルL 2に戻る電流経路が形成される。これにより、第2リアクトルL 2に蓄積されたエネルギーが第1コンデンサC 1に蓄積され、第1コンデンサC 1が充電される。これにより、第1コンデンサC 1の電圧 V_{C1} と第2コンデンサC 2の電圧 V_{C2} とは、バランスする（均一となる）。

[0083] 図8は、図6に示すチョッパ回路10Aにおいて第1コンデンサC 1のエネルギーを第2コンデンサC 2に移行するときの電流の流れを示す図である。図8 (a) は、第2コンデンサC 2に蓄積されたエネルギーよりも第1コンデンサC 1に蓄積されたエネルギーの方が大きい場合において、第3半導体スイッチQ 3をオン状態としたときの電流の流れを示す図である。図8 (b) は、第2コンデンサC 2に蓄積されたエネルギーよりも第1コンデンサC 1に蓄積されたエネルギーの方が大きい場合において、第3半導体スイッチQ 3をオフ状態としたときの電流の流れを示す図である。

[0084] 図8 (a) に示すとおり、第2コンデンサC 2に蓄積されたエネルギーよ

りも第1コンデンサC1に蓄積されたエネルギーの方が大きい場合、第3半導体スイッチQ3をオン状態かつ第4半導体スイッチQ4をオフ状態としたときに、以下の電流経路が形成される。すなわち、第1コンデンサC1、第2接続点12、第5接続点15、第3半導体スイッチQ3、第6接続点16、第2リアクトルL2、第3接続点13を順次経由して、第1コンデンサC1に戻る電流経路が形成される。これにより、第1コンデンサC1に蓄積されたエネルギーが第2リアクトルL2に蓄積される。

[0085] そして、図8(b)に示すとおり、この場合、第3半導体スイッチQ3をオフ状態かつ第4半導体スイッチQ4をオフ状態としたときに、以下の電流経路が形成される。すなわち、第2リアクトルL2、第3接続点13、第2コンデンサC2、第4接続点14、第7接続点17、第4ダイオードD4、第6接続点16を順次経由して、第2リアクトルL2に戻る電流経路が形成される。これにより、第2リアクトルL2に蓄積されたエネルギーが第2コンデンサC2に蓄積され、第2コンデンサC2が充電される。これにより、第1コンデンサC1の電圧 V_{C1} と第2コンデンサC2の電圧 V_{C2} とは、バランスする(均一となる)。

[0086] なお、チョッパデューティ100%のときは、第1コンデンサC1と第2コンデンサC2とは均等なエネルギーが流れるため、第1コンデンサC1の電圧 V_{C1} と第2コンデンサC2の電圧 V_{C2} とは、バランスする(均一となる)。この場合、第3半導体スイッチQ3と第4半導体スイッチQ4とのスイッチングは不要となる。このため、チョッパ回路10Aには、第3半導体スイッチQ3と第4半導体スイッチQ4と第2リアクトルL2とを有する回路はあるものの、これらには電流は流れない。すなわち、チョッパ回路10Aでは、チョッパデューティ100%のときは、電流は、半導体スイッチを1つしか通らないため、半導体スイッチを必ず2つ通るわけではない。

[0087] <第2実施形態の制御方式>

図9は、図6から図8に示す直流電力変換装置1Aにおける制御装置30Aの構成及び第1コンデンサC1と第2コンデンサC2との電圧バランスを

制御するときの制御方式の一例を示す図である。

- [0088] 制御装置30Aは、上述のとおり、図1から図5に示す第1実施形態における制御装置30と同様の機能を有する。このため、制御装置30Aは、図4及び図5で説明した制御方式により、第1半導体スイッチQ1と第2半導体スイッチQ2との動作を制御する。さらに、制御装置30Aは、下記のとおり、第3半導体スイッチQ3と第4半導体スイッチQ4との動作を制御する。
- [0089] なお、制御装置30Aは、チョッパ回路10Aのチョッパデューティが100%であるときは、第3半導体スイッチQ3及び第4半導体スイッチQ4の両方がオフ状態となるように、第3半導体スイッチQ3と第4半導体スイッチQ4との動作を制御する。上述のとおり、チョッパデューティ100%のときは、第1コンデンサC1と第2コンデンサC2とは均等なエネルギーが流れるため、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2とが、バランスしている（均一である）ためである。
- [0090] 制御装置30Aは、上述のとおり、所定のプログラムを実行することにより、第1減算器31Aと、電圧制御器32Aと、第2減算器33Aと、電流制御器34Aと、PWM制御部35Aとして機能する。上記の各部は、所定のプログラムを実行して、以下の処理を行う。
- [0091] 第1減算器31Aは、図1から図5に示す第1実施形態における第1減算器31と同様の処理を行う。さらに、第1減算器31Aは、例えば、後述のメモリ92（図13参照）から、VC2基準を取得する。ここで、VC2基準は、第2コンデンサC2の電圧VC2の値が、第1コンデンサC1の電圧VC1の値と均一となるように制御するための所定の電圧基準値（電圧指令値）である。また、VC2基準は、第2コンデンサC2の電圧VC2の値が、直流電源Vbの電圧VVbの値以下となるように制御するための所定の電圧基準値（電圧指令値）でもある。なお、第1減算器31Aは、例えば、所定の演算等に基づいてVC2基準を算出しても、不図示の上位装置や不図示のオペレータ等からの指示を受け付けてVC2基準を取得してもよい。

- [0092] また、第1減算器31Aは、第3電圧センサ24（図6参照）から第2コンデンサC2の電圧VC2の値を取得する（フィードバックされる）。そして、第1減算器31Aは、取得した電圧VC2の値から、取得した（あるいは、算出した）VC2基準を減算し、減算した値を電圧制御器32Aに出力する。
- [0093] 電圧制御器32Aは、図1から図5に示す第1実施形態における電圧制御器32と同様の処理を行う。さらに、電圧制御器32Aは、第1減算器31Aから取得した値に、例えば、PI制御等を行い、IB基準を求める。ここで、IB基準は、第2コンデンサC2の電圧VC2の値が、第1コンデンサC1の電圧VC1の値と均一となるように制御するために第2リアクトルL2に流すべき電流の基準値（電流指令値）である。電圧制御器32Aは、求めたIB基準を第2減算器33Aに出力する。なお、第1減算器31Aと電圧制御器32Aとは、「電圧制御部」の一例であり、VC2基準は、「第5電圧指令値」の一例であり、IB基準は、「第3電流指令値」の一例である。
- [0094] 第2減算器33Aは、図1から図5に示す第1実施形態における第2減算器33と同様の処理を行う。さらに、第2減算器33Aは、電圧制御器32AからIB基準を取得する。また、第2減算器33Aは、第2電流センサ25（図6参照）から第2リアクトルL2に流れる電流IBの値を取得する（フィードバックされる）。そして、第2減算器33Aは、取得したIB基準から、取得した電流IBの値を減算し、減算した値を電流制御器34Aに出力する。
- [0095] 電流制御器34Aは、図1から図5に示す第1実施形態における電流制御器34と同様の処理を行う。さらに、電流制御器34Aは、第2減算器33Aから取得した値に、例えば、PI制御等を行い、第2コンデンサC2の電圧VC2の値が、第1コンデンサC1の電圧VC1の値と均一となるように制御するための指令である電圧指令値V3*を求める。電流制御器34Aは、求めた電圧指令値V3*をPWM制御部35Aに出力する。なお、第2減算器

33Aと電流制御器34Aとは、「電流制御部」の一例であり、電圧指令値 V_{3*} は、「第6電圧指令値」の一例である。

[0096] PWM制御部35Aは、図1から図5に示す第1実施形態におけるPWM制御部35と同様の処理を行う。さらに、PWM制御部35Aは、電流制御器34Aから取得した電圧指令値 V_{3*} と、例えば所定の三角波状のキャリア信号とに基づいてPWM制御を行う。そして、PWM制御部35Aは、第3半導体スイッチQ3及び第4半導体スイッチQ4のうちの少なくともいずれか一方の動作を制御するためのパルス幅変調（PWM）信号であるゲート信号を生成する。PWM制御部35Aは、生成したゲート信号（Q3、Q4パルス）を第3半導体スイッチQ3及び第4半導体スイッチQ4のうちの少なくともいずれか一方に出力する。そして、PWM制御部35Aは、第3半導体スイッチQ3及び第4半導体スイッチQ4のうちの少なくともいずれか一方のオン・オフ動作を制御する。なお、Q3、Q4パルスは、「第3パルス」の一例である。

[0097] なお、PWM制御部35Aは、チョッパ回路10Aのチョッパデューティが100%であるときは、第3半導体スイッチQ3及び第4半導体スイッチQ4の両方がオフ状態となるように、第3半導体スイッチQ3と第4半導体スイッチQ4との動作を制御する。

[0098] 直流電力変換装置1A（チョッパ回路10A）では、上記の制御方式により、第3半導体スイッチQ3及び第4半導体スイッチQ4のうちの少なくともいずれか一方のオン・オフの動作が制御される。これにより、第1コンデンサC1の電圧 V_{C1} と第2コンデンサC2の電圧 V_{C2} とを均一又は任意のバランスに制御することができる。

[0099] なお、上記の説明では、第2コンデンサC2の電圧 V_{C2} の値が、第1コンデンサC1の電圧 V_{C1} の値と均一となるように制御するための制御方式について説明した。しかし、制御装置30Aは、反対に、第1コンデンサC1の電圧 V_{C1} の値が、第2コンデンサC2の電圧 V_{C2} の値と均一となるように制御してもよい。

[0100] この場合、第1減算器31Aでは、VC1基準が取得（算出）され、第1コンデンサC1の電圧VC1の値が取得（フィードバック）される。そして、第1減算器31Aは、取得した電圧VC1の値から、取得（算出）したVC1基準を減算し、減算した値を電圧制御器32Aに出力する。以降は、上記と同様の制御が行われる。この場合、PWM制御部35Aによって生成及び出力されるゲート信号（Q3、Q4パルス）は、上記の説明で生成及び出力されるゲート信号（Q3、Q4パルス）とは逆のパルスとなる。しかし、このような制御方式であっても、制御装置30Aは、上記の制御方式と同様に、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2とを均一又は任意のバランスに制御することができる。

[0101] <第2実施形態の作用効果>

以上、図6から図9に示す第2実施形態によれば、図1から図5に示す第1実施形態と同様の作用効果を奏する。

[0102] さらに、図6から図9に示す第2実施形態によれば、チョッパ回路10Aにおいて、第2コンデンサC2の充電エネルギーを、第2リアクトルL2を介して第1コンデンサC1に移行させることができる。また、チョッパ回路10Aにおいて、第1コンデンサC1の充電エネルギーを、第2リアクトルL2を介して第2コンデンサC2に移行させることができる。これにより、第3半導体スイッチQ3と第4半導体スイッチQ4とのスイッチングを制御することで、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2との電圧バランスを均一又は任意に制御することができる。

[0103] また、図6から図9に示す第2実施形態によれば、第3半導体スイッチQ3と第4半導体スイッチQ4とのスイッチングを制御することで、第1リアクトルL1のリプル電流を低減させるように第2コンデンサC2の電圧VC2を最適化することができる。

[0104] また、図6から図9に示す第2実施形態によれば、チョッパデューティ100%のときは、第1コンデンサC1の電圧VC1と第2コンデンサC2の電圧VC2とは、バランスする（均一となる）。これにより、第3半導体ス

スイッチQ3と第4半導体スイッチQ4とのスイッチングが不要となるため、この場合、第3半導体スイッチQ3と第4半導体スイッチQ4とには電流が流れることはない。この場合、電流は半導体スイッチを1つしか通らないため（半導体スイッチを必ず2つ通るわけではないため）、電流が半導体スイッチを必ず2つ通る従来の方式と比べて、半導体スイッチのトータルロスは低減され、効率を向上させることができる。

[0105] また、図6から図9に示す第2実施形態によれば、第3半導体スイッチQ3と第4半導体スイッチQ4とのスイッチングを制御することで、第2コンデンサC2の電圧VC2を直流電源Vbの電圧VVb以下となるように制御することができる。これにより、第2コンデンサC2の電圧VC2を直流電源Vbの電圧VVbに近づけるよう制御して最適化することができ、第1リアクトルL1のリプルを低減させることができる。

[0106] <第3実施形態>

図10は、第3実施形態に係る直流電力変換装置1Bにおけるチョッパ回路10Bの構成の一例を示す図である。

[0107] 第3実施形態において、図1から図9に示す第1実施形態及び第2実施形態の構成と同一又は同様の構成については同一の符号を付し、重複する説明や詳細な説明は、省略又は簡略化する。第3実施形態に係るチョッパ回路10Bは、図1から図5に示す第1実施形態のチョッパ回路10における第1半導体スイッチQ1が省略され、当該位置には、第1ダイオードD1のみが接続されている。その他の構成及び制御方式の考え方等は、図1から図5に示す第1実施形態の昇圧モードと同様である。

[0108] 第3実施形態に係る直流電力変換装置1B（チョッパ回路10B）では、昇圧モードのみが行われる。すなわち、例えば、直流電力変換装置1（チョッパ回路10）が、昇圧モードのみを行うものであれば、第1半導体スイッチQ1を省略することができ、当該位置は、第1ダイオードD1のみで構成することができる。このような図10に示す第3実施形態によっても、図1から図5に示す第1実施形態の昇圧モードと同様の作用効果を奏することが

できる。

[0109] なお、図示は省略するが、図6から図9に示す第2実施形態の直流電力変換装置1A（チョッパ回路10A）も、昇圧モードのみを行うものであれば、第1半導体スイッチQ1を省略することができ、当該箇所は、第1ダイオードD1のみで構成することができる。このような構成によっても、図6から図9に示す第2実施形態の昇圧モードと同様の作用効果を奏することができる。

[0110] <第4実施形態>

図11は、第4実施形態に係る直流電力変換装置1Cにおけるチョッパ回路10Cの構成の一例を示す図である。

[0111] 第4実施形態において、図1から図9に示す第1実施形態及び第2実施形態の構成と同一又は同様の構成については同一の符号を付し、重複する説明や詳細な説明は、省略又は簡略化する。第4実施形態に係るチョッパ回路10Cは、図1から図5に示す第1実施形態のチョッパ回路10における第2半導体スイッチQ2が省略され、当該位置には、第2ダイオードD2のみが接続されている。その他の構成及び制御方式の考え方等は、図1から図5に示す第1実施形態の降圧モードと同様である。

[0112] 第4実施形態に係る直流電力変換装置1C（チョッパ回路10C）では、降圧モードのみが行われる。すなわち、例えば、直流電力変換装置1（チョッパ回路10）が、降圧モードのみを行うものであれば、第2半導体スイッチQ2を省略することができ、当該位置は、第2ダイオードD2のみで構成することができる。このような図11に示す第4実施形態によっても、図1から図5に示す第1実施形態の降圧モードと同様の作用効果を奏することができる。

[0113] なお、図示は省略するが、図6から図9に示す第2実施形態の直流電力変換装置1A（チョッパ回路10A）も、降圧モードのみを行うものであれば、第2半導体スイッチQ2を省略することができ、当該箇所は、第2ダイオードD2のみで構成することができる。このような構成によっても、図6か

ら図9に示す第2実施形態の降圧モードと同様の作用効果を奏することができる。

[0114] <第5実施形態>

図12は、第5実施形態に係る直流電力変換装置1Dにおけるチョッパ回路10Dの構成の一例を示す図である。

[0115] 第5実施形態において、図1から図11に示す第1実施形態から第4実施形態の構成と同一又は同様の構成については同一の符号を付し、重複する説明や詳細な説明は、省略又は簡略化する。第5実施形態に係る直流電力変換装置1Dにおけるチョッパ回路10Dは、図6から図9に示す第2実施形態に係る直流電力変換装置1Aにおけるチョッパ回路10Aの正極側と負極側とが入れ替わった構成となっている。その他の構成及び制御方式の考え方は、図6から図9に示す第2実施形態と同様である。

[0116] すなわち、図6から図9に示す第2実施形態のチョッパ回路10Aでは、直流電源Vbの負極側が第2コンデンサC2と接続されていたが、図12に示す第5実施形態のチョッパ回路10Dでは、直流電源Vbの正極側が第1コンデンサC1と接続されている。このような図12に示す第5実施形態の構成によっても、図6から図9に示す第2実施形態と同様の作用効果を奏することができる。

[0117] なお、図示は省略するが、図1から図5に示す第1実施形態に係る直流電力変換装置1におけるチョッパ回路10も、正極側と負極側とが入れ替わった構成であってもよい。すなわち、図1から図5に示す第1実施形態のチョッパ回路10では、直流電源Vbの負極側が第2コンデンサC2と接続されていたが、直流電源Vbの正極側が第1コンデンサC1と接続されてもよい。このような構成によっても、図1から図5に示す第1実施形態と同様の作用効果を奏することができる。

[0118] また、図10に示す第3実施形態及び図11に示す第4実施形態においても、図12に示す第5実施形態と同様の構成とすることができ、この場合も、図10に示す第3実施形態及び図11に示す第4実施形態と同様の作用効

果を奏することができる。

[0119] <ハードウェア構成例>

図13は、図1から図12に示した実施形態における制御装置30、30Aが有する処理回路90のハードウェア構成例を示す概念図である。上述した各機能は処理回路90により実現される。一態様として、処理回路90は、少なくとも1つのプロセッサ91と少なくとも1つのメモリ92とを備える。他の態様として、処理回路90は、少なくとも1つの専用のハードウェア93を備える。

[0120] 処理回路90がプロセッサ91とメモリ92とを備える場合、各機能は、ソフトウェア、ファームウェア、又はソフトウェアとファームウェアとの組み合わせにより実現される。ソフトウェアおよびファームウェアの少なくとも一方は、プログラムとして記述される。ソフトウェアおよびファームウェアの少なくとも一方は、メモリ92に格納される。プロセッサ91は、メモリ92に記憶されたプログラムを読み出して実行することにより、各機能を実現する。

[0121] 処理回路90が専用のハードウェア93を備える場合、処理回路90は、例えば、単回路、複回路、プログラム化したプロセッサ、又はこれらを組み合わせたものである。各機能は処理回路90で実現される。

[0122] 制御装置30、30Aが有する各機能は、それぞれ一部又は全部がハードウェアによって構成されてもよく、プロセッサが実行するプログラムとして構成されてもよい。すなわち、制御装置30、30Aは、コンピュータとプログラムとによっても実現可能であり、プログラムは、記憶媒体に記憶されることも、ネットワークを通して提供されることも可能である。

[0123] <実施形態の補足事項>

以上、図1～図12に示す実施形態によれば、図1～図5に示す第1実施形態と、図6～図9に示す第2実施形態と、図10に示す第3実施形態と、図11に示す第4実施形態と、図12に示す第5実施形態とに分かれている。しかし、これらの実施形態が直列に又は並列に組み合わせられてもよい。組

み合わされた実施形態もまた、組み合わされる前の各実施形態が奏する各作用効果と同様の作用効果を奏することができる。

[0124] なお、図示は省略するが、図6から図9に示す第2実施形態に係る直流電力変換装置1A（チョッパ回路10A）において、コンデンサの電圧が必ず $V_{C1} < V_{C2}$ となる場合は、第3半導体スイッチQ3の位置は、第3ダイオードD3のみで構成することができる。一方、図示は省略するが、図6から図9に示す第2実施形態の直流電力変換装置1A（チョッパ回路10A）において、コンデンサの電圧が必ず $V_{C2} < V_{C1}$ となる場合は、第4半導体スイッチQ4の位置は、第4ダイオードD4のみで構成することができる。これらの構成によっても、図6から図9に示す第2実施形態と同様の作用効果を奏することができる。

[0125] また、図1～図12に示す実施形態によれば、本件開示の一態様として、直流電力変換装置1～1D及びこれらが有する制御装置30、30Aを例に説明したが、これには限られない。本件開示は、制御装置30、30Aの各部における処理ステップが行われる制御方法としても実現可能である。

[0126] また、本件開示は、制御装置30、30Aの各部における処理ステップをコンピュータに実行させる制御プログラムとしても実現可能である。

[0127] また、本件開示は、制御プログラムが記憶された記憶媒体（非一時的なコンピュータ可読記憶媒体）としても実現可能である。制御プログラムは、例えば、CD（Compact Disc）、DVD（Digital Versatile Disc）、USB（Universal Serial Bus）メモリ等のリムーバブルメディア等に記憶して頒布することができる。なお、制御プログラムは、制御装置30、30Aが有する不図示のネットワークインタフェース等を介してネットワーク上にアップロードされてもよく、ネットワークからダウンロードされ、メモリ92等に格納されてもよい。

[0128] 以上の詳細な説明により、実施形態の特徴点および利点は明らかになるであろう。これは、特許請求の範囲がその精神および権利範囲を逸脱しない範囲で前述のような実施形態の特徴点および利点にまで及ぶことを意図するも

のである。また、当該技術分野において通常の知識を有する者であれば、あらゆる改良および変更に容易に想到できるはずである。したがって、発明性を有する実施形態の範囲を前述したものに限定する意図はなく、実施形態に開示された範囲に含まれる適当な改良物および均等物に拠ることも可能である。

符号の説明

[0129] 1, 1A, 1B, 1C, 1D…直流電力変換装置; 10, 10A, 10B, 10C, 10D…チョッパ回路; 11…第1接続点; 12…第2接続点; 13…第3接続点; 14…第4接続点; 15…第5接続点; 16…第6接続点; 17…第7接続点; 18…第1端子; 19…第2端子; 21…第1電圧センサ; 22…第1電流センサ; 23…第2電圧センサ; 24…第3電圧センサ; 25…第2電流センサ; 30, 30A…制御装置; 31, 31A…第1減算器; 32, 32A…電圧制御器; 33, 33A…第2減算器; 34, 34A…電流制御器; 35, 35A…PWM制御部; 90…処理回路; 91…プロセッサ; 92…メモリ; 93…ハードウェア; 100…チョッパ回路; 129…リアクトル; 130A, 131A…半導体スイッチ; 130D, 131D…ダイオード; 132…平滑コンデンサ; 133A, 133B, 135A, 135B…回路端子; 200…チョッパ回路; 201…リアクトル; 201a, 201b, 201c…端子; 202A, 202B, 203A, 203B…半導体スイッチ; 202AD, 202BD, 203AD, 203BD…ダイオード; 204A, 204B…平滑コンデンサ; 205…中性点(仮想アース); 206A, 207A…回路端子; 210…直流電力変換装置; 211…電池; 214A, 214B…浮遊容量; 215…中間電位; 300…直流電力変換装置; 300a, 300b, 300c…接続点; 301…チョッパ回路; 303Q, 304Q, 305Q, 306Q…パワー半導体素子; 313…コンデンサ; 316…コンデンサ; 321…リアクトル; 323…コンデンサ; C1…第1コンデンサ; C2…第2コンデンサ; D1…第1ダイオード; D2…第2ダイオード; D3…第3ダイオード; D4…第

4 ダイオード ; E … 電圧 ; I B … 電流 ; I D … 電流 ; L 1 … 第 1 リアクトル ; L 2 … 第 2 リアクトル ; Q 1 … 第 1 半導体スイッチ ; Q 2 … 第 2 半導体スイッチ ; Q 3 … 第 3 半導体スイッチ ; Q 4 … 第 4 半導体スイッチ ; V … 電圧 ; V … 電源 ; V 1 * , V 2 * , V 3 * … 電圧指令値 ; V b … 直流電源 (バッテリー) ; V C , V C 1 , V C 2 … 電圧 ; V V b … 電圧

請求の範囲

- [請求項1] 第1接続点と第2接続点との間に直列に接続される第1スイッチと、
- 、
- 前記第1スイッチと逆並列に接続される第1ダイオードと、
- 前記第1接続点と第3接続点との間に直列に接続される第2スイッチと、
- 前記第2スイッチと逆並列に接続される第2ダイオードと、
- 前記第2接続点と前記第3接続点との間に直列に接続される第1コンデンサと、
- 前記第3接続点と第4接続点との間に直列に接続される第2コンデンサと、
- 前記第4接続点と前記第1接続点との間に順に直列接続される直流電源及び第1リアクトルと、
- を有するチョッパ回路を備え、
- 昇圧モードのときは、前記チョッパ回路では、
- 前記第1スイッチがオフ状態かつ前記第2スイッチがオン状態のときに、前記直流電源から、前記第1リアクトル、前記第1接続点、前記第2スイッチ、前記第3接続点、前記第2コンデンサ、前記第4接続点を順次経由して、前記直流電源に戻る電流経路が形成され、
- 前記第1スイッチがオフ状態かつ前記第2スイッチがオフ状態のときに、前記直流電源から、前記第1リアクトル、前記第1接続点、前記第1ダイオード、前記第2接続点、前記第1コンデンサ、前記第3接続点、前記第2コンデンサ、前記第4接続点を順次経由して、前記直流電源に戻る電流経路が形成され、
- 降圧モードのときは、前記チョッパ回路では、
- 前記第1スイッチがオン状態かつ前記第2スイッチがオフ状態のときに、前記第2コンデンサ、前記第3接続点、前記第1コンデンサ、前記第2接続点、前記第1スイッチ、前記第1接続点、前記第1リア

クトル、前記直流電源、前記第4接続点を順次経由して、前記第2コンデンサに戻る電流経路が形成され、

前記第1スイッチがオフ状態かつ前記第2スイッチがオフ状態のときに、前記第2コンデンサ、前記第3接続点、前記第2ダイオード、前記第1接続点、前記第1リアクトル、前記直流電源、前記第4接続点を順次経由して、前記第2コンデンサに戻る電流経路が形成されることを特徴とする直流電力変換装置。

[請求項2]

請求項1に記載の直流電力変換装置において、

電圧制御部と、電流制御部と、PWM制御部とを有し、前記チョッパ回路を制御する制御装置をさらに備え、

前記昇圧モードのときは、前記制御装置において、

前記電圧制御部は、前記第1コンデンサの電圧の値と、前記第2コンデンサの電圧の値と、前記第1コンデンサ及び前記第2コンデンサの電圧の値を一定の値に制御するための所定の第1電圧指令値とに基づいて、前記第1リアクトルに流すべき電流の値を制御するための第1電流指令値を算出し、

前記電流制御部は、前記電圧制御部によって算出された前記第1電流指令値と、前記第1リアクトルに流れる電流の値とに基づいて、前記昇圧モードのデューティ指令である第2電圧指令値を算出し、

前記PWM制御部は、前記電流制御部によって算出された前記第2電圧指令値と、所定のキャリア信号とに基づいて、前記第2スイッチの動作を制御するための第1パルスを出力する

ことを特徴とする直流電力変換装置。

[請求項3]

請求項1に記載の直流電力変換装置において、

電圧制御部と、電流制御部と、PWM制御部とを有し、前記チョッパ回路を制御する制御装置をさらに備え、

前記降圧モードのときは、前記制御装置において、

前記電圧制御部は、前記直流電源の電圧の値を一定の値に制御する

ための所定の第3電圧指令値と、前記直流電源の電圧の値とに基づいて、前記第1リアクトルに流すべき電流の値を制御するための第2電流指令値を算出し、

前記電流制御部は、前記電圧制御部によって算出された前記第2電流指令値と、前記第1リアクトルに流れる電流の値に -1 が乗じられた値とに基づいて、前記降圧モードのデューティ指令である第4電圧指令値を算出し、

前記PWM制御部は、前記電流制御部によって算出された前記第4電圧指令値と、所定のキャリア信号とに基づいて、前記第1スイッチの動作を制御するための第2パルスを出力する

ことを特徴とする直流電力変換装置。

[請求項4]

請求項1に記載の直流電力変換装置において、

前記チョッパ回路は、

前記第2接続点と第1端子との間の第5接続点と、第6接続点との間に直列に接続される第3スイッチと、

前記第3スイッチと逆並列に接続される第3ダイオードと、

前記第6接続点と、前記第4接続点と第2端子との間の第7接続点との間に直列に接続される第4スイッチと、

前記第4スイッチと逆並列に接続される第4ダイオードと、

前記第3接続点と前記第6接続点との間に直列に接続される第2リアクトルと、

をさらに有し、

前記第1コンデンサに蓄積されたエネルギーよりも前記第2コンデンサに蓄積されたエネルギーの方が大きいときは、

前記第3スイッチがオフ状態かつ前記第4スイッチがオン状態のときに、前記第2コンデンサ、前記第3接続点、前記第2リアクトル、前記第6接続点、前記第4スイッチ、前記第7接続点、前記第4接続点を順次経由して、前記第2コンデンサに戻る電流経路が形成される

ことで、前記第2コンデンサに蓄積されたエネルギーが前記第2リアクトルに蓄積され、

前記第3スイッチがオフ状態かつ前記第4スイッチがオフ状態のときに、前記第2リアクトル、前記第6接続点、前記第3ダイオード、前記第5接続点、前記第2接続点、前記第1コンデンサ、前記第3接続点を順次経由して、前記第2リアクトルに戻る電流経路が形成されることで、前記第2リアクトルに蓄積されたエネルギーが前記第1コンデンサに蓄積され、

前記第2コンデンサに蓄積されたエネルギーよりも前記第1コンデンサに蓄積されたエネルギーの方が大きいときは、

前記第3スイッチがオン状態かつ前記第4スイッチがオフ状態のときに、前記第1コンデンサ、前記第2接続点、前記第5接続点、前記第3スイッチ、前記第6接続点、前記第2リアクトル、前記第3接続点を順次経由して、前記第1コンデンサに戻る電流経路が形成されることで、前記第1コンデンサに蓄積されたエネルギーが前記第2リアクトルに蓄積され、

前記第3スイッチがオフ状態かつ前記第4スイッチがオフ状態のときに、前記第2リアクトル、前記第3接続点、前記第2コンデンサ、前記第4接続点、前記第7接続点、前記第4ダイオード、前記第6接続点を順次経由して、前記第2リアクトルに戻る電流経路が形成されることで、前記第2リアクトルに蓄積されたエネルギーが前記第2コンデンサに蓄積される

ことを特徴とする直流電力変換装置。

[請求項5]

請求項4に記載の直流電力変換装置において、

電圧制御部と、電流制御部と、PWM制御部とを有し、前記チョッパ回路を制御する制御装置をさらに備え、

前記チョッパ回路のチョッパデューティが100%でないときは、前記制御装置において、

前記電圧制御部は、前記第2コンデンサの電圧の値が、前記第1コンデンサの電圧の値と均一となるように制御するための所定の第5電圧指令値と、前記第2コンデンサの電圧の値とに基づいて、前記第2リアクトルに流すべき電流の値を制御するための第3電流指令値を算出し、

前記電流制御部は、前記電圧制御部によって算出された前記第3電流指令値と、前記第2リアクトルに流れる電流の値とに基づいて、前記第2コンデンサの電圧の値が、前記第1コンデンサの電圧の値と均一となるように制御するための指令である第6電圧指令値を算出し、

前記PWM制御部は、前記電流制御部によって算出された前記第6電圧指令値と、所定のキャリア信号とに基づいて、前記第3スイッチ及び前記第4スイッチのうちの少なくともいずれか一方の動作を制御するための第3パルスを出力する

ことを特徴とする直流電力変換装置。

[請求項6]

請求項5に記載の直流電力変換装置において、

前記第5電圧指令値は、前記第2コンデンサの電圧の値が、前記直流電源の電圧の値以下となるように制御するための指令値である

ことを特徴とする直流電力変換装置。

[請求項7]

請求項5に記載の直流電力変換装置において、

前記チョッパ回路のチョッパデューティが100%であるときは、前記制御装置は、前記第3スイッチ及び前記第4スイッチの両方がオフ状態となるよう制御する

ことを特徴とする直流電力変換装置。

[請求項8]

第1接続点と第2接続点との間に直列に接続される第1ダイオードと、

前記第1接続点と第3接続点との間に直列に接続される第2スイッチと、

前記第2スイッチと逆並列に接続される第2ダイオードと、

前記第2接続点と前記第3接続点との間に直列に接続される第1コンデンサと、

前記第3接続点と第4接続点との間に直列に接続される第2コンデンサと、

前記第4接続点と前記第1接続点との間に順に直列接続される直流電源及び第1リアクトルと、

を有するチョッパ回路を備え、

昇圧モードのときは、前記チョッパ回路では、

前記第2スイッチがオン状態のときに、前記直流電源から、前記第1リアクトル、前記第1接続点、前記第2スイッチ、前記第3接続点、前記第2コンデンサ、前記第4接続点を順次経由して、前記直流電源に戻る電流経路が形成され、

前記第2スイッチがオフ状態のときに、前記直流電源から、前記第1リアクトル、前記第1接続点、前記第1ダイオード、前記第2接続点、前記第1コンデンサ、前記第3接続点、前記第2コンデンサ、前記第4接続点を順次経由して、前記直流電源に戻る電流経路が形成される

ことを特徴とする直流電力変換装置。

[請求項9]

第1接続点と第2接続点との間に直列に接続される第1スイッチと、

前記第1スイッチと逆並列に接続される第1ダイオードと、

前記第1接続点と第3接続点との間に直列に接続される第2ダイオードと、

前記第2接続点と前記第3接続点との間に直列に接続される第1コンデンサと、

前記第3接続点と第4接続点との間に直列に接続される第2コンデンサと、

前記第4接続点と前記第1接続点との間に順に直列接続される直流

電源及び第1リアクトルと、

を有するチョッパ回路を備え、

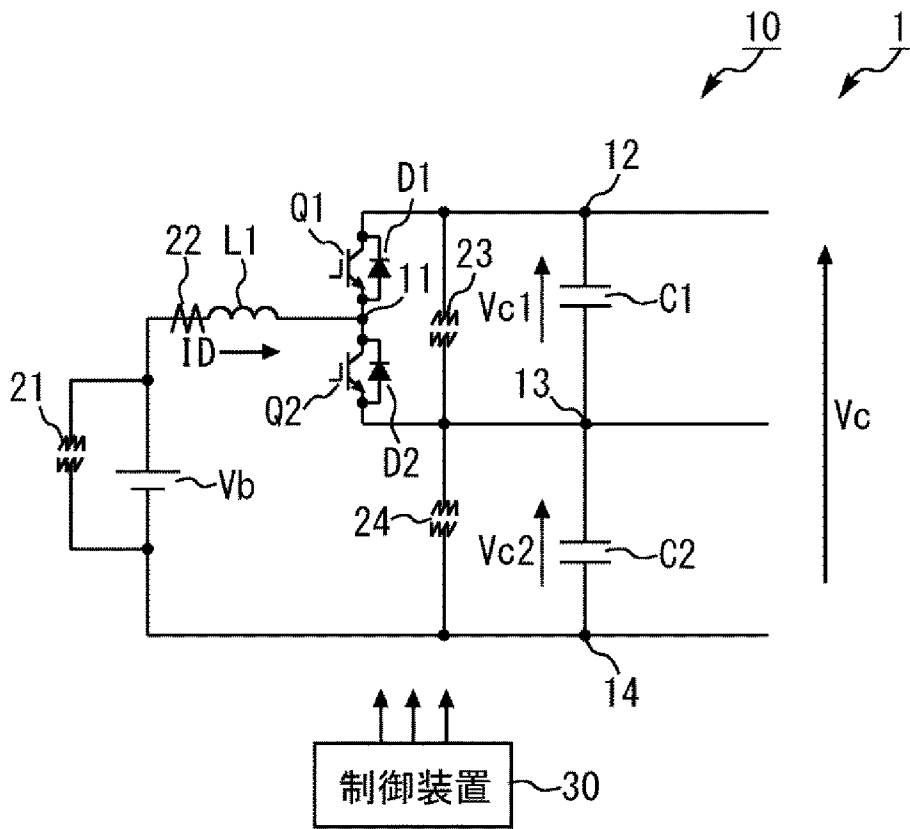
降圧モードのときは、前記チョッパ回路では、

前記第1スイッチがオン状態のときに、前記第2コンデンサ、前記第3接続点、前記第1コンデンサ、前記第2接続点、前記第1スイッチ、前記第1接続点、前記第1リアクトル、前記直流電源、前記第4接続点を順次経由して、前記第2コンデンサに戻る電流経路が形成され、

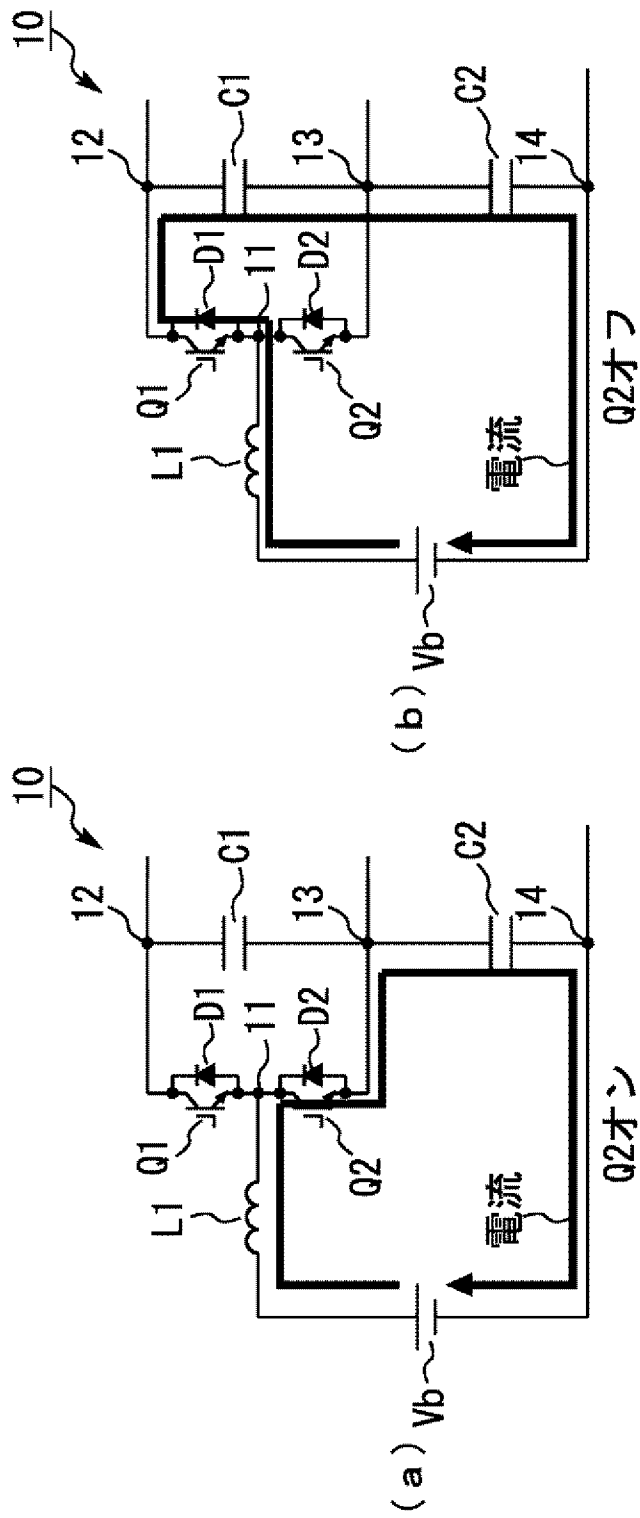
前記第1スイッチがオフ状態のときに、前記第2コンデンサ、前記第3接続点、前記第2ダイオード、前記第1接続点、前記第1リアクトル、前記直流電源、前記第4接続点を順次経由して、前記第2コンデンサに戻る電流経路が形成される

ことを特徴とする直流電力変換装置。

[図1]

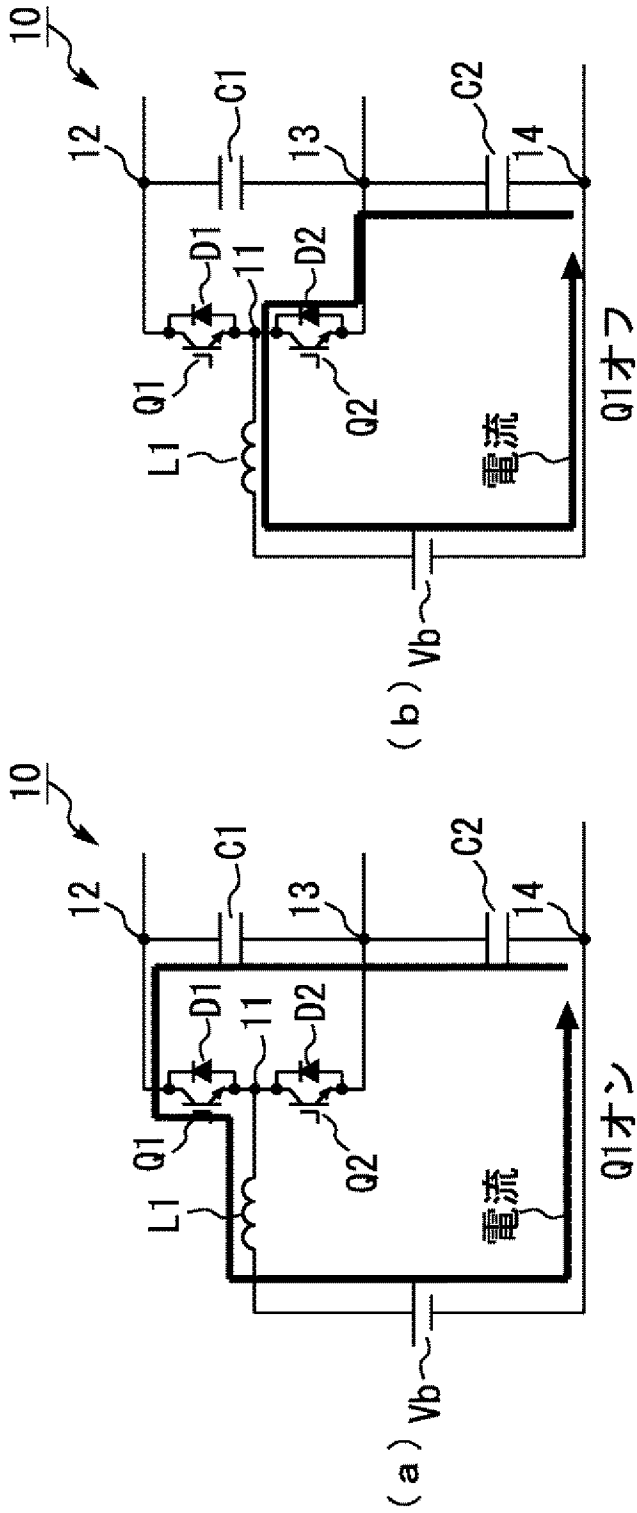


[図2]



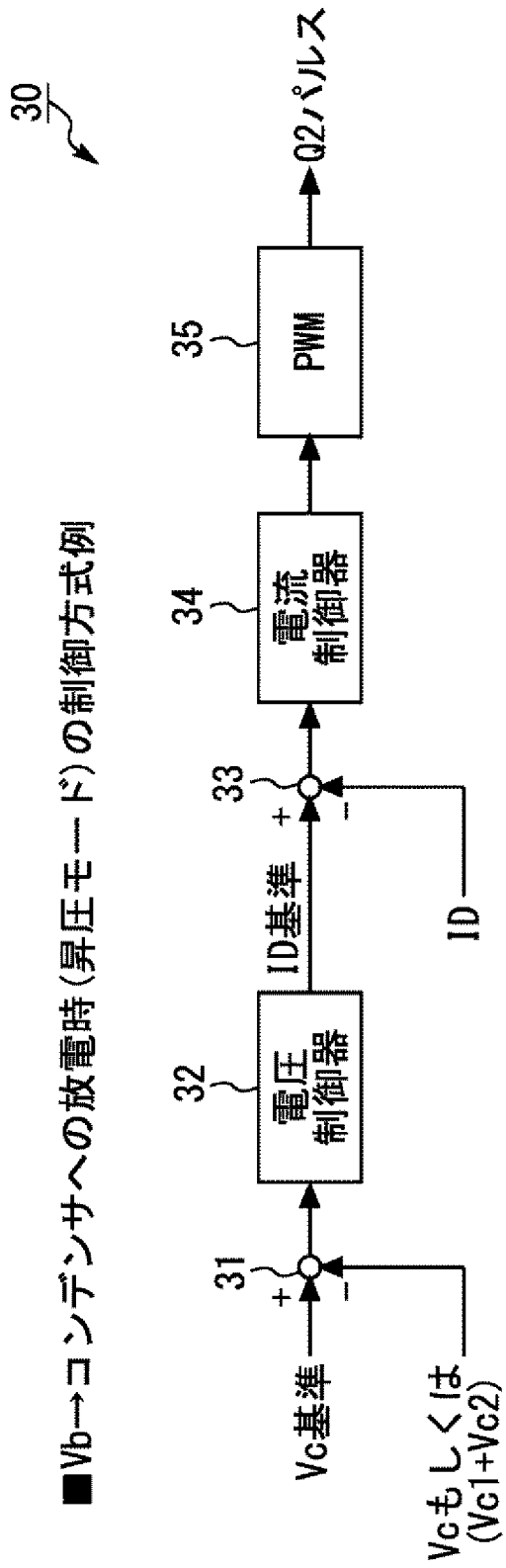
Vb→コンデンサへの放電時(昇圧モード)

[図3]

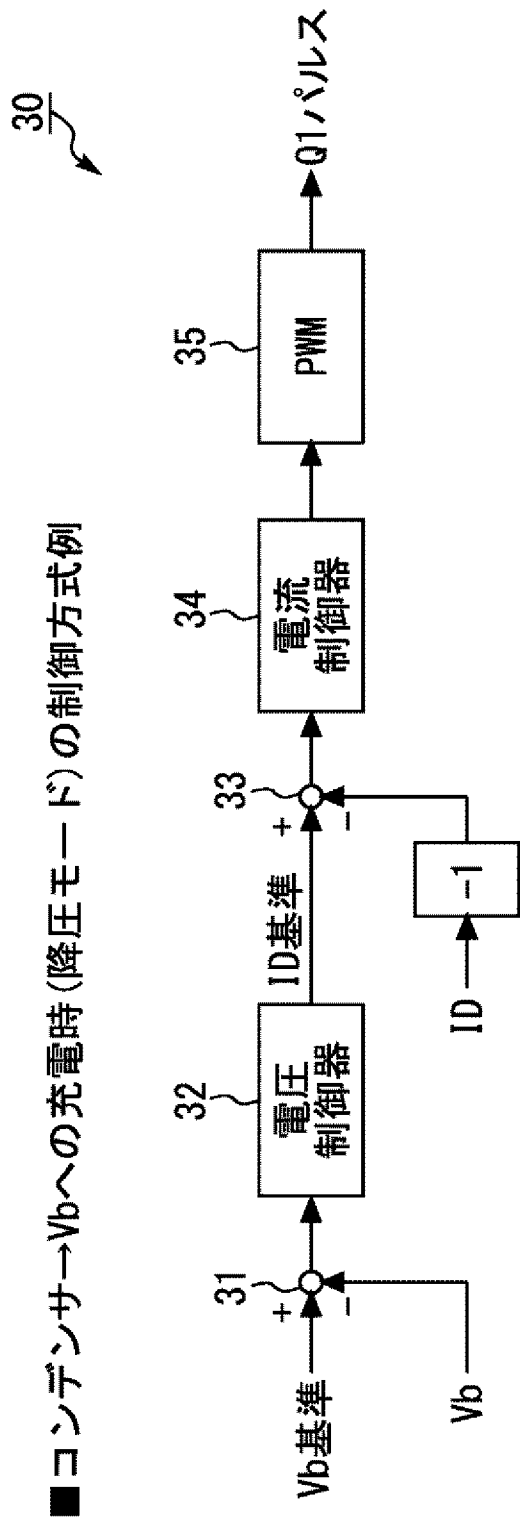


コンデンサ→Vbへの充電時(降圧モード)

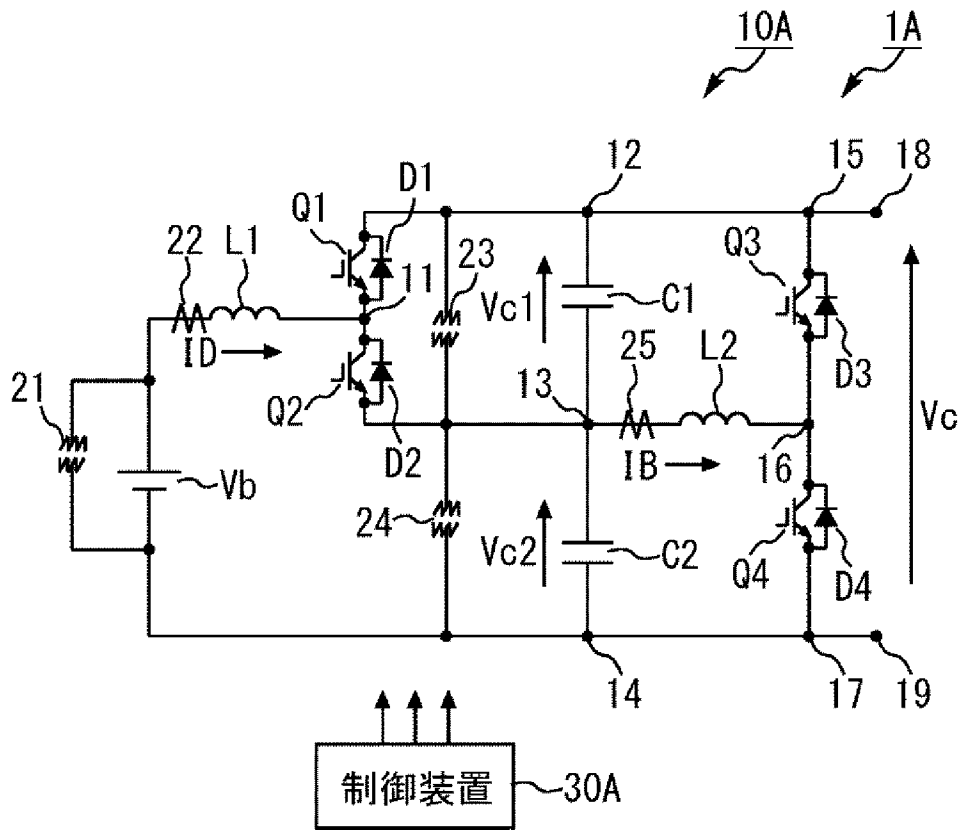
[図4]



[図5]

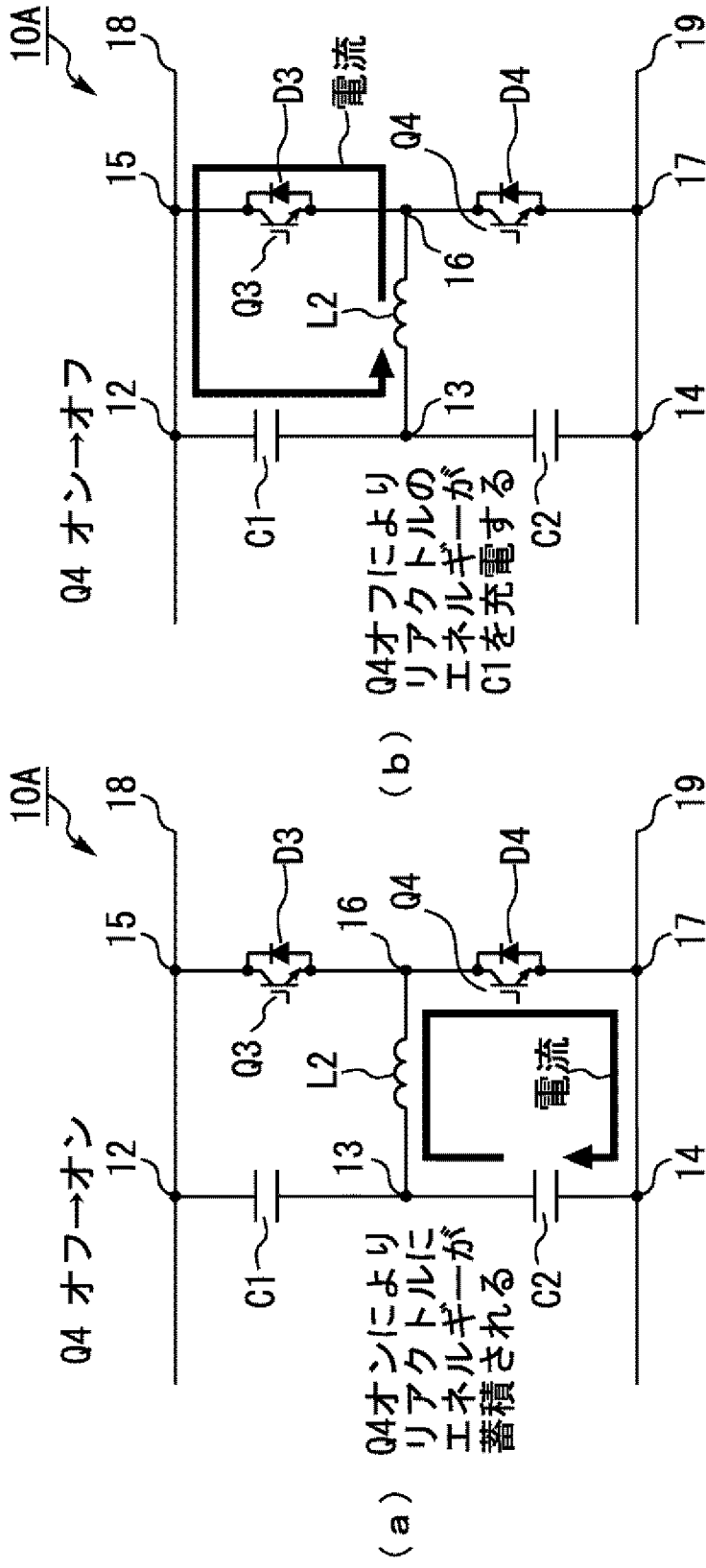


[図6]



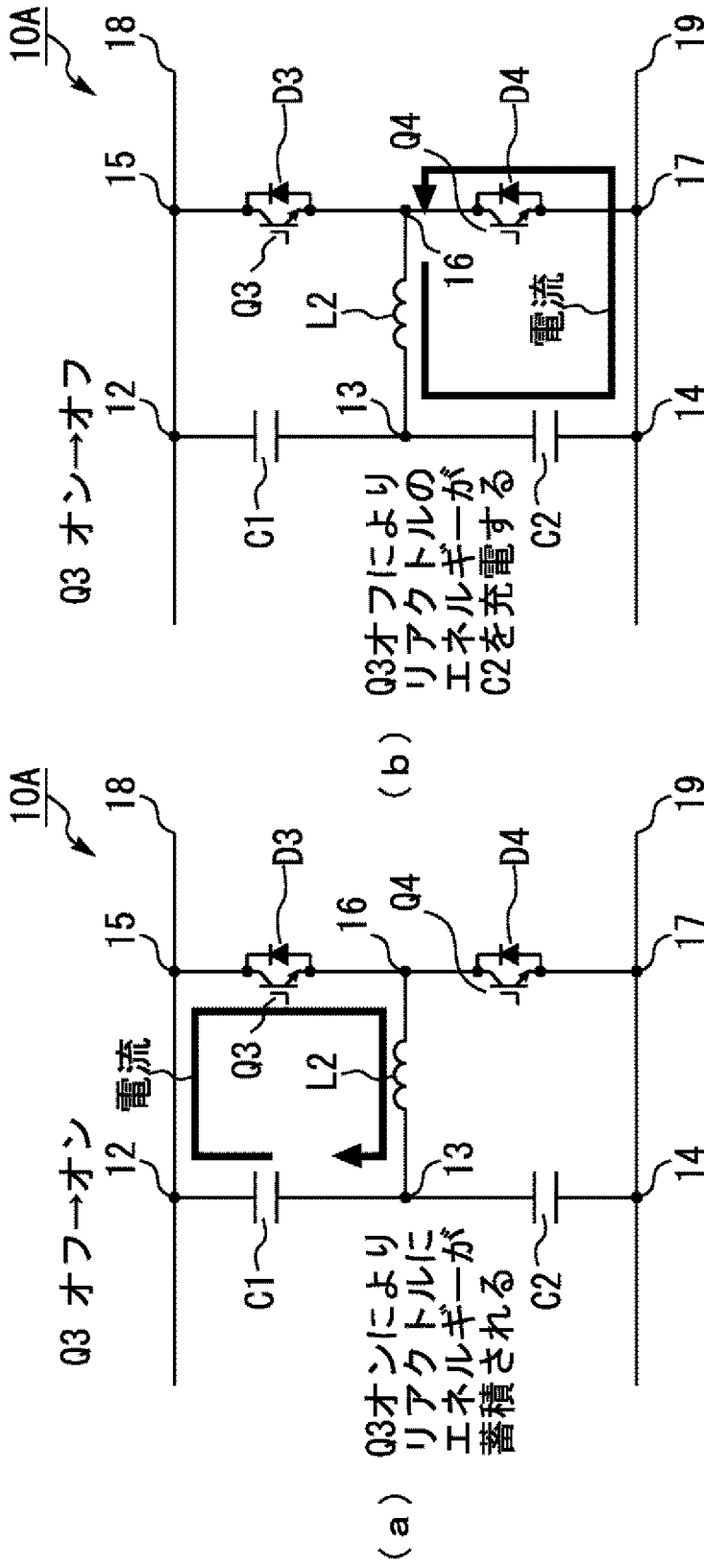
[図7]

C2の蓄電エネルギーをC1に移行する場合 ($VC1 < VC2$ の場合)

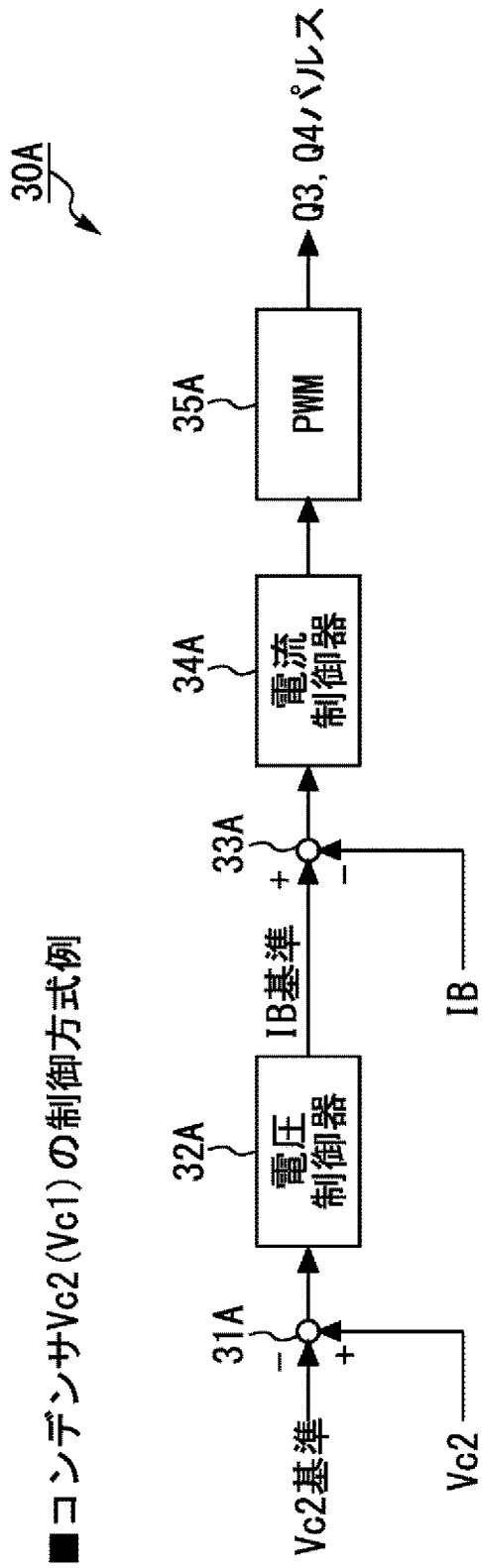


[図8]

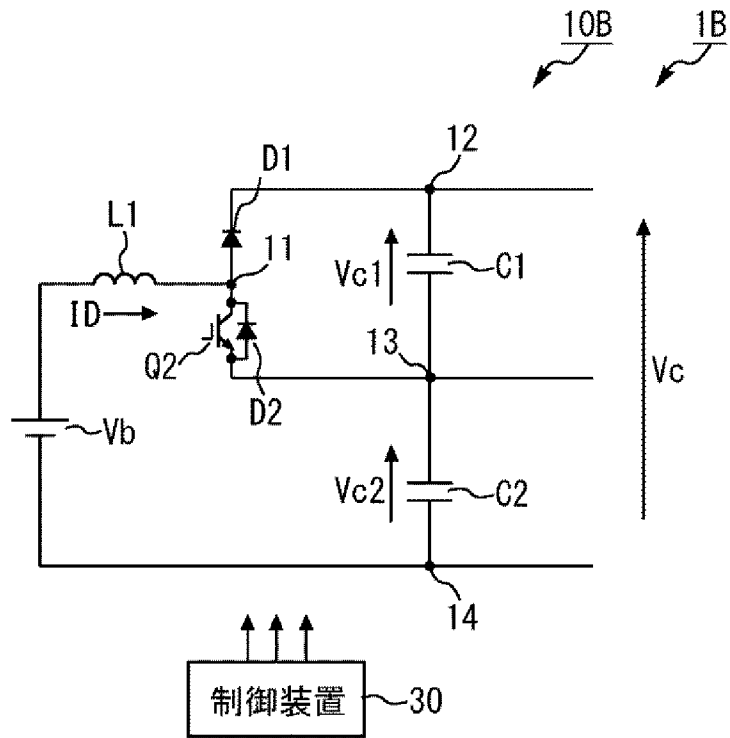
C1の蓄電エネルギーをC2に移行する場合 ($V_{C1} > V_{C2}$ の場合)



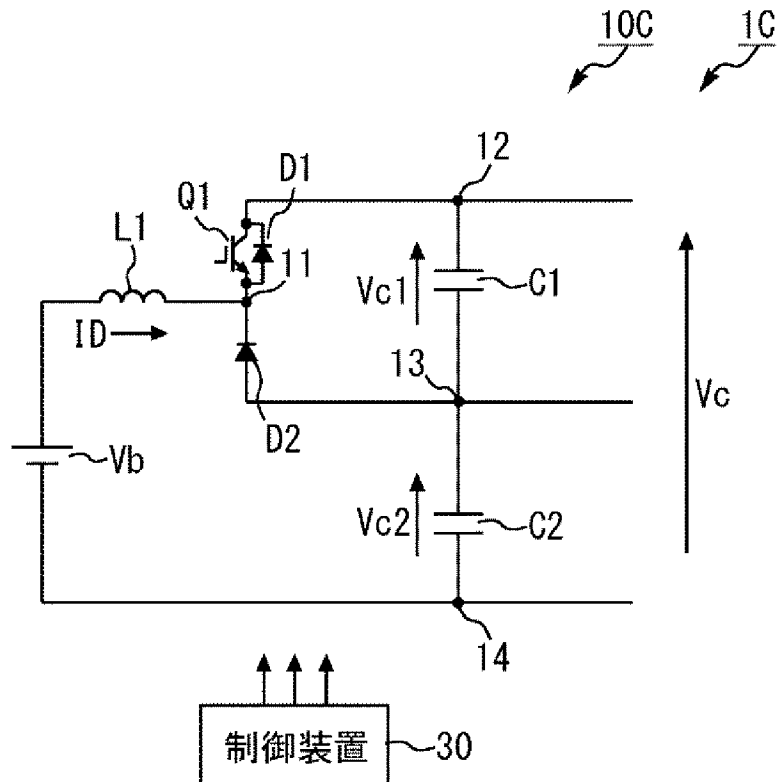
[図9]



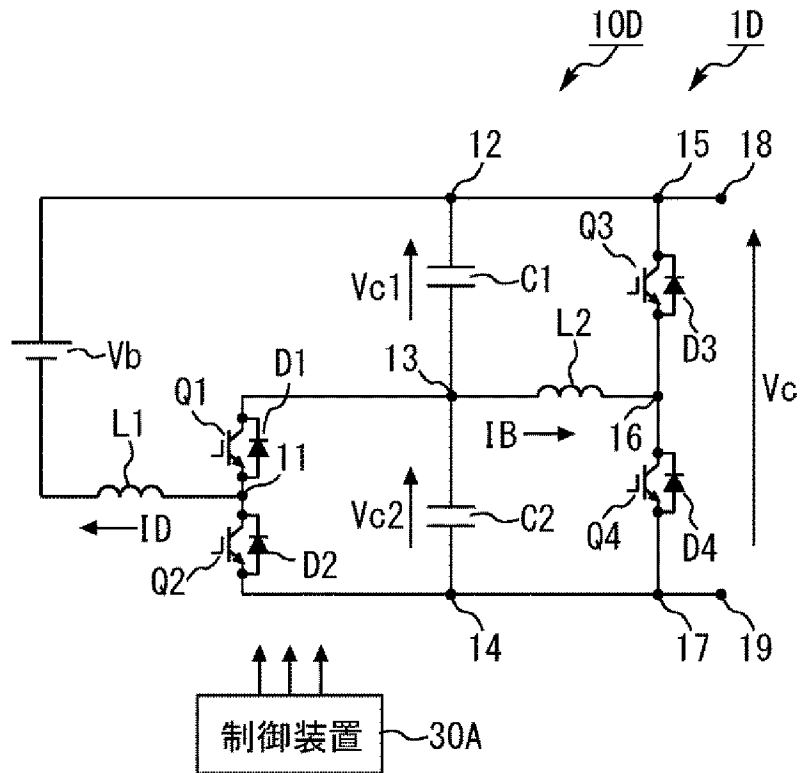
[図10]



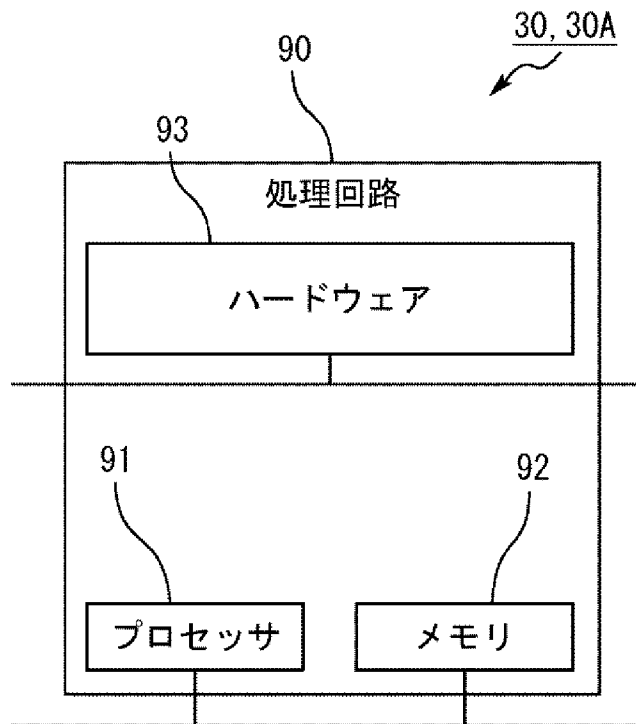
[図11]



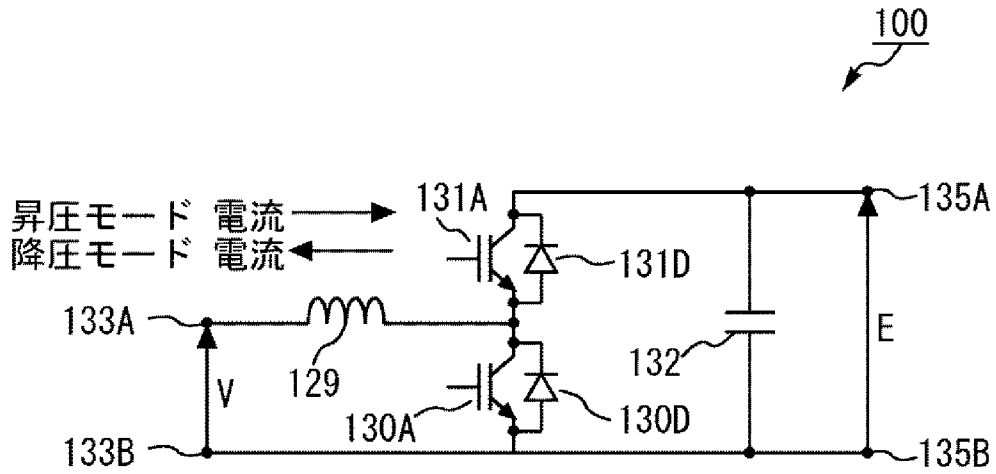
[図12]



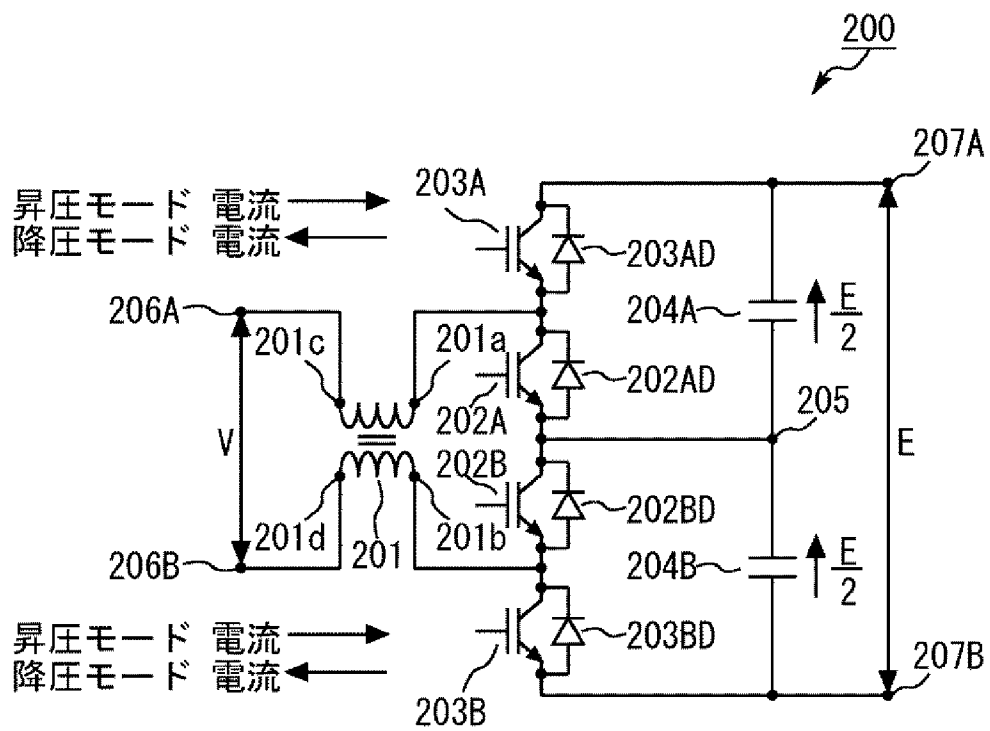
[図13]



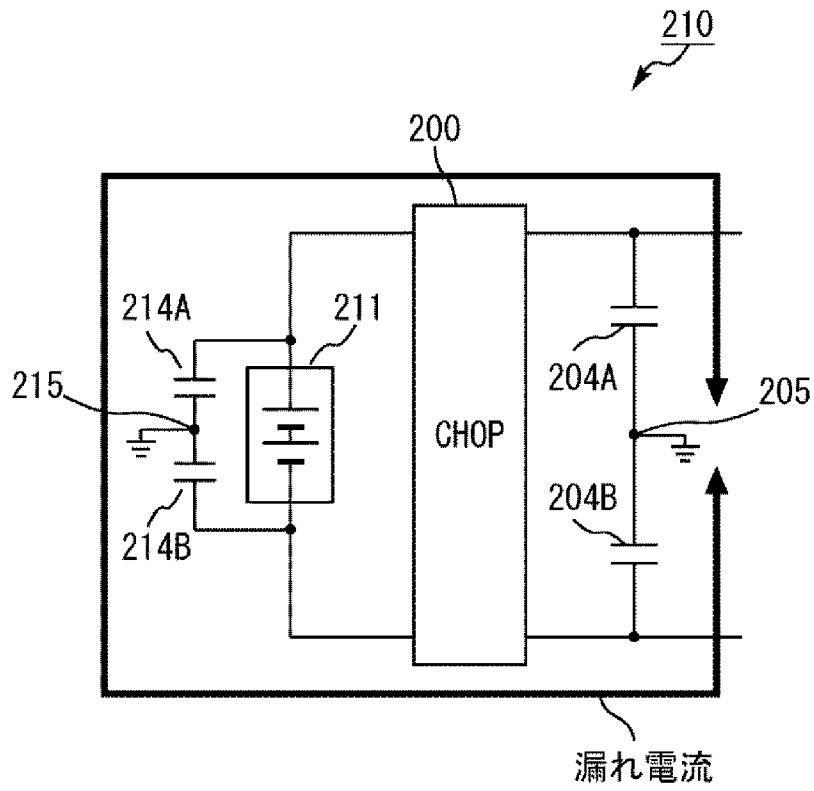
[図14]



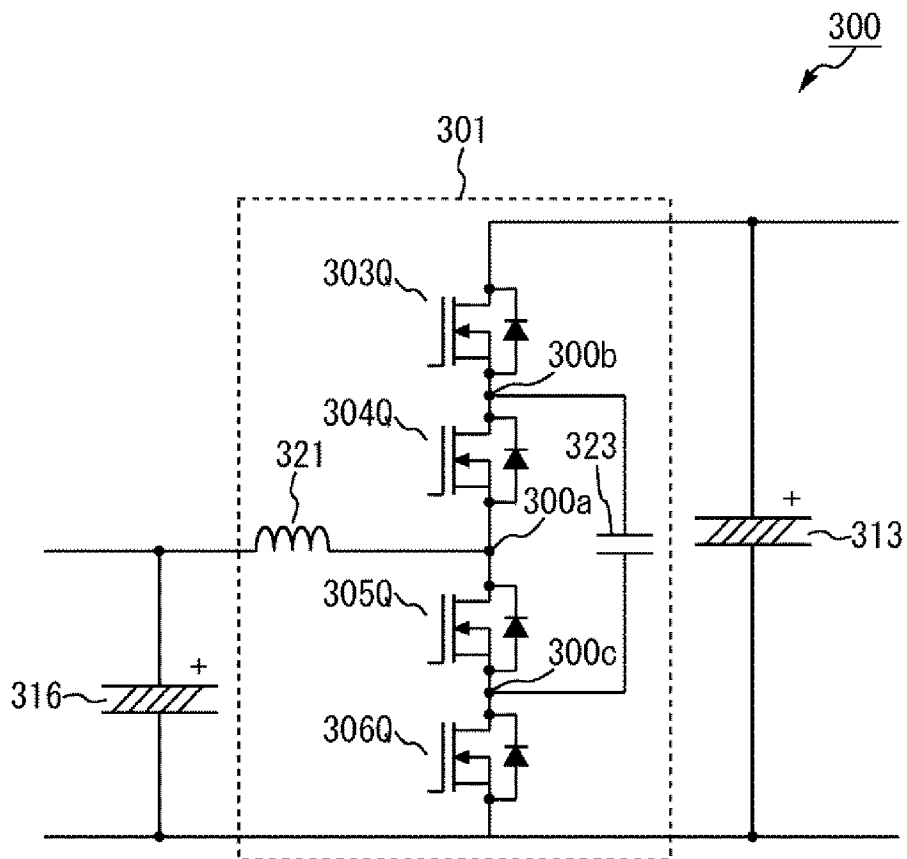
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/001020

A. CLASSIFICATION OF SUBJECT MATTER		
H02M 3/155 (2006.01)i FI: H02M3/155 A		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H02M3/00-3/44		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-295228 A (TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEMS CORPORATION) 04 December 2008 (2008-12-04) entire text, all drawings	1-9
A	JP 6771700 B1 (MITSUBISHI ELECTRIC CORPORATION) 01 October 2020 (2020-10-01) entire text, all drawings	1-9
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 064326/1989 (Laid-open No. 003189/1991) (SANKEN ELECTRIC CO., LTD.) 14 January 1991 (1991-01-14) , entire text, all drawings	1-9
A	JP 08-205542 A (SANKEN ELECTRIC CO., LTD.) 09 August 1996 (1996-08-09) entire text, all drawings	1-9
A	JP 07-194124 A (KABUSHIKI KAISHA TOSHIBA) 28 July 1995 (1995-07-28) entire text, all drawings	1-9
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 31 January 2023		Date of mailing of the international search report 14 February 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2023/001020

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2008-295228 A	04 December 2008	(Family: none)	
JP 6771700 B1	01 October 2020	WO 2021/152688 A1	
JP 03-003189 U1	14 January 1991	(Family: none)	
JP 08-205542 A	09 August 1996	(Family: none)	
JP 07-194124 A	28 July 1995	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/155(2006.01)i FI: H02M3/155 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M3/00-3/44 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-295228 A（東芝三菱電機産業システム株式会社）04.12.2008（2008-12-04） 全文、全図	1-9
A	JP 6771700 B1（三菱電機株式会社）01.10.2020（2020-10-01） 全文、全図	1-9
A	日本国実用新案登録出願01-064326号（日本国実用新案登録出願公開03-003189号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（サンケン電気株式会社）14.01.1991（1991-01-14）全文、全図	1-9
A	JP 08-205542 A（サンケン電気株式会社）09.08.1996（1996-08-09） 全文、全図	1-9
A	JP 07-194124 A（株式会社東芝）28.07.1995（1995-07-28） 全文、全図	1-9
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
31.01.2023	14.02.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 白井 孝治 5G 8843 電話番号 03-3581-1101 内線 3526	

国際調査報告
特許ファミリーに関する情報

国際出願番号

PCT/JP2023/001020

引用文献	公表日	特許ファミリー文献	公表日
JP 2008-295228 A	04.12.2008	(ファミリーなし)	
JP 6771700 B1	01.10.2020	WO 2021/152688 A1	
JP 03-003189 U1	14.01.1991	(ファミリーなし)	
JP 08-205542 A	09.08.1996	(ファミリーなし)	
JP 07-194124 A	28.07.1995	(ファミリーなし)	