

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年6月20日(20.06.2024)



(10) 国際公開番号

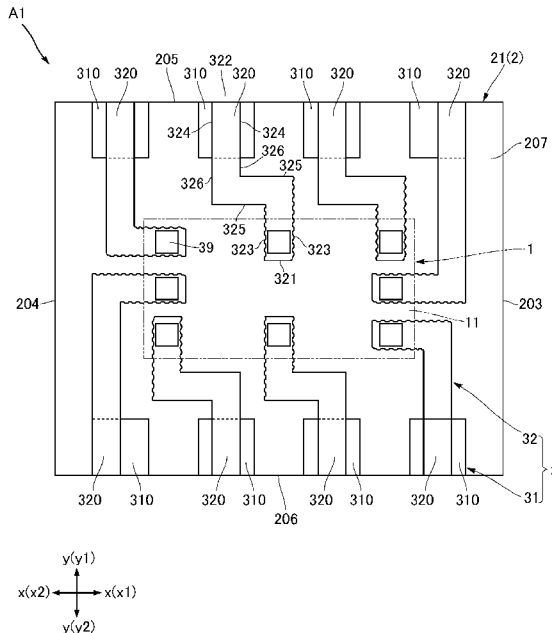
WO 2024/127945 A1

- (51) 国際特許分類:
H01L 23/12 (2006.01) *H01L 23/28* (2006.01)
- (21) 国際出願番号: PCT/JP2023/042179
- (22) 国際出願日: 2023年11月24日(24.11.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-197821 2022年12月12日(12.12.2022) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 Kyoto (JP).
- (72) 発明者: 長谷川 椋平 (HASEGAWA Ryohei);
〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 臼井 尚, 外 (USUI Takashi et al.);
〒5430014 大阪府大阪市天王寺区玉造元町 2 番 3 2 - 1 3 0 1 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法

【図2】



(57) Abstract: The semiconductor device comprises: a semiconductor element; a sealing resin; and a wiring part electrically connected to the semiconductor element. The sealing resin has a first resin surface and a second resin surface which face sides opposite from each other in a thickness direction. The wiring part includes a first metal layer and a second metal layer. The first metal layer includes a penetration wiring part exposed from the second resin surface. The second metal layer includes a connecting wiring part electrically connected to the penetration wiring part and the semiconductor

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

element. At least a portion of the connecting wiring part is formed into an uneven shape as seen in the thickness direction.

(57) 要約: 半導体装置は、半導体素子と、封止樹脂と、前記半導体素子に導通する配線部とを備える。前記封止樹脂は、厚さ方向において互いに反対側を向く第1樹脂面および第2樹脂面を有する。前記配線部は、第1金属層および第2金属層を含む。前記第1金属層は、前記第2樹脂面から露出する貫通配線部を含む。前記第2金属層は、前記貫通配線部および前記半導体素子に導通する連絡配線部を含む。前記連絡配線部の少なくとも一部は、前記厚さ方向に視て凹凸形状である。

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] 本開示は、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 特許文献1には、半導体素子を備えた半導体装置の一例が開示されている。同文献の半導体装置は、半導体素子、配線部および封止樹脂を備える。半導体素子の電極パッドは、配線部に導通接合されている。配線部は、封止樹脂によって覆われている。

先行技術文献

特許文献

[0003] 特許文献1：特開2020-136629号公報

発明の概要

発明が解決しようとする課題

[0004] 配線部と封止樹脂との間に剥離が生じると、封止樹脂の外部まで亀裂が進展する場合がある。これにより、たとえば半導体装置内に水分が浸入するおそれがある。

[0005] 本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、配線部と封止樹脂との剥離を抑制することが可能な半導体装置およびそのような半導体装置の製造方法を提供することを一の課題とする。

課題を解決するための手段

[0006] 本開示の第1の側面によって提供される半導体装置は、半導体素子と、封止樹脂と、前記半導体素子に導通する配線部と、を備える。前記封止樹脂は、厚さ方向の第1側を向く第1樹脂面と第2側を向く第2樹脂面とを有する。前記配線部は、前記第2樹脂面から露出する貫通配線部を含む第1金属層と、前記貫通配線部と前記半導体素子とに導通する連絡配線部を含む第2金

属層とを含む。前記連絡配線部の少なくとも一部は、前記厚さ方向に視て凹凸形状である。

[0007] 本開示の第2の側面によって提供される半導体装置の製造方法は、基板上に複数の貫通配線部を有する第1金属層を形成する工程と、前記基板上に前記第1金属層を覆う第1樹脂層を形成する工程と、前記第1樹脂層を前記基板とは反対側から薄肉化することにより、前記複数の貫通配線部を前記第1樹脂層から露出させる工程と、前記第1樹脂層および前記第1金属層上に、複数の開口部を有するマスク層を形成する工程と、前記マスク層を用いて前記第1金属層に導通する第2金属層を形成する工程と、前記第2金属層に半導体素子を搭載する工程と、前記第1樹脂層上に、前記第2金属層および前記半導体素子を覆う第2樹脂層を形成する工程と、前記基板を除去する工程と、を備える。前記マスク層を形成する工程においては、前記開口部の少なくとも一部を凹凸形状とする。

発明の効果

[0008] 上記構成によれば、半導体装置において、配線部と封止樹脂との剥離を抑制することができる。

[0009] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

図面の簡単な説明

[0010] [図1]図1は、本開示の第1実施形態に係る半導体装置を示す部分平面図である。

[図2]図2は、本開示の第1実施形態に係る半導体装置を示す部分平面図である。

[図3]図3は、本開示の第1実施形態に係る半導体装置を示す部分拡大平面図である。

[図4]図4は、本開示の第1実施形態に係る半導体装置を示す部分底面図である。

[図5]図5は、図1のV-V線に沿う断面図である。

[図6]図 6 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図7]図 7 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図8]図 8 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図9]図 9 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図10]図 10 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分平面図である。

[図11]図 11 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図12]図 12 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図13]図 13 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図14]図 14 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図15]図 15 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図16]図 16 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図17]図 17 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図18]図 18 は、本開示の第 1 実施形態に係る半導体装置の製造方法を示す部分断面図である。

[図19]図 19 は、本開示の第 2 実施形態に係る半導体装置を示す部分平面図である。

[図20]図 2 0 は、本開示の第 3 実施形態に係る半導体装置を示す部分平面図である。

[図21]図 2 1 は、本開示の第 4 実施形態に係る半導体装置を示す部分平面図である。

発明を実施するための形態

[0011] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。

[0012] 本開示における「第 1」、「第 2」、「第 3」等の用語は、単に識別のために用いたものであり、それらの対象物に順列を付することを意図していない。

[0013] 本開示において、「ある物 A がある物 B に形成されている」および「ある物 A がある物 B 上に形成されている」とは、特段の断りのない限り、「ある物 A がある物 B に直接形成されていること」、および、「ある物 A とある物 B との間に他の物を介在させつつ、ある物 A がある物 B に形成されていること」を含む。同様に、「ある物 A がある物 B に配置されている」および「ある物 A がある物 B 上に配置されている」とは、特段の断りのない限り、「ある物 A がある物 B に直接配置されていること」、および、「ある物 A とある物 B との間に他の物を介在させつつ、ある物 A がある物 B に配置されていること」を含む。同様に、「ある物 A がある物 B 上に位置している」とは、特段の断りのない限り、「ある物 A がある物 B に接して、ある物 A がある物 B 上に位置していること」、および、「ある物 A とある物 B との間に他の物が介在しつつ、ある物 A がある物 B 上に位置していること」を含む。また、「ある物 A がある物 B にある方向に見て重なる」とは、特段の断りのない限り、「ある物 A がある物 B のすべてに重なること」、および、「ある物 A がある物 B の一部に重なること」を含む。また、本開示において「ある面 A が方向 B（の一方側または他方側）を向く」とは、面 A の方向 B に対する角度が 90° である場合に限定されず、面 A が方向 B に対して傾いている場合を含む。

[0014] 第1実施形態：

図1～図5は、本開示の第1実施形態に係る半導体装置を示している。本実施形態の半導体装置A1は、半導体素子1、封止樹脂2および配線部3を備える。

[0015] 図1および図2は、半導体装置A1を示す部分平面図である。図3は、半導体装置A1を示す部分拡大平面図である。図4は、半導体装置A1を示す部分底面図である。図5は、図1のV-V線に沿う断面図である。図1および図2においては、理解の便宜上、後述の第2樹脂層22を省略している。

[0016] これらの図において、説明の便宜上、互いに直交する3つの方向（z方向、x方向、y方向）を参照する。z方向は、「厚さ方向」の一例である。x方向は、z方向と直交する1つの方向である。y方向は、z方向およびx方向と直交する方向である。

[0017] 半導体素子1：

半導体素子1は、半導体装置A1の主要な電氣的機能を果たす、半導体材料とする素子である。半導体素子1は、いわゆる能動素子であって、たとえばLSI（Large Scale Integration）などの集積回路（IC：Integrated Circuit）、LDO（Low Drop Out）などの電圧制御用素子、オペアンプなどの増幅用素子などである。

[0018] 本実施形態の半導体素子1は、素子本体11および複数の電極12を有する。素子本体11は、半導体を主成分とする本体部分である。複数の電極12は、素子本体11のz方向のz2側に設けられており、いわゆるパッド電極である。電極12は、たとえばCu（銅）、Al（アルミニウム）等を含む。

[0019] 封止樹脂2：

封止樹脂2は、半導体素子1を覆っている。封止樹脂2は、第1樹脂面201、第2樹脂面202、第3樹脂面203、第4樹脂面204、第5樹脂面205および第6樹脂面206を有する。第1樹脂面201は、z方向のz1側を向く面である。第2樹脂面202は、z方向のz2側を向く面であ

る。第3樹脂面203は、x方向のx1側を向く面である。第4樹脂面204は、x方向のx2側を向く面である。第5樹脂面205は、y方向のy1側を向く面である。第6樹脂面206は、y方向のy2側を向く面である。図5に示すように、図示された例においては、第5樹脂面205は、凹部2051を有する。凹部2051は、第5樹脂面205のうちz方向のz2側に位置する部位であって、y方向のy2側に凹んでいる。第6樹脂面206は、凹部2061を有する。凹部2061は、第6樹脂面206のうちz方向のz2側に位置する部位であって、y方向のy1側に凹んでいる。

[0020] 封止樹脂2は、第1樹脂層21および第2樹脂層22を有する。第1樹脂層21は、z方向のz2側に位置する層である。第1樹脂層21は、たとえば黒色のエポキシ樹脂からなる。また、第1樹脂層21は、図示しないフィラーを含んでいてもよい。第2樹脂面202は、第1樹脂層21によって構成されている。第1樹脂層21は、第7樹脂面207を有する。第7樹脂面207は、z方向のz1側を向く面である。第2樹脂層22は、第1樹脂層21の第7樹脂面207上に積層されており、半導体素子1を覆っている。第2樹脂層22は、たとえば黒色のエポキシ樹脂からなる。また、第1樹脂層21は、図示しないフィラーを含んでいてもよい。第1樹脂面201は、第2樹脂層22によって構成されている。図示された例においては、第1樹脂層21のz方向の厚さは、第2樹脂層22のz方向の厚さよりも薄い。第1樹脂層21の厚さは、たとえば $20\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、第2樹脂層22の厚さは、たとえば $400\mu\text{m}$ 以上 $1200\mu\text{m}$ 以下である。

[0021] 配線部3：

配線部3は、半導体素子1の電氣的機能を実現するための導通経路を構成している。本実施形態の配線部3は、第1金属層31および第2金属層32を含む。

[0022] 第1金属層31は、z方向において第2樹脂面202と第7樹脂面207との間に位置している。第1金属層31は、たとえばCu（銅）を主成分とし、たとえば電解めっきによって形成される。また、第1金属層31は、互

いに積層された下地層およびめっき層をさらに含んで構成されていてもよい。下地層は、互いに積層されたTi（チタン）層およびCu（銅）層から構成され、その厚みは200nm以上800nm以下程度である。めっき層は、たとえばCu（銅）を含んでおり、下地層よりも厚く設定されている。

[0023] 本実施形態の第1金属層31は、複数の貫通配線部310を含む。複数の貫通配線部310は、各々が第1樹脂層21をz方向に貫通しており、第1樹脂面201と第7樹脂面207とに到達している。複数の貫通配線部310の個数、形状および配置等は何ら限定されない。本実施形態においては、複数の貫通配線部310は、第5樹脂面205および第6樹脂面206に沿ってx方向に2列に配列されている。図示された例においては、貫通配線部310は、裏面311および端面312を有する。裏面311は、第2樹脂面202から露出する面である。端面312は、y方向のy1側またはy2側を向いており、第5樹脂面205または第6樹脂面206から露出している。図示された例においては、裏面311は、z方向に視て矩形状である。

[0024] 第2金属層32は、第1樹脂層21と第2樹脂層22との間に位置しており、第7樹脂面207上に形成されている。第2金属層32の厚さは、たとえば10μm以上60μm以下である。第2金属層32は、たとえば、Cu（銅）を主成分とする。本実施形態においては、第2金属層32は、互いに積層された下地層およびめっき層を含んで構成される。下地層は、互いに積層されたTi（チタン）層およびCu（銅）層から構成され、その厚みは200nm以上800nm以下である。下地層は、たとえばスパッタリングにより形成されうる。めっき層は、たとえばCuを含んでおり、下地層よりも厚く設定されている。めっき層は、たとえば電解めっきにより形成されうる。なお、第2金属層32の構成材料および形成方法は、先述のものに限定されない。たとえば、下地層とめっき層との間にNi（ニッケル）層が形成されていてもよい。当該Ni層は、たとえば電解めっきにより形成されうる。第2金属層32の形成範囲は、図1、図2および図4に示す態様に限定されない。

- [0025] 第2金属層32は、複数の連絡配線部320を含む連絡配線部320は、貫通配線部310と半導体素子1の電極12とを導通させている。連絡配線部320は、貫通配線部310に接している。また、連絡配線部320には、導電性接合材39を介して電極12が導通接合されている。導電性接合材39は、たとえばはんだである。
- [0026] 連絡配線部320は、第1端縁321、第2端縁322、一对の第1辺323、一对の第2辺324および複数の中間辺325、326を含む。
- [0027] 第1端縁321は、連絡配線部320のうち電極12が導通接合された側の端縁である。第2端縁322は、第1端縁321とは反対側の端縁である。図示された例においては、第1端縁321は、第5樹脂面205または第6樹脂面206から露出している。一对の第1辺323は、第1端縁321の両端から延びている。第2辺324は、第2端縁322の両端から延びており、z方向に視て貫通配線部310と重なっている。複数の中間辺325および複数の中間辺326は、一对の第1辺323と一对の第2辺324との間に介在しており、一对の第1辺323と一对の第2辺324とを繋いでいる。
- [0028] 本実施形態においては、図2および図3に示すように、一对の第1辺323の各々が、凹凸形状である。凹凸形状のピッチは何ら限定されず、本実施形態においては、 $15\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である。また、凹凸形状の具体的な形状は、何ら限定されず、たとえばサイン波形状のように複数の曲線によって構成される形状、あるいは三角波形状、矩形波形状等の種々の形状が適宜採用される。図示された例においては、第1辺323の凹凸形状は、サイン波形状である。第1辺323がサイン波形状である場合の山と谷の距離（サイン波の振幅の2倍に相当）は、たとえば $15\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である。
- [0029] また、本実施形態の配線部3は、複数の表面金属層33を含む。表面金属層33は、裏面311および端面312を覆っている。表面金属層33は、たとえばNi（ニッケル）層、Pd（パラジウム）層およびAu（金）層が

順に積層された構造である。なお、表面金属層 33 は、これに限定されず、Ni（ニッケル）層およびAu（金）層を順に積層させてもよいし、Au（金）層のみであってもよいし、Sn（錫）層のみであってもよい。

[0030] 次に、半導体装置 A1 の製造方法について、図 6～図 18 を参照しつつ、以下に説明する。

[0031] まず、図 6 に示すように、基板 4 を用意する。基板 4 は、たとえば単結晶材料である半導体材料からなり、本実施形態においては、Si（シリコン）の単結晶材料である。基板 4 を用意する工程では、基板 4 として、たとえば Si ウエハを用意する。本実施形態における基板 4 の厚さは、たとえば 725～775 μm 程度である。基板 4 は、Si（シリコン）ウエハに限定されず、たとえば、ガラス基板であってもよい。

[0032] 次いで、基板 4 の上に第 1 金属層 31A を形成する。第 1 金属層 31A は、複数の貫通配線部 310 を含む。第 1 金属層 31A を形成する工程においては、まず、基板 4 に接する下地層を形成する。この下地層の形成は、スパッタリング法による。本実施形態においては、基板 4 に接する Ti（チタン）層を形成した後、Ti（チタン）層に接する Cu（銅）層を形成する。よって、下地層は、互いに積層された Ti（チタン）層および Cu（銅）層から形成される。本実施形態においては、Ti（チタン）層の厚さは 10 nm 以上 30 nm 以下程度であり、Cu（銅）層の厚さは 200 nm 以上 800 nm 以下程度である。なお、下地層の構成材料および厚さは先述のものに限定されない。続いて、下地層に接するめっき層を形成する。めっき層の形成は、フォトリソグラフィによるレジストパターンの形成および電解めっきによる。具体的には、下地層の全面を覆うように、感光性レジストを塗布し、この感光性レジストに対して露光・現像を行う。これにより、パターニングされたマスク層を形成する。感光性レジストは、たとえばスピンコータを用いて塗布されるが、これに限定されない。このとき、マスク層から下地層の一部が露出する。続いて、下地層を導電経路として電解めっきを行う。これにより、レジストパターンから露出した下地層にめっき層が析出される。本

実施形態にかかるめっき層の構成材料は、たとえばCu（銅）である。めっき層を形成した後は、マスク層を除去する。以上の工程により、複数の貫通配線部310を含む第1金属層31Aが形成される。

[0033] 次いで、図7に示すように、第1樹脂層21Aを形成する。第1金属層31Aを覆う第1樹脂層21Aを形成する。第1樹脂層21Aを形成する工程は、たとえばモールド成型による。本実施形態においては、第1樹脂層21Aは、電気絶縁性を有しており、たとえば黒色のエポキシ樹脂を主剤とした合成樹脂である。本工程によって、第1金属層31Aは、第1樹脂層21Aで完全に覆われる。

[0034] 次いで、図8に示すように、第1樹脂層21Aをz方向における半導体素子1とは反対側のz1側から薄肉化する。薄肉化の手法は何ら限定されず、本実施形態においては、たとえば研削が用いられる。第1樹脂層21Aを研削する工程では、たとえば機械研削盤を用いる。なお、第1樹脂層21Aの研削は、機械研削盤を用いた研削に限定されない。第1樹脂層21Aの研削工程では、貫通配線部310が露出するまで、第1樹脂層21Aを研削する。本工程によって、貫通配線部310が、第1樹脂層21Aの第7樹脂面207から露出する。また、第7樹脂面207には、砥石で削られた痕である研削痕が形成される。本実施形態においては、当該研削痕は、第7樹脂面207から貫通配線部310に跨って形成される。本実施形態においては、第1樹脂層21Aを研削する際に、貫通配線部310の一部が研削されている。なお、研削後においては、貫通配線部310と第1樹脂層21Aとの材質の違いにより、貫通配線部310にバリが生じうる。このバリを除去するための薬液処理を行ってもよい。この場合、貫通配線部310が、第7樹脂面207からよりもz方向のz2側に若干窪んでいてもよい。

[0035] 次いで、図9および図10に示すように、マスク層5を形成する。本実施形態においては、マスク層5の形成に先立ち、第7樹脂面207および貫通配線部310上に下地層（図示略）を形成する。下地層の形成は、たとえばスパッタリング法による。下地層を形成する工程では、第1樹脂層21Aお

よび貫通配線部 310 を覆う T i (チタン) 層を形成した後、T i (チタン) 層に接する C u (銅) 層を形成する。したがって、下地層は、互いに積層された T i 層および C u 層から形成される。

[0036] 次いで、下地層の全面を覆うように、感光性レジストを塗布して、当該感光性レジストに対して露光および現像を行うことによってパターンニングを行う。これにより、マスク層 5 が形成される。マスク層 5 は、複数の開口部 51 を有する。複数の開口部 51 は、下地層を露出されている。複数の開口部 51 は、複数の連絡配線部 320 に対応する、大きさ、形状および配置とされている。

[0037] 次いで、図 11 に示すように、下地層を導電経路とした電解めっきにより、マスク層 5 の複数の開口部 51 から露出する下地層の上にめっき層を析出させる。本実施形態においては、めっき層として、たとえば C u (銅) を含む金属層を析出させる。このとき、めっき層は、下地層と一体的に形成される。

[0038] 次いで、図 12 に示すように、マスク層 5 を除去する。これにより、複数の連絡配線部 320 を含む第 2 金属層 32A が形成される。次いで、複数の導電性接合材 39 を形成する。導電性接合材 39 の形成は、たとえば、第 2 金属層 32A を導電経路とした電解めっきにより、図示しないマスク層から露出する第 2 金属層 32A の上に、導電性接合材 39 を析出させる。本実施形態においては、導電性接合材 39 として、C u (銅) を含む金属層、N i (ニッケル) を含む金属層および S n (錫) を含む合金層を順次積層させる。この S n (錫) を含む合金層は、たとえば S n (錫) - S b (アンチモン) 系合金または S n (錫) - A g (銀) 系合金などの鉛フリーはんだである。その後、本工程において形成したマスク層を除去する。

[0039] また、第 2 金属層 32A の形成における下地層のうち不要な部位（連絡配線部 320 からはみ出した部位）を除去する。この除去処理は、たとえば H₂ S O₄ (硫酸) および H₂ O₂ (過酸化水素) の混合溶液が用いられたウェットエッチングによって行われる。

[0040] 次いで、図 1 3 に示すように、半導体素子 1 を搭載する。半導体素子 1 の搭載は、たとえばフリップチップボンディングにより行う。具体的には、半導体素子 1 にフラックスを塗布した後、たとえばフリップチップボンダを用いて半導体素子 1 の複数の 1 2 を複数の導電性接合材 3 9 の上に仮付けする。その後、導電性接合材 3 9 をリフローにより溶融させて、複数の電極 1 2 と結合させる。そして、導電性接合材 3 9 を冷却し固化させる。これにより、半導体素子 1 が第 2 金属層 3 2 A に搭載され、半導体素子 1 の複数の電極 1 2 と複数の連絡配線部 3 2 0 とが、導通接合される。

[0041] 次いで、図 1 4 に示すように、第 2 樹脂層 2 2 A を形成する。第 2 樹脂層 2 2 A を形成する工程（第 2 樹脂層形成工程）では、たとえばモールド成型による。第 2 樹脂層 2 2 A は、第 1 樹脂層 2 1 A と同様に、電気絶縁性を有しており、たとえば黒色のエポキシ樹脂を主剤とした合成樹脂である。本実施形態においては、半導体素子 1、第 1 金属層 3 1 A および第 2 金属層 3 2 A を覆う第 2 樹脂層 2 2 A を、第 1 樹脂層 2 1 A の第 7 樹脂面 2 0 7 上に形成する。第 2 樹脂層 2 2 A は、半導体素子 1 および第 2 金属層 3 2 A を完全に覆っている。なお、第 2 樹脂層 2 2 A を形成するためのモールド成型を行う前に、半導体素子 1 と第 1 樹脂層 2 1 A の第 7 樹脂面 2 0 7 との間に、たとえばエポキシ樹脂を主剤としたアンダーフィル（図示略）を充填させておいてもよい。

[0042] 次いで、図 1 5 に示すように、基板 4 を除去する。基板 4 を除去する工程では、機械研削盤を用いた研削による。なお、研削方法は、機械研削盤を用いた研削に限定されない。本実施形態においては、z 方向の z 1 側から z 2 側に向かって基板 4 を研削し、基板 4 を完全に削り取る。本実施形態においては、基板 4 を完全に研削するとともに、複数の貫通配線部 3 1 0 の一部も研削する。基板 4 を除去する工程により、第 1 樹脂層 2 1 A に第 2 樹脂面 2 0 2 が形成され、複数の貫通配線部 3 1 0 に裏面 3 1 1 が形成される。第 2 樹脂面 2 0 2 と裏面 3 1 1 とは、互いに面一である。なお、基板 4 としてガラス基板を用いた場合には、当該ガラス基板を薬液処理やレーザ照射によっ

て剥離することで、基板 4 を除去する。

[0043] 次いで、図 1 6 に示すように、複数の凹部 2 9 1 を形成する。複数の凹部 2 9 1 は、たとえば、ダイシングブレード D b 1 によって、z 方向の z 2 側から溝を形成することによって行う。凹部 2 9 1 は、第 2 樹脂面 2 0 2 から z 方向の z 1 側に凹んでおり、第 1 樹脂層 2 1 および第 2 金属層 3 2 を貫通して、第 2 樹脂層 2 2 に到達している。複数の凹部 2 9 1 は、本製造方法で形成すべき半導体装置 A 1 の z 方向に視た外形線に重なる。フクスの凹部 2 9 1 の形成により、貫通配線部 3 1 0 には、端面 3 1 2 が形成される。

[0044] 次いで、図 1 7 に示すように、表面金属層 3 3 を形成する。表面金属層 3 3 を形成する工程は、無電解めっきによる。本実施形態においては、無電解めっきにより、N i (ニッケル) 層、P d (パラジウム) 層および A u (金) 層の順に各々を析出させる。このとき、貫通配線部 3 1 0 の裏面 3 1 1 および端面 3 1 2 を覆う N i 層が形成され、当該 N i 層上に P d 層、P d 層上に A u 層が形成される。なお、表面金属層 3 3 の形成方法は、これに限定されず、N i (ニッケル) 層および A u (金) 層を順に析出させてもよいし、A u (金) 層のみであってもよいし、S n (錫) 層のみであってもよい。

[0045] 次いで、図 1 8 に示すように、切断工程を行う。この切断工程では、たとえばダイシングブレード D b 2 を用いて、複数の凹部 2 9 1 に沿った切断を行う。ダイシングブレード D b 2 は、ダイシングブレード D b 1 よりも薄い。これにより、第 2 樹脂層 2 2 A が完全に切断される。そして、複数の半導体装置 A 1 が得られる。複数の凹部 2 9 1 は、半導体装置 A 1 における凹部 2 0 5 1 および凹部 2 0 6 1 となって残存する。

[0046] 次に、半導体装置 A 1 および半導体装置 A 1 の製造方法の作用について説明する。

[0047] 本実施形態によれば、連絡配線部 3 2 0 が z 方向に視て凹凸形状である部分を有する。凹凸部分が設けられることにより、連絡配線部 3 2 0 と封止樹脂 2 (第 2 樹脂層 2 2) との接触面積が増大する。これにより、配線部 3 と封止樹脂 2 との剥離を抑制することができる。

[0048] 本実施形態においては、一对の第1辺323が凹凸形状の部分有する。第1辺323は、連絡配線部320のうち半導体素子1の複数の電極12と導通接合された部位に近い。半導体素子1の主成分である半導体と封止樹脂2の主成分である樹脂とは、互いの線膨張係数が異なる。このため、半導体装置A1の動作時に半導体素子1が発熱した場合、一对の第1辺323と封止樹脂2（第1樹脂層21）とに剥離が生じるおそれがある。本実施形態によれば、一对の第1辺323における剥離を抑制することができる。

[0049] 半導体装置A1の製造方法においては、第1樹脂層21A上に形成されたマスク層5を利用して第2金属層32Aを形成することにより、所望の部位が凹凸形状である連絡配線部320を適切に形成することができる。また、マスク層5の形成は、たとえばフォトリソグラフィによるパターニングによって行うため、微細な加工が可能である。したがって、連絡配線部320に所望の形状およびピッチの凹凸形状を、より容易且つ確実に形成することができる。

[0050] 図19～図21は、本開示の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。また、各変形例および各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。

[0051] 第2実施形態：

図19は、本開示の第2実施形態に係る半導体装置を示している。本実施形態の半導体装置A2においては、第1端縁321が凹凸形状とされている。第1端縁321の凹凸形状のピッチは、たとえば第1辺323の凹凸形状のピッチと同様である。

[0052] 本実施形態によっても、配線部3と封止樹脂2との剥離を抑制することができる。また、第1端縁321が凹凸形状であることにより、半導体装置A1の内部における配線部3と封止樹脂2との剥離をさらに抑制することができる。また、本実施形態から理解されるように、連絡配線部320のいずれ

の箇所が凹凸形状であるかは、何ら限定されず、たとえば第 1 端縁 3 2 1 が凹凸形状であって、第 1 辺 3 2 3 が凹凸形状ではない構成であってもよい。

[0053] 第 3 実施形態：

図 2 0 は、本開示の第 3 実施形態に係る半導体装置を示している。本実施形態の半導体装置 A 3 においては、一对の第 2 辺 3 2 4 の一部ずつが凹凸形状とされている。第 2 辺 3 2 4 の凹凸形状のピッチは、たとえば第 1 辺 3 2 3 の凹凸形状のピッチと同様である。また、図示された例においては、第 2 辺 3 2 4 のうち第 2 端縁 3 2 2 に繋がる部分が、凹凸形状とされている。

[0054] 本実施形態によっても、配線部 3 と封止樹脂 2 との剥離を抑制することができる。また、一对の第 2 辺 3 2 4 が凹凸形状である部分を含むことにより、半導体装置 A 1 の外側に繋がる亀裂が封止樹脂 2 と配線部 3 との間に生じることが抑制することができる。

[0055] 第 4 実施形態：

図 2 1 は、本開示の第 4 実施形態に係る半導体装置を示している。本実施形態の半導体装置 A 4 においては、連絡配線部 3 2 0 のうち第 2 端縁 3 2 2 以外の部位が、凹凸形状とされている。すなわち、第 1 端縁 3 2 1、一对の第 1 辺 3 2 3、一对の第 2 辺 3 2 4、複数の中間辺 3 2 5 および複数の中間辺 3 2 6 が、凹凸形状である。

[0056] 本実施形態によっても、配線部 3 と封止樹脂 2 との剥離を抑制することができる。また、本実施形態によれば、封止樹脂 2 と配線部 3 との剥離を好適に抑制することができる。

[0057] 本開示に係る半導体装置および半導体装置の製造方法は、上述した実施形態に限定されるものではない。本開示に係る半導体装置および半導体装置の製造方法の具体的な構成は、種々に設計変更自在である。

[0058] 付記 1.

半導体素子と、

封止樹脂と、

前記半導体素子に導通する配線部と、を備え、

前記封止樹脂は、厚さ方向の第1側を向く第1樹脂面と第2側を向く第2樹脂面とを有し、

前記配線部は、前記第2樹脂面から露出する貫通配線部を含む第1金属層と、前記貫通配線部と前記半導体素子とに導通する連絡配線部を含む第2金属層と、を含み、

前記連絡配線部の少なくとも一部は、前記厚さ方向に視て凹凸形状である、半導体装置。

付記2.

前記連絡配線部の厚さは、 $10\mu\text{m}$ 以上 $60\mu\text{m}$ 以下であり、

前記凹凸形状のピッチは、 $15\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である、付記1に記載の半導体装置。

付記3.

前記凹凸形状は、複数の曲線によって構成されている、付記1または2に記載の半導体装置。

付記4.

前記連絡配線部は、前記半導体素子に導通接合された側の第1端縁と、前記第1端縁から延びる一对の第1辺と、を有し、

前記第1辺は、前記厚さ方向に視て凹凸形状である、付記1ないし3のいずれかに記載の半導体装置。

付記5.

前記第1端縁は、前記厚さ方向に視て凹凸形状である、付記4に記載の半導体装置。

付記6.

前記連絡配線部は、前記第1端縁とは反対側の第2端縁と、前記第2端縁から延びており且つ前記厚さ方向に視て前記貫通配線部に重なる一对の第2辺と、を有し、

前記第2辺の少なくとも一部は、前記厚さ方向に視て凹凸形状である、付記4または5に記載の半導体装置。

付記 7.

前記第 2 辺のうち前記第 2 端縁に繋がる部分が、前記厚さ方向に視て凹凸形状である、付記 6 に記載の半導体装置。

付記 8.

前記第 2 端縁は、前記封止樹脂から露出している、付記 7 に記載の半導体装置。

付記 9.

前記連絡配線部は、前記一对の第 1 辺と前記一对の第 2 辺との間に介在する複数の中間辺を有し、

前記中間辺は、前記厚さ方向に視て凹凸形状である、付記 6 ないし 8 のいずれかに記載の半導体装置。

付記 10.

前記封止樹脂は、前記厚さ方向に積層された第 1 樹脂層および第 2 樹脂層を含み、

前記第 1 樹脂面は、前記第 2 樹脂層によって構成されており、

前記第 2 樹脂面は、前記第 1 樹脂層によって構成されている、付記 1 ないし 9 のいずれかに記載の半導体装置。

付記 11.

前記貫通配線部は、前記第 1 樹脂層を前記厚さ方向に貫通している、付記 10 に記載の半導体装置。

付記 12.

前記第 1 樹脂層は、前記第 2 樹脂層に接する第 7 樹脂面を有し、

前記第 2 樹脂層は、前記第 7 樹脂面上に形成されている、付記 10 または 11 に記載の半導体装置。

付記 13.

前記貫通配線部は、前記第 2 樹脂面から露出する裏面を有する、付記 9 に記載の半導体装置。

付記 14.

前記配線部は、前記裏面を覆う表面金属層を含む、付記 1 3 に記載の半導体装置。

付記 1 5.

前記貫通配線部は、前記厚さ方向と直交する方向に露出し且つ前記裏面に繋がる端面を有する、付記 1 4 に記載の半導体装置。

付記 1 6.

前記表面金属層は、前記端面を覆っている、付記 1 5 に記載の半導体装置。

付記 1 7.

前記半導体素子は、前記連絡配線部と対向する電極を有し、
前記電極は、導電性接合材を介して前記連絡配線部に導通接合されている、付記 1 ないし 1 6 のいずれかに記載の半導体装置。

付記 1 8.

基板上に複数の貫通配線部を有する第 1 金属層を形成する工程と、
前記基板上に前記第 1 金属層を覆う第 1 樹脂層を形成する工程と、
前記第 1 樹脂層を前記基板とは反対側から薄肉化することにより、前記複数の貫通配線部を前記第 1 樹脂層から露出させる工程と、

前記第 1 樹脂層および前記第 1 金属層上に、複数の開口部を有するマスク層を形成する工程と、

前記マスク層を用いて前記第 1 金属層に導通する第 2 金属層を形成する工程と、

前記第 2 金属層に半導体素子を搭載する工程と、

前記第 1 樹脂層上に、前記第 2 金属層および前記半導体素子を覆う第 2 樹脂層を形成する工程と、

前記基板を除去する工程と、
を備え、

前記マスク層を形成する工程においては、前記開口部の少なくとも一部を凹凸形状とする、半導体装置の製造方法。

符号の説明

[0059] A 1, A 2, A 3, A 4 : 半導体装置

1 : 半導体素子 2 : 封止樹脂

3 : 配線部 4 : 基板

5 : マスク層 1 1 : 素子本体

1 2 : 電極 2 1 : 第 1 樹脂層

2 1 A : 第 1 樹脂層 2 2 : 第 2 樹脂層

2 2 A : 第 2 樹脂層 3 1 : 第 1 金属層

3 1 A : 第 1 金属層 3 2 : 第 2 金属層

3 2 A : 第 2 金属層 3 3 : 表面金属層

3 9 : 導電性接合材 5 1 : 開口部

2 0 1 : 第 1 樹脂面 2 0 2 : 第 2 樹脂面

2 0 3 : 第 3 樹脂面 2 0 4 : 第 4 樹脂面

2 0 5 : 第 5 樹脂面 2 0 6 : 第 6 樹脂面

2 0 7 : 第 7 樹脂面 2 9 1 : 凹部

3 1 0 : 貫通配線部 3 1 1 : 裏面

3 1 2 : 端面 3 2 0 : 連絡配線部

3 2 1 : 第 1 端縁 3 2 2 : 第 2 端縁

3 2 3 : 第 1 辺 3 2 4 : 第 2 辺

3 2 5, 3 2 6 : 中間辺 2 0 5 1, 2 0 6 1 : 凹部

D b 1, D b 2 : ダイシングブレード

請求の範囲

- [請求項1] 半導体素子と、
封止樹脂と、
前記半導体素子に導通する配線部と、を備え、
前記封止樹脂は、厚さ方向の第1側を向く第1樹脂面と第2側を向く第2樹脂面とを有し、
前記配線部は、前記第2樹脂面から露出する貫通配線部を含む第1金属層と、前記貫通配線部と前記半導体素子とに導通する連絡配線部を含む第2金属層と、を含み、
前記連絡配線部の少なくとも一部は、前記厚さ方向に視て凹凸形状である、半導体装置。
- [請求項2] 前記連絡配線部の厚さは、 $10\mu\text{m}$ 以上 $60\mu\text{m}$ 以下であり、
前記凹凸形状のピッチは、 $15\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である、請求項1に記載の半導体装置。
- [請求項3] 前記凹凸形状は、複数の曲線によって構成されている、請求項1または2に記載の半導体装置。
- [請求項4] 前記連絡配線部は、前記半導体素子に導通接合された側の第1端縁と、前記第1端縁から延びる一对の第1辺と、を有し、
前記第1辺は、前記厚さ方向に視て凹凸形状である、請求項1ないし3のいずれかに記載の半導体装置。
- [請求項5] 前記第1端縁は、前記厚さ方向に視て凹凸形状である、請求項4に記載の半導体装置。
- [請求項6] 前記連絡配線部は、前記第1端縁とは反対側の第2端縁と、前記第2端縁から延びており且つ前記厚さ方向に視て前記貫通配線部に重なる一对の第2辺と、を有し、
前記第2辺の少なくとも一部は、前記厚さ方向に視て凹凸形状である、請求項4または5に記載の半導体装置。
- [請求項7] 前記第2辺のうち前記第2端縁に繋がる部分が、前記厚さ方向に視

て凹凸形状である、請求項 6 に記載の半導体装置。

[請求項 8] 前記第 2 端縁は、前記封止樹脂から露出している、請求項 7 に記載の半導体装置。

[請求項 9] 前記連絡配線部は、前記一对の第 1 辺と前記一对の第 2 辺との間に介在する複数の中間辺を有し、

前記中間辺は、前記厚さ方向に視て凹凸形状である、請求項 6 ないし 8 のいずれかに記載の半導体装置。

[請求項 10] 前記封止樹脂は、前記厚さ方向に積層された第 1 樹脂層および第 2 樹脂層を含み、

前記第 1 樹脂面は、前記第 2 樹脂層によって構成されており、

前記第 2 樹脂面は、前記第 1 樹脂層によって構成されている、請求項 1 ないし 9 のいずれかに記載の半導体装置。

[請求項 11] 前記貫通配線部は、前記第 1 樹脂層を前記厚さ方向に貫通している、請求項 10 に記載の半導体装置。

[請求項 12] 前記第 1 樹脂層は、前記第 2 樹脂層に接する第 7 樹脂面を有し、
前記第 2 樹脂層は、前記第 7 樹脂面上に形成されている、請求項 10 または 11 に記載の半導体装置。

[請求項 13] 前記貫通配線部は、前記第 2 樹脂面から露出する裏面を有する、請求項 9 に記載の半導体装置。

[請求項 14] 前記配線部は、前記裏面を覆う表面金属層を含む、請求項 13 に記載の半導体装置。

[請求項 15] 前記貫通配線部は、前記厚さ方向と直交する方向に露出し且つ前記裏面に繋がる端面を有する、請求項 14 に記載の半導体装置。

[請求項 16] 前記表面金属層は、前記端面を覆っている、請求項 15 に記載の半導体装置。

[請求項 17] 前記半導体素子は、前記連絡配線部と対向する電極を有し、
前記電極は、導電性接合材を介して前記連絡配線部に導通接合されている、請求項 1 ないし 16 のいずれかに記載の半導体装置。

[請求項18]

基板上に複数の貫通配線部を有する第1金属層を形成する工程と、
前記基板上に前記第1金属層を覆う第1樹脂層を形成する工程と、
前記第1樹脂層を前記基板とは反対側から薄肉化することにより、
前記複数の貫通配線部を前記第1樹脂層から露出させる工程と、

前記第1樹脂層および前記第1金属層上に、複数の開口部を有する
マスク層を形成する工程と、

前記マスク層を用いて前記第1金属層に導通する第2金属層を形成
する工程と、

前記第2金属層に半導体素子を搭載する工程と、

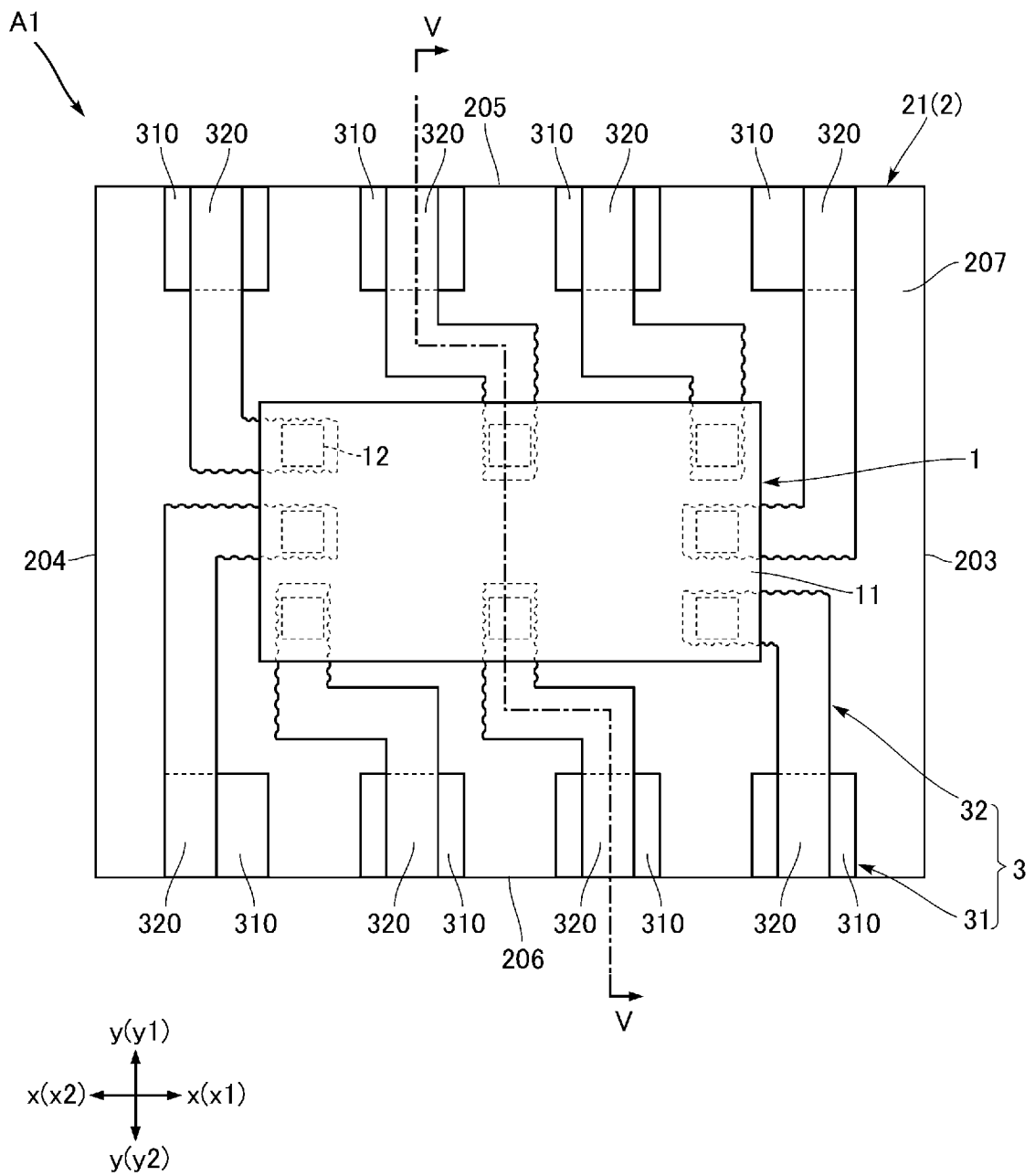
前記第1樹脂層上に、前記第2金属層および前記半導体素子を覆う
第2樹脂層を形成する工程と、

前記基板を除去する工程と、

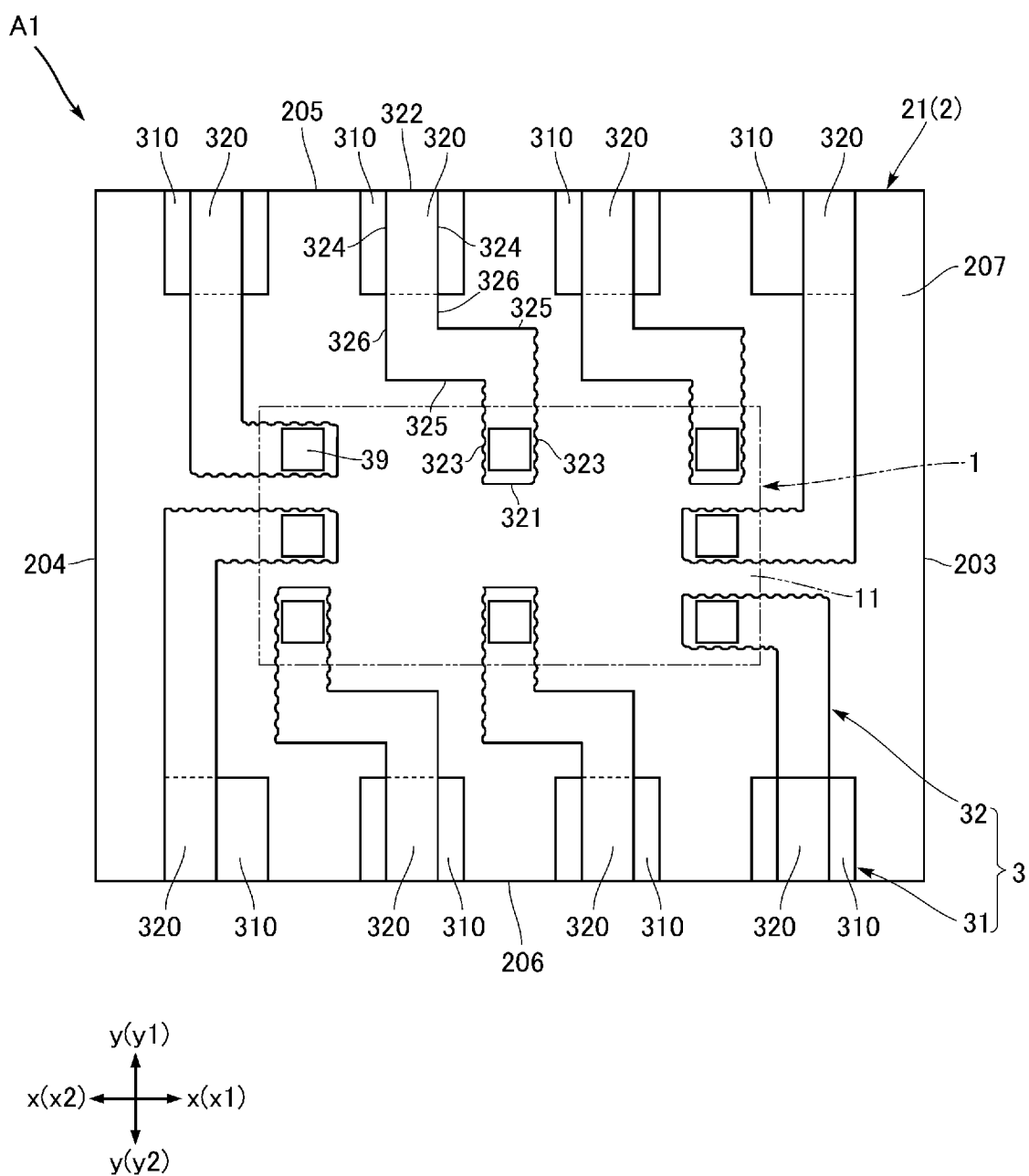
を備え、

前記マスク層を形成する工程においては、前記開口部の少なくとも
一部を凹凸形状とする、半導体装置の製造方法。

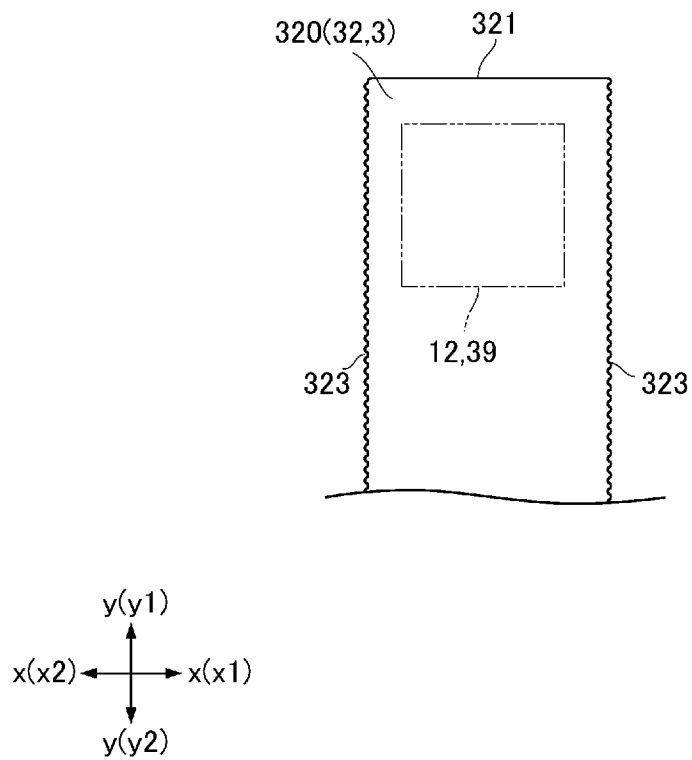
[図1]
FIG.1



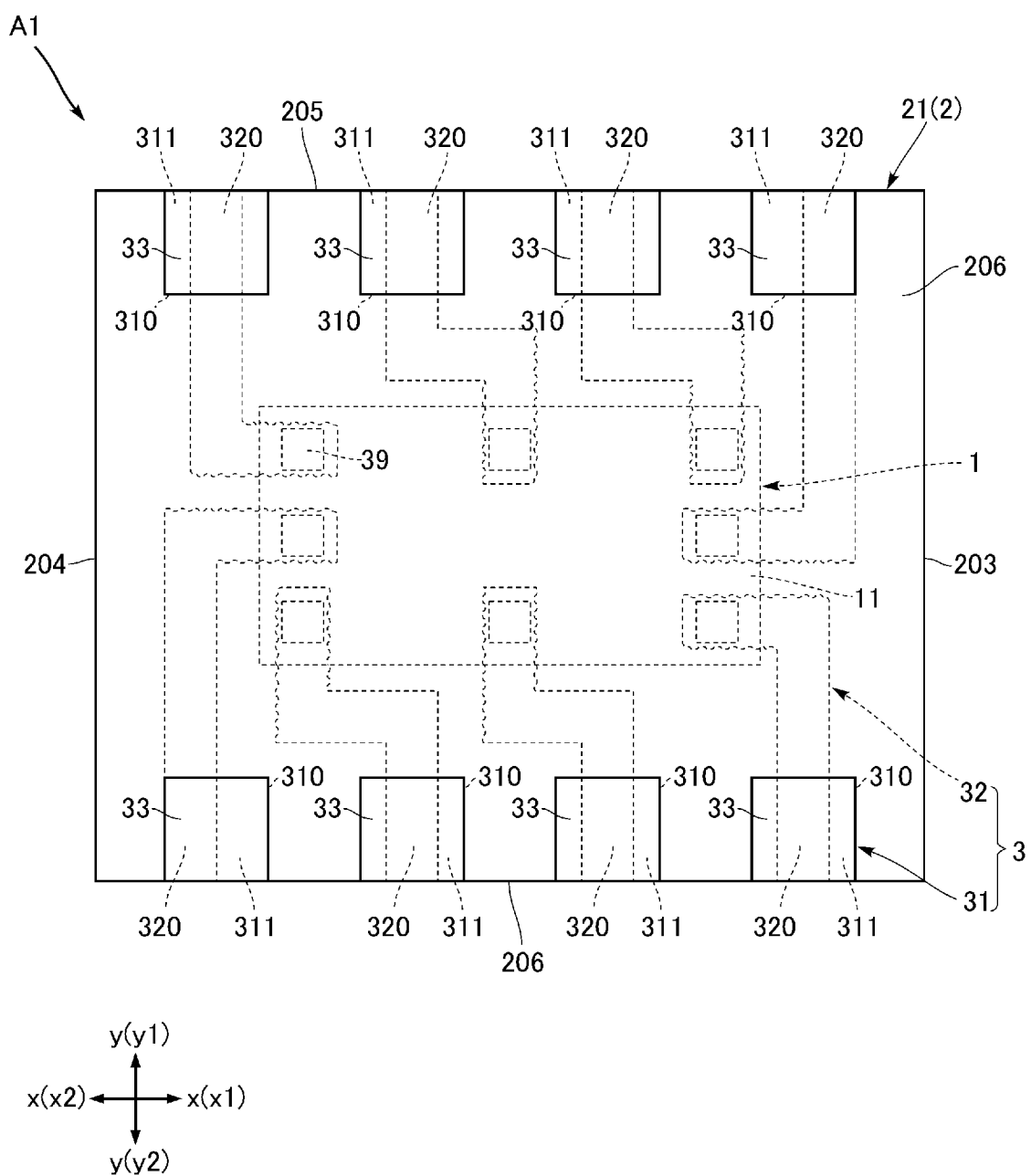
[図2]
FIG.2



[図3]
FIG.3

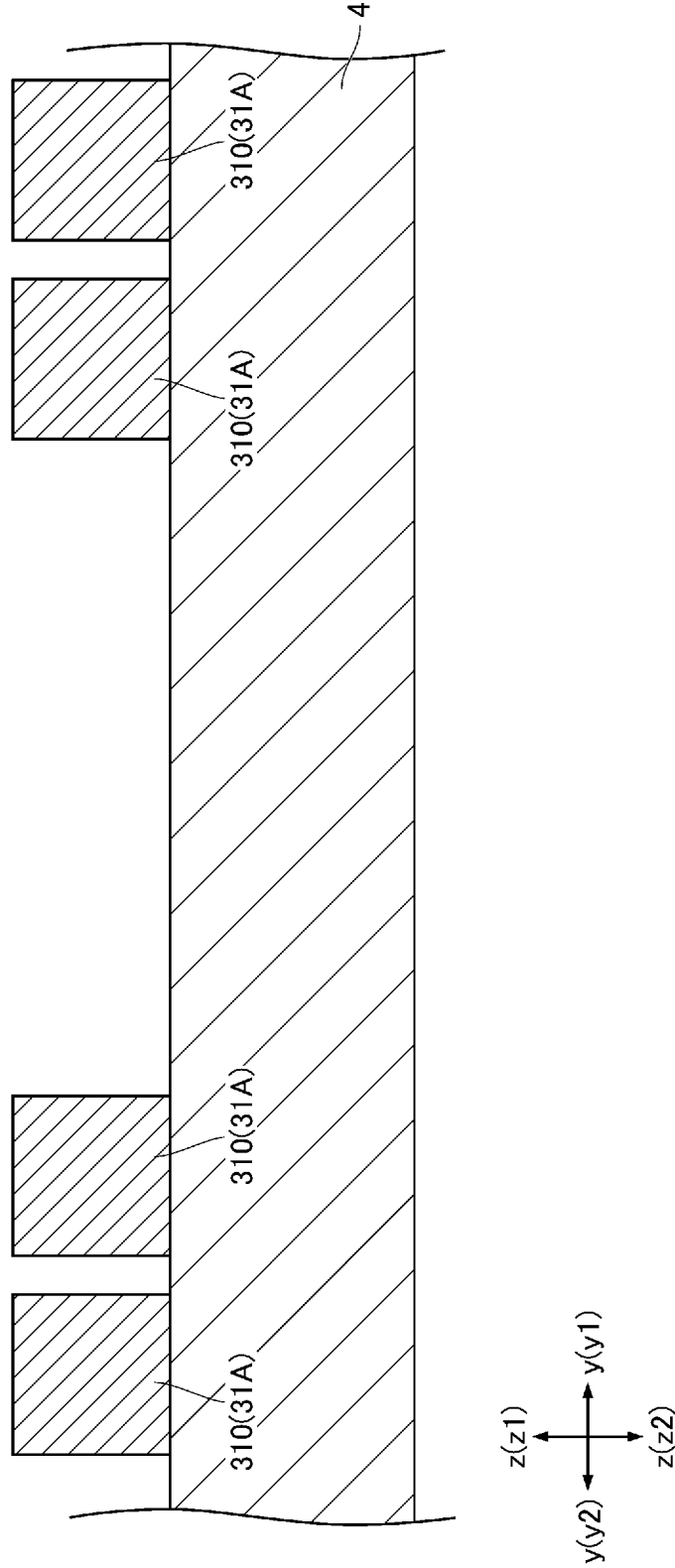


[図4]
FIG.4



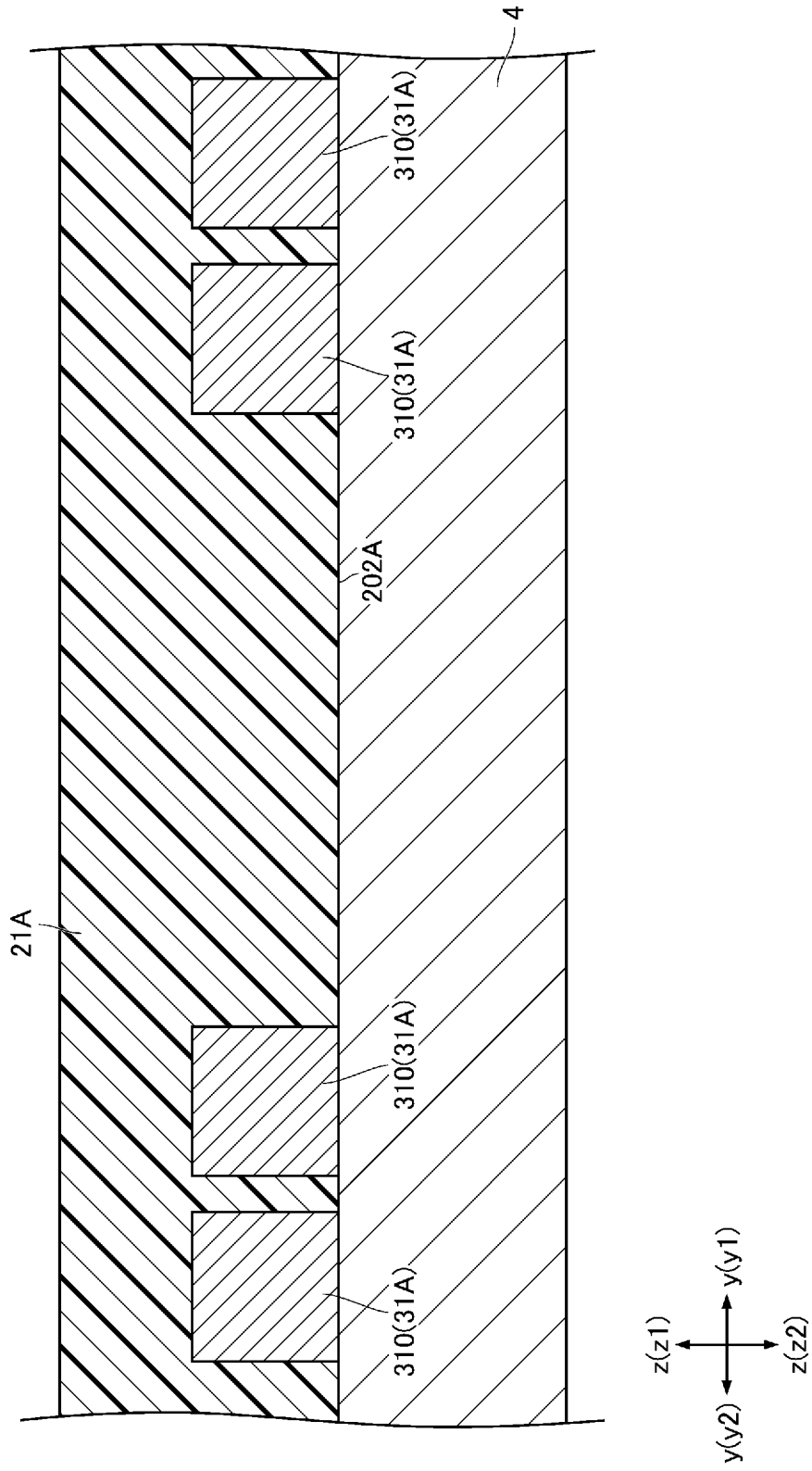
[図6]

FIG.6



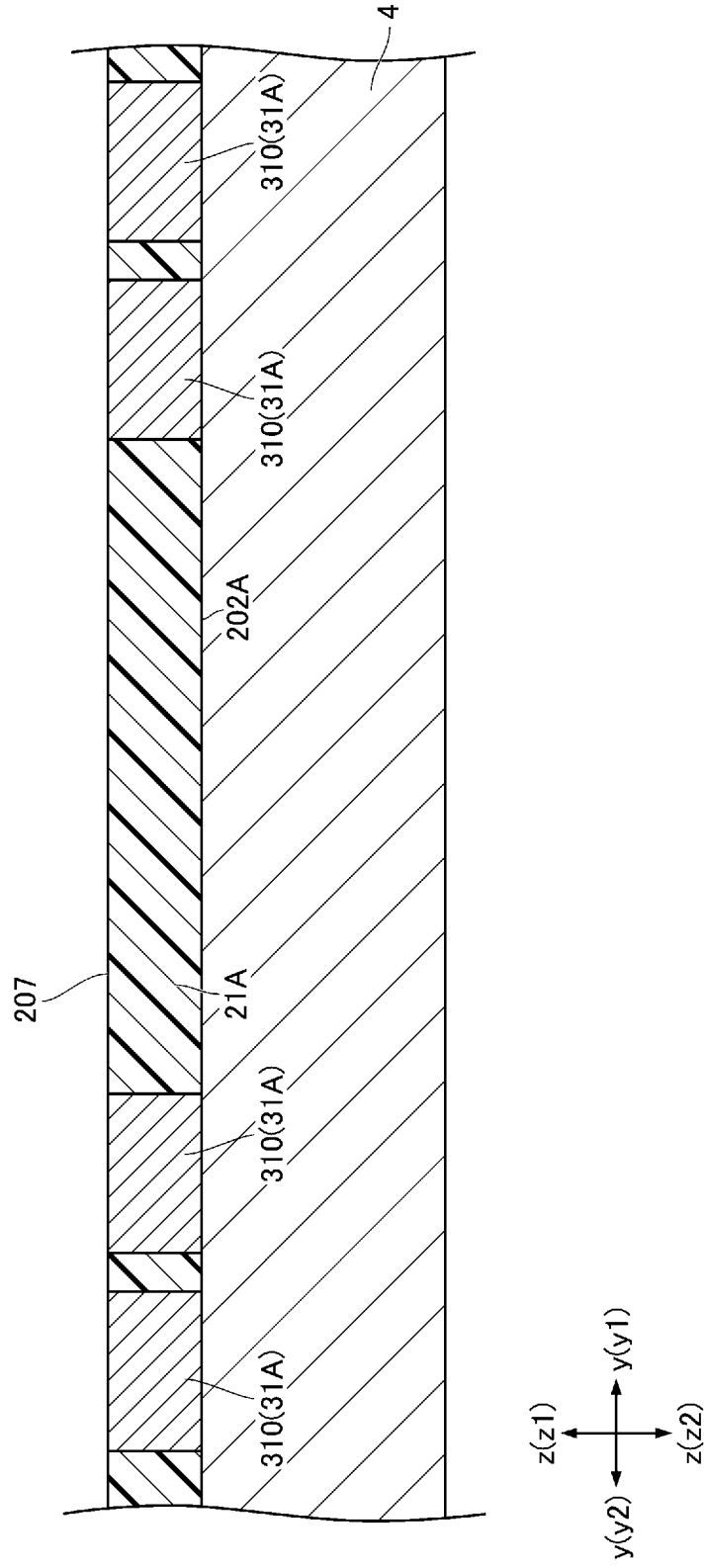
[図7]

FIG.7



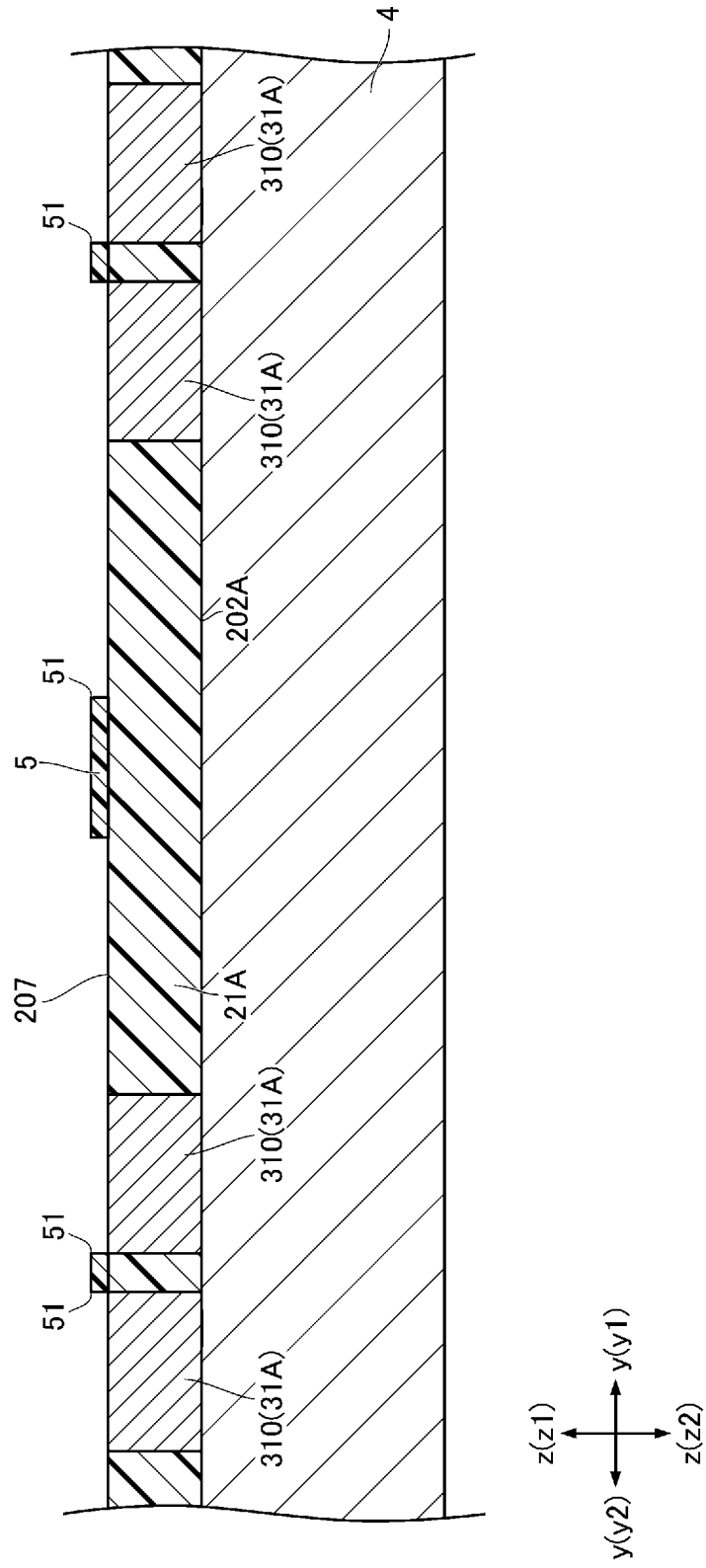
[図8]

FIG.8

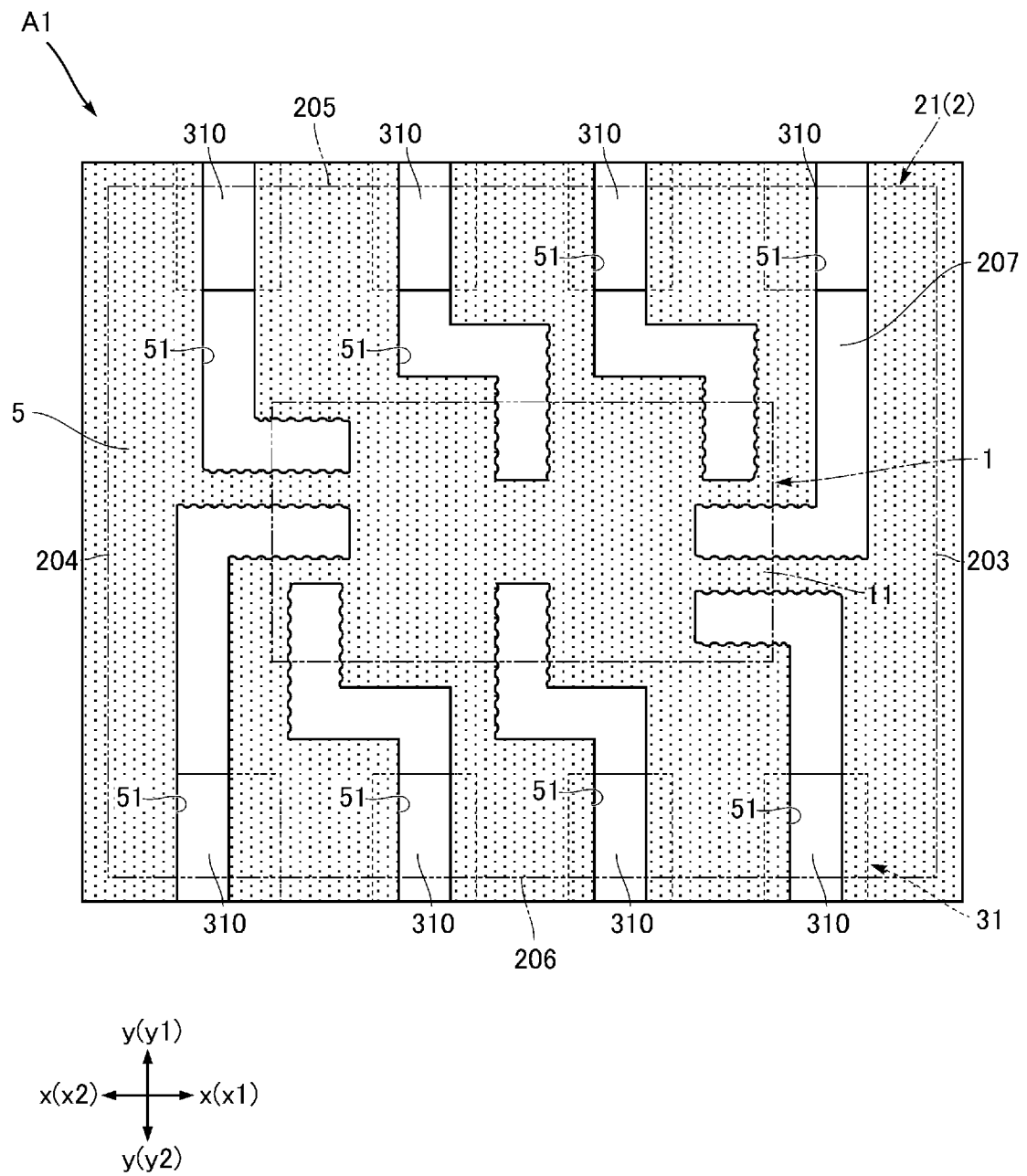


[図9]

FIG.9

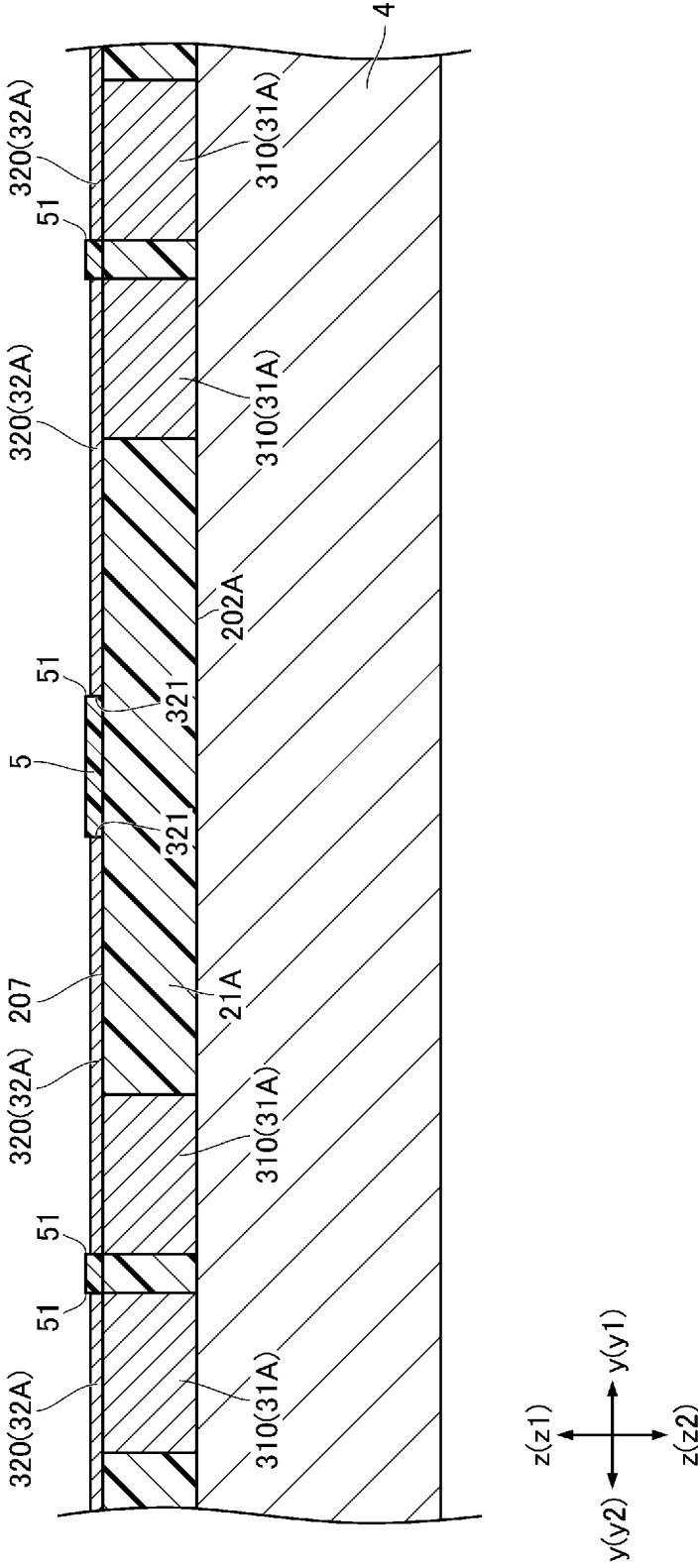


[図10]
FIG.10



[図11]

FIG.11



[図12]

FIG.12

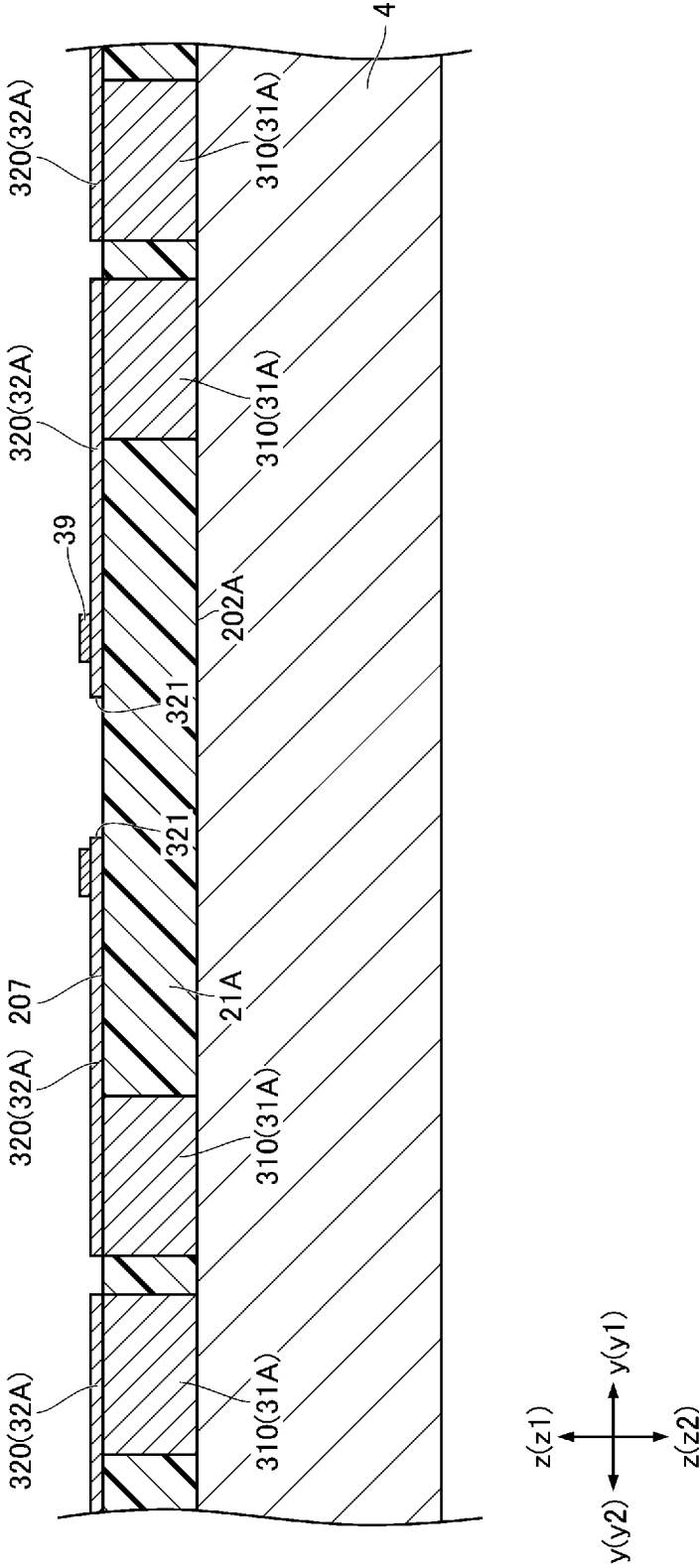
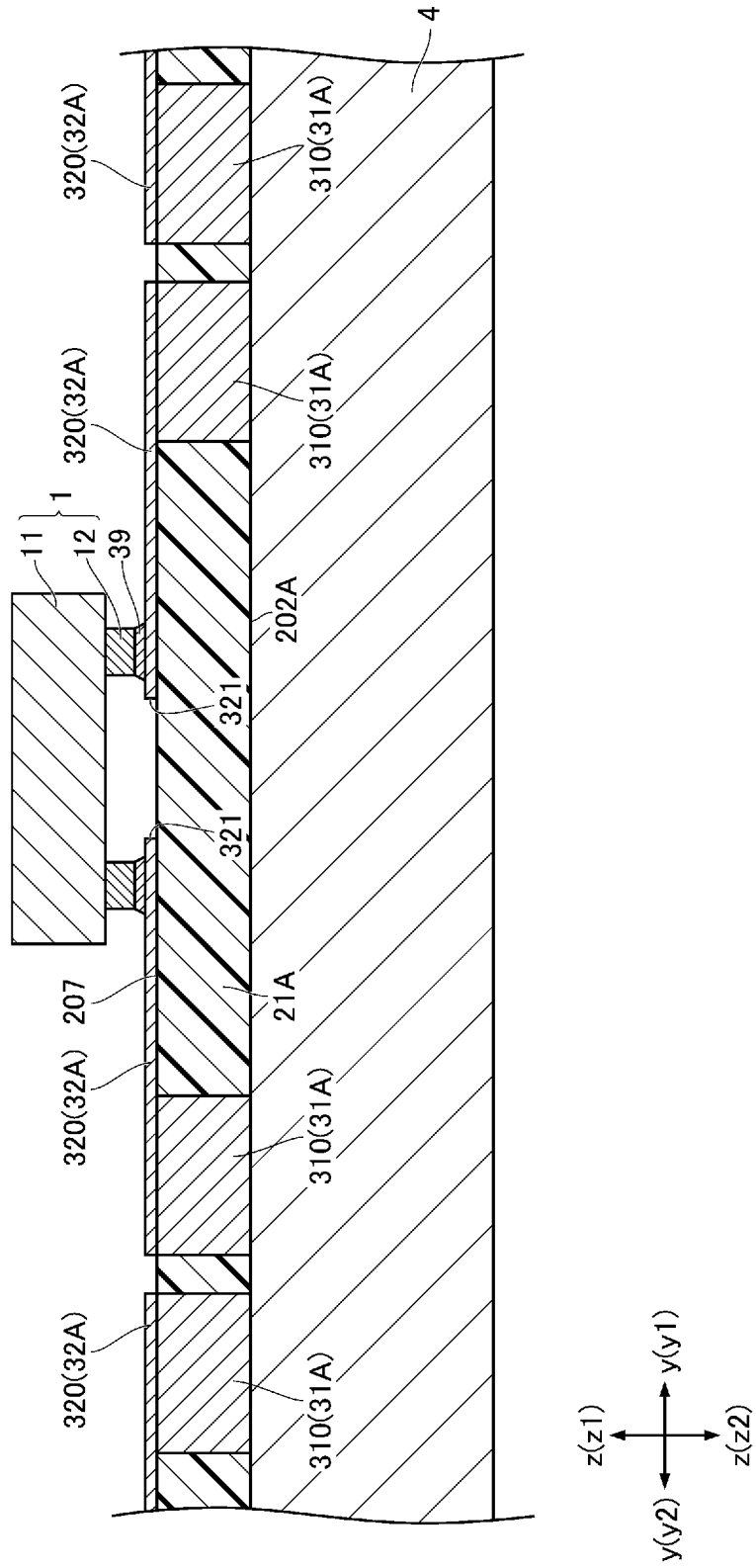


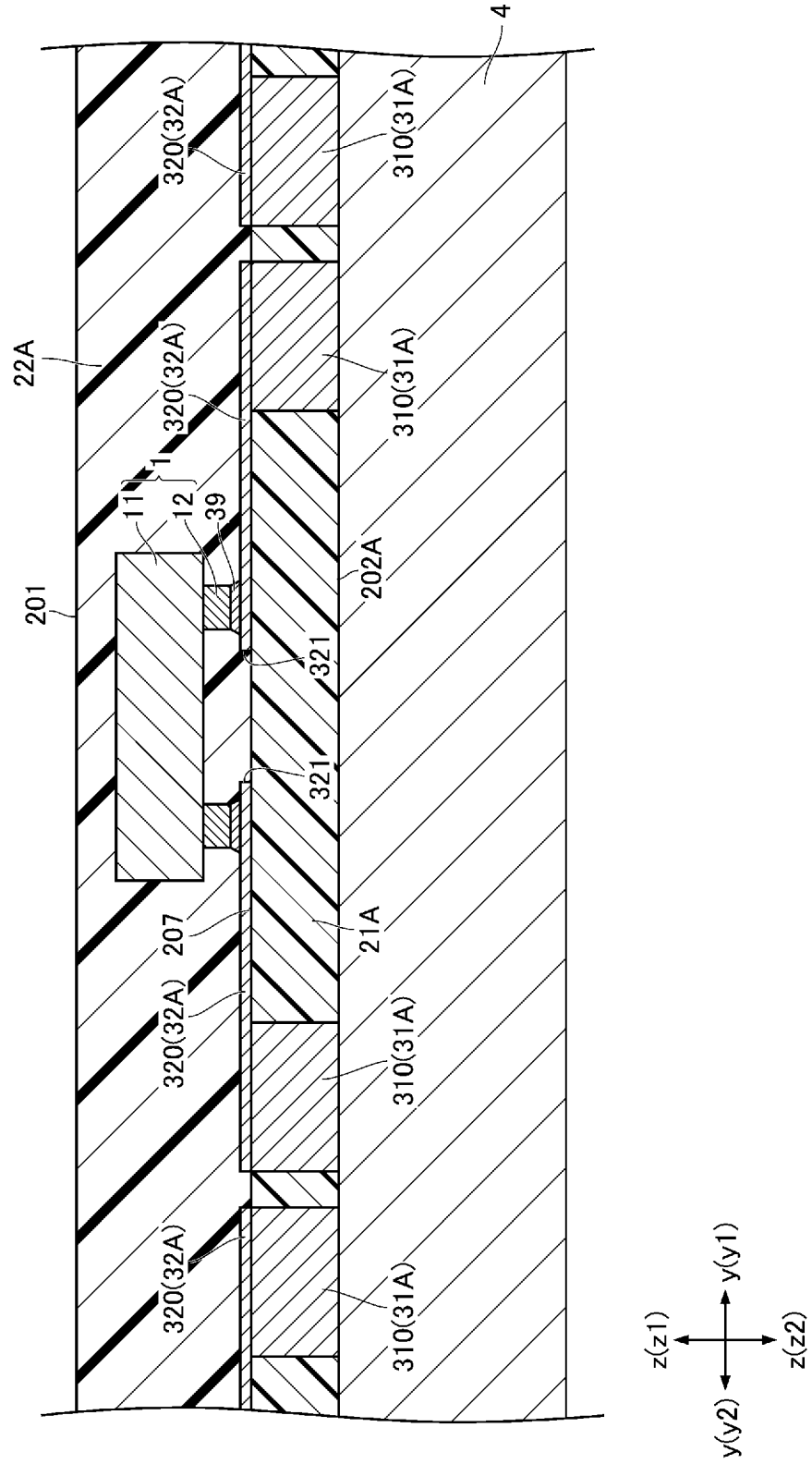
FIG. 13

[図13]



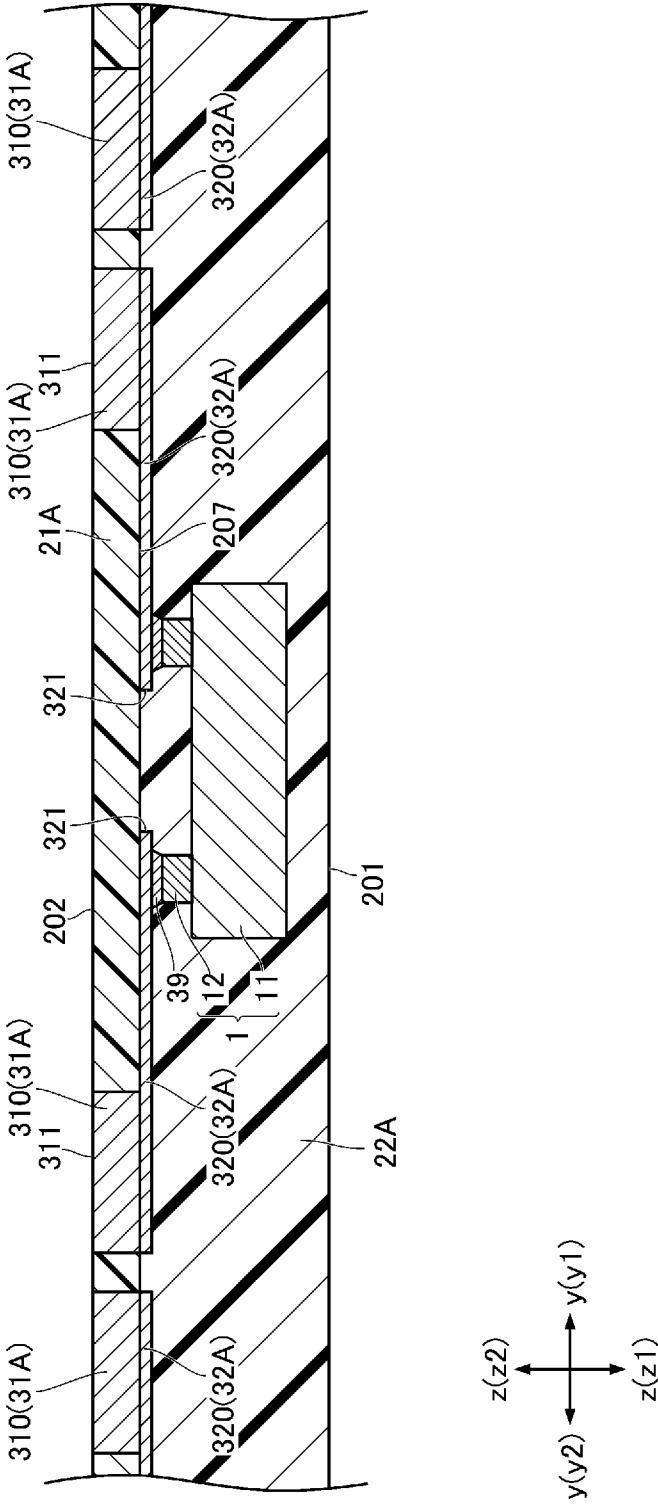
[図14]

FIG.14



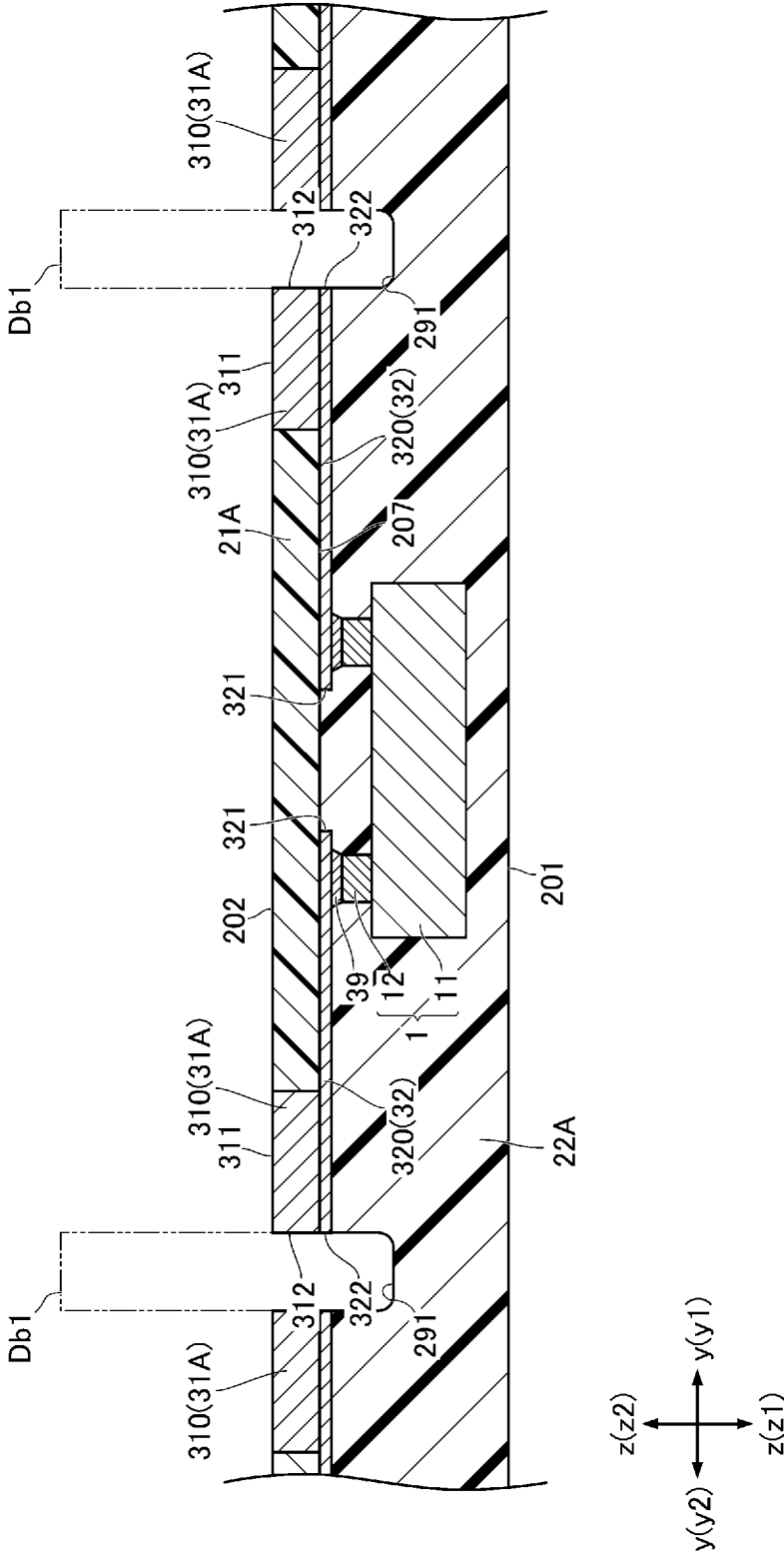
[図15]

FIG.15



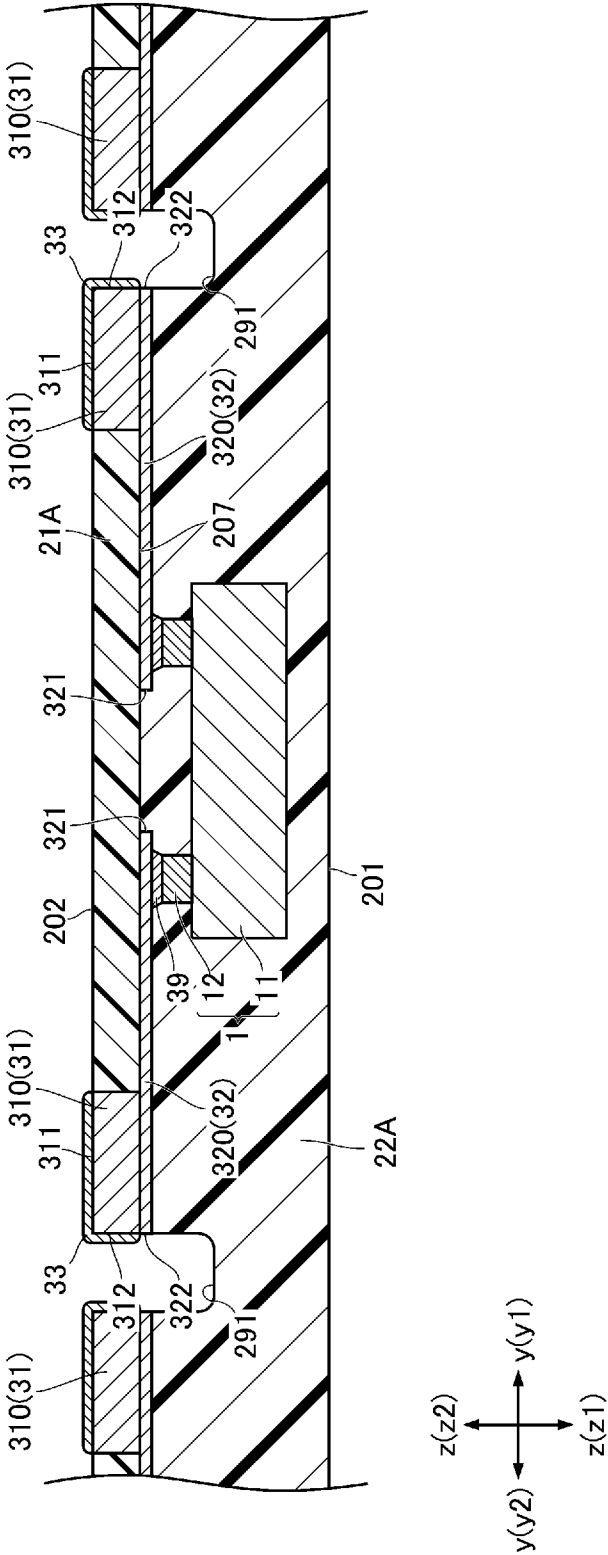
[図16]

FIG.16



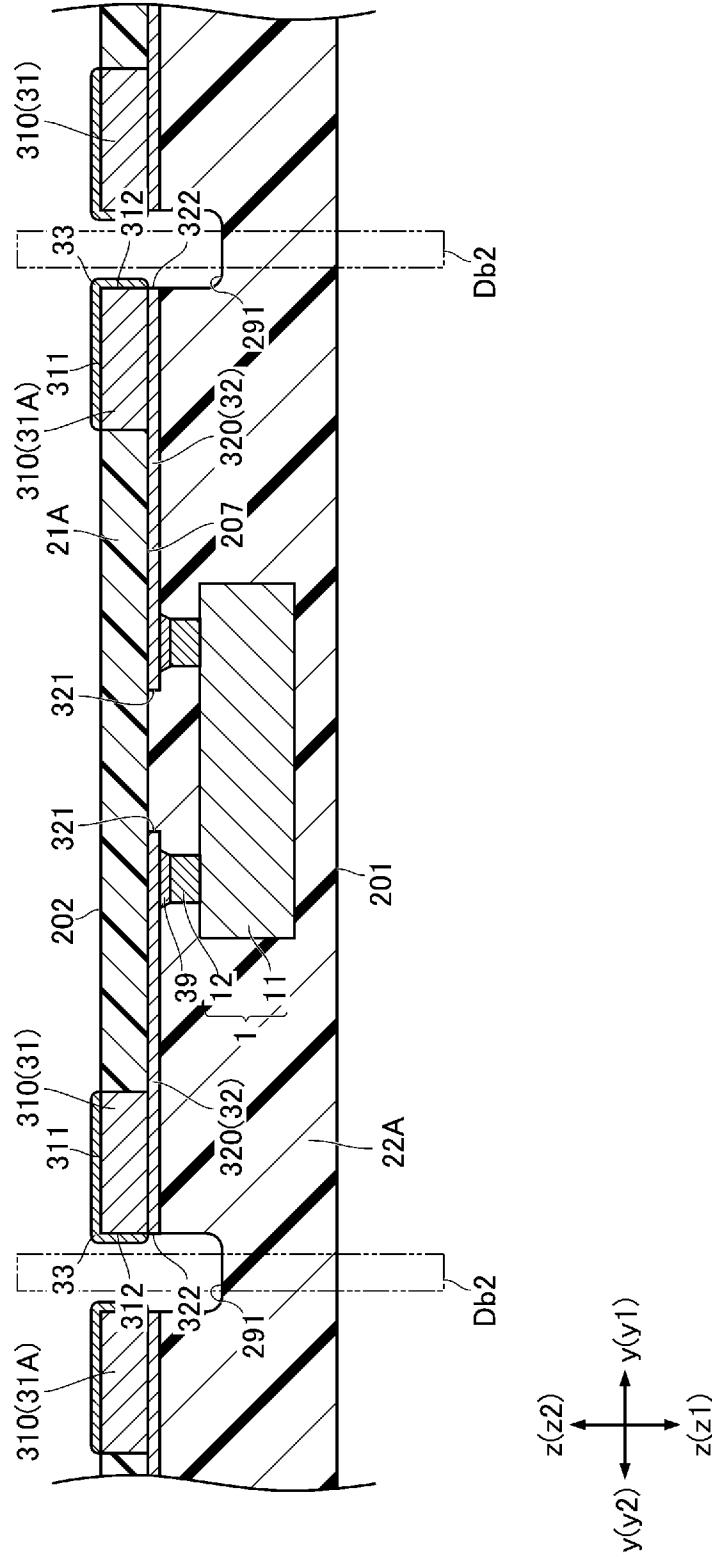
[図17]

FIG.17

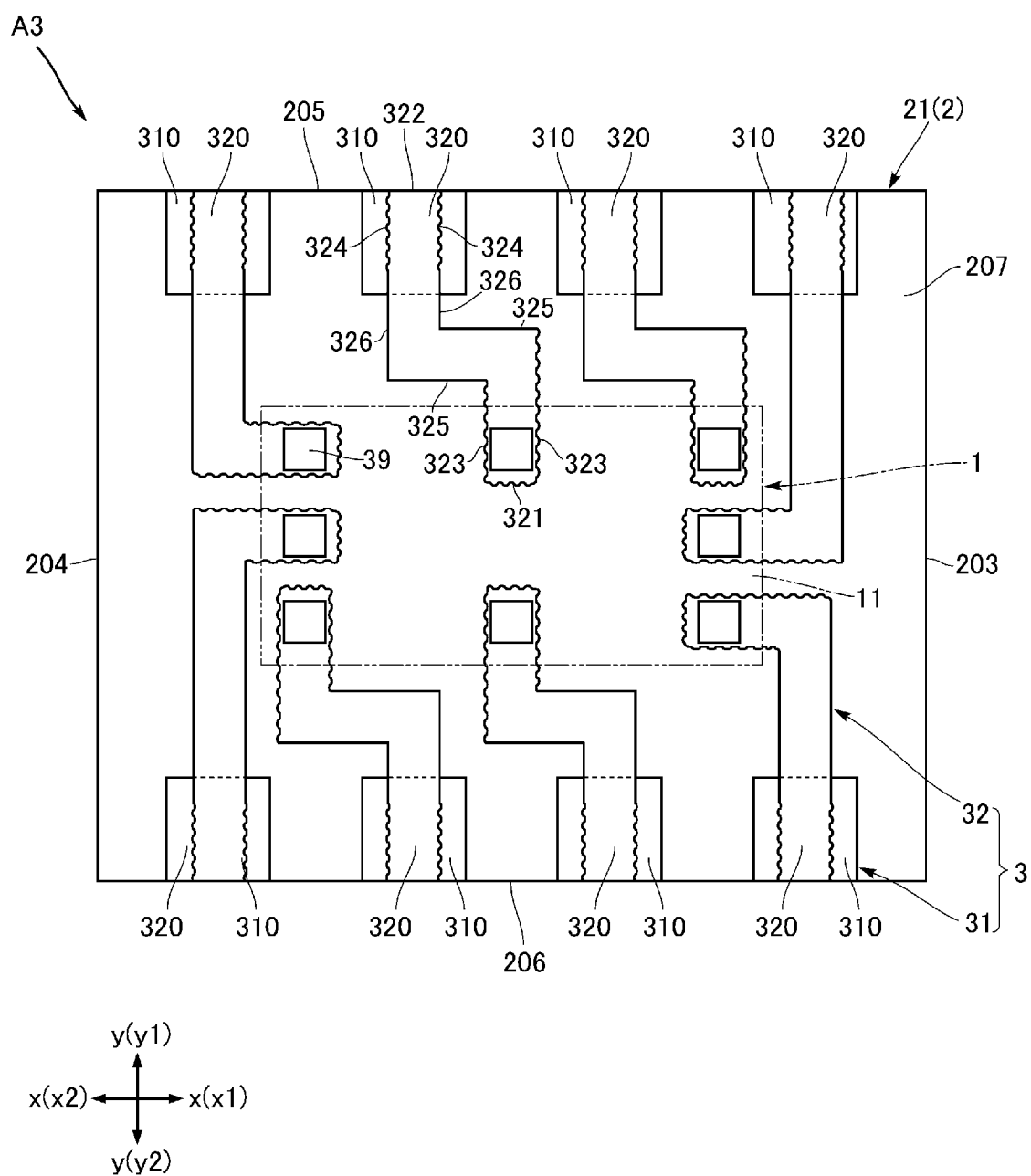


[図18]

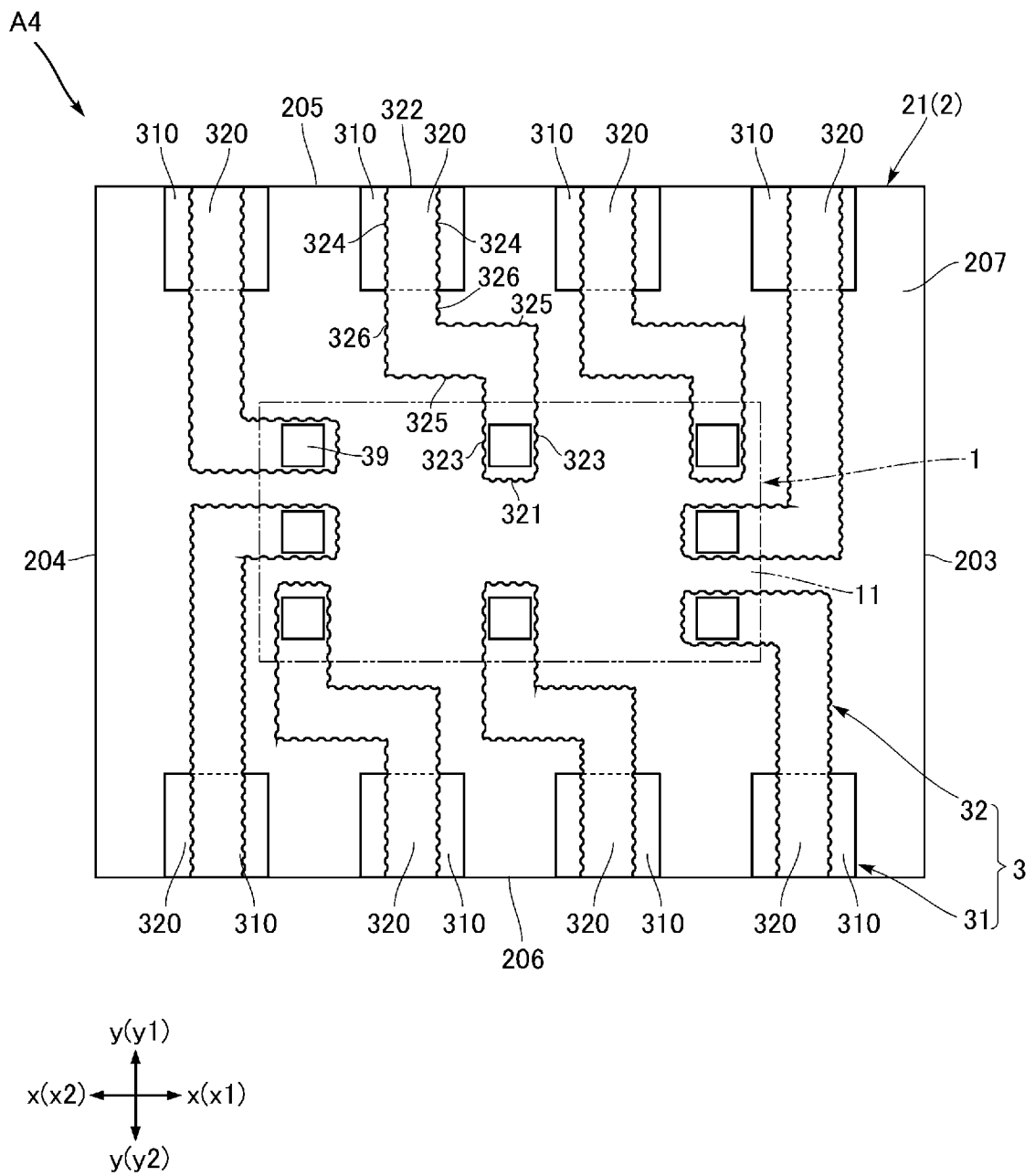
FIG.18



[図20]
FIG.20



[図21]
FIG.21



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/042179

A. CLASSIFICATION OF SUBJECT MATTER**H01L 23/12**(2006.01)i; **H01L 23/28**(2006.01)i

FI: H01L23/12 Q; H01L23/12 L; H01L23/28 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/12; H01L23/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2024
 Registered utility model specifications of Japan 1996-2024
 Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2021-5687 A (ROHM CO LTD) 14 January 2021 (2021-01-14) paragraphs [0012]-[0053], [0081]-[0084], fig. 1-11, 17	1-17
A		18
Y	JP 2006-93576 A (HITACHI CABLE LTD) 06 April 2006 (2006-04-06) paragraphs [0044]-[0078], fig. 1-3	1-17
A		18
A	WO 2007/061112 A1 (DAI NIPPON PRINTING CO., LTD.) 31 May 2007 (2007-05-31) entire text, all drawings	18
A	JP 2002-270715 A (SUMITOMO BAKELITE CO LTD) 20 September 2002 (2002-09-20) entire text, all drawings	18

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “D” document cited by the applicant in the international application
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

30 January 2024

Date of mailing of the international search report

13 February 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/042179

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-5687	A	14 January 2021	US 2020/0411425 A1 paragraphs [0046]-[0088], [0119]-[0122], fig. 1-11, 17	
JP	2006-93576	A	06 April 2006	(Family: none)	
WO	2007/061112	A1	31 May 2007	US 2009/0146280 A1 entire text, all drawings	
JP	2002-270715	A	20 September 2002	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/12(2006.01)i; H01L 23/28(2006.01)i FI: H01L23/12 Q; H01L23/12 L; H01L23/28 Z		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L23/12; H01L23/28		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2021-5687 A（ローム株式会社）14.01.2021（2021 - 01 - 14） 段落[0012]-[0053], [0081]-[0084]、図1-11, 17	1-17
A		18
Y	JP 2006-93576 A（日立電線株式会社）06.04.2006（2006 - 04 - 06） 段落[0044]-[0078]、図1-3	1-17
A		18
A	WO 2007/061112 A1（大日本印刷株式会社）31.05.2007（2007 - 05 - 31） 全文、全図	18
A	JP 2002-270715 A（住友ベークライト株式会社）20.09.2002（2002 - 09 - 20） 全文、全図	18
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 30.01.2024	国際調査報告の発送日 13.02.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 豊島 洋介 5F 9850 電話番号 03-3581-1101 内線 3516	

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/042179

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-5687	A	14.01.2021	US 2020/0411425 A1 段落[0046]-[0088], [0119]- [0122]、図1-11, 17	
JP	2006-93576	A	06.04.2006	(ファミリーなし)	
WO	2007/061112	A1	31.05.2007	US 2009/0146280 A1 全文、全図	
JP	2002-270715	A	20.09.2002	(ファミリーなし)	