



(21)申請案號：098102130

(22)申請日：中華民國 91 (2002) 年 11 月 21 日

(51)Int. Cl. : G06F13/14 (2006.01)  
G06F13/40 (2006.01)

G06F13/38 (2006.01)

(30)優先權：2001/11/21 美國 09/990,060  
2002/02/22 美國 10/081,466

(71)申請人：數位際技術公司 (美國) INTERDIGITAL TECHNOLOGY CORPORATION (US)  
美國

(72)發明人：葛瑞丹 約瑟 GREDONE, JOSEPH (US)；史達福利 艾佛瑞 STUFFLET, ALFRED (US)；亞瑟尼司 堤摩西 A AXNESS, TIMOTHY A. (US)

(74)代理人：蔡清福

申請實體審查：有 申請專利範圍項數：34 項 圖式數：20 共 31 頁

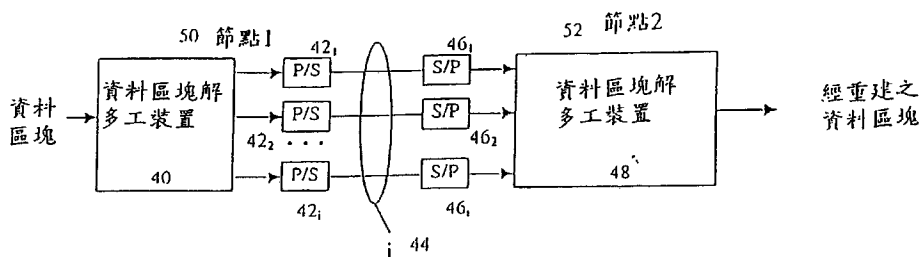
(54)名稱

具有混和并行 / 串列匯流排介面之基地台 / 使用者設備

BASE STATION/USER EQUIPMENT HAVING A HYBRID PARALLEL/SERIAL BUS INTERFACE

(57)摘要

一種用於基地台的混合并行/串列匯流排介面，此者具有一資料區塊解多工裝置。該資料區塊解多工裝置具有一輸入，此者經組態設定以接收一資料區塊，並將該資料區塊解多工成複數個細塊。對於各個細塊，一平行轉串列轉換器可將該細塊轉化成串列資料。一線路可傳送各個細塊的串列資料。一串列轉平行轉換器可轉換各細塊的串列資料以復原該細塊。資料區塊重建裝置可將各復原細塊合併成該資料區塊。



40：資料區塊解多工裝置

42：平行轉串列(P/S)轉換器

44：資料傳送線路

46：串列轉平行(S/P)轉換器

48：資料區塊重建裝置

50：節點 1

52：節點 2



(21)申請案號：098102130

(22)申請日：中華民國 91 (2002) 年 11 月 21 日

(51)Int. Cl. : G06F13/14 (2006.01)  
G06F13/40 (2006.01)

G06F13/38 (2006.01)

(30)優先權：2001/11/21 美國 09/990,060  
2002/02/22 美國 10/081,466

(71)申請人：數位際技術公司 (美國) INTERDIGITAL TECHNOLOGY CORPORATION (US)  
美國

(72)發明人：葛瑞丹 約瑟 GREDONE, JOSEPH (US)；史達福利 艾佛瑞 STUFFLET, ALFRED (US)；亞瑟尼司 堤摩西 A AXNESS, TIMOTHY A. (US)

(74)代理人：蔡清福

申請實體審查：有 申請專利範圍項數：34 項 圖式數：20 共 31 頁

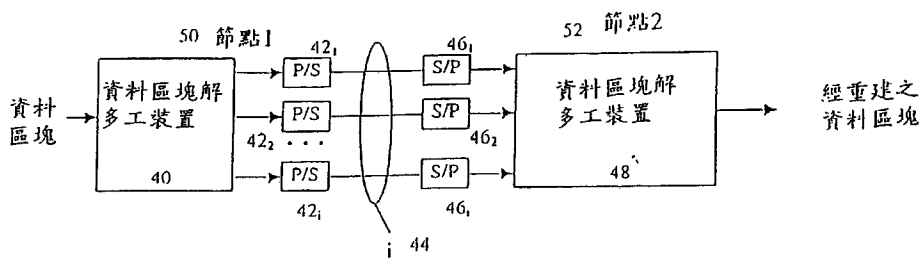
(54)名稱

具有混和并行 / 串列匯流排介面之基地台 / 使用者設備

BASE STATION/USER EQUIPMENT HAVING A HYBRID PARALLEL/SERIAL BUS INTERFACE

(57)摘要

一種用於基地台的混合并行/串列匯流排介面，此者具有一資料區塊解多工裝置。該資料區塊解多工裝置具有一輸入，此者經組態設定以接收一資料區塊，並將該資料區塊解多工成複數個細塊。對於各個細塊，一平行轉串列轉換器可將該細塊轉化成串列資料。一線路可傳送各個細塊的串列資料。一串列轉平行轉換器可轉換各細塊的串列資料以復原該細塊。資料區塊重建裝置可將各復原細塊合併成該資料區塊。



- 40：資料區塊解多工裝置
- 42：平行轉串列(P/S)轉換器
- 44：資料傳送線路
- 46：串列轉平行(S/P)轉換器
- 48：資料區塊重建裝置
- 50：節點 1
- 52：節點 2

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於匯流排資料傳送。特別是，本發明係為減少傳送匯流排資料的線路。

### 【先前技術】

圖1所示者即為用於傳送資料之匯流排其一範例。圖1係一用於無線通訊系統之接收與傳送增益控制器(GC) 30、32，及一GC控制器38說明圖。一通訊台，像是基地台或使用者設備，會傳送(TX)及接收(RX)信號。為控制這些信號增益，落屬於其他接收/傳送元件的運作範圍之間，GC 30、32會調整RX及TX信號上的增益度。

為控制GC 30、32的增益參數，會利用一GC控制器38。即如圖1所示，該GC控制器38會利用一功率控制匯流排，像是16條線路匯流排34、36來送出TX 36及RX 34信號的增益值，像是各者為八條線路。功率控制匯流排線路34、36雖可供允快速資料傳送，然這會要求該GC 30、32及該GC控制器38上許多接腳，或是像一專用積體電路(ASIC)之積體電路(IC)上GC 30、32及GC控制器38間的許多連線。增加接腳數會要求額外電路板空間與連線。增加IC連線會佔用珍貴的IC空間。大量的接腳或連線或會依實作方式而定提高匯流排成本。從而，希望是可具有其他的資料傳送方式。

### 【發明內容】

一種混合平行/串列匯流排介面，此者具有一資料區塊解多工裝置。該資料區塊解多工裝置具有一輸入，此者經組態設

定以接收一資料區塊，並將該資料區塊解多工成複數個細塊。對於各個細塊，一平行轉串列轉換器可將該細塊轉化成串列資料。一線路可傳送各個細塊的串列資料。一串列轉平行轉換器可轉換各細塊的串列資料以復原該細塊。資料區塊重建裝置可將各復原細塊合併成該資料區塊。一使用者設備(或基地台)具有一增益控制控制器。該增益控制控制器會產生一具有代表一增益值之 $n$ 位元的資料區塊。一資料區塊解多工裝置具有一輸入，此者經組態設定以接收該資料區塊，並將該資料區塊解多工成複數個細塊。各個細塊具有複數個位元。對於各個細塊，一平行轉串列轉換器可將該細塊轉化成串列資料，一線路傳送該細塊串列資料，而一串列轉平行轉換器可轉換該細塊串列資料以復原該細塊。一資料區塊重建裝置可將該等經復原細塊合併成該資料區塊。一增益控制器接收該資料區塊，並利用該資料區塊的增益值以調整其增益。

### 【實施方式】

圖2所示者係一混合平行/串列匯流排介面區塊圖，而圖3為一混合平行/串列匯流排介面資料傳送作業流程圖。一資料區塊會被跨於該介面而從節點1 50傳送到節點2 52 (54)。一資料區塊解多工裝置40接收該區塊，並將其解多工成為 $i$ 個細塊，以利於 $i$ 條資料傳送線路44上傳送(56)。該數值 $i$ 係根據連線數目與傳送速度之間的取捨而定。一種決定 $i$ 值的方式是首先決定一傳送該資料區塊所得承允之最大延遲。按照此最大延遲，可決定出傳送該區塊所需要的最小線路數目。利用最小數量的線路，用以傳送資料的線路會被選定為至少該最小值量。線路44可為接腳，以及其在電路板上或於一IC連接上的相關連

線。一種解多工成細塊的方式是將區塊切割成一最顯著到一最小顯著細塊。為如圖4說明，於兩條線路上傳送一八位元區塊，該區塊會被解多工成一四位元最顯著細塊及一四位元最小顯著細塊。

另一種方式則是將該區塊交錯跨於 $i$ 個細塊。該區塊的前 $i$ 個位元會變成各 $i$ 個細塊的第一位元。其次的 $i$ 個位元會變成各 $i$ 個細塊的第二位元，如此下去一直到該最後 $i$ 個位元。為說明如圖5所示之在兩條連線上的一八位元區塊，第一個位元會被映對到細塊1的第一位元。第二個位元會被映對到細塊2的第一位元。第三個位元會被映對到細塊1的第二位元，如此繼續下去，一直到將最後一個位元映對到細塊2的最後位元。

各個細塊會被送到 $i$ 個平行轉串列(P/S)轉換器42之相對應者(58)，從平行位元轉換成串列位元，並於線路上串列循序地傳送(60)。在各條線路的相對側會是一串列轉平行(S/P)轉換器46。各個S/P轉換器46會將所傳串列資料轉換成其原始細塊(62)。第 $i$ 個經復原細塊會被一資料區塊重建裝置48處理，以重建該原始資料區塊(64)。

另一方面，雙向方式，會利用 $i$ 條連線以按雙向方式傳送資料，即如圖6。可按雙向傳送資訊資料，或是可按單一方向傳送資訊而朝另一方向送返確認信號。在此，一資料區塊解多工及重建裝置66會接收從節點1 50傳送到節點2 52的資料區塊。該解多工及重建裝置66會將該區塊解多工成 $i$ 個細塊。 $i$ 個P/S轉換器68會將各個細塊轉換成串列資料。一組多工器(MUX)/DEMUX 71將各個P/S轉換器68耦接到 $i$ 條線路44的相對

應者。在節點2 52處，另一組的多工器MUX/DEMUX 75將線路44連接到一組S/P轉換器72。該組S/P轉換器72會將各細塊的所收串列資料轉換成為原始傳送的細塊。所收細塊會被一資料區塊解多工及重建裝置76重建成原始資料區塊，並輸出為所接收的資料區塊。

對於從節點2 52傳送到節點1 50的各區塊，該資料區塊解多工及重建裝置76會接收一資料區塊。該區塊會被解多工成為各細塊，並將各細塊傳送到一組P/S轉換器74。該P/S轉換器74會將各細塊轉換成串列格式，以供跨於*i*條線路44傳送。節點2組的MUX/DEMUX 75會將該等P/S轉換器74耦接到*i*條線路44，而節點1組的MUX/DEMUX 71會將線路44耦接到*i*個S/P轉換器70。該等S/P轉換器70將所傳資料轉換成其原始細塊。該資料區塊解多工及重建裝置66從所收細塊重建出資料區塊，以輸出所接收的資料區塊。既然一次只會在單一方向上傳送資料，這種實作可按半雙工方式運作。

圖7係一雙向切換電路的實作簡圖。該節點1 P/S轉換器68的串列輸出會被輸入到一三態式緩衝器78。該緩衝器78具有另一輸入，這會被耦接到一表示高狀態的電壓。該緩衝器78的輸出係串列資料，透過線路85被傳送到一節點2三態式緩衝器84。電阻86會被耦接於線路85與接地之間。該節點2緩衝器84傳通該串列資料給一節點2 S/P轉換器74。類似地，來自該節點2 P/S轉換器74的串列輸出會被輸入到一三態式緩衝器72。該緩衝器72也具有另一耦接於一高電壓的輸入。該緩衝器82的串列輸出會透過線路85而傳送到節點1三態式緩衝器80。該節點1

緩衝器80會將該串列資料傳通至一節點1 S/P轉換器70。

在另種實作裡，部分的 $i$ 條線路44可在一方向上傳送資料，而其他的 $i$ 條線路44可在另一方向上傳送資料。在節點1 50，會收到一資料區塊以供傳送到節點2 52。根據該區塊所需之資料產通速率以及另一方向上的話務需求而定，在此會利用 $j$ 條連線來傳送該區塊，其中該 $j$ 值為1到 $i$ 之間。該區塊會被分成 $j$ 個細塊，並利用 $i$ 個P/S轉換器68中的 $j$ 個來轉換成 $j$ 組串列資料。相對應的 $j$ 個節點2 S/P轉換器72，與節點2資料區塊區別及重建裝置76會復原該資料區塊。在相反方向上，會利用達 $i-j$ 或 $k$ 條線路以傳送該資料區塊。

在一用於增益控制匯流排之雙向式匯流排較佳實作中，會在一方向上送出一增益控制值，並送返一確認信號。或另者，在一方向上送出一增益控制值，而在另一方向上送出一增益控制裝置狀態信號。

一種混合平行/串列介面實作係於一同步系統內，且可參如圖8所說明者。在此，會利用一同步時脈以同步各式元件的計時。為表述該資料區塊傳送作業的起點，會送出一開始位元。即如圖8所示，各線路會在其正常零水準。然後會送出一表示開始區塊傳送作業的開始位元。在本例中，所有線路會送出一開始位元，然實僅需在一條線路上送出開始位元。如在任一條線路上送出開始位元，像是一1值，則接收節點會明瞭開始該區塊資料傳送作業。在此，會透過其相對應線路送出各個串列細塊。在傳送各細塊後，線路會回返至彼等正常狀態，像是皆為低者。

在其他實作裡，也會利用開始位元做為待予執行之函數的表示器。這種實作方式可如圖9說明。而如圖10所示者，如任一連線的第一位元為1值，該接收節點會瞭解待予傳送區塊資料。即如圖11之GC控制器實作的表格所列，利用三種開始位元組合：01、10及11。00表示尚未送出開始位元。各個組合代表一種函數。在本例中，01表示應執行一相對減少函數，像是將該資料區塊值減少1值。10表示應執行一相對增加函數，像是將該資料區塊值增加1值。11表示應執行一絕對值函數，此時該區塊會維持相同數值。為增加可用函數的數目，可利用額外位元，例如，可將每條線路2個開始位元映對到達七(7)項函數，或是將*i*條線路的*n*個開始位元映對到達 $i^{n+1}-1$ 種函數。處理裝置86會依開始位元所述，對所收的資料區塊執行函數。

在如圖12所示的另款實作裡，開始位元表示一目的地裝置。即如圖13所示，此為兩個目的地裝置/兩條線路實作，開始位元的組合會關聯到對所傳資料區塊之目的地裝置88-92。01表示裝置1；10表示裝置2；而11表示裝置3。在收到該資料區塊重建裝置48的開始位元後，所重建的區塊會被送到相對應裝置88-92。為增加潛在目的地裝置的數目，可利用額外的開始位元。對於在各*i*條線路上的*n*個開始位元，可選定達 $i^{n+1}-1$ 個裝置。

即如圖14所示，可利用開始位元來表示函數及目的地裝置兩者。圖14顯示一具有像是RX及TX GC兩個裝置的三條連線系統。在各條線路上利用開始位元，圖中繪出兩個裝置的三種函數。在本例中，線路1的開始位元代表該標的裝置，「0」為裝



置1，而「1」為裝置2。連線2及3的位元代表所執行函數。「11」代表絕對值函數；「10」代表相對增加函數；而「01」代表相對減少函數。所有三個開始位元為零，意即「000」，會是正常非資料傳送狀態，而在此並未使用「001」。可利用額外的位元以增加更多的函數或裝置。對於在各*i*條線路上的*n*個開始位元，可選定達 $i^{n+1}-1$ 個函數/裝置組合。

圖15係一實作表示函數及目的地裝置兩者之開始位元的系統區塊圖。經復原的細塊會由該資料區塊重建裝置48所接收。根據所收到的開始位元，該處理裝置86會執行所述函數，而將所處理區塊送到所述之目的地裝置88-92。

即如圖16流程圖所示，會將表示該函數/目的地的開始位元增入各個細塊內(94)。在此，會透過這*i*條線路送出這些細塊(96)。利用開始位元，會在資料區塊上執行適當函數，資料區塊會被送到適當目的地或兩者(98)。

為增加同步系統內的產通量，會利用時脈的正(雙)及負(單)邊緣兩者來傳送區塊資料。其一實作可如圖17所示。資料區塊解多工裝置100收到資料區塊，並將其解多工成兩個(雙及單)組*i*個細塊。在此，會將*i*個細塊的各組資料送到個別各組的*i*個P/S裝置102、104。即如圖17所示，一組的單P/S裝置102會具有*i*個P/S裝置，這會擁有其經反置器118所反置的時脈信號。因此，經反置的時脈信號會是經相對於該系統時脈而延遲的半個時脈週期。一組*i*個MUX 106會在該組雙P/S裝置104與該組單P/S裝置102之間，按兩倍於該時脈速率而進行選定。在各連線上傳送的產獲資料會是兩倍的時脈速率。在各連線的另一

端是一相對應的DEMUX 108。這些DEMUX 108會循序地按兩倍時脈速率，將各條線路44耦接到一雙112與單110緩衝器。各個緩衝器112、110接收一相對應的雙與單位元，並握持該數值一個完整時脈週期。一雙116與單114組的S/P裝置會復原該等雙與單細塊。一資料區塊重建裝置122會從各個所傳細塊重建該資料區塊。

圖18說明利用該正及負時脈邊緣，在一系統線路上進行的資料傳送作業。圖示者係待予於線路1上傳送的雙資料與單資料。斜楔部分表示合併信號內的負時脈邊緣，而無斜楔部分則表示正者。即如圖示，資料傳送速率會增加一倍。

圖19係一用於一GC控制器38及一GC 124之間的混合平行/串列介面較佳實作。一資料區塊，像是16位元的GC控制資料(8位元RX和8位元TX)，會被從該GC控制器38傳送給一資料區塊解多工裝置40。該資料區塊會被解多工成為兩個細塊，像是兩個8位元細塊。會對各個細塊增附一開始位元，像是令為每個細塊9位元。在此，會利用兩個P/S轉換器42於兩條線路上傳送這兩個細塊。當S/P轉換器46偵測到開始位元時就會將所接收細塊轉換為平行格式。該資料區塊重建裝置會重建原始16位元以控制GC 124的增益。如開始位元表述出一函數，即如圖11所示，該AGC 124會在調整增益之前，先對所收區塊執行該項函數。

圖 20 係於一混合平行/串列匯流排轉換器另一較佳實作，此係位於 GC 控制器 38 及一 RX GC 30 與 TX GC 32 間，並利用三(3)條線路。該 GC 控制器 38 會按適當 RX 及 TX 增益值與開始位元，即如圖 14 所示，送出一資料區塊給該 GC 30、32。

如確採用按圖 14 的開始位元，裝置 1 為 RX GC 30 而裝置 2 為 TX GC 32。該資料區塊解多工裝置 40 會將該資料區塊解多工成為三個細塊，以供透過這三條線路而傳送。利用三個 P/S 轉換器 42 及三個 S/P 轉換 46，各細塊會被串列地在各線路上傳送，並轉換成原始細塊。該資料區塊重建裝置 48 會重建原始資料區塊，並執行如開始位元所述之函數，像是相對增加、相對減少及絕對值。所獲資料會被送到如開始位元所述之 RX 或 TX GC 30、32。

### 【圖式簡單說明】

可從以下較佳實施例說明及附圖更詳細理解本發明，其中：

圖1係RX與TX GC和GC控制器圖式說明。

圖2係一混合平行/串列匯流排介面區塊圖。

圖3係利用混合平行/串列匯流排介面之資料區塊傳送作業流程圖。

圖4說明將一區塊轉成最顯著及最小顯著細塊之解多工作業。

圖5說明利用資料交錯處理對一區塊進行解多工作業。

圖6係一雙向混合平行/串列匯流排介面之區塊圖。

圖7係一雙向線路實作圖式。

圖8係開始位元之計時圖。

圖9係一函數可控制性之混合平行/串列匯流排介面的區塊圖。

圖10係一函數可控制性之混合平行/串列匯流排介面的開始位元計時圖。

圖11係表示各項函數之開始位元實作列表。

圖12係目的地控制混合平行/串列匯流排介面之區塊圖。

圖13係表示各項目的地之開始位元實作列表。

圖14係表示各項目的地/函數之開始位元實作列表。

圖15係目的地/函數控制混合平行/串列匯流排介面之區塊圖。

圖16係表示各項目的地/函數之開始位元流程圖。

圖17係正及負時脈邊緣之混合平行/串列匯流排介面區塊圖。

圖18係正及負時脈邊緣之混合平行/串列匯流排介面計時圖。

圖19係一2線式GC/GC控制器匯流排區塊圖。

圖20係一3線式GC/GC控制器匯流排區塊圖。

**【主要元件符號說明】**

- 30            接收增益控制器
- 32            傳送增益控制器
- 34            線路匯流排
- 36            線路匯流排
- 38            GC 控制器
- 40            資料區塊解多工裝置
- 42            平行轉串列(P/S)轉換器
- 44            資料傳送線路
- 46            串列轉平行(S/P)轉換器
- 48            資料區塊重建裝置
- 50            節點 1

52	節點 2
66	資料區塊解多工及重建裝置
68	平行轉串列(P/S)轉換器
70	串列轉平行(S/P)轉換器
72	串列轉平行(S/P)轉換器
74	平行轉串列(P/S)轉換器
76	資料區塊解多工及重建裝置
78	緩衝器
80	緩衝器
82	緩衝器
84	緩衝器
85	線路
86	電阻
88	目的地裝置
90	目的地裝置
92	目的地裝置
100	資料區塊解多工裝置
102	單 P/S 裝置
104	雙 P/S 裝置
106	多工器

108	解多工器
110	緩衝器
112	緩衝器
114	單 P/S 裝置
116	雙 P/S 裝置
122	資料區塊重建裝置
124	增益控制器

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：098102130

※申請日期：~~98年1月20日~~

原申請案號：096124059

※IPC 分類：

G06F 13/4 (2006.01)  
G06F 13/38 (2006.01)  
G06F 13/40 (2006.01)

一、發明名稱：(中文/英文)

具有混和/平行/串列匯流排介面之基地台/使用者設備

BASE STATION/USER EQUIPMENT HAVING A HYBRID  
PARALLEL/SERIAL BUS INTERFACE

二、中文發明摘要：

一種用於基地台的混合平行/串列匯流排介面，此者具有一資料區塊解多工裝置。該資料區塊解多工裝置具有一輸入，此者經組態設定以接收一資料區塊，並將該資料區塊解多工成複數個細塊。對於各個細塊，一平行轉串列轉換器可將該細塊轉化成串列資料。一線路可傳送各個細塊的串列資料。一串列轉平行轉換器可轉換各細塊的串列資料以復原該細塊。資料區塊重建裝置可將各復原細塊合併成該資料區塊。

三、英文發明摘要：

A hybrid serial/parallel bus interface for a base station has a data block demultiplexing device. The data demultiplexing device has an input configured to receive a data block and demultiplexes the data block into a plurality of nibbles. For each nibble, a parallel to serial converter converts the nibble into serial data. A line transfers each nibble's serial data. A serial to parallel converter converts each nibble's serial data to recover that nibble. A data block reconstruction device combines the recovered nibbles into the data block.

## 七、申請專利範圍：

1. 用於一混合串列/平行匯流排介面的方法，其包含：

一第一時脈；

一資料區塊解多工裝置，其具有一輸入，以接收一資料區塊，並將該資料區塊解多工成第一及第二組  $i$  個細塊，各細塊具有複數個位元；

提供一起始位元給各細塊；

$i$  雙組及一單組的平行至串列(P/S)轉換器，用以分別接收該第一及第二組  $i$  個細塊，所述雙組及單組 P/S 轉換器接收該第一及第二組  $i$  個細塊，以將該細塊轉換成串列格式，一延遲電路用以延遲該第一時脈至其中一組 P/S 轉換器的一輸出，以藉由該第一時脈的一時脈速率之半週期而延遲所述其中一組 P/S 轉換器的輸出；

一第一組  $i$  個多工器，用以於  $i$  條線路上以所述第一時脈的兩倍該時脈速率而傳送該  $i$  雙組及單組 P/S 轉換器的輸出，該  $i$  條線路選擇性地耦接至所述  $i$  雙組及單組 P/S 轉換器的輸出，藉此而以兩倍的所述時脈速率傳送包含該起始位元的資料；

一第二組  $i$  個解多工器，用以從所述  $i$  條線路接收雙及單串列資料，並將所接收的雙串列資料發送至一雙緩衝器，而將該單串列資料發送至一單緩衝器；

$i$  雙組及一單組的串列至平行(S/P)轉換器，該雙組  $i$  個 S/P 轉換器用以將所接收的雙組串列資料轉換成雙平行資料，並輸出與該第一時脈同步的該雙平行資料；

該單組  $i$  個 S/P 轉換器，用以將所接收的單串列資料轉換成單平行資料，並輸出與該第一時脈同步的該單平行資料；

一資料區塊重建裝置，用以將該雙及單平行資料合併為所述資料區塊；



以及

根據該起始位元的蒐集狀態執行一功能。

2. 如申請專利範圍第 1 項所述之裝置，其中各資料區塊具有  $N$  個位元，且  $1 < i < \frac{N}{2}$ 。
3. 如申請專利範圍第 1 項所述之裝置，其中該延遲電路包含一反置器。
4. 如申請專利範圍第 1 項所述之裝置，其中該雙組及單組 S/P 轉換器將來自所述  $i$  條線路的該資料以所述第一時脈的該時脈速率轉換。
5. 一種雙向式串列/平行匯流排介面，其包含：

$i$  條線路，用以於第一及第二節點之間分別傳送第一及第二組的資料區塊， $i$  大於 1 且小於各個該資料區塊中的一位元數；

該第一節點用以將該第一資料區塊組轉換成複數  $j$  個第一細塊，各該複數  $j$  個第一細塊藉由一第一組  $i$  個多工器/解多工器而耦接至該  $i$  條線路的選定線路的一第一節點端，各第一細塊具有複數個位元；

提供一起始位元給該第一細塊的每一個細塊；及

該第二節點用以將該第二資料區塊組轉換成複數  $k$  個第二細塊，各該複數  $k$  個第二細塊藉由一第二組  $i$  個多工器/解多工器而耦接至該  $i$  條線路的剩餘線路的一第二節點端，各第二細塊具有複數個位元，其中  $j > k$  且  $j < i$  且  $k < i$ ；

提供一起始位元給第二細塊的每一個細塊；

該第一節點耦接至所述第一組多工器/解多工器而用以接收該第二細塊，並將該第二細塊轉換成所述第二資料區塊組；

控制將由該第二資料區塊執行的一功能時該起始位元的該蒐集狀態伴隨著該第二細塊；

該第二節點耦接至所述第二組多工器/解多工器而用以接收該第一細塊，並將該第一細塊轉換成所述第一資料區塊組；以及

控制將由該第一資料區塊執行的一功能時該起始位元的該蒐集狀態伴隨著該第一細塊。

6. 如申請專利範圍第 5 項所述之匯流排介面，更包含：

一第一組平行至串列(P/S)轉換器，其各耦接於該第一節點及所述第一組  $i$  個多工器/解多工器的一相關多工器/解多工器之間，用以轉換一個該第一細塊，該第一細塊藉由所述第一節點而在一平行格式中被提交至各 P/S 轉換器，進而在一串列格式中提交所接收細塊的該位元至所述第一組  $i$  個多工器/解多工器的一相關多工器/解多工器。

7. 如申請專利範圍第 5 項所述之匯流排介面，更包含：

一第二組平行至串列(P/S)轉換器，其各耦接於該第二節點及所述第二組  $i$  個多工器/解多工器的一相關多工器/解多工器之間，用以轉換一個該第二細塊，該第二細塊藉由所述第二節點而在一平行格式中被提交至各 P/S 轉換器，進而在一串列格式中提交所接收細塊的該位元至所述第二組  $i$  個多工器/解多工器的一相關多工器/解多工器。

8. 如申請專利範圍第 5 項所述之匯流排介面，更包含：

一第一組  $i$  個串列至平行 (S/P)轉換器，其各耦接於該第一節點及所述第一組  $i$  個多工器/解多工器的一相關多工器/解多工器之間，用以轉換一個該第二細塊，該第二細塊藉由所述第一組  $i$  個多工器/解多工器而在一串列格式中被提交至各 S/P 轉換器，進而在平行格式中提交所接收細塊的該位元至所述第一節點。

9. 如申請專利範圍第 5 項所述之匯流排介面，更包含：

一第二組  $i$  個串列至平行 (S/P)轉換器，其各耦接於該第二節點及所述第二組  $i$  個多工器/解多工器的一相關多工器/解多工器之間，用以轉換一個該第一細塊，該第一細塊藉由所述第二組  $i$  個多工器/解多工器而在一串列格式中被提交至各 S/P 轉換器，進而在平行格式中提交所接收細塊的該位元至所述第二節點。

10. 如申請專利範圍第 5 項所述之基地台介面，其中該第一節點資料區塊包含增益控制資訊。

11. 如申請專利範圍第 10 項所述之匯流排介面，其中該第二節點資料區

塊包含該增益控制資訊的一接收確認。

12. 如申請專利範圍第 11 項所述之介面，其中該第二節點資料區塊包含相關於該第二節點之一狀態的資訊。

13. 如申請專利範圍第 5 項所述之介面，其中該第一組  $i$  個多工器/解多工器包含一第一組  $i$  個三態式傳送緩衝器，各緩衝器選擇性地將所述第一細塊的一相關細塊耦接至其中一條所述線路。

14. 如申請專利範圍第 13 項所述之介面，其中該第二組  $i$  個多工器/解多工器包含一第二組  $i$  個三態式傳送緩衝器，各緩衝器選擇性地將所述第二細塊的一相關細塊耦接至其中一條所述線路。

15. 如申請專利範圍第 9 項所述之介面，其中該第一組  $i$  個多工器/解多工器包含一第一組  $i$  個三態式接收緩衝器，各緩衝器選擇性地將所述線路的一相關線路耦接至所述第一節點。

16. 如申請專利範圍第 5 項所述之介面，其中該第二組  $i$  個多工器/解多工器包含一第二組  $i$  個三態式接收緩衝器，各緩衝器選擇性地將所述線路的一相關線路耦接至所述第二節點。

17. 如申請專利範圍第 13 項所述之介面，更包含：

一第一組平行至串列(P/S)轉換器，其各耦接於該第一節點及所述第一組  $i$  個三態式傳送緩衝器的一相關三態式傳送緩衝器之間，用以轉換一個該第一細塊，該第一細塊藉由所述第一節點而在一平行格式中被提交至該第一組的各 P/S 轉換器，進而在一串列格式中提交所接收細塊的該位元至所述第一組  $i$  個傳送緩衝器的一相關傳送緩衝器。

18. 如申請專利範圍第 14 項所述之介面，更包含：

一第二組平行至串列(P/S)轉換器，其各耦接於該第二節點及所述第一組  $i$  個三態式傳送緩衝器的一相關三態式傳送緩衝器之間，用以轉換一個該第二細塊，該第二細塊藉由所述第一節點而在一平行格式中被提交至該第二組的各 P/S 轉換器，進而在一串列格式中提交所接收細塊的該位元至所述第二組  $i$  個傳送緩衝器的一相關傳送緩衝器。

19. 如申請專利範圍第 15 項所述之介面，更包含：

一第一組  $i$  個串列至平行(S/P)轉換器，其各耦接於該第一節點及所述第一組  $i$  個接收緩衝器的一相關接收緩衝器之間，用以轉換一個該第二細塊，

該第二細塊藉由所述第一組  $i$  個多工器/解多工器而在一串列格式中被提交至該第一組的各 S/P 轉換器，進而在平行格式中提交所接收細塊的該位元至所述第一節點。

20. 如申請專利範圍第 16 項所述之介面，更包含：

一第二組  $i$  個串列至平行(S/P)轉換器，其各耦接於該第二節點及所述第二組  $i$  個接收緩衝器的一相關接收緩衝器之間，用以轉換一個該第二細塊，該第二細塊藉由所述第二組  $i$  個接收緩衝器而在一串列格式中被提交至該第二組的各 S/P 轉換器，進而在平行格式中提交所接收細塊的該位元至所述第二節點。

21. 如申請專利範圍第 13 項所述之介面，其中所述  $i$  條線路的各線路藉由一電阻而耦接於地。

22. 如申請專利範圍第 14 項所述之介面，其中所述  $i$  條線路的各線路藉由一電阻而耦接於地。

23. 如申請專利範圍第 5 項所述之介面，其中該  $i$  條線路被分成一第一組  $j$  條線路以及一第二組  $i-j$  條線路，其中  $j$  小於  $i$ ，該  $j$  條線路耦接並設置用以發送該第一資料區塊至該第二節點，且該  $i-j$  條線路係設置用以發送該第二資料區塊至該第一節點，其中  $j$  和  $i-j$  被選為一產通速率及一話務需求的其中之一的一函數。

24. 一種雙向式串列/平行匯流排介面，其包含：

複數條線路，用以傳送資料區塊，各資料區塊包含資料以及一控制指令與一遞送位置的其中之一，該複條線路少於各資料區塊中的一位元數；

複數個三態式傳送緩衝器，其各耦接至各所述線路的一端；

複數個三態式接收緩衝器，其各耦接至各所述線路的另一端；

一第一節點，其以該複數條線路發送第一資料區塊至一第二節點，該第一節點將該資料區塊解多工成複數個第一細塊，該複數個第一細塊的數目與該複數條線路的數目相同，各第一細塊具有複數個位元，各細塊耦接至所述傳送緩衝器的其中之一；

提供至少二起始位元給各第一細塊；

該第二節點自所述接收緩衝器接收以該複數條線路發送的該第一細塊，該第二節點將該第一細塊轉換回該資料區塊；以及

該起始位元的該蒐集狀態辨識將被執行的一功能，且當在一給定的狀態時該起始位元之一起始傳輸。

25. 如申請專利範圍第 24 項所述之介面，更包含：

多個平行至串列(P/S)轉換器，用以提交以平行格式自所述第一節點接收的各第一細塊至所述傳送緩衝器的一相關傳送緩衝器。

26. 如申請專利範圍第 24 項所述之介面，更包含：

多個串列至平行(S/P)轉換器，用以藉平行格式而提交以串列格式自所述接收緩衝器其中之一接收的各第一細塊至所述第二節點。

27. 如申請專利範圍第 24 項所述之介面，更包含：

第二複數個三態式接收緩衝器，其各耦接至各所述線路的所述一端；

第二複數個三態式傳送緩衝器，其各耦接至各所述線路的另一端；

該第二節點以所述第二複數個第二傳送緩衝器發送第二資料區塊至該第一節點，該第二節點將該第二資料區塊轉換成複數個第二細塊，該複數個第二細塊的數目與該第二複數個傳送緩衝器的數目相同，各第二細塊具有複數個位元，各細塊耦接至所述第二複數個傳送緩衝器的其中一個；以及

該第一節點自所述第二複數個接收緩衝器接收以該複數條線路發送的該第二細塊，該第一節點將該第二細塊轉換回該第二資料區塊。

28. 如申請專利範圍第 24 項所述之介面，更包含：

一第二組平行至串列(P/S)轉換器，其用以提交以平行格式自所述第二節點接收的各第二細塊至所述第二組傳送緩衝器的一相關傳送緩衝器。

29. 如申請專利範圍第 24 項所述之介面，更包含：

一第二組串列至平行(S/P)轉換器，其用以藉平行格式而提交以串列格式自所述第二組接收緩衝器的其中之一接收的各第二細塊至所述第一節點。

30. 如申請專利範圍第 24 項所述之介面，其中該第一節點資料區塊包含增益控制資訊。

31. 如申請專利範圍第 25 項所述之介面，其中該第二節點資料區塊包含該增益控制資訊的一接收確認。

32. 如申請專利範圍第 26 項所述之介面，其中該第二節點資料區塊包含相關於該第二節點之一狀態的資訊。

33. 如申請專利範圍第 25 項所述之介面，其中該 P/S 轉換器提供一開始位元至各線路，該開始位元其中一位元的一給定狀態用以於該第二節點起始接收。

34. 如申請專利範圍第 24 項所述之介面，其中一數量的起始位元被提供到各第一細塊增加一數量的功能，該功能由該起始位元辨識而不增加線路數量。

圖式：

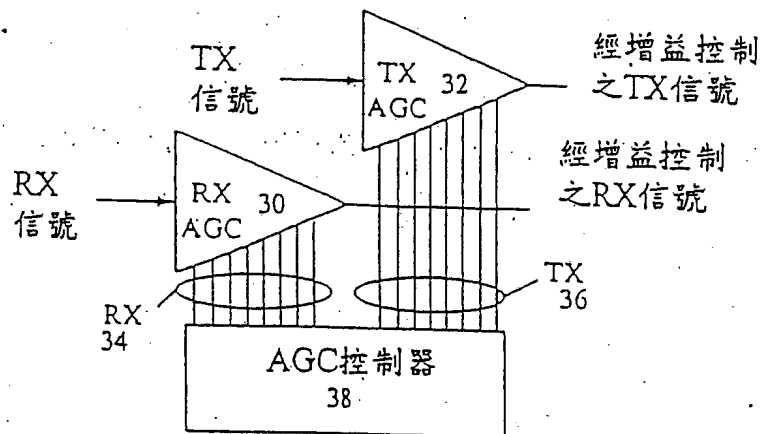


圖 1

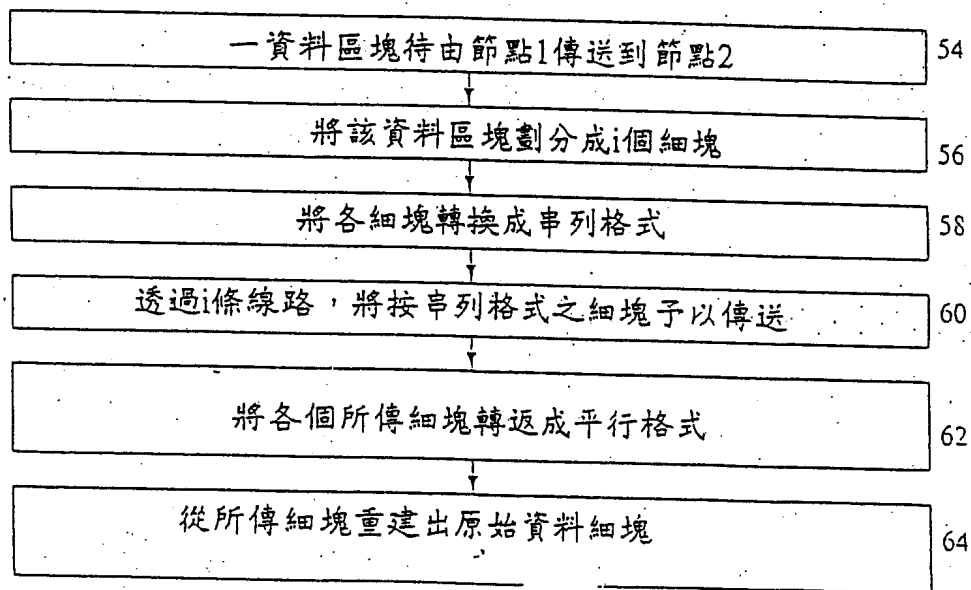


圖 3

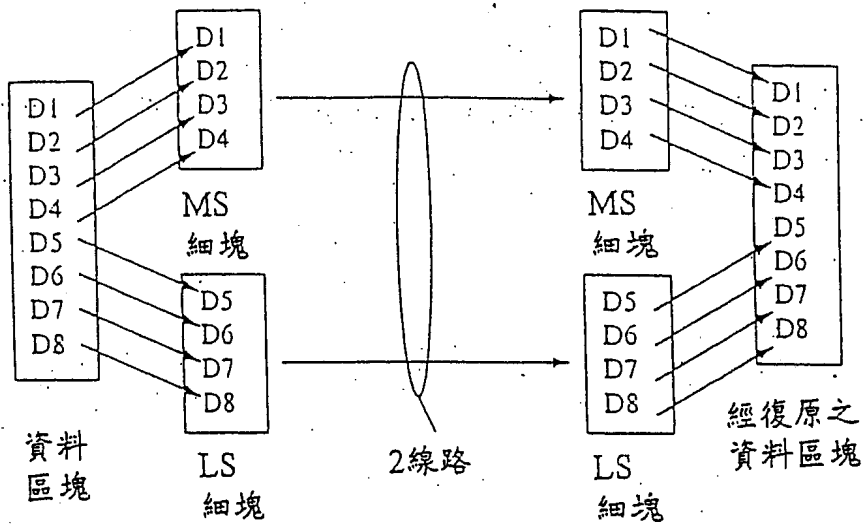


圖 4

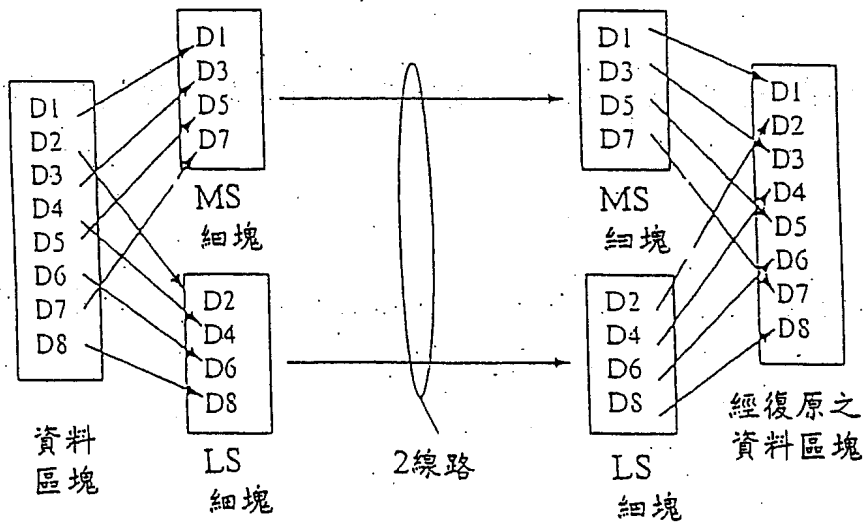


圖 5



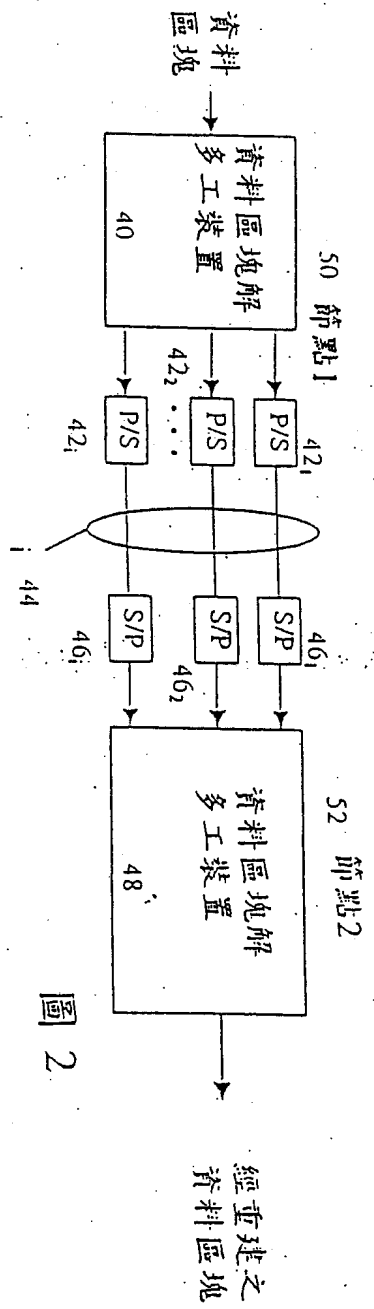


圖 2

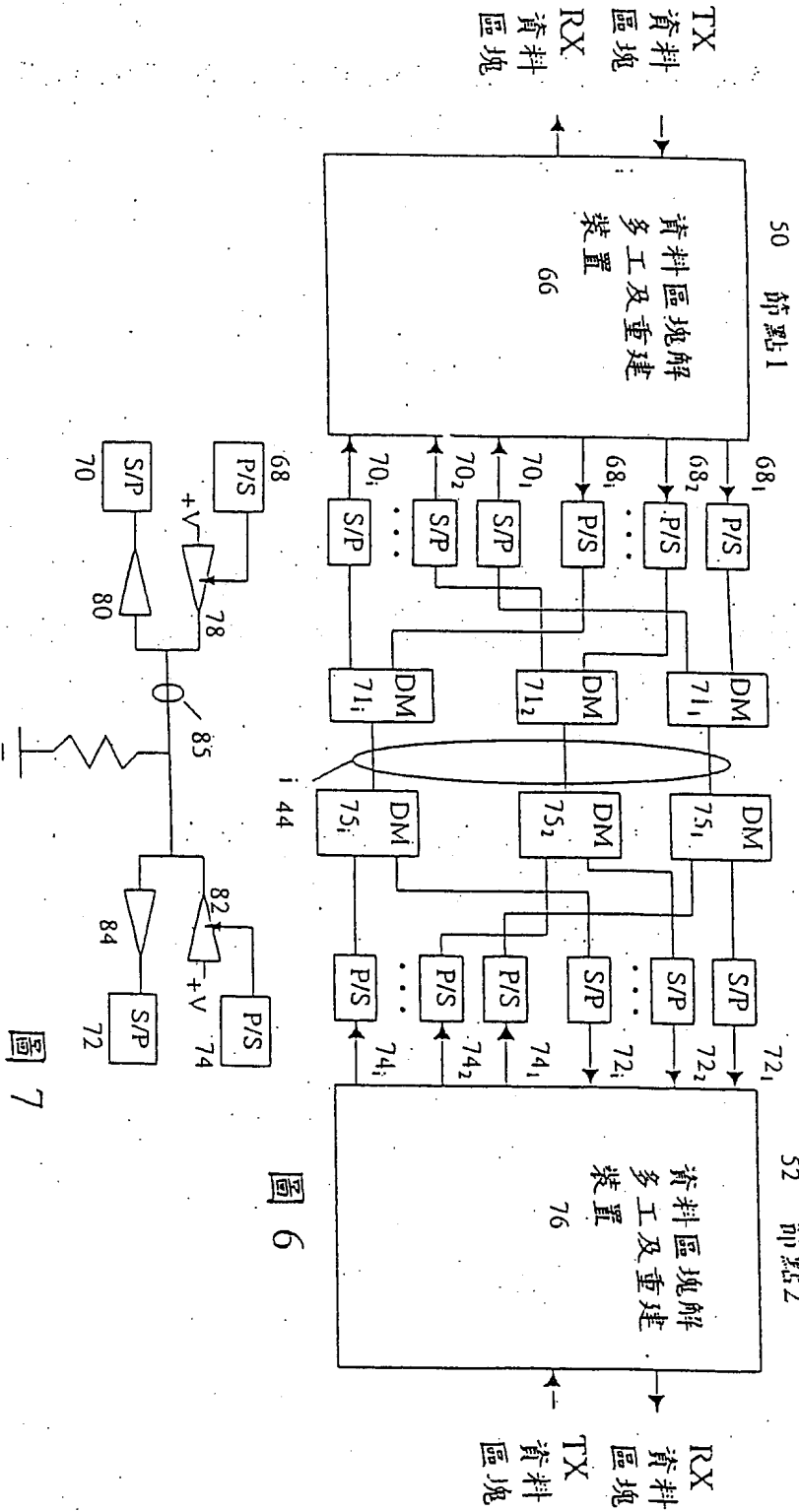


圖 6

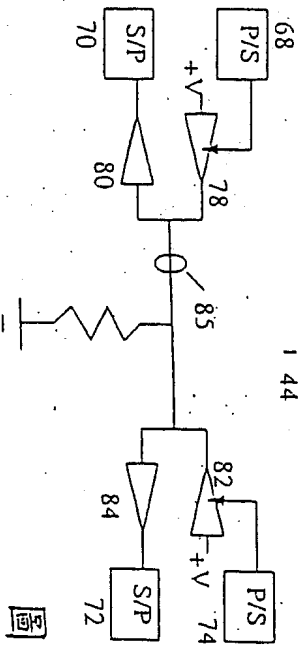


圖 7

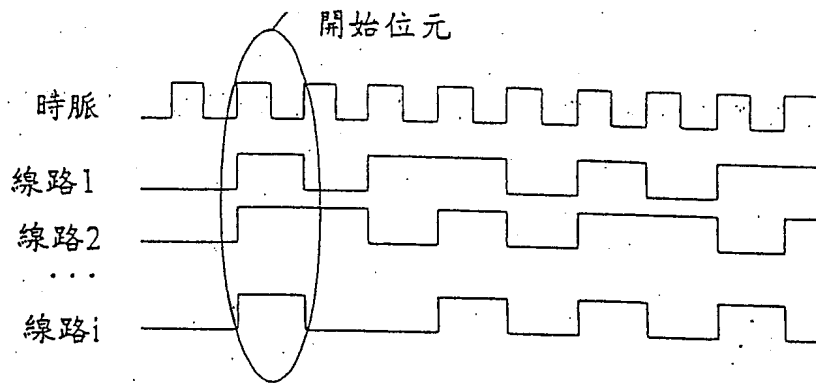


圖 8

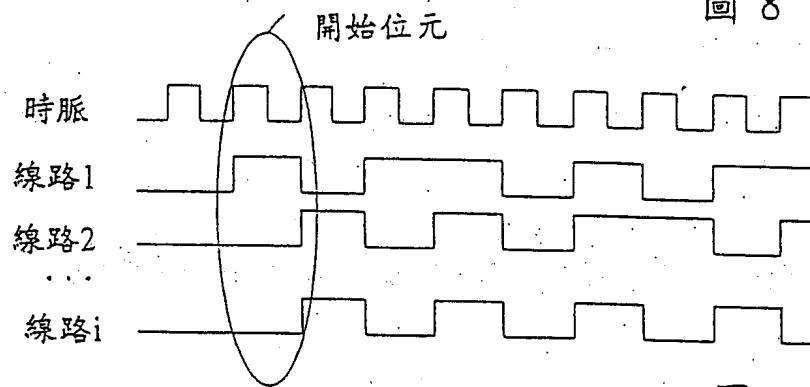


圖 10

函數	線路1	線路2
絕對值	1	1
相對增加	1	0
相對減少	0	1
無資料傳送	0	0

圖 11

函數	線路1	線路2
裝置1	1	1
裝置2	1	0
無效	0	1
無資料傳送	0	0

圖 13

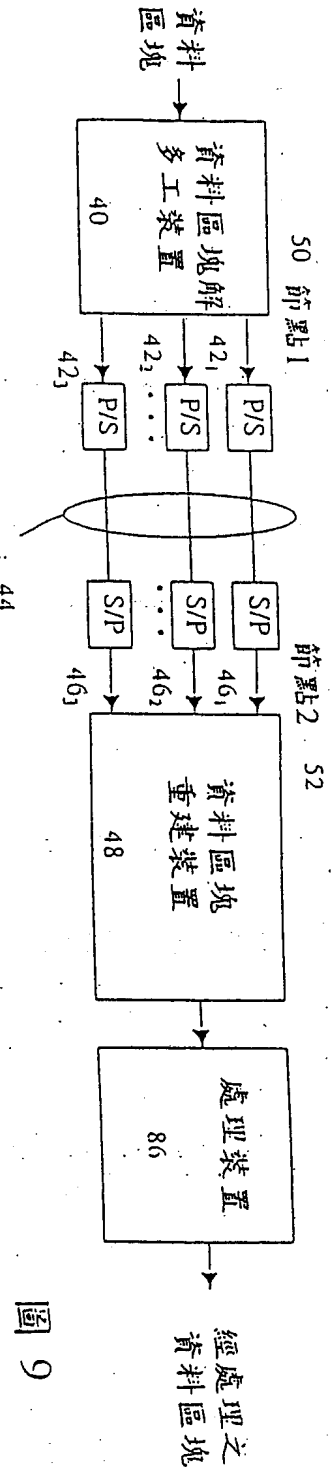


圖 9

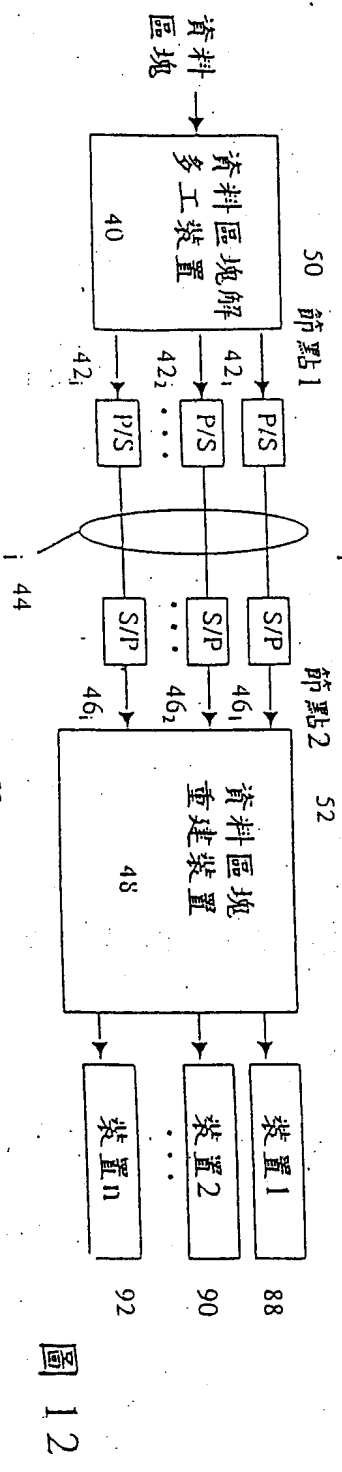


圖 12

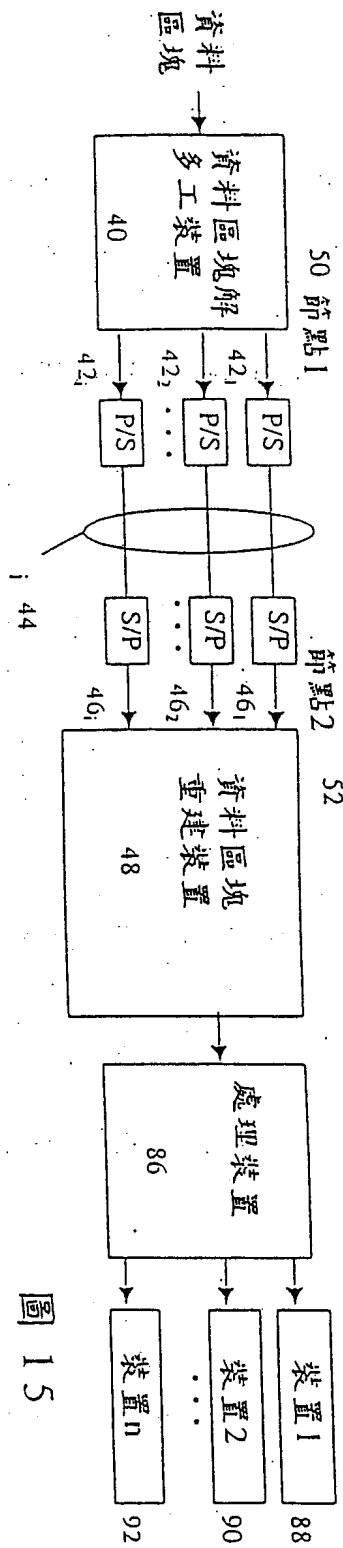


圖 15

函數/裝置	線路1	線路2	線路3
絕對值/裝置2	1	1	1
絕對值/裝置1	1	1	0
相對增加/裝置2	1	0	1
相對增加/裝置1	1	0	0
相對減少/裝置2	0	1	1
相對減少/裝置1	0	1	0
無效	0	0	1
無資料傳送	0	0	0

圖 14

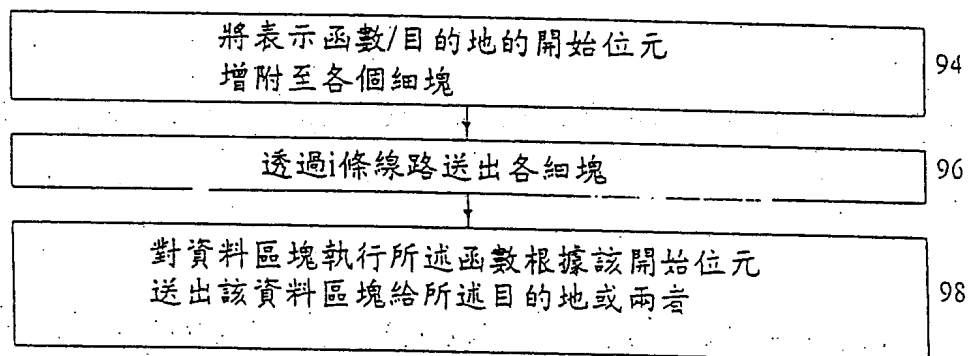


圖 16

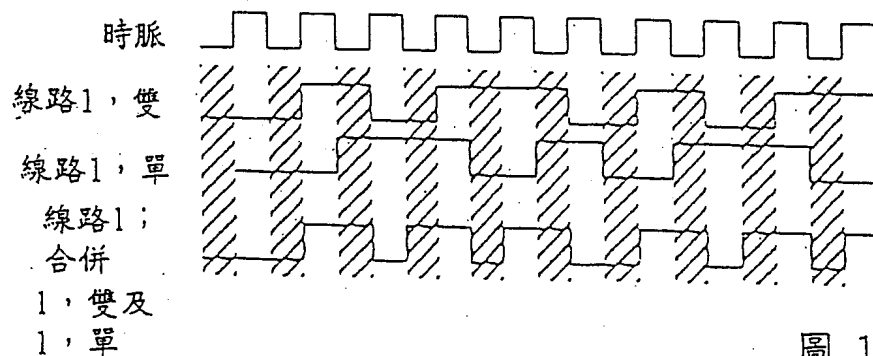


圖 18

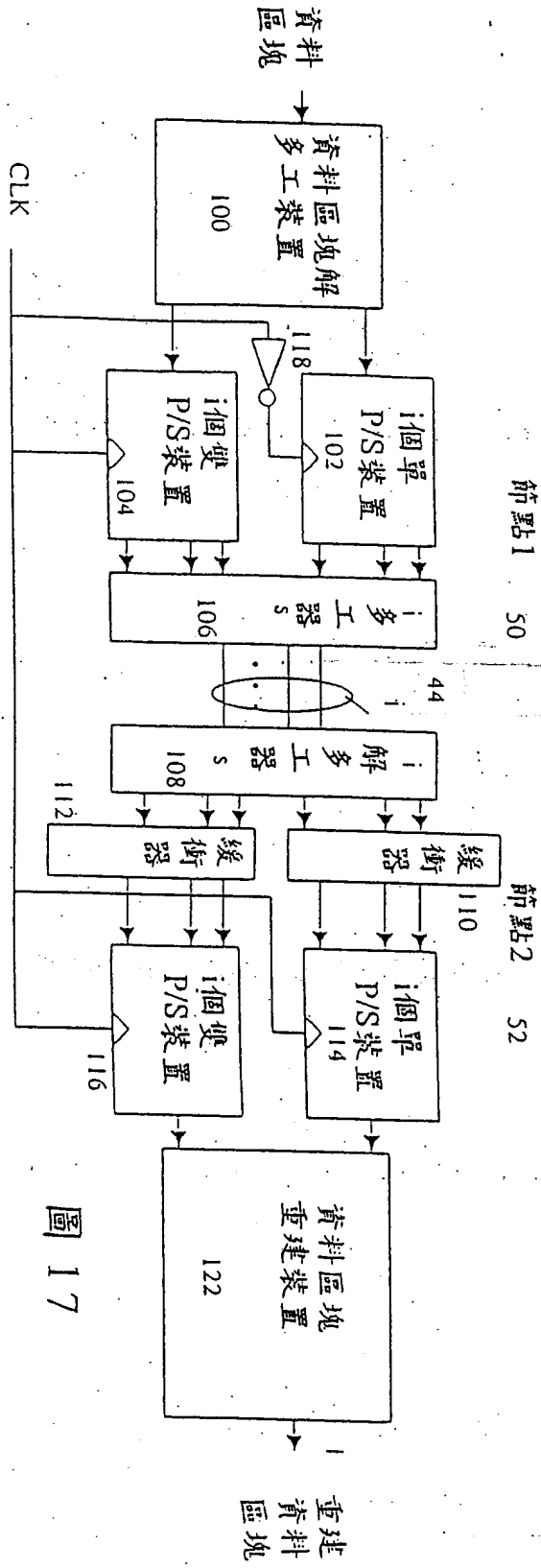


圖 17

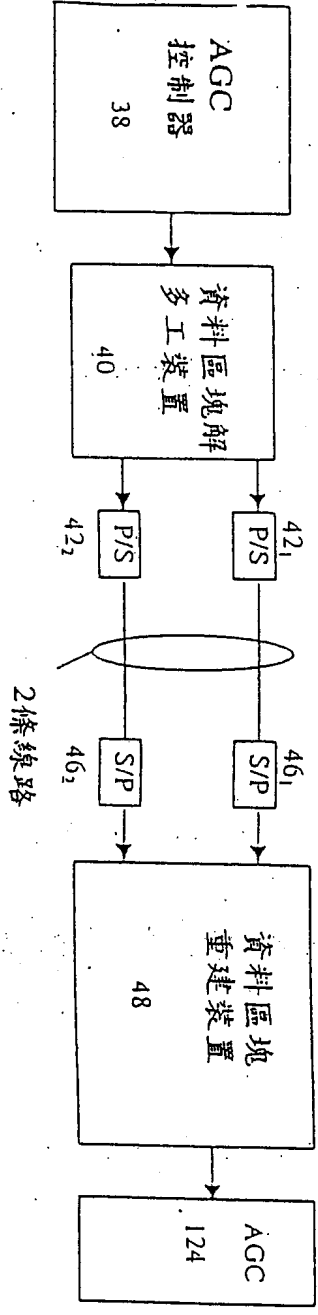


圖 19

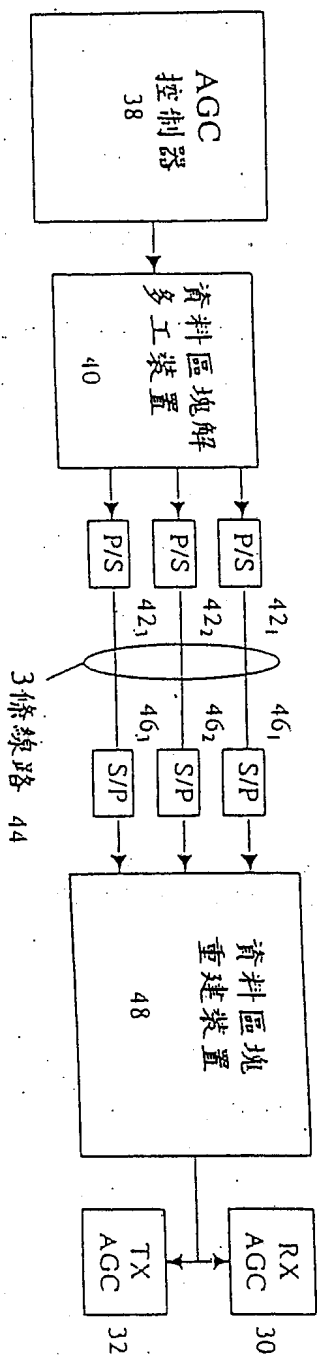


圖 20

四、指定代表圖：

(一)本案指定代表圖為：第 ( 2 ) 圖。

(二)本代表圖之元件符號簡單說明：

40	資料區塊解多工裝置
42	平行轉串列(P/S)轉換器
44	資料傳送線路
46	串列轉平行(S/P)轉換器
48	資料區塊重建裝置
50	節點 1
52	節點 2

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：