



本発明に係る液晶パネル 1 1 は、画素電極 2 5 と、画素電極 2 5 の下層側に積層して配される絶縁膜である層間絶縁膜 3 7 及び保護膜 3 8 と、絶縁膜である層間絶縁膜 3 7 及び保護膜 3 8 の下層側に積層して配されるコンタクト部 4 1 と、絶縁膜である層間絶縁膜 3 7 及び保護膜 3 8 のうちコンタクト部 4 1 と平面に視て重畳する部分をエッチングすることで形成されるものであって、画素電極 2 5 をコンタクト部 4 1 に対して接続させるためのコンタクトホール 4 2 と、コンタクト部 4 1 の下層側に積層して配されるものであって、コンタクト部 4 1 との比較において、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされる導体膜 4 5 とを備える。

明 細 書

発明の名称：表示素子、表示装置、及びテレビ受信装置

技術分野

[0001] 本発明は、表示素子、表示装置、及びテレビ受信装置に関する。

背景技術

[0002] 液晶表示装置に用いられる液晶パネルは、一对のガラス基板間に液晶層が挟持された構成とされているが、そのうち一方のガラス基板は、各画素の動作を制御するためのアクティブ素子としてTFTが形成されたアレイ基板とされる。このアレイ基板には、その表示領域内にゲート配線とソース配線とが多数本ずつ格子状に設けられ、ゲート配線とソース配線との交差部にTFTが設けられた構成を有している。そして、ゲート配線とソース配線とに囲まれた領域に画素電極が配され、これにより表示単位としての画素が構成されている。画素電極には、ゲート配線に並行する容量配線がゲート絶縁膜を介して重畳することで、画素電極の電圧保持を図るための容量が形成されている。TFTは、ゲート配線に接続されるゲート電極、ゲート絶縁膜、半導体膜、ソース配線に接続されるソース電極及び画素電極に接続されるドレイン電極、の順で積層された構成を有しており、ソース電極とドレイン電極との間にはチャネル領域が保有される。なお、ソース電極及びドレイン電極は、共にソース配線と同じ工程で且つ同じ材料にて形成される。

[0003] TFTを構成するドレイン電極は、ソース配線と同じ工程で且つ同じ材料にて形成されるドレイン配線を介して画素電極に接続されており、このドレイン配線には画素電極に対するコンタクト部が形成されている。コンタクト部は、ゲート絶縁膜を介して容量配線に対して重畳する配置とされる。ドレイン配線と画素電極との間には、層間絶縁膜が介在しているため、この層間絶縁膜のうちコンタクト部と平面視重畳する位置にはコンタクトホールが形成され、このコンタクトホールを通して画素電極がコンタクト部に対してコンタクトされる。以上のような接続構造を有するアレイ基板の一例として下

記特許文献 1 に記載されたものが知られている。

先行技術文献

特許文献

[0004] 特許文献1：特開 2 0 0 9 - 4 2 6 5 6 号公報

[0005] (発明が解決しようとする課題)

ここで、ソース配線及びドレイン配線を、下層側が T i 膜、上層側が A l 膜とされる二層構造とする場合があるが、その場合にはコンタクト部における A l 膜に対して画素電極を直接接続すると、ガルバニック腐食 (galvanic corrosion) が生じてしまって接続信頼性が芳しくなくなるという問題がある。そこで、T F T におけるチャネル領域を形成する工程にて、同時にコンタクト部におけるコンタクトホールと重畳する位置に開口部を形成しておき、その後に層間絶縁膜を形成してから、A l 膜のみを選択的にエッチングすることで、T i 膜を露出させ、その露出した T i 膜に画素電極をコンタクトさせる接続構造が提案されている。

[0006] ところが、コンタクト部にコンタクトホールと重畳する開口部を形成すると、今度は次の問題が生じることが懸念される。すなわち、層間絶縁膜をエッチングしてコンタクトホールを形成する際に、コンタクト部の開口部を通してゲート絶縁膜がオーバーエッチングされる可能性があり、そうすると画素電極が容量配線に短絡接続されるおそれがあったのである。

発明の概要

[0007] 本発明は上記のような事情に基づいて完成されたものであって、オーバーエッチングを防ぐとともにそれに伴って生じ得る問題をも解消することを目的とする。

[0008] (課題を解決するための手段)

本発明の表示素子は、画素電極と、前記画素電極の下層側に積層して配される絶縁膜と、前記絶縁膜の下層側に積層して配されるコンタクト部と、前記絶縁膜のうち前記コンタクト部と平面に視て重畳する部分をエッチングすることで形成されるものであって、前記画素電極を前記コンタクト部に対し

て接続させるためのコンタクトホールと、前記コンタクト部の下層側に積層して配されるものであって、前記コンタクト部との比較において、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされる導体膜とを備える。

[0009] まず、コンタクト部の下層側に導体膜を積層するようにしているので、例えばコンタクト部に開口が形成された場合において、コンタクトホールを形成する際に絶縁膜に対して行われるエッチングが、コンタクト部の開口を通してさらに下層側にまで進行する、いわゆるオーバーエッチングを防ぐことができる。つまり、導体膜をエッチングストップとして機能させることができる。

[0010] その上で、コンタクト部及び導体膜は、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされているから、仮にコンタクト部と導体膜とが、製造上生じ得る精度誤差などの影響により、平面方向に沿う一方向について位置ずれした場合であっても、その位置ずれ量が両者の一方向についての大きさの差の範囲内であれば、コンタクト部及び導体膜における平面に視た全体の大きさが変動することが避けられる。つまり、コンタクト部及び導体膜における平面に視た全体の大きさは、少なくとも一方向について相対的に大きな方が支配的であり、コンタクト部と導体膜とに上記のような位置ずれが生じた場合でも変動し難いものとなっている。これにより、共に導体であるコンタクト部及び導体膜が、他の配線などとの間で形成する容量の値に変化が生じ難いものとなっており、もって画素電極に電氣的な悪影響が及ぶ事態が回避される。

[0011] 本発明の実施態様として、次の構成が好ましい。

(1) 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の両外縁よりも内側に配されている。このようにすれば、コンタクト部と導体膜とが平面方向に沿う少なくとも一方向について位置ずれした場合でも、相対的に大きな方の両外縁のいずれかから相対的に小さな方がはみ出す事態が生じるのを防ぐこ

とができる。

- [0012] (2) 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中央位置に配されている。このようにすれば、コンタクト部及び導体膜のうち、相対的に小さな方が相対的に大きな方の両外縁のいずれかからはみ出す事態が一層生じ難くなる。
- [0013] (3) 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の外周縁よりも内側に配されている。このようにすれば、コンタクト部と導体膜とが平面方向に沿う方向についてどの方向に位置ずれした場合でも、相対的に大きな方の外周縁から相対的に小さな方がはみ出す事態が生じるのを防ぐことができる。
- [0014] (4) 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中心位置に配されている。このようにすれば、コンタクト部及び導体膜のうち、相対的に小さな方が相対的に大きな方の外周縁からはみ出す事態が一層生じ難くなる。
- [0015] (5) 前記導体膜は、平面方向に沿う少なくとも一方向について前記コンタクト部の両外縁よりも内側に配されている。このようにすれば、平面方向に沿う少なくとも一方向について、下層側に配される導体膜を、上層側に配されるコンタクト部によって覆うことができる。
- [0016] (6) 前記導体膜の下層側に積層して配される第2の絶縁膜と、前記第2の絶縁膜のさらに下層側に積層して配されるとともに前記コンタクト部に対して平面に視て重畳する配線とが備えられる。このようにすれば、絶縁膜にコンタクトホールをエッチングにより形成する際、第2の絶縁膜はその上層側に配された導体膜によってオーバーエッチングされることが避けられるから、画素電極と配線とが短絡する事態が生じるのを回避することができる。
- [0017] (7) 複数の電極部を有するスイッチング素子と、前記コンタクト部と同一層に配されるとともに前記複数の電極部のうちの1つと前記コンタクト部との間を接続する画素接続配線とを備える。このようにすれば、スイッチング

素子の電極部が、画素接続配線によってコンタクト部に接続されるので、スイッチング素子の駆動によって画素電極に所定の電圧を充電させることができる。

[0018] (8) 前記配線は、前記画素電極との間で容量を形成する容量配線とされる。このようにすれば、画素電極と容量配線との間で容量が形成されることで、画素電極に充電された電圧を保持することができる。コンタクト部と導体膜との間に位置ずれが生じた場合でも、コンタクト部及び導体膜と容量配線との間に形成される容量には変化が生じることが避けられるので、画素電極に充電された電圧に変動が生じるのを抑制することができる。これにより、画素電極の電圧値に基づく表示画像の階調を正確なものとすることができる。

[0019] (9) 前記画素電極を取り囲むよう配されるゲート配線及びソース配線を備え、前記スイッチング素子は、前記複数の電極部が、前記ゲート配線に接続されるゲート電極と、前記ソース配線に接続されるソース電極と、前記画素接続配線に接続されるドレイン電極とから構成されているのに加え、一端側が前記ドレイン電極に、他端側が前記ソース電極にそれぞれ接続される半導体膜を有しており、前記導体膜は、前記半導体膜と同じ材料からなる。このようにすれば、当該表示素子の製造過程において、半導体膜を形成する工程で導体膜を形成することが可能となる。従って、当該表示素子に係る製造コストの低減を図ることができる。

[0020] (10) 前記画素電極を取り囲むよう配されるゲート配線及びソース配線を備え、前記複数の電極部は、前記ゲート配線に接続されるゲート電極と、前記ソース配線に接続されるソース電極と、前記画素接続配線に接続されるドレイン電極とから構成されており、前記コンタクト部及び前記画素接続配線は、前記ソース配線と同じ材料を含んでいる。このようにすれば、当該表示素子の製造過程において、ソース配線を形成する工程でコンタクト部及び画素接続配線を形成することが可能となる。従って、当該表示素子に係る製造コストの低減を図ることができる。

[0021] (11) 前記コンタクト部は、前記コンタクトホールと平面に視て重畳する位置に開口部を有するとともに、異なる金属膜を積層してなる２層構造とされており、上層側の金属膜が少なくともＡＩを含んでおり、前記上層側の金属膜は、下層側の金属膜よりも前記開口部における開口幅が相対的に大きなものとされる。このようにすれば、画素電極は、ＡＩを含む上層側の金属膜に直接接続されることが避けられているから、コンタクト部における画素電極の接続箇所にガルバニック腐食（galvanic corrosion）が生じる事態が回避される。

[0022] 次に、上記課題を解決するために、本発明の表示装置は、上記記載の表示素子と、前記表示素子に光を照射する照明装置とを備える。

[0023] このような表示装置によると、表示素子においてオーバーエッチングが防がれるとともにそれに伴って生じ得る問題をも解消されているから、表示品質の優れた表示を実現することが可能となる。

[0024] (発明の効果)

本発明によれば、オーバーエッチングを防ぐとともにそれに伴って生じ得る問題をも解消することができる。

図面の簡単な説明

[0025] [図1]本発明の実施形態１に係るテレビ受信装置の概略構成を示す分解斜視図

[図2]テレビ受信装置が備える液晶表示装置の概略構成を示す分解斜視図

[図3]液晶表示装置の断面構成を概略的に示す断面図

[図4]液晶パネルの断面構成を概略的に示す断面図

[図5]液晶パネルを構成するアレイ基板における表示領域の平面構成を示す平面図

[図6]図５のvi-vi線に沿った拡大断面図

[図7]アレイ基板におけるコンタクト部、導体膜及び容量配線の平面構成を示す平面図

[図8]図６のx1-x2線断面図

[図9]図６のy1-y2線断面図

[図10]図 6 のx1-y1線断面図

[図11]第2導電膜上に塗布したレジストをパターニングし、そのレジストをマスクとして第2導電膜をエッチングする工程を示す図 5 のvi-vi線断面図

[図12]第2導電膜上に塗布したレジストをパターニングし、そのレジストをマスクとして第2導電膜をエッチングする工程を示す図 6 のx1-x2線断面図

[図13]第2導電膜上に塗布したレジストをパターニングし、そのレジストをマスクとして第2導電膜をエッチングする工程を示す図 6 のy1-y2線断面図

[図14]保護膜上に塗布したレジストをパターニングし、そのレジストをマスクとして保護膜及び層間絶縁膜をエッチングする工程を示す図 6 のx1-x2線断面図

[図15]保護膜上に塗布したレジストをパターニングし、そのレジストをマスクとして保護膜及び層間絶縁膜をエッチングする工程を示す図 6 のy1-y2線断面図

[図16]コンタクトホールを通して上層側の金属膜のみを選択的にエッチングする工程を示す図 6 のx1-x2線断面図

[図17]コンタクト部に対して導体膜がY軸方向について位置ずれして形成された状態を示す平面図

[図18]図 1 7 のy1-y2線断面図

[図19]本発明の実施形態 2 に係るアレイ基板におけるコンタクト部、導体膜及び容量配線の平面構成を示す平面図

[図20]図 1 9 のy1-y2線断面図

[図21]コンタクト部に対して導体膜がY軸方向について位置ずれして形成された状態を示す平面図

[図22]図 2 1 のy1-y2線断面図

[図23]本発明の他の実施形態 (1) に係るアレイ基板におけるコンタクト部、導体膜及び容量配線の平面構成を示す平面図

[図24]本発明の他の実施形態 (2) に係るアレイ基板におけるコンタクト部、導体膜及び容量配線の平面構成を示す平面図

発明を実施するための形態

[0026] <実施形態 1>

本発明の実施形態 1 を図 1 から図 18 によって説明する。本実施形態では、液晶表示装置 10 を構成する液晶パネル（表示素子） 11 について例示する。なお、各図面の一部には X 軸、Y 軸及び Z 軸を示しており、各軸方向が各図面で示した方向となるように描かれている。また、上下方向については、図 1 を基準とし、且つ同図上側を表側とするとともに同図下側を裏側とする。

[0027] 本実施形態に係るテレビ受信装置 TV は、図 1 に示すように、液晶表示装置（表示装置） 10 と、当該液晶表示装置 10 を挟むようにして収容する表裏両キャビネット Ca、Cb と、電源 P と、チューナ T と、スタンド S とを備えて構成される。液晶表示装置 10 は、全体として横長の方形をなし、図 2 及び図 3 に示すように、表示パネルである液晶パネル 11 と、外部光源であるバックライト装置（照明装置） 12 とを備え、これらがベゼル 13 などにより一体的に保持されるようになっている。

[0028] 先にバックライト装置 12 の構成の概略について説明する。バックライト装置 12 は、液晶パネル 11 の背面直下に光源を配置してなる、いわゆる直下型とされる。バックライト装置 12 は、表側（光出射側、液晶パネル 11 側）に開口したシャーシ 14 と、シャーシ 14 内に敷設される反射シート（反射部材） 15 と、シャーシ 14 の開口部分に取り付けられる光学部材 16 と、光学部材 16 を固定するためのフレーム 17 と、シャーシ 14 内に並列した状態で収容される複数本の冷陰極管（光源） 18 と、冷陰極管 18 の端部を遮光するとともに自身が光反射性を備えてなるランプホルダ 19 と、を有して構成されている。

[0029] 続いて、液晶パネル 11 について説明する。液晶パネル 11 は、図 4 に示すように、一对の透明な（透光性を有する）ガラス製の基板 20、21 間に、電界印加に伴って光学特性が変化する物質である液晶材料を含む液晶層 22 を封入してなる。液晶パネル 11 を構成する両基板 20、21 のうち裏側

(バックライト装置 1 2 側) に配されるものが、アレイ基板 (基板、アクティブマトリクス基板) 2 0 とされ、表側 (光出射側) に配されるものが、C F 基板 (対向基板) 2 1 とされている。なお、両基板 2 0, 2 1 の外面側には、表裏一对の偏光板 2 3 がそれぞれ貼り付けられている。

[0030] アレイ基板 2 0 における内面側 (液晶層 2 2 側、C F 基板 2 1 との対向面側) には、図 5 に示すように、3 つの電極 (電極部) 2 4 a ~ 2 4 c を有するスイッチング素子である T F T (Thin Film Transistor) 2 4 及び画素電極 2 5 が多数個並んで設けられるとともに、これら T F T 2 4 及び画素電極 2 5 の周りには、格子状をなすゲート配線 2 6 及びソース配線 2 7 が取り囲むようにして配設されている。画素電極 2 5 は、I T O (Indium Tin Oxide) などの透明導電膜からなる。ゲート配線 2 6 及びソース配線 2 7 は、共に導電材料からなる。特に、ソース配線 2 7 については、異なる金属膜を積層してなる 2 層構造とされており、そのうち下層側の金属膜 3 9 がチタン (T i) からなるのに対し、上層側の金属膜 4 0 がアルミニウム (A l) からなる (図 6 を参照)。下層側の金属膜 3 9 がチタンを含むことで、配線抵抗が低抵抗になるのに加え、緻密で機械強度も大きいのでバリアメタルとして高い機能を発揮することができ、もって高い接続信頼性を得ることができる。上層側の金属膜 4 0 がアルミニウムを含むことで、配線抵抗が低抵抗になるとともに成膜や加工が容易なものとされる。

[0031] ゲート配線 2 6 とソース配線 2 7 とがそれぞれ T F T 2 4 のゲート電極 2 4 a とソース電極 2 4 b とに接続され、画素電極 2 5 が後述するドレイン配線 (画素接続配線) 3 4 を介して T F T 2 4 のドレイン電極 2 4 c に接続されている。アレイ基板 2 0 には、ゲート配線 2 6 に並行するとともに画素電極 2 5 に対して平面に視て重畳する容量配線 (配線、補助容量配線、蓄積容量配線、C s 配線) 3 3 が設けられている。容量配線 3 3 は、Y 軸方向についてゲート配線 2 6 と交互に配されており、隣り合うゲート配線 2 6 と容量配線 3 3 との間の間隔はほぼ等しく設定されている。ゲート配線 2 6 が Y 軸方向に隣り合う画素電極 2 5 の間に配されているのに対し、容量配線 3 3 は

、各画素電極 25 における Y 軸方向のほぼ中央部を横切る位置に配されている。このアレイ基板 20 の端部には、ゲート配線 26 及び容量配線 33 から引き回された端子部及びソース配線 27 から引き回された端子部が設けられており、これらの各端子部には、図示しない外部回路から各信号または基準電位が入力されるようになっており、それにより T F T 24 の駆動が制御される。また、アレイ基板 20 の内面側には、液晶層 22 に含まれる液晶分子を配向させるための配向膜 28 が形成されている。

[0032] 一方、C F 基板 21 における内面側（液晶層 22 側、アレイ基板 20 との対向面側）には、図 4 に示すように、アレイ基板 20 側の各画素電極 25 と平面に視て重畳する位置に多数個のカラーフィルタが並んで設けられている。カラーフィルタは、R（赤色）、G（緑色）、B（青色）を呈する各着色部 29 が X 軸方向に沿って交互に並ぶ配置とされる。また、各着色部 29 の外形は、画素電極 25 の外形に倣って平面に視て縦長の方形状をなしている。カラーフィルタを構成する各着色部 29 間には、混色を防ぐための格子状をなす遮光部（ブラックマトリクス）30 が形成されている。遮光部 30 は、アレイ基板 20 側のゲート配線 26、ソース配線 27 及び容量配線 33 に対して平面視重畳する配置とされる。また、各着色部 29 及び遮光部 30 の表面には、アレイ基板 20 側の画素電極 25 と対向する対向電極 31 が設けられている。また、C F 基板 21 の内面側には、液晶層 22 に含まれる液晶分子を配向させるための配向膜 32 がそれぞれ形成されている。

[0033] ここで、アレイ基板 20 のうち特にスイッチング素子である T F T 24 に関して詳しく説明する。T F T 24 は、図 5 及び図 6 に示すように、アレイ基板 20 上に複数の膜を積層した構成とされており、具体的には下層側（アレイ基板 20 側）から順に、ゲート配線 26 に接続されたゲート電極 24 a、ゲート絶縁膜（第 2 の絶縁膜）35、半導体膜 36、ソース配線 27 に接続されたソース電極 24 b 及び画素電極 25 に接続されたドレイン電極 24 c、層間絶縁膜（絶縁膜、パッシベーション膜）37、保護膜（絶縁膜）38 が積層されている。

[0034] ゲート電極 24 a は、ゲート配線 26 と同一材料からなるとともにゲート配線 26 と同一工程にてアレイ基板 20 上にパターニングされており、例えばアルミニウム (Al) の他、クロム (Cr)、タンタル (Ta)、チタン (Ti)、銅 (Cu) 等の金属膜単体又はこれらの金属窒化物との積層膜で形成することができる。ゲート絶縁膜 35 は、例えばシリコン酸化膜 (SiO_x) からなり、ゲート電極 24 a と半導体膜 36 とを絶縁状態に保つものとされる。半導体膜 36 は、例えばアモルファスシリコン (a-Si) からなるものとされ、一端側がドレイン電極 24 c に、他端側がソース電極 24 b にそれぞれ接続されることで、相互間の導通を図るチャネル領域として機能し得るものとされる。

[0035] ソース電極 24 b 及びドレイン電極 24 c は、ソース配線 27 と同一材料を含むとともにソース配線 27 と同一工程にてアレイ基板 20 上にパターニングされている。ソース電極 24 b 及びドレイン電極 24 c は、下層側（半導体膜 36 側）の第 1 導電膜 24 b 1, 24 c 1 と、上層側（層間絶縁膜 37 側）の第 2 導電膜 24 b 2, 24 c 2 とを積層した構成とされる。下層側の第 1 導電膜 24 b 1, 24 c 1 は、例えばリン (P) 等の n 型不純物を高濃度にドーピングしたアモルファスシリコン (n+Si) からなり、オーミックコンタクト層として機能するものである。上層側の第 2 導電膜 24 b 2, 24 c 2 は、異なる金属膜を積層してなる 2 層構造とされており、そのうち下層側の金属膜 39 がチタン (Ti) からなるのに対し、上層側の金属膜 40 がアルミニウム (Al) からなる。つまり、ソース電極 24 b 及びドレイン電極 24 c は、2 層の金属膜 39, 40 からなる第 2 導電膜 24 b 2, 24 c 2 を有している点でソース配線 27 と共通しているが、第 1 導電膜 24 b 1, 24 c 1 を有している点でソース配線 27 とは構成上異なる。言い換えると、ソース配線 27 は、ソース電極 24 b 及びドレイン電極 24 c のうち、第 2 導電膜 24 b 2, 24 c 2 (39, 40) のみからなり、第 1 導電膜 24 b 1, 24 c 1 を有していない点で構成上異なる。

[0036] 上記したソース電極 24 b 及びドレイン電極 24 c は、所定の間隔（開口

領域OP)を挟んで対向状に配されているため、相互が直接的には電氣的に接続されていない。しかし、ソース電極24b及びドレイン電極24cは、その下層側の半導体膜36を介して間接的に電氣的に接続されており、この半導体膜36における両電極24b、24c間のブリッジ部分がドレイン電流が流れるチャネル領域として機能する。

[0037] 層間絶縁膜37は、例えばシリコン酸化膜(SiO_x)からなり、上記したゲート絶縁膜35と同一材料とされる。保護膜38は、有機材料であるアクリル樹脂(例えばポリメタクリル酸メチル樹脂(PMMA))やポリイミド樹脂からなる。従って、この保護膜38は、他の無機材料からなるゲート絶縁膜35、層間絶縁膜37に比べて膜厚が厚いものとされとともに、平坦化膜として機能するものである。

[0038] 上記のような構成とされるTF-T24のうち、ドレイン電極24cに接続されるドレイン配線34は、図5に示すように、平面に視て略L字型をなしており、その一端側がドレイン電極24cに接続されるのに対して、他端側が画素電極25に対してコンタクトされるコンタクト部41に接続されている。詳しくは、ドレイン配線34は、ドレイン電極24cからX軸方向に沿って延出してから、容量配線33側に向けて屈曲されてY軸方向に沿って延出することで、コンタクト部41に接続されている。このドレイン配線34は、図6に示すように、ソース配線27と同一の材料からなり且つ同一の2層構造とされており、チタン(Ti)からなる下層側の金属膜39と、アルミニウム(Al)からなる上層側の金属膜40とからなる。

[0039] 続いて、コンタクト部41について詳しく説明する。コンタクト部41は、図5に示すように、遮光領域である容量配線33に対して平面に視て重畳する位置に配されている。従って、画素電極25をコンタクト部41にコンタクトさせる構造を形成するのに伴って、画素電極25並びに配向膜28の表面に凹凸が形成され、それに起因して液晶層22に含まれる液晶分子の配向状態に乱れが生じた場合であっても、光漏れが生じるのを回避することができる。コンタクト部41は、図7に示すように、平面に視て容量配線33

の延在方向（X軸方向）に沿って横長な方形状をなしており、その短辺寸法が容量配線33の配線幅よりも狭いものとされる。続いて、コンタクト部41における画素電極25との接続構造を積層構造と共に詳しく説明する。なお、図7は、容量配線33、コンタクト部41（下層側の金属膜39及び上層側の金属膜40）及び導体膜45の平面構成を示すものであり、ゲート絶縁膜35、層間絶縁膜37、保護膜38及び画素電極25については図示を省略している。

[0040] アレイ基板20におけるコンタクト部41の形成領域には、図8及び図9に示すように、下層側から順に容量配線（配線）33、ゲート絶縁膜（第2の絶縁膜）35、導体膜45、コンタクト部41、層間絶縁膜（絶縁膜）37、保護膜（絶縁膜）38、画素電極25が積層されている。このうち、容量配線33は、ゲート配線26及びゲート電極24aと同一材料からなるとともにゲート配線26及びゲート電極24aと同一工程にてアレイ基板20上にパターニングされており、例えばアルミニウム（Al）の他、クロム（Cr）、タンタル（Ta）、チタン（Ti）、銅（Cu）等の金属膜単体又はこれらの金属窒化物との積層膜で形成することができる。コンタクト部41は、ソース配線27及びドレイン配線34と同一の材料からなり且つ同一の2層構造とされており、チタン（Ti）からなる下層側の金属膜39と、アルミニウム（Al）からなる上層側の金属膜40とからなる。ソース配線27、ドレイン配線34及びコンタクト部41は、いずれもTF24を構成するソース電極24b及びドレイン電極24cを形成する工程のうち、第2導電膜24b2，24c2（各金属膜39，40）を成膜する工程にて同時にパターニングされることで形成されている。

[0041] コンタクト部41は、図8及び図9に示すように、下層側の容量配線33に対してはゲート絶縁膜35によって電氣的に絶縁状態に保たれているのに対して、上層側の画素電極25に対しては大部分が層間絶縁膜37及び保護膜38によって隔てられているものの、一部に関しては層間絶縁膜37及び保護膜38に形成されたコンタクトホール42を通して電氣的な接続がとら

れている。詳しくは、層間絶縁膜 37 及び保護膜 38 のうち、コンタクト部 41 と平面に視て重畳する部分には、エッチングによってコンタクトホール 42 が形成されており、このコンタクトホール 42 を通して露出したコンタクト部 41 の一部に対して画素電極 25 がコンタクトされている。コンタクトホール 42 は、平面に視てコンタクト部 41 よりも小さなものとされるときともにアレイ基板 20 の板面に沿う方向（X 軸方向及び Y 軸方向、平面方向）についてコンタクト部 41 に対してほぼ同心となる位置に配されている。

[0042] コンタクト部 41 には、図 8 及び図 9 に示すように、画素電極 25 を、上層側の金属膜 40 に対して直接コンタクトすることなく、下層側の金属膜 39 に対してのみコンタクトさせるべく、開口部 43、44 が形成されている。詳しくは、開口部 43、44 は、コンタクト部 41 の一部をエッチングすることで形成されており、アレイ基板 20 の板面に沿う方向について上記したコンタクトホール 42 と平面に視て重畳する位置関係とされ、さらに詳細には互いにほぼ同心となる配置とされている。コンタクト部 41 における開口部 43、44 の周縁部は、断面において X 軸方向について両側に存する第 1 縁部 39a、40a と（図 8 を参照）、Y 軸方向について両側に存する第 2 縁部 39b、40b と（図 9 を参照）からなる。

[0043] 開口部 43、44 は、図 7 に示すように、下層側の金属膜 39 と上層側の金属膜 40 とで平面に視た形状及び大きさが異なるものとされ、上層側の金属膜 40 における開口領域が下層側の金属膜 39 における開口領域よりも相対的に大きなものとされている。詳しくは、下層側の金属膜 39 に形成された開口部 43 は、平面に視て縦長な方形状とされるのに対し、上層側の金属膜 40 に形成された開口部 44 は、平面に視て上記開口部 43 の全域と重畳しつつも全体として十字形とされていて、開口部 43 に対して X 軸方向についてのみ所定幅ずつ拡張された大きさとなっている。従って、下層側の金属膜 39 における開口部 43 の周縁部のうち、上層側の金属膜 40 の開口部 44 における一对の拡張部分 44a と平面に重畳する部分、つまり X 軸方向について両側に存する一对の第 1 縁部 39a が、上層側の金属膜 40 に覆われ

ることなく開口部４４の拡張部分４４aを通して表側に露出することとなる。この下層側の金属膜３９における露出部分が画素電極２５に対して直接接触される接触領域ＣＡとなっている。下層側の金属膜３９は、チタンを含む材料からなるものであるから、ＩＴＯからなる画素電極２５に対する接続状態を安定的に維持することができる。なお、図７では接触領域ＣＡを網掛け状にして図示している。

[0044] これに対して上層側の金属膜４０は、図８に示すように、Ｘ軸方向について両側に存する第１縁部４０aが、下層側の金属膜３９における接触領域ＣＡ（第１縁部３９a）及び、層間絶縁膜３７及び保護膜３８におけるコンタクトホール４２の縁部よりもさらに外側（コンタクト部４１の中心から遠ざかる方向）に引っ込む形態とされている。言い換えると、上層側の金属膜４０の開口部４４は、Ｘ軸方向について下層側の金属膜３９の開口部４３及びコンタクトホール４２よりも開口幅が広がっている。これにより、下層側の金属膜３９における接触領域ＣＡ及びコンタクトホール４２の縁部上に積層された画素電極２５が上層側の金属膜４０に対して直接コンタクトされる事態が回避されている。上層側の金属膜４０は、アルミニウムからなるものであるから、この上層側の金属膜４０と画素電極２５を構成するＩＴＯとの接触を回避することで、ガルバニック腐食（galvanic corrosion）が生じるのを防止することができ、もって高い接続信頼性を得ることができる。その一方、上記のような構成にすると、層間絶縁膜３７及び保護膜３８におけるコンタクトホール４２の縁部が庇状に突き出すとともに、下層側の金属膜３９における接触領域ＣＡとの間に段差（ギャップ）が形成されることになるため、この位置において画素電極２５に段切れが生じることとなる。つまり、画素電極２５は、Ｘ軸方向に沿った断面においては接触領域ＣＡに対するコンタクト部位が、その外側の主部から孤立している。

[0045] これに対応して、上層側の金属膜４０は、図９に示すように、Ｙ軸方向について両側に存する第２縁部４０bが、下層側の金属膜３９における第２縁部３９bと面一状をなすとともに、層間絶縁膜３７及び保護膜３８によって

覆われている。つまり、両金属膜 39, 40 の開口部 43, 44 は、Y 軸方向について開口幅がほぼ等しく、且つコンタクトホール 42 の同開口幅よりも幅広になっている。これにより、両金属膜 39, 40 の第 2 縁部 39b, 40b は、共にコンタクトホール 42 に露出することが避けられる。そして、画素電極 25 は、コンタクトホール 42 の縁部及びコンタクト部 41 の下層側の導体膜 45 上において Y 軸方向について段切れを起こすことなく連続した膜として成膜される。これにより、画素電極 25 は、図 10 に示すように、下層側の金属膜 39 における接触領域 CA に対するコンタクト部位が、その外側の主部に電氣的に接続されることになる。

[0046] 上記したコンタクト部 41 の下層側には、図 8 及び図 9 に示すように、導体膜 45 が積層されている。導体膜 45 は、例えばアモルファスシリコン (a-Si) からなるものとされ、TF T 24 を構成する半導体膜 36 と同一材料からなり且つ同一工程にて形成されている。この導体膜 45 は、平面に視てコンタクト部 41 を構成する両金属膜 39, 40 の開口部 43, 44 と重畳するとともにこれらよりも広範囲にわたる大きさを有している。従って、導体膜 45 の下層側に配されるゲート絶縁膜 35 は、開口部 43, 44 と平面視重畳する部分が全域にわたって導体膜 45 によって覆われているので、開口部 43, 44 を通して表側のコンタクトホール 42 に露出することが避けられている。これにより、コンタクトホール 42 を形成するため、層間絶縁膜 37 及び保護膜 38 を部分的にエッチングする際に、開口部 43, 44 を通して下層側のゲート絶縁膜 35 までエッチングされる、いわゆるオーバーエッチングが生じるのを回避することができる。仮にゲート絶縁膜にも開口が形成されると、その後に積層される画素電極 25 がゲート絶縁膜の開口内に入り込んで容量配線 33 に短絡されるおそれがある。その点、本実施形態によれば、導体膜 45 がエッチングストッパとして機能するので、ゲート絶縁膜 35 に開口が形成されるのを防ぐことができ、もって画素電極 25 と容量配線 33 とが短絡されるのを回避することができる。

[0047] このように本実施形態では、コンタクト部 41 の下層側に導体膜 45 を積

層形成しているのであるが、これらを積層するに際して下記の問題が生じる可能性がある。すなわち、コンタクト部41及び導体膜45は、いずれもフォトリソグラフィ法によってアレイ基板20上に形成されるのであるが、製造に用いるマスクの露光精度によっては、コンタクト部41及び導体膜45がアレイ基板20の板面に沿う方向について位置ずれした状態で形成される可能性がある。仮に、位置ずれによってコンタクト部及び導電膜における平面に視た全体の大きさ（面積）が変動した場合には、例えば容量配線33との間に形成される容量の値が変動する可能性があり、そうすると容量配線33との間で容量を形成する画素電極25に充電された電圧値も変動するおそれがある。画素電極25に充電された電圧値が変動すれば、表示画像における階調が狙ったものから外れたものとなることとなり、表示品位を著しく劣化させる事態になりかねない。なお、コンタクト部41及び導体膜45は、容量配線33以外にも、他の配線、例えばゲート配線26やソース配線27との間においても容量を形成している場合があり、その容量が変動することで表示品位に悪影響が及ぶ可能性もある。

[0048] このような問題に鑑み、本実施形態では、図7に示すように、コンタクト部41及び導体膜45は、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされており、コンタクト部41が平面に視て導体膜45よりも広範囲にわたる大きさとされ且つ導体膜45がコンタクト部41の範囲内に配される構成を採用している。詳しくは、コンタクト部41は、平面に視て導体膜45よりも一回り大きな大きさを有しており、その外周縁よりも内側に導体膜45が存する位置関係とされている。その上で、コンタクト部41と導体膜45とはほぼ同心状に配されている。従って、相対的に小さな導体膜45は、図8に示すように、相対的に大きなコンタクト部41におけるX軸方向についての両第1外縁41aよりも内側に配されており、コンタクト部41におけるX軸方向についてのほぼ中央に配されている。導体膜45におけるX軸方向についての両第1外縁45aとコンタクト部41におけるX軸方向についての両第1外縁41aとの間の距離D1は、ほぼ等しいも

のとされる。同様に、相対的に小さな導体膜 4 5 は、図 9 に示すように、相対的に大きなコンタクト部 4 1 における Y 軸方向についての両第 2 外縁 4 1 b よりも内側に配されており、コンタクト部 4 1 における Y 軸方向についてのほぼ中央に配されている。導体膜 4 5 における Y 軸方向についての両第 2 外縁 4 5 b とコンタクト部 4 1 における Y 軸方向について両第 2 外縁 4 1 b との間の距離 D 2 は、ほぼ等しいものとされる。

[0049] そして、上記したコンタクト部 4 1 と導体膜 4 5 との間の寸法差 D 1, D 2 は、コンタクト部 4 1 及び導体膜 4 5 をアレイ基板 2 0 上に成膜する工程において使用される製造装置におけるマスクの露光精度によって生じ得る位置ずれ量の最大値と同じかそれ以上の大きさに設定されている。これにより、コンタクト部 4 1 と導体膜 4 5 とが正規位置（設計した位置）からアレイ基板 2 0 の板面に沿ういずれの方向に位置ずれした場合であっても、導体膜 4 5 がコンタクト部 4 1 の外周縁から外側にはみ出すことが回避される。つまり、コンタクト部 4 1 及び導体膜 4 5 を平面に視た大きさ（面積）は、相対的に広範囲なコンタクト部 4 1 が支配的となり、位置ずれの有無に拘わらず、またその位置ずれ量に拘わらず、常に一定となって変動し難いものとなる。これにより、コンタクト部 4 1 及び導体膜 4 5 が、容量配線 3 3 などとの間で形成する容量の値、並びに画素電極 2 5 に充電された電圧値が共に変動し難くなるとともに、表示画像の階調を狙い通りのものとして表示品位に優れる。

[0050] 本実施形態は以上のような構造であり、続いてその作用を説明する。ここでは、液晶パネル 1 1 のうち、特にアレイ基板 2 0 上の構造物の製造手順について詳しく説明する。

[0051] アレイ基板 2 0 の表面に対して既知のフォトリソグラフィ法により各構造物を順次に積層形成していく。具体的には、まず、アレイ基板 2 0 の表面に第 1 の層であるゲート電極 2 4 a、ゲート配線 2 6 及び容量配線 3 3 を所定のマスクを用いてパターンニングした後、第 2 の層であるゲート絶縁膜 3 5 を成膜し、さらに第 3 の層である半導体膜 3 6 及び導体膜 4 5 を所定のマスク

を用いてパターニングする。その後、第4の層であるソース電極24b、ドレイン電極24c、ソース配線27、ドレイン配線34及びコンタクト部41を所定のマスクを用いてパターニングする。

[0052] 詳しくは、先に、ソース電極24b及びドレイン電極24cを構成する第1導電膜24b1, 24c1をパターニングした後、図11から図13に示すように、ソース電極24b、ドレイン電極24c、ソース配線27、ドレイン配線34及びコンタクト部41をなす第2導電膜24b2, 24c2である下層側の金属膜39及び上層側の金属膜40を成膜する。成膜された上層側の金属膜40上にレジストRを塗布し、そのレジストRを所定のパターンを有するマスクによって露光した後に現像する。続いて、現像されたレジストRをマスクとしてエッチングを行うと、各図に示した矢線の存在する範囲において下層側の金属膜39及び上層側の金属膜40が除去される。これにより、TF T24においてはソース電極24bとドレイン電極24cとがチャネル領域を挟んで対向状に分離される（図11を参照）とともに、コンタクト部41においては開口部43, 44が形成される（図12及び図13を参照）。この時点では、コンタクト部41を構成する上層側の金属膜40に形成される開口部44は、下層側の金属膜39の開口部43と同じ大きさとされ、未だ拡張部分44aが形成されていない。なお、半導体膜36及び導体膜45については、エッチング部位に所定の厚みを残すようにする。

[0053] その後、第5の層である層間絶縁膜37、第6の層である保護膜38を順次に成膜したら、図14及び図15に示すように、保護膜38上にレジストRを塗布し、そのレジストRを所定のパターンを有するマスクによって露光した後に現像する。現像されたレジストRをマスクとしてドライエッチングを行うと、各図に示した矢線の存在する範囲において層間絶縁膜37及び保護膜38が除去されるとともにコンタクトホール42が形成される。ここで、コンタクト部41には既述した通り、開口部43, 44が形成されているものの、その下層側には導体膜45が残されているので、開口部43, 44を通してゲート絶縁膜35がコンタクトホール42に露出することが避けら

れている。従って、コンタクトホール42を形成するために層間絶縁膜37及び保護膜38に対して行われるエッチングが、ゲート絶縁膜35にまで進行する、いわゆるオーバーエッチングがなされる事態が防がれる。つまり、導体膜45がエッチングストoppaとして機能するので、後に形成される画素電極25が容量配線33に短絡されるのを未然に防止することができる。この状態では、TF T 24におけるソース電極24b及びドレイン電極24cは、全域が層間絶縁膜37及び保護膜38により覆われるのに対し（図6を参照）、コンタクト部41における開口部43、44の周縁部のうちX軸方向について両側に存する第1縁部39a、40aについてはコンタクトホール42に露出しているものの（図14を参照）、Y軸方向について両側に存する第2縁部39b、40bについては層間絶縁膜37及び保護膜38により覆われている（図15を参照）。

[0054] 続いて、コンタクトホール42を通してコンタクト部41を構成する金属膜39、40のうち、アルミニウムからなる上層側の金属膜40のみを選択的にエッチングする。詳しくは、図16に示すように、アルミニウムを含有する金属材料のみを選択的にエッチングするエッチング液をコンタクトホール42内に導入することで、ウェットエッチングを行う。すると、コンタクト部41を構成する上層側の金属膜40のうち、コンタクトホール42に露出する第1縁部40aがエッチングされることで、その第1縁部40aは、層間絶縁膜37及び保護膜38におけるコンタクトホール42の縁部及び下層側の金属膜39における開口部43の第1縁部39aよりも外側に引っ込むことになる。これにより、上層側の金属膜40における開口部44には、X軸方向について外側に拡張された拡張部分44aが形成されるので、その拡張部分44a及びコンタクトホール42を通して下層側の金属膜39における開口部43の第1縁部39a、つまり接触領域CAが表側に露出することになる（図8及び図16を参照）。

[0055] その後、保護膜38上に画素電極25を成膜する。画素電極25は、図8及び図9に示すように、層間絶縁膜37、保護膜38、コンタクト部41及

び導体膜45のうち、コンタクトホール42及び開口部43, 44を通して表側に露出した部分に対して積層される。詳しくは、画素電極25は、図8に示すように、X軸方向については、層間絶縁膜37及び保護膜38におけるコンタクトホール42の縁部、及びコンタクト部41における下層側の金属膜39の接触領域CA（第1縁部39a）上に積層されるものの、両者の間には上層側の金属膜40が外側に引っ込むことによる段差（ギャップ）が形成されていることから、画素電極25には、その段差箇所において膜切れすることになる。その一方、画素電極25は、図9に示すように、Y軸方向については、層間絶縁膜37及び保護膜38におけるコンタクトホール42の縁部、及び導体膜45上に積層されるが、これらの間には段差が生じていないことから、画素電極25は膜切れを起こすことなく連続した膜として成膜される。これにより、画素電極25は、図10に示すように、コンタクト部41のうちチタンを含む下層側の金属膜39の接触領域CAに直接コンタクトされ、アルミニウムを含む上層側の金属膜40には直接コンタクトされることがないので、ガルバニック腐食が発生することがなく高い接続信頼性が得られる。

[0056] その後、さらに画素電極25上に配向膜28を成膜することで、アレイ基板20上の構造物の製造が完了する。得られたアレイ基板20は、別途に製造されたCF基板21に対して液晶層22を介在させつつ貼り合わせられることで、図4に示す液晶パネル11が得られる。製造された液晶パネル11は、ベゼル13を介してバックライト装置12に対して組み付けられることで、図2及び図3に示す液晶表示装置10が得られる。

[0057] ところで、アレイ基板20上に構造物を積層形成する工程においては、コンタクト部41及び導体膜45は、それぞれ別のマスクを用いてパターンニングされるため、その露光精度によってはアレイ基板20の板面に沿う方向について正規位置（設計した位置）から位置ずれして形成される可能性がある。ところが、本実施形態では、コンタクト部41及び導体膜45は、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされ、コンタク

ト部 4 1 が導体膜 4 5 よりも平面に視て広範囲にわたる大きさとされるときにも、導体膜 4 5 がコンタクト部 4 1 の範囲内（外周縁内）に配される関係とされていることから、上記のような位置ずれが生じた場合でも、コンタクト部 4 1 及び導体膜 4 5 における平面に視た大きさ（面積）に変動が殆ど生じることがないものとなっている。詳しくは、コンタクト部 4 1 と導体膜 4 5 とにおける平面に視た大きさの差（距離 D 1 及び距離 D 2、マージン）は、製造装置におけるマスクの露光精度によって生じ得る位置ずれ量の最大値と同じかそれ以上の大きさに設定されていることから、コンタクト部 4 1 と導体膜 4 5 とが最大限にまで位置ずれしても、導体膜 4 5 がコンタクト部 4 1 の外周縁からはみ出す事態が確実に回避されるようになっている。

[0058] 具体的には、図 1 7 及び図 1 8 に示すように、相対的に大きなコンタクト部 4 1 に対して相対的に小さな導体膜 4 5 が Y 軸方向について位置ずれした場合でも、その位置ずれ量が距離 D 2 を上回ることがない設計とされていることから、導体膜 4 5 は、コンタクト部 4 1 の両第 2 外縁 4 1 b よりも内側に存しており、両第 2 外縁 4 1 b のいずれかから外側にはみ出すような事態が確実に回避されている。従って、コンタクト部 4 1 及び導体膜 4 5 における全体の平面に視た大きさは、相対的に広範囲なコンタクト部 4 1 が支配的となっており、導体膜 4 5 が位置ずれしたとしても変動することがほぼなく、常に一定に保たれる。これにより、共に導体であるコンタクト部 4 1 及び導体膜 4 5 が特に容量配線 3 3 との間に形成する容量の値が変動することが避けられ、それにより容量配線 3 3 との間で容量を形成する画素電極 2 5 に充電される電圧値にも変動が生じることが避けられる。もって、画素電極 2 5 に充電された電圧値に基づいて表示される表示画像の階調値にばらつきが生じるのが回避されるときにも良好な表示品位を得ることができる。

[0059] 以上説明したように本実施形態の液晶パネル（表示素子）1 1 は、画素電極 2 5 と、画素電極 2 5 の下層側に積層して配される絶縁膜である層間絶縁膜 3 7 及び保護膜 3 8 と、絶縁膜である層間絶縁膜 3 7 及び保護膜 3 8 の下層側に積層して配されるコンタクト部 4 1 と、絶縁膜である層間絶縁膜 3 7

及び保護膜38のうちコンタクト部41と平面に視て重畳する部分をエッチングすることで形成されるものであって、画素電極25をコンタクト部41に対して接続させるためのコンタクトホール42と、コンタクト部41の下層側に積層して配されるものであって、コンタクト部41との比較において、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされる導体膜45とを備える。

[0060] まず、コンタクト部41の下層側に導体膜45を積層するようにしているので、例えばコンタクト部41に開口が形成された場合において、コンタクトホール42を形成する際に絶縁膜である層間絶縁膜37及び保護膜38に対して行われるエッチングが、コンタクト部41の開口を通してさらに下層側にまで進行する、いわゆるオーバーエッチングを防ぐことができる。つまり、導体膜45をエッチングストップとして機能させることができる。

[0061] その上で、コンタクト部41及び導体膜45は、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされているから、仮にコンタクト部41と導体膜45とが、製造上生じ得る精度誤差などの影響により、平面方向に沿う一方向について位置ずれした場合であっても、その位置ずれ量が両者の一方向についての大きさの差の範囲内であれば、コンタクト部41及び導体膜45における平面に視た全体の大きさが変動することが避けられる。つまり、コンタクト部41及び導体膜45における平面に視た全体の大きさは、少なくとも一方向について相対的に大きな方が支配的であり、コンタクト部41と導体膜45とに上記のような位置ずれが生じた場合でも変動し難いものとなっている。これにより、共に導体であるコンタクト部41及び導体膜45が、他の配線などとの間で形成する容量の値に変化が生じ難いものとなっており、もって画素電極25に電氣的な悪影響が及ぶ事態が回避される。本実施形態によれば、オーバーエッチングを防ぐとともにそれに伴って生じ得る問題をも解消することができる。

[0062] また、コンタクト部41及び導体膜45のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の両外縁41b（

4 1 a) よりも内側に配されている。このようにすれば、コンタクト部 4 1 と導体膜 4 5 とが平面方向に沿う少なくとも一方向について位置ずれした場合でも、相対的に大きな方の両外縁 4 1 b (4 1 a) のいずれかから相対的に小さな方がはみ出す事態が生じるのを防ぐことができる。

[0063] また、コンタクト部 4 1 及び導体膜 4 5 のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中央位置に配されている。このようにすれば、コンタクト部 4 1 及び導体膜 4 5 のうち、相対的に小さな方が相対的に大きな方の両外縁 4 1 b (4 1 a) のいずれかからはみ出す事態が一層生じ難くなる。

[0064] また、コンタクト部 4 1 及び導体膜 4 5 のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の外周縁 4 1 a, 4 1 b よりも内側に配されている。このようにすれば、コンタクト部 4 1 と導体膜 4 5 とが平面方向に沿う方向についてどの方向に位置ずれした場合でも、相対的に大きな方の外周縁 4 1 a, 4 1 b から相対的に小さな方がはみ出す事態が生じるのを防ぐことができる。

[0065] また、コンタクト部 4 1 及び導体膜 4 5 のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中心位置に配されている。このようにすれば、コンタクト部 4 1 及び導体膜 4 5 のうち、相対的に小さな方が相対的に大きな方の外周縁 4 1 a, 4 1 b からはみ出す事態が一層生じ難くなる。

[0066] また、導体膜 4 5 は、平面方向に沿う少なくとも一方向についてコンタクト部 4 1 の両外縁 4 1 b (4 1 a) よりも内側に配されている。このようにすれば、平面方向に沿う少なくとも一方向について、下層側に配される導体膜 4 5 を、上層側に配されるコンタクト部 4 1 によって覆うことができる。

[0067] また、導体膜 4 5 の下層側に積層して配される第 2 の絶縁膜であるゲート絶縁膜 3 5 と、第 2 の絶縁膜であるゲート絶縁膜 3 5 のさらに下層側に積層して配されるとともにコンタクト部 4 1 に対して平面に視て重畳する容量配線 (配線) 3 3 とが備えられる。このようにすれば、絶縁膜である層間絶縁

膜 3 7 及び保護膜 3 8 にコンタクトホール 4 2 をエッチングにより形成する際、第 2 の絶縁膜であるゲート絶縁膜 3 5 はその上層側に配された導体膜 4 5 によってオーバーエッチングされることが避けられるから、画素電極 2 5 と容量配線 3 3 とが短絡する事態が生じるのを回避することができる。

[0068] また、複数の電極（電極部）2 4 a～2 4 c を有する T F T（スイッチング素子）2 4 と、コンタクト部 4 1 と同一層に配されるとともに複数の電極部 2 4 a～2 4 c のうちの 1 つ（ドレイン電極 2 4 c）とコンタクト部 4 1 との間を接続するドレイン配線（画素接続配線）3 4 とを備える。このようにすれば、T F T 2 4 のドレイン電極 2 4 c が、ドレイン配線 3 4 によってコンタクト部 4 1 に接続されるので、T F T 2 4 の駆動によって画素電極 2 5 に所定の電圧を充電させることができる。

[0069] また、配線は、画素電極 2 5 との間で容量を形成する容量配線 3 3 とされる。このようにすれば、画素電極 2 5 と容量配線 3 3 との間で容量が形成されることで、画素電極 2 5 に充電された電圧を保持することができる。コンタクト部 4 1 と導体膜 4 5 との間に位置ずれが生じた場合でも、コンタクト部 4 1 及び導体膜 4 5 と容量配線 3 3 との間に形成される容量には変化が生じることが避けられるので、画素電極 2 5 に充電された電圧に変動が生じるのを抑制することができる。これにより、画素電極 2 5 の電圧値に基づく表示画像の階調を正確なものとすることができる。

[0070] また、画素電極 2 5 を取り囲むよう配されるゲート配線 2 6 及びソース配線 2 7 を備え、T F T 2 4 は、複数の電極 2 4 a～2 4 c が、ゲート配線 2 6 に接続されるゲート電極 2 4 a と、ソース配線 2 7 に接続されるソース電極 2 4 b と、ドレイン配線 3 4 に接続されるドレイン電極 2 4 c とから構成されているのに加え、一端側がドレイン電極 2 4 c に、他端側がソース電極 2 4 b にそれぞれ接続される半導体膜 3 6 を有しており、導体膜 4 5 は、半導体膜 3 6 と同じ材料からなる。このようにすれば、当該液晶パネル 1 1 の製造過程において、半導体膜 3 6 を形成する工程で導体膜 4 5 を形成することが可能となる。従って、当該液晶パネル 1 1 に係る製造コストの低減を図

ることができる。

[0071] また、画素電極 2 5 を取り囲むよう配されるゲート配線 2 6 及びソース配線 2 7 を備え、複数の電極 2 4 a ~ 2 4 c は、ゲート配線 2 6 に接続されるゲート電極 2 4 a と、ソース配線 2 7 に接続されるソース電極 2 4 b と、ドレイン配線 3 4 に接続されるドレイン電極 2 4 c とから構成されており、コンタクト部 4 1 及びドレイン配線 3 4 は、ソース配線 2 7 と同じ材料を含んでいる。このようにすれば、当該液晶パネル 1 1 の製造過程において、ソース配線 2 7 を形成する工程でコンタクト部 4 1 及びドレイン配線 3 4 を形成することが可能となる。従って、当該液晶パネル 1 1 に係る製造コストの低減を図ることができる。

[0072] また、コンタクト部 4 1 は、コンタクトホール 4 2 と平面に視て重畳する位置に開口部 4 3, 4 4 を有するとともに、異なる金属膜 3 9, 4 0 を積層してなる 2 層構造とされていて上層側の金属膜 4 0 が少なくとも A 1 を含んでおり、上層側の金属膜 4 0 は、下層側の金属膜 3 9 よりも開口部 4 3, 4 4 における開口幅が相対的に大きなものとされる。このようにすれば、画素電極 2 5 は、A 1 を含む上層側の金属膜 4 0 に直接接続されることが避けられているから、コンタクト部 4 1 における画素電極 2 5 の接続箇所にガルバニック腐食 (galvanic corrosion) が生じる事態が回避される。

[0073] <実施形態 2>

本発明の実施形態 2 を図 1 9 から図 2 2 によって説明する。この実施形態 2 では、コンタクト部 4 1 に対する導体膜 1 4 5 の平面に視た大きさを変更したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0074] 本実施形態に係る導体膜 1 4 5 は、図 1 9 及び図 2 0 に示すように、平面に視た大きさが X 軸方向に関してはコンタクト部 4 1 よりも相対的に小さいものの、Y 軸方向に関してはコンタクト部 4 1 よりも相対的に大きなものとされている。詳しくは、導体膜 1 4 5 における Y 軸方向についての両第 2 外縁 1 4 5 b は、コンタクト部 4 1 における Y 軸方向についての両第 2 外縁 4

1 b よりも外側に配されており、両第2外縁4 1 bまでの距離D 2が、使用される製造装置におけるマスクの露光精度によって生じ得る位置ずれ量の最大値と同じかそれ以上の大きさに設定されている。従って、図2 1及び図2 2に示すように、コンタクト部4 1に対して導体膜1 4 5がY軸方向について位置ずれした場合であっても、コンタクト部4 1の両第2外縁4 1 bのいずれか一方が、導体膜1 4 5の両第2外縁1 4 5 bのいずれか一方よりも外側にはみ出す事態が生じるのが回避される。つまり、導体膜1 4 5におけるコンタクト部4 1とは重畳しない部分の面積が、位置ずれの有無及び位置ずれ量に拘わらず常に一定とされるから、コンタクト部4 1及び導体膜1 4 5における全体の平面に視た大きさが常に一定となり、もってコンタクト部4 1及び導体膜1 4 5と容量配線3 3との間で形成される容量の値、並びに画素電極2 5に充電される電圧値を一定に保つことができる。

[0075] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

(1) 上記した各実施形態では、コンタクト部及び導体膜が正規位置（設計した位置）においてほぼ同心となる配置のものを示したが、例えば、図2 3に示すように、コンタクト部4 1 - 1に対して導体膜4 5 - 1が偏心した位置に配される構成とすることもできる。この場合でも、導体膜4 5 - 1がコンタクト部4 1 - 1の外周縁よりも内側に存する配置とするのが好ましい。

[0076] (2) 上記した(1)以外にも、例えば、コンタクト部4 1 - 2における一方の第2外縁4 1 b - 2と、導体膜4 5 - 2における一方の第2外縁4 5 b - 2とが面一状に配される構成とすることも可能である。

[0077] (3) 上記した各実施形態では、コンタクト部に対して導体膜がY軸方向について位置ずれした場合を図示したが、コンタクト部に対して導体膜がX軸方向について位置ずれする可能性もあり、そのような位置ずれが生じた場合でも既述したY軸方向についての位置ずれ時と同様の作用及び効果を得る

ことができる。

[0078] (4) 上記した実施形態2では、平面に視た大きさに関して、導体膜がY軸方向についてのみコンタクト部よりも大きい構成のものを例示したが、導体膜がX軸方向についてのみコンタクト部よりも大きくなる構成とすることも可能である。

[0079] (5) 上記した(1), (2)のさらなる変形例として、コンタクト部に対して導体膜がX軸方向について偏心した位置に配される構成とすることも可能である。また、コンタクト部の中心位置と導体膜の中心位置とがX軸方向及びY軸方向の両方向について異なる位置に存する設計とすることも可能である。

[0080] (6) 上記した実施形態2に上記した(1), (2), (5)の構成を組み合わせることも勿論可能である。

[0081] (7) 上記した実施形態1とは逆に、導体膜がコンタクト部よりも平面に視た大きさが大きく、導体膜の外周縁よりも内側にコンタクト部が配される構成とすることも勿論可能である。

[0082] (8) 上記した各実施形態では、コンタクト部と導体膜とで平面に視た大きさ(面積)が異なる設定としたものを例示したが、X軸方向またはY軸方向のいずれかの方向についての寸法に差があるのであれば、コンタクト部と導体膜とで平面に視た大きさを同一とすることも可能である。

[0083] (9) 上記した各実施形態では、コンタクト部を構成する上層側の金属膜がアルミニウムからなるものを示したが、アルミニウム以外にも、例えばモリブデン(Mo)や銅(Cu)などを用いることも可能である。

[0084] (10) 上記した各実施形態では、コンタクト部を構成する下層側の金属膜がチタンを含むものを示したが、チタン以外にも、例えばクロム(Cr)、タンタル(Ta)、銅(Cu)などを用いることも可能である。

[0085] (11) 上記した各実施形態では、コンタクト部が容量配線に対して平面視重畳する位置に配されるものを示したが、それ以外にも、例えばコンタクト部をドレイン電極やゲート配線に対して平面視重畳する位置に配するよう

にしたものも本発明に含まれる。このうち、コンタクト部をドレイン電極に対して平面視重畳する配置とした場合には、ドレイン電極の一部をコンタクト部として利用できるとともにドレイン配線を省略することが可能となる。

[0086] (12) 上記した各実施形態では、液晶表示装置を構成するバックライト装置の光源として冷陰極管を用いた場合を示したが、熱陰極管やLEDなど他の光源を用いたものも本発明に含まれる。

[0087] (13) 上記した各実施形態では、液晶表示装置が備えるバックライト装置として直下型のものを例示したが、エッジライト型のバックライト装置を用いるようにしたものも本発明に含まれる。

[0088] (14) 上記した各実施形態では、外部光源であるバックライト装置を備えた透過型の液晶表示装置を例示したが、本発明は、外光を利用して表示を行う反射型液晶表示装置にも適用可能であり、その場合はバックライト装置を省略することができる。

[0089] (15) 上記した各実施形態では、液晶表示装置のスイッチング素子としてTFTを用いたが、TFT以外のスイッチング素子（例えば薄膜ダイオード(TFD)）を用いた液晶表示装置にも適用可能であり、カラー表示する液晶表示装置以外にも、白黒表示する液晶表示装置にも適用可能である。

[0090] (16) 上記した各実施形態では、表示パネルとして液晶パネルを用いた液晶表示装置を例示したが、他の種類の表示パネル（PDPや有機ELパネルなど）を用いた表示装置にも本発明は適用可能である。その場合、バックライト装置を省略することも可能である。

符号の説明

[0091] 10…液晶表示装置（表示装置）、11…液晶パネル（表示素子）、12…バックライト装置（照明装置）、20…アレイ基板（基板）、24…TFT（スイッチング素子）、24a…ゲート電極（電極部）、24b…ソース電極（電極部）、24c…ドレイン電極（電極部）、25…画素電極、26…ゲート配線、27…ソース配線、33…容量配線（配線）、34…ドレイ

ン配線（画素接続配線）、３５…ゲート絶縁膜（第２の絶縁膜）、３６…半
導体膜、３７…層間絶縁膜（絶縁膜）、３８…保護膜（絶縁膜）、３９…下
層側の金属膜、４０…上層側の金属膜、４１…コンタクト部、４１ a…第１
外縁（外縁）、４１ b…第２外縁（外縁）、４２…コンタクトホール、４３
， ４４…開口部、４５， １４５…導体膜、ＴＶ…テレビ受信装置

請求の範囲

- [請求項1] 画素電極と、
前記画素電極の下層側に積層して配される絶縁膜と、
前記絶縁膜の下層側に積層して配されるコンタクト部と、
前記絶縁膜のうち前記コンタクト部と平面に視て重畳する部分をエッチングすることで形成されるものであって、前記画素電極を前記コンタクト部に対して接続させるためのコンタクトホールと、
前記コンタクト部の下層側に積層して配されるものであって、前記コンタクト部との比較において、平面方向に沿う少なくとも一方向についての大きさが異なる関係とされる導体膜とを備える表示素子。
- [請求項2] 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の両外縁よりも内側に配されている請求項1記載の表示素子。
- [請求項3] 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中央位置に配されている請求項2記載の表示素子。
- [請求項4] 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の外周縁よりも内側に配されている請求項1から請求項3のいずれか1項に記載の表示素子。
- [請求項5] 前記コンタクト部及び前記導体膜のうち、平面方向に沿う少なくとも一方向について相対的に小さな方が、相対的に大きな方の中心位置に配されている請求項4記載の表示素子。
- [請求項6] 前記導体膜は、平面方向に沿う少なくとも一方向について前記コンタクト部の両外縁よりも内側に配されている請求項2から請求項5のいずれか1項に記載の表示素子。
- [請求項7] 前記導電膜の下層側に積層して配される第2の絶縁膜と、前記第2の絶縁膜のさらに下層側に積層して配されるとともに前記コンタクト

部に対して平面に視て重畳する配線とが備えられる請求項 1 から請求項 6 のいずれか 1 項に記載の表示素子。

[請求項8] 複数の電極部を有するスイッチング素子と、前記コンタクト部と同一層に配されるとともに前記複数の電極部のうちの 1 つと前記コンタクト部との間を接続する画素接続配線とを備える請求項 7 記載の表示素子。

[請求項9] 前記配線は、前記画素電極との間で容量を形成する容量配線とされる請求項 8 記載の表示素子。

[請求項10] 前記画素電極を取り囲むよう配されるゲート配線及びソース配線を備え、

前記スイッチング素子は、前記複数の電極部が、前記ゲート配線に接続されるゲート電極と、前記ソース配線に接続されるソース電極と、前記画素接続配線に接続されるドレイン電極とから構成されているのに加え、一端側が前記ドレイン電極に、他端側が前記ソース電極にそれぞれ接続される半導体膜を有しており、

前記導体膜は、前記半導体膜と同じ材料からなる請求項 8 または請求項 9 記載の表示素子。

[請求項11] 前記画素電極を取り囲むよう配されるゲート配線及びソース配線を備え、

前記複数の電極部は、前記ゲート配線に接続されるゲート電極と、前記ソース配線に接続されるソース電極と、前記画素接続配線に接続されるドレイン電極とから構成されており、

前記コンタクト部及び前記画素接続配線は、前記ソース配線と同じ材料を含んでいる請求項 8 から請求項 10 のいずれか 1 項に記載の表示素子。

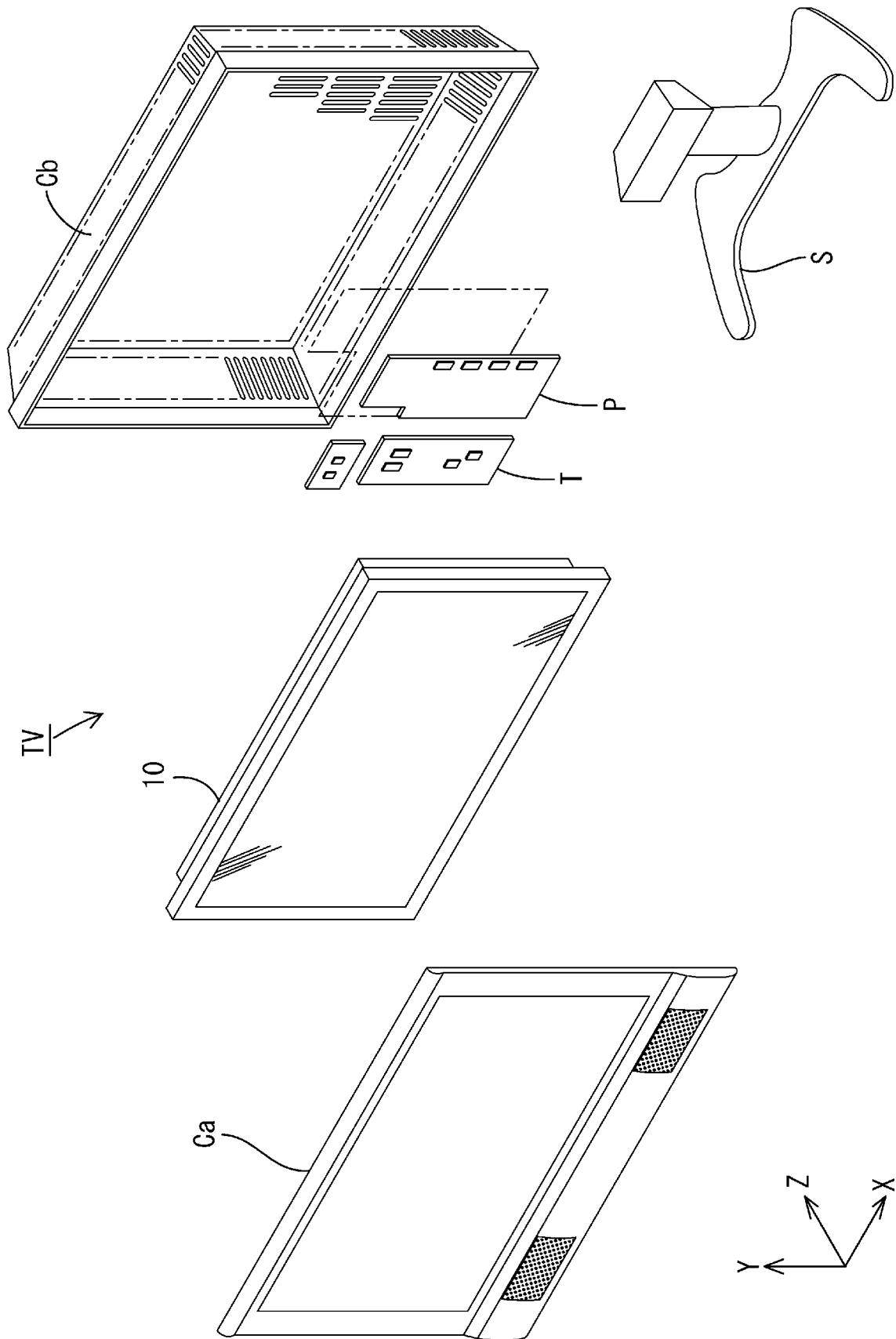
[請求項12] 前記コンタクト部は、前記コンタクトホールと平面に視て重畳する位置に開口部を有するとともに、異なる金属膜を積層してなる 2 層構造とされていて上層側の金属膜が少なくとも A1 を含んでおり、

前記上層側の金属膜は、下層側の金属膜よりも前記開口部における開口幅が相対的に大きなものとされる請求項 1 1 記載の表示素子。

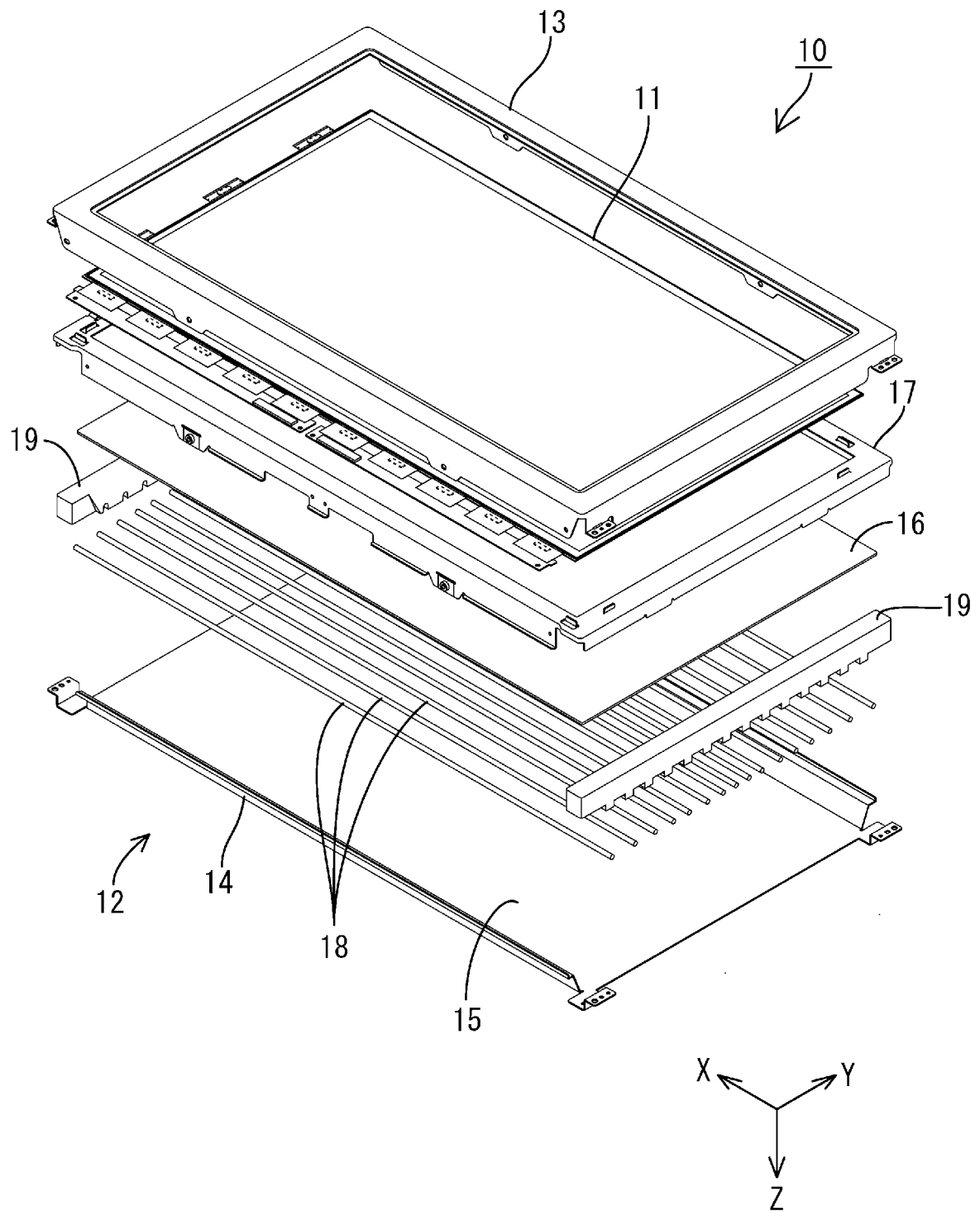
[請求項13] 請求項 1 から請求項 1 2 のいずれか 1 項に記載の表示素子と、前記表示素子に光を照射する照明装置とを備える表示装置。

[請求項14] 請求項 1 3 に記載された表示装置を備えるテレビ受信装置。

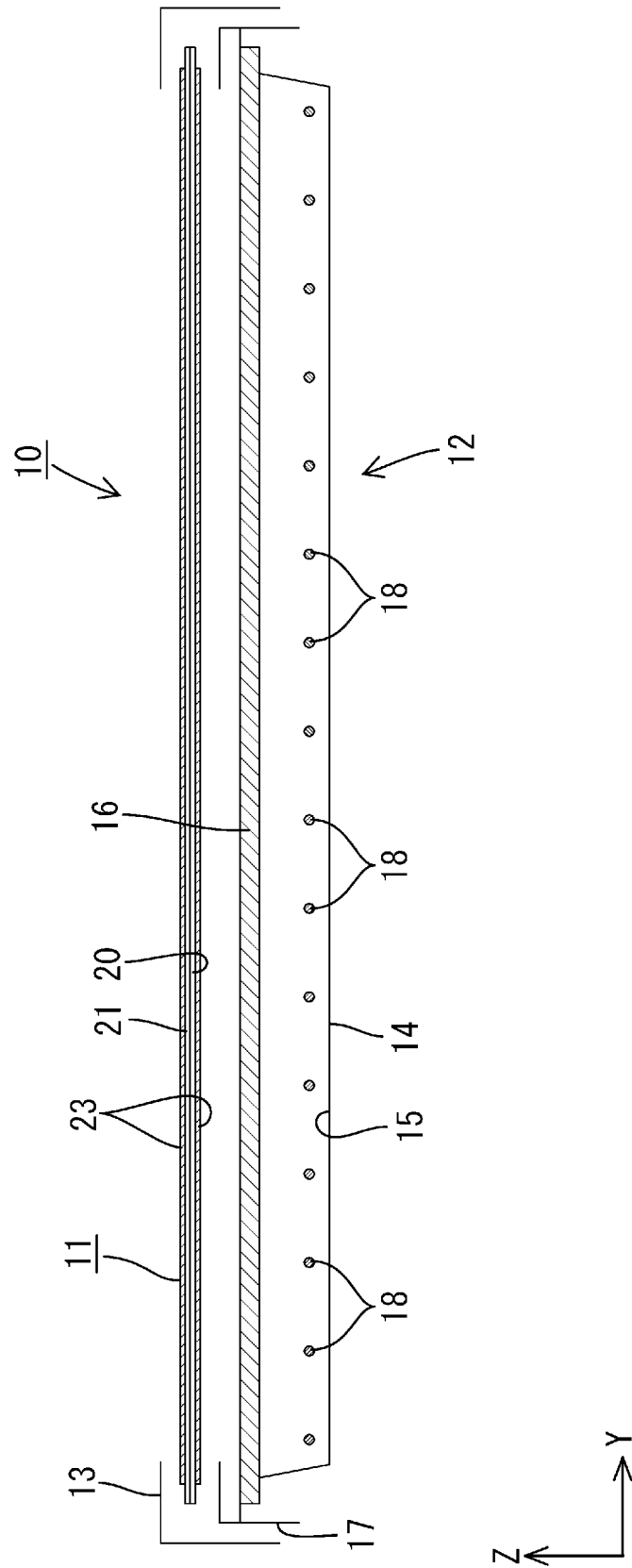
[図1]



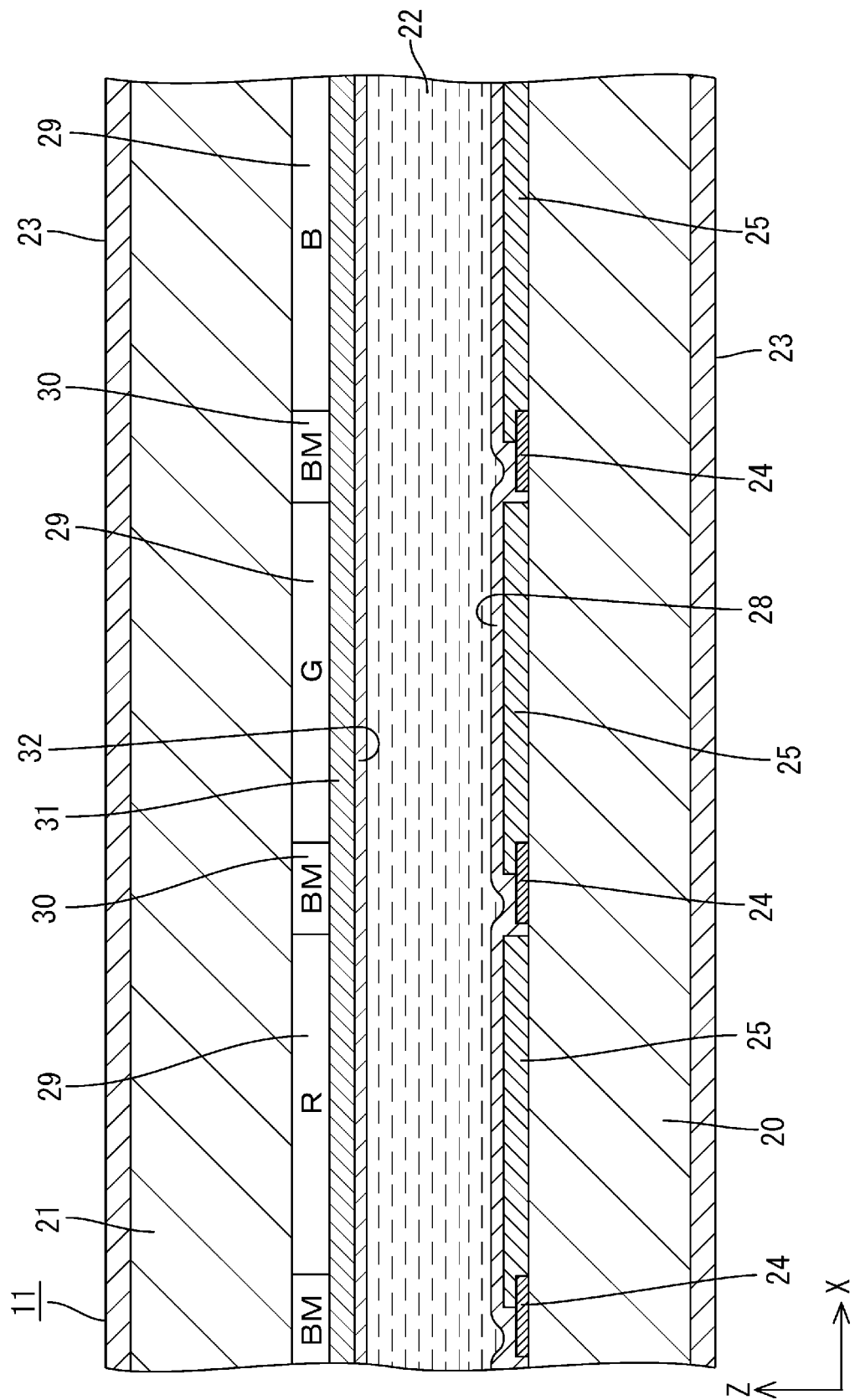
[図2]

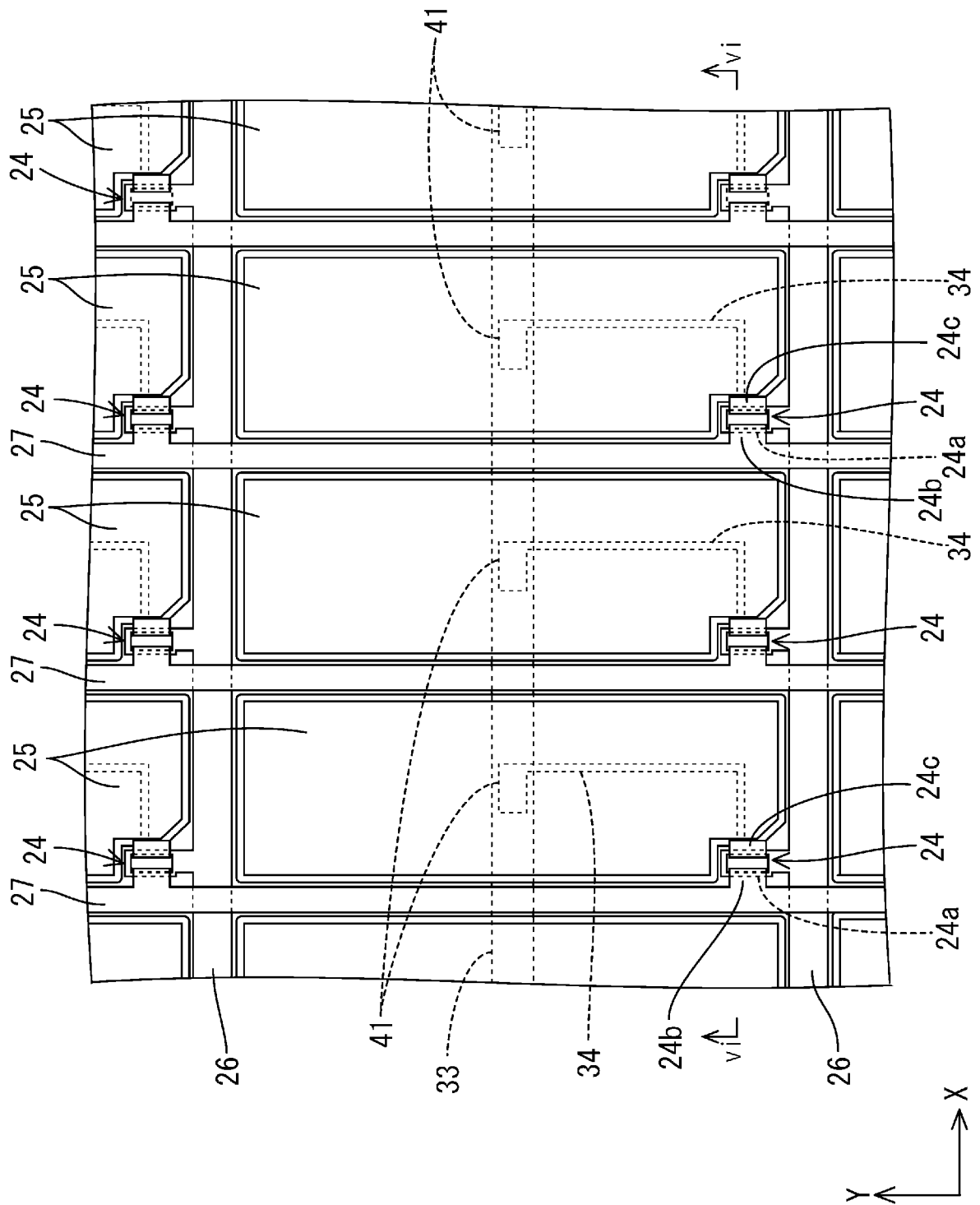


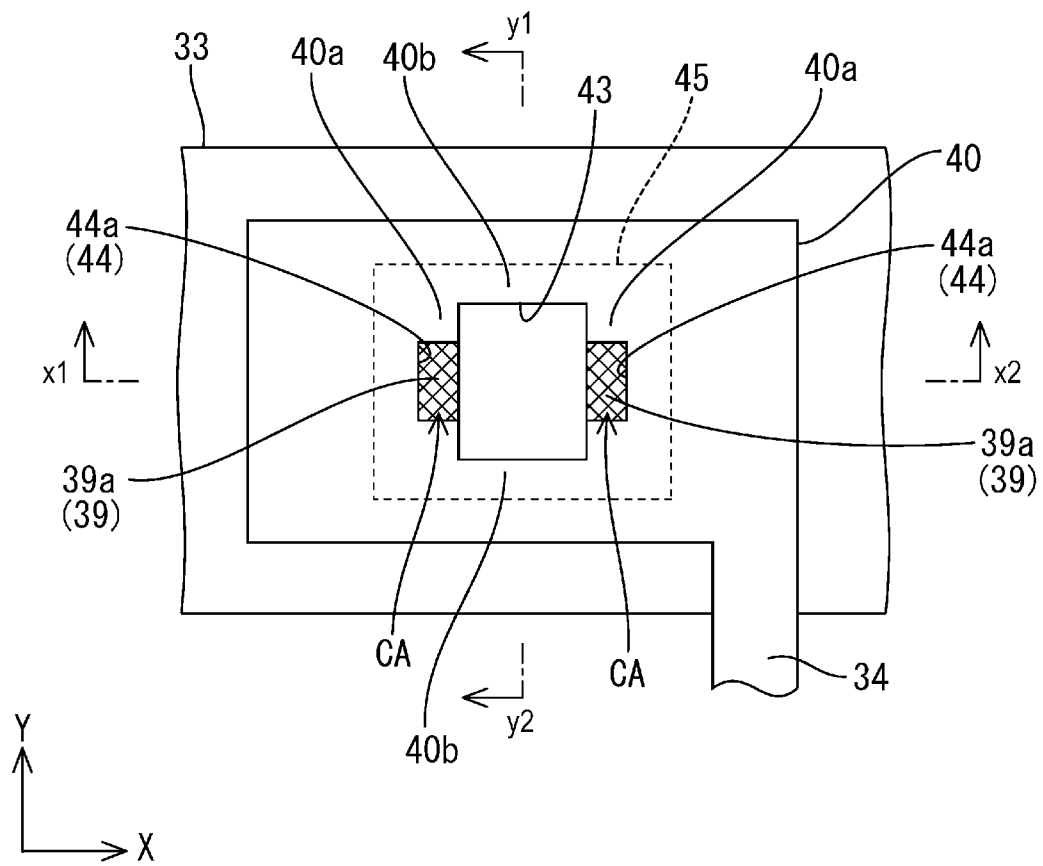
[図3]



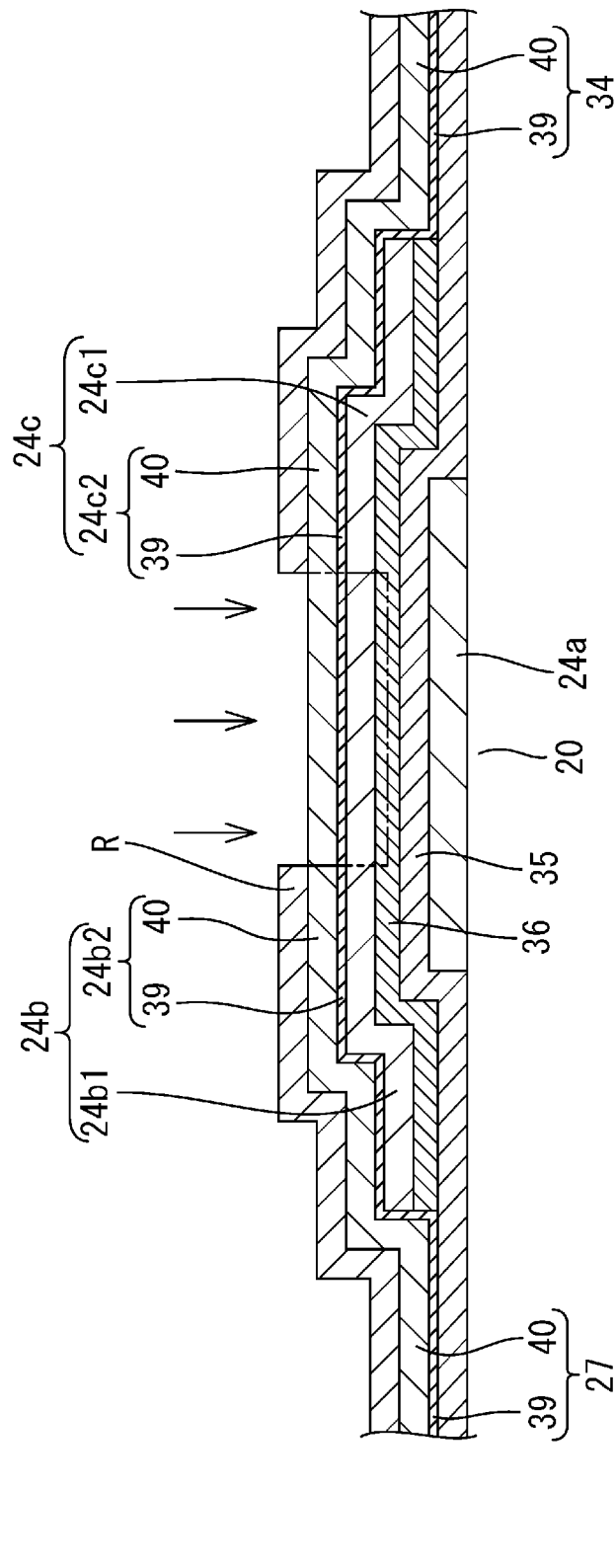
[図4]



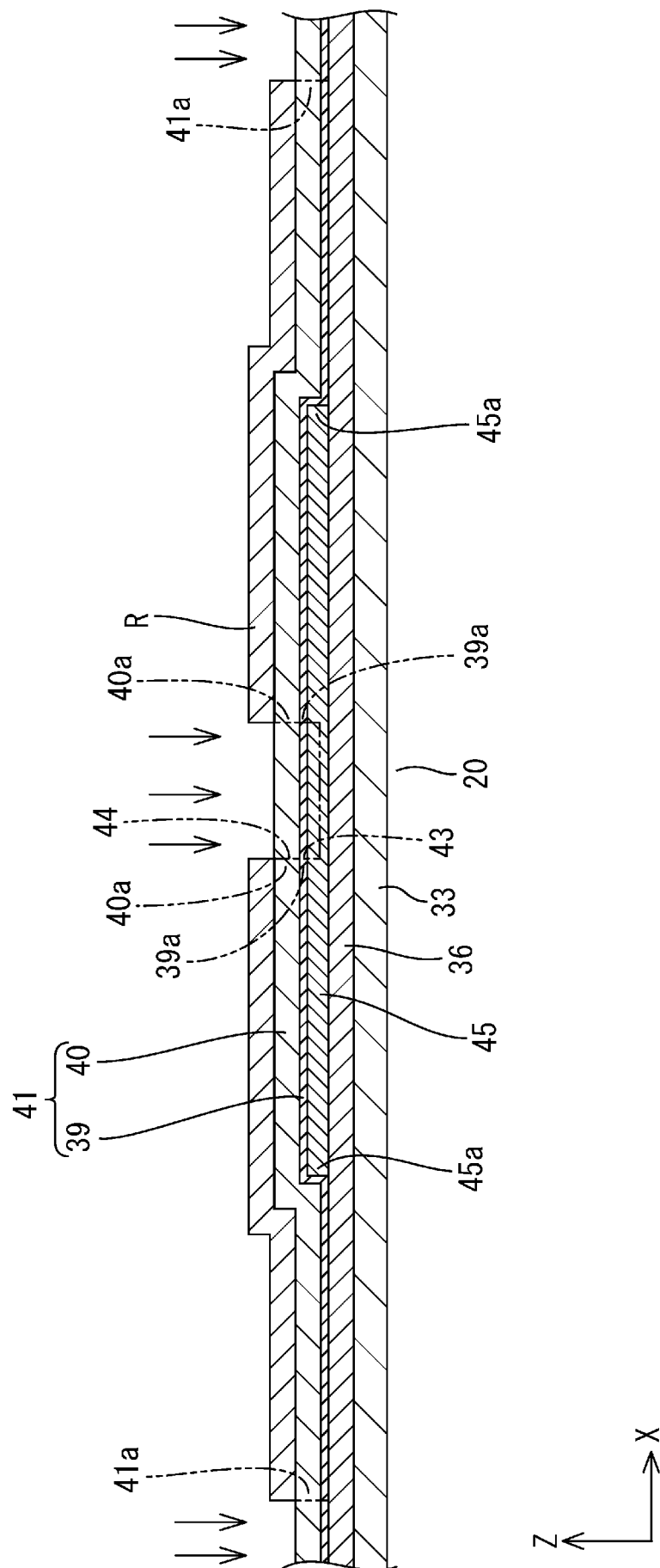




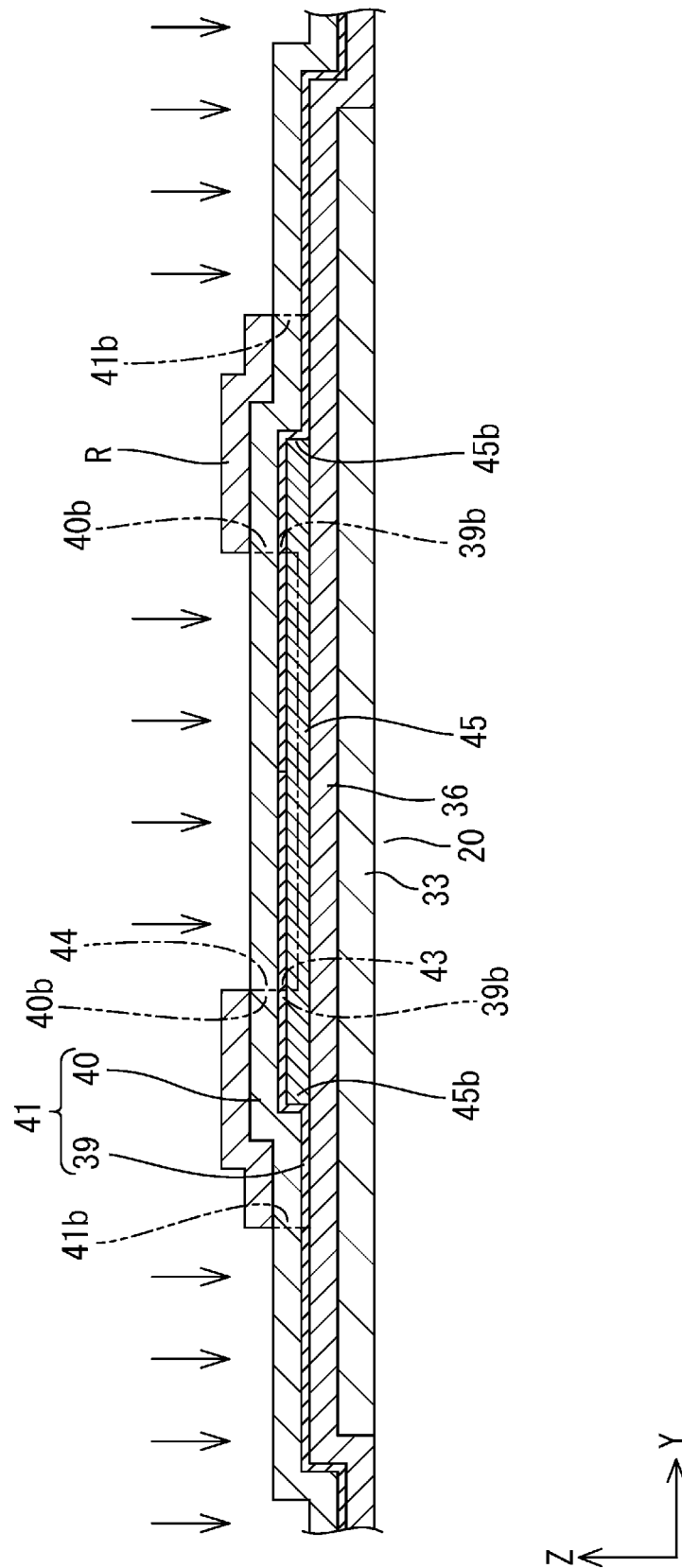
[図11]



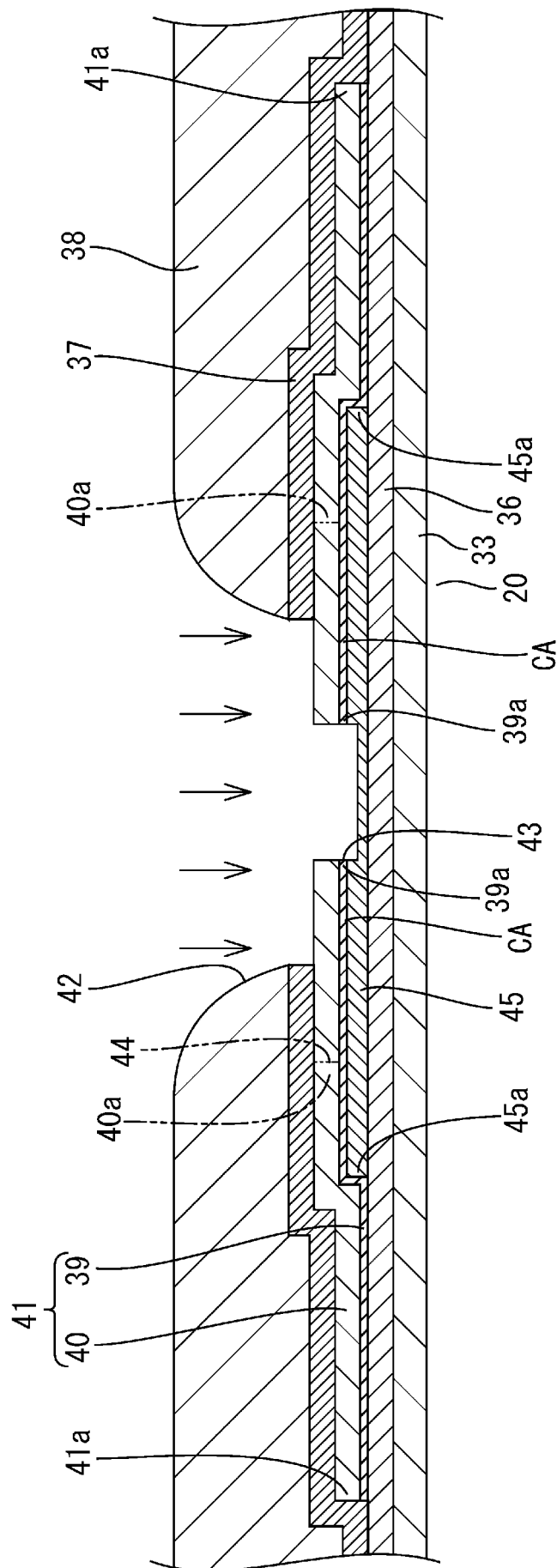
[図12]



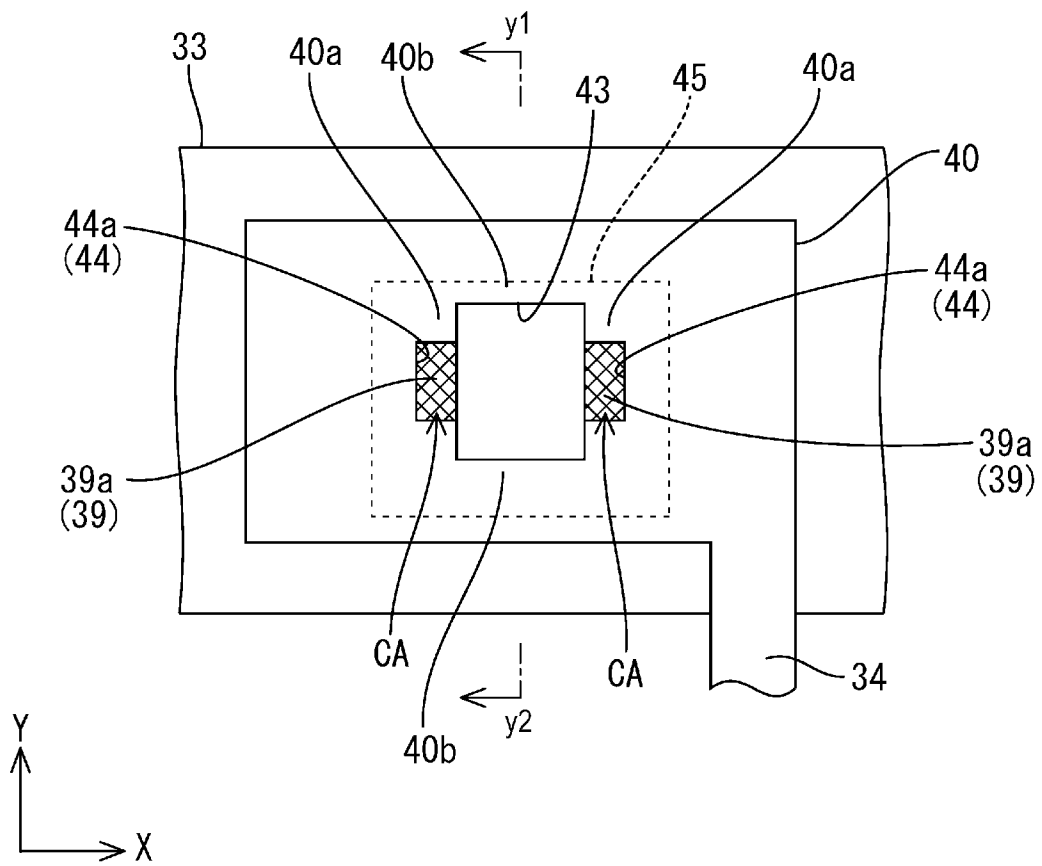
[図13]



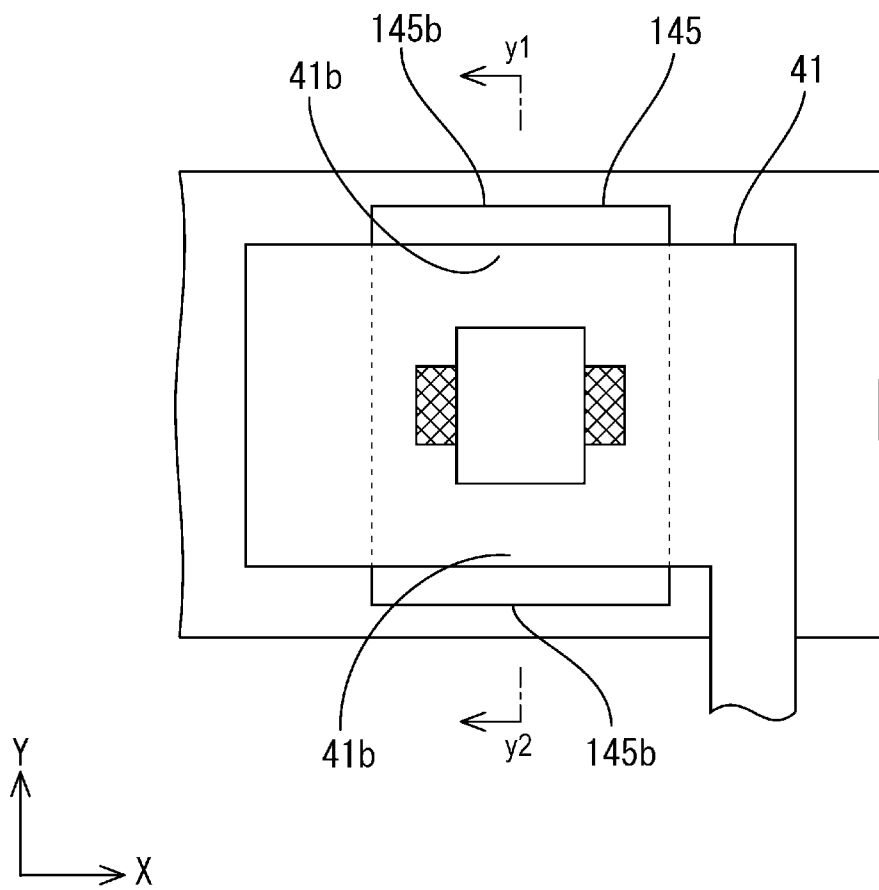
[図16]



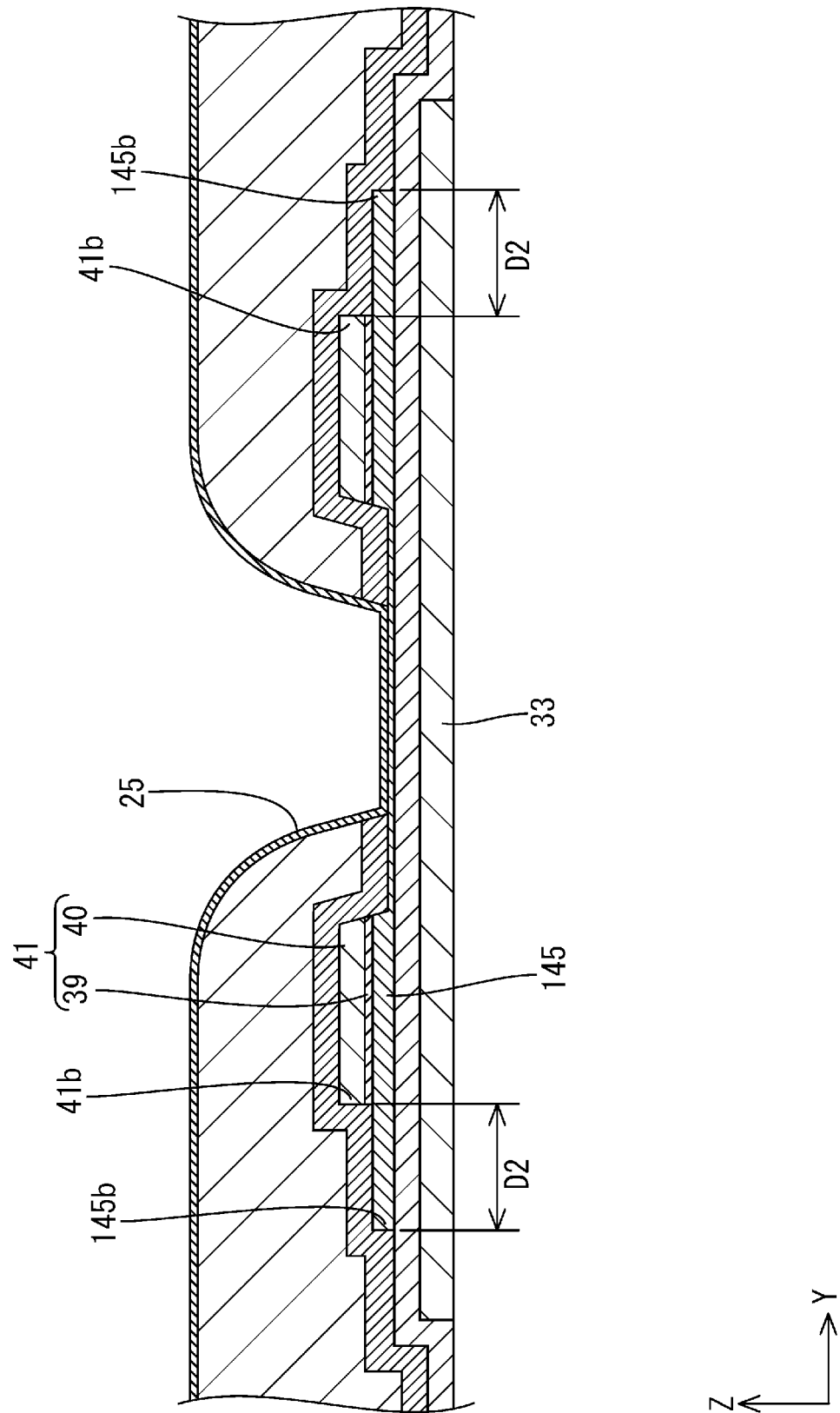
[図17]



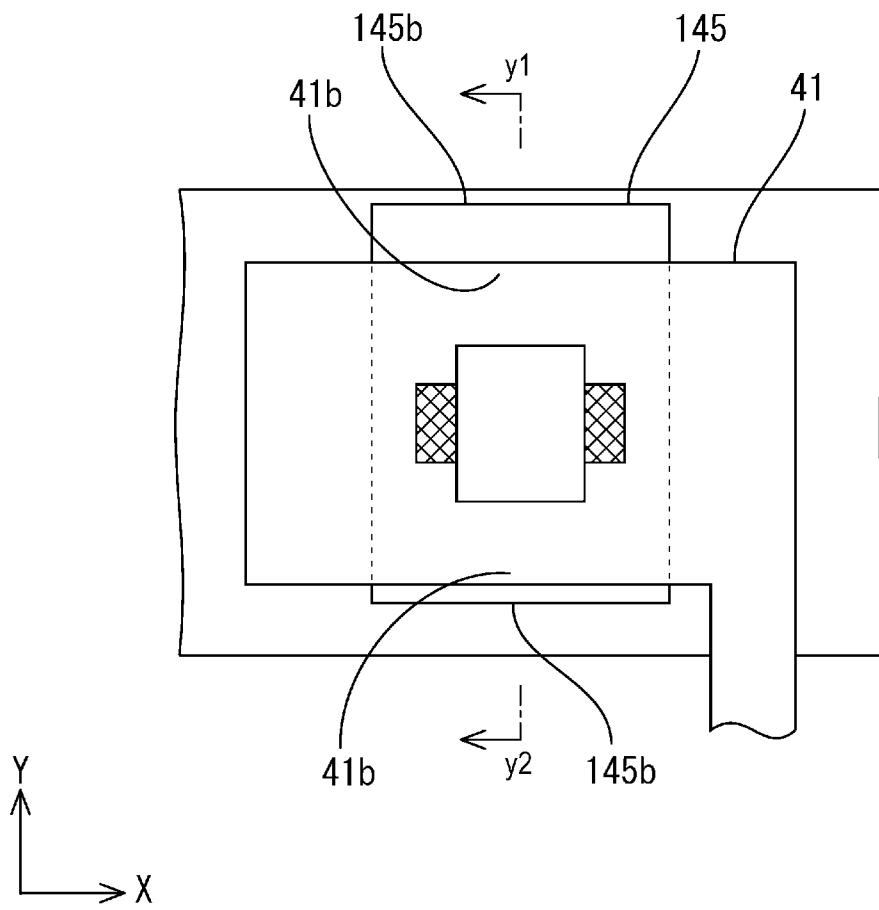
[図19]



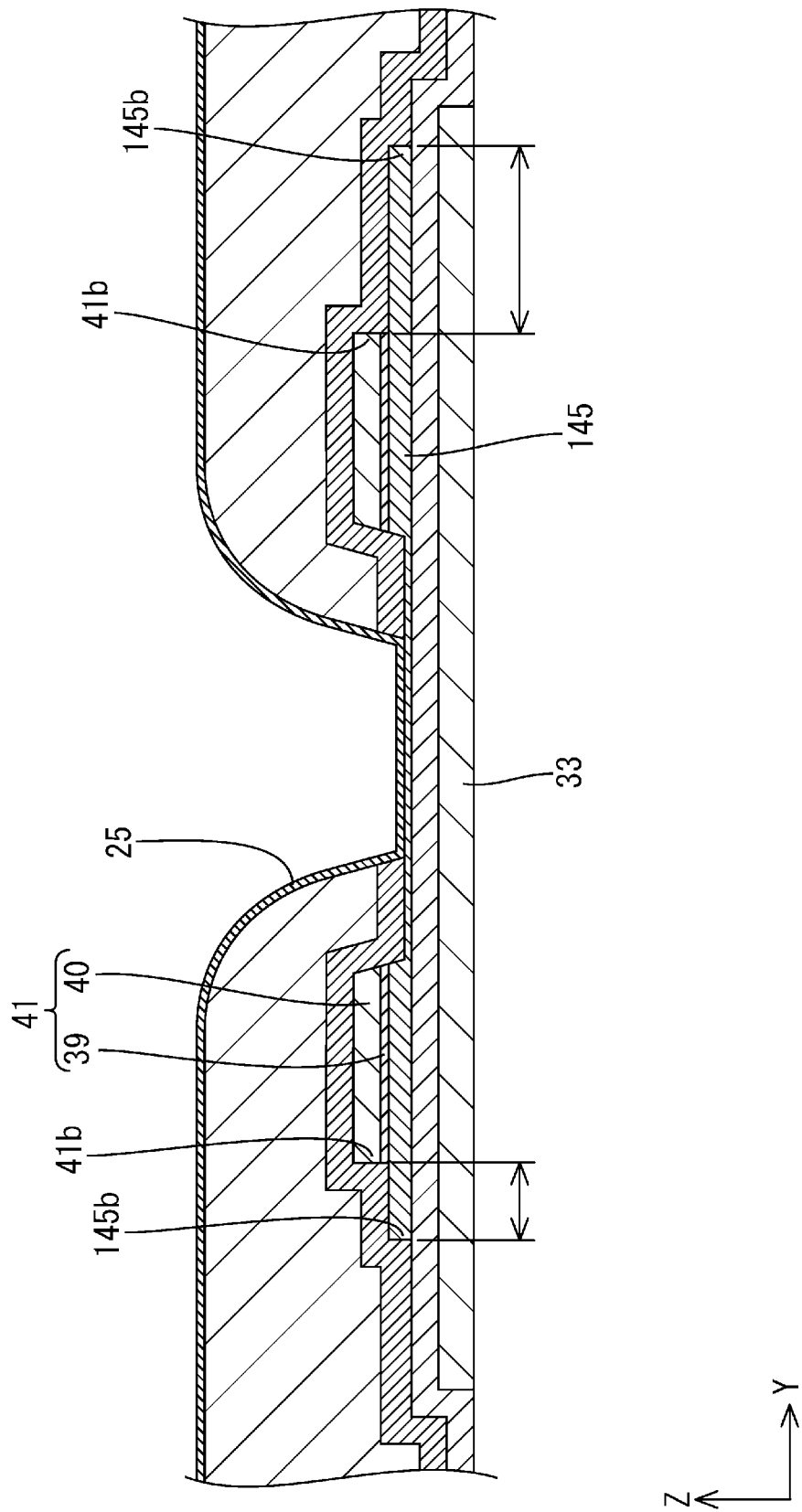
[図20]



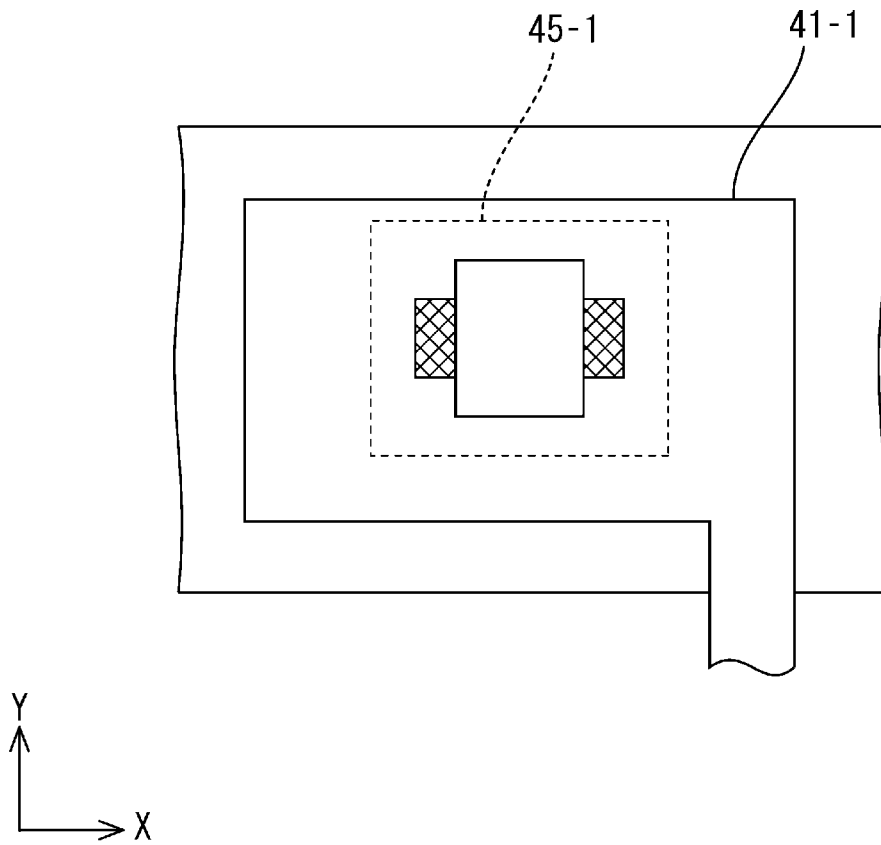
[図21]



[図22]



[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/054529

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1368(2006.01)i, G02F1/1333(2006.01)i, G09F9/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1368, G02F1/1333, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2009-109767 A (Sharp Corp.), 21 May 2009 (21.05.2009), paragraphs [0028], [0050] to [0054], [0058] to [0061]; fig. 3 (Family: none)	1-11, 13-14 12
A	JP 2009-42656 A (Toshiba Matsushita Display Technology Co., Ltd.), 26 February 2009 (26.02.2009), entire text; all drawings (Family: none)	1-14
A	JP 2004-70355 A (L.G. Philips LCD Co., Ltd.), 04 March 2004 (04.03.2004), paragraphs [0104] to [0105] & US 6897925 B2 & KR 10-0499577 B1	12

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
02 April, 2012 (02.04.12)

Date of mailing of the international search report
17 April, 2012 (17.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/1368 (2006.01)i, G02F1/1333 (2006.01)i, G09F9/30 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/1368, G02F1/1333, G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-109767 A (シャープ株式会社) 2009.05.21,	1 - 1 1 ,
A	段落【0028】、【0050】 - 【0054】、【0058】 - 【0	1 3 - 1 4
A	061】、図3 (ファミリーなし)	1 2
A	JP 2009-42656 A (東芝松下ディスプレイテクノロジー株式会社)	1 - 1 4
	2009.02.26, 全文、全図 (ファミリーなし)	

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 2 . 0 4 . 2 0 1 2

国際調査報告の発送日

1 7 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐藤 洋允

2 L

3 4 1 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-70355 A (エルジー・フィリップス エルシーデー カンパニー, リミテッド) 2004.03.04, 段落【0104】－【0105】 & US 6897925 B2 & KR 10-0499577 B1	1 2