

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成19年10月4日(2007.10.4)

【公開番号】特開2002-74965(P2002-74965A)

【公開日】平成14年3月15日(2002.3.15)

【出願番号】特願2000-267085(P2000-267085)

【国際特許分類】

**G 11 C 11/41 (2006.01)**

【F I】

G 11 C 11/34 K

G 11 C 11/34 301D

【手続補正書】

【提出日】平成19年8月22日(2007.8.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のワードを有するメモリアレイと、

アドレス信号をデコードし、前記メモリアレイの複数のワードの2つもしくはそれ以上を同時に選択するリードワード信号を出力するアドレスデコーダと、

前記リードワード信号により同時に選択される2つもしくはそれ以上のワードに格納されているデータを同時に読み出すデータポートとを備えることを特徴とする半導体メモリ。

【請求項2】

前記データポートが、前記リードワード信号により同時に選択される2つもしくはそれ以上のワードのそれぞれに対応して設けられたリードビット線を備えることを特徴とする請求項1記載の半導体メモリ。

【請求項3】

前記メモリアレイの複数のワードに共通に設けられたビット線を備える第2のデータポートをさらに備えることを特徴とする請求項1または2記載の半導体メモリ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

【課題を解決するための手段】

上記目的を達成するために、本発明は、複数のワードを有するメモリアレイと、

アドレス信号をデコードし、前記メモリアレイの複数のワードの2つもしくはそれ以上を同時に選択するリードワード信号を出力するアドレスデコーダと、

前記リードワード信号により同時に選択される2つもしくはそれ以上のワードに格納されているデータを同時に読み出すデータポートとを備えることを特徴とする半導体メモリを提供するものである。

ここで、前記データポートが、前記リードワード信号により同時に選択される2つもしくはそれ以上のワードのそれぞれに対応して設けられたリードビット線を備えることが好

ましい。

また、前記メモリアレイの複数のワードに共通に設けられたビット線を備える第2のデータポートをさらに備えることが好ましい。