

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 4 区分
 【発行日】平成 19 年 10 月 4 日 (2007.10.4)

【公開番号】特開 2002-74965 (P2002-74965A)
 【公開日】平成 14 年 3 月 15 日 (2002.3.15)
 【出願番号】特願 2000-267085 (P2000-267085)
 【国際特許分類】

G 1 1 C 11/41 (2006.01)

【F I】

G 1 1 C 11/34 K

G 1 1 C 11/34 3 0 1 D

【手続補正書】
 【提出日】平成 19 年 8 月 22 日 (2007.8.22)
 【手続補正 1】

【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】

【請求項 1】

複数のワードを有するメモリアレイと、

アドレス信号をデコードし、前記メモリアレイの複数のワードの 2 つもしくはそれ以上を同時に選択するリードワード信号を出力するアドレスデコーダと、

前記リードワード信号により同時に選択される 2 つもしくはそれ以上のワードに格納されているデータを同時に読み出すデータポートとを備えることを特徴とする半導体メモリ。

【請求項 2】

前記データポートが、前記リードワード信号により同時に選択される 2 つもしくはそれ以上のワードのそれぞれに対応して設けられたリードビット線を備えることを特徴とする請求項 1 記載の半導体メモリ。

【請求項 3】

前記メモリアレイの複数のワードに共通に設けられたビット線を備える第 2 のデータポートをさらに備えることを特徴とする請求項 1 または 2 記載の半導体メモリ。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 5
 【補正方法】変更
 【補正の内容】

【0 0 0 5】

【課題を解決するための手段】

上記目的を達成するために、本発明は、複数のワードを有するメモリアレイと、

アドレス信号をデコードし、前記メモリアレイの複数のワードの 2 つもしくはそれ以上を同時に選択するリードワード信号を出力するアドレスデコーダと、

前記リードワード信号により同時に選択される 2 つもしくはそれ以上のワードに格納されているデータを同時に読み出すデータポートとを備えることを特徴とする半導体メモリを提供するものである。

ここで、前記データポートが、前記リードワード信号により同時に選択される 2 つもしくはそれ以上のワードのそれぞれに対応して設けられたリードビット線を備えることが好

ましい。

また、前記メモリアレイの複数のワードに共通に設けられたビット線を備える第2のデータポートをさらに備えることが好ましい。