

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7605334号
(P7605334)

(45)発行日 令和6年12月24日(2024.12.24)

(24)登録日 令和6年12月16日(2024.12.16)

(51)国際特許分類	F I
H 0 1 L 25/07 (2006.01)	H 0 1 L 25/08 Z
H 0 1 L 25/065 (2023.01)	H 0 1 L 23/02 C
H 0 1 L 25/18 (2023.01)	B 8 1 B 3/00
H 0 1 L 23/02 (2006.01)	
B 8 1 B 3/00 (2006.01)	

請求項の数 7 (全14頁)

(21)出願番号	特願2023-552427(P2023-552427)	(73)特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(86)(22)出願日	令和3年10月5日(2021.10.5)	(74)代理人	100109612 弁理士 倉谷 泰孝
(86)国際出願番号	PCT/JP2021/036754	(74)代理人	100116643 弁理士 伊達 研郎
(87)国際公開番号	WO2023/058103	(74)代理人	100184022 弁理士 前田 美保
(87)国際公開日	令和5年4月13日(2023.4.13)	(72)発明者	山縣 有輔 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
審査請求日	令和5年9月19日(2023.9.19)	(72)発明者	加藤 隆幸 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

最終頁に続く

(54)【発明の名称】 気密パッケージ素子および素子モジュール

(57)【特許請求の範囲】

【請求項1】

半導体回路及び該半導体回路と外部とを電気接続するための端子が実装面に設けられたデバイスウエハと、

前記実装面に対向して配置されたリッドウエハと、

前記デバイスウエハと前記リッドウエハとの間に介在し、前記デバイスウエハと前記リッドウエハとの間に前記半導体回路を収容する真空雰囲気の密閉空間を形成するシール部と、を備え、

前記デバイスウエハは平面視において前記リッドウエハから張り出した張り出し領域を有し、

前記端子は前記張り出し領域に設けられており、

前記シール部は平面視において多角形であり、前記張り出し領域を臨む前記多角形の辺は前記デバイスウエハの結晶方位と異なる方向に形成されたことを特徴とする気密パッケージ素子。

【請求項2】

前記多角形の前記張り出し領域を臨まない辺は前記デバイスウエハの結晶方位と同じ方向に形成されていることを特徴とする請求項1に記載の気密パッケージ素子。

【請求項3】

前記張り出し領域を臨む辺と、前記デバイスウエハの結晶方位とのなす角度は、0度を超え5度以下である

ことを特徴とする請求項 1 又は 2 に記載の気密パッケージ素子。

【請求項 4】

前記張り出し領域を臨む辺と前記デバイスウエハの結晶方位とのなす角度は、1 度以上かつ 3 度以下である

ことを特徴とする請求項 1 又は 2 に記載の気密パッケージ素子。

【請求項 5】

前記張り出し領域を臨む辺は、V 字型又はジグザグに配置された辺を含むことを特徴とする請求項 1 から 4 のいずれか 1 項に記載の気密パッケージ素子。

【請求項 6】

前記シール部は、前記実装面にパターン形成された第一下地層と、前記実装面と対向する前記リッドウエハの表面にパターン形成された第二下地層と、前記第一下地層と前記第二下地層との間を充填するシール材層とで形成され、前記シール材層に鉛フリーはんだが用いられ、前記第一下地層と前記第二下地層にニッケルが用いられていることを特徴とする請求項 1 から 5 のいずれか 1 項に記載の気密パッケージ素子。

10

【請求項 7】

回路基板、前記回路基板に実装された請求項 1 から 6 のいずれか 1 項に記載の気密パッケージ素子、および前記回路基板に実装され、前記端子と電気接続された電子部品を備えたことを特徴とする素子モジュール。

【発明の詳細な説明】

【技術分野】

20

【0001】

本開示は、気密パッケージ素子および素子モジュールに関するものである。

【背景技術】

【0002】

センサ、アクチュエータなどをシリコン基板等の上に微細加工技術によって集積化したデバイスであるマイクロ電気機械システム (MEMS: Micro Electro Mechanical Systems) デバイスが実用化されている。MEMS デバイスの例としては、赤外線センサ、ジャイロセンサ、加速度センサなどが挙げられる。

【0003】

赤外線センサのうち、非冷却赤外線センサは熱型センサと称されるように入射する赤外線を熱に変換するものである。そのため、対象物の温度変化を電気信号の変化として読み出す構成を有し、検出感度を高めるためにセンサ (撮像素子) が基材から熱的に隔離された断熱構造を有している。

30

具体的には、赤外線センサは、断熱性を高めるために密閉された真空空間に配置、つまり真空パッケージの内部に配置されている。その際、真空パッケージの蓋 (リッド) となる部材には、赤外線透過率の高い低酸素含有のシリコン、ZnS を用いたり、反射防止膜 (AR コート: Anti-Reflection Coating) を形成したりすることが知られている。

【0004】

一方、真空パッケージの製造方法として、MEMS デバイスを製造したデバイスウエハと、デバイスウエハに対向するリッドウエハを真空雰囲気にて接合し、複数の真空パッケージを形成するウエハレベルパッケージ (Wafer Level Package) が提案されている (例えば特許文献 1 参照)。

40

【先行技術文献】

【特許文献】

【0005】

【文献】特表 2003 531475 号公報 (段落 0010 ~ 0015、図 1 ~ 図 4)

【発明の概要】

【発明が解決しようとする課題】

【0006】

50

ウエハレベルパッケージで構成された気密パッケージ素子は、デバイスウエハに設けられている電気接続のためのボンディングパッドがリッドウエハより露出した構造が必然となり、デバイスウエハのボンディング部がリッドウエハより張り出した構造となる。すると、デバイスウエハが張り出した辺のシール部とデバイスウエハとが接する部位に応力が集中する。

【0007】

ところで、半導体基板上に形成される素子や回路、配線などの構造物は、半導体基板の結晶方位に沿って形成されている。この様な構成の従来のウエハレベル気密パッケージでは、デバイスウエハとリッドウエハを接合するシール部もデバイスウエハの結晶方位に沿って配置されている。

10

すると、集中した応力が作用する方向はデバイス半導体基板のへき開方向と一致する。このため、デバイスウエハに割れが生じ、デバイスウエハ上に配置された回路が破壊、または配線が切断されてデバイスの動作不良を生じる課題があった。

【0008】

本開示は上記のような課題を解決するための技術を開示するものであり、デバイスウエハの割れを防止し、信頼性の高い気密パッケージ素子を得ることを目的とする。

【課題を解決するための手段】

【0009】

本開示に係る気密パッケージ素子は、半導体回路と該半導体回路と外部とを電気接続するための端子が実装面に設けられたデバイスウエハと、実装面に対向して配置されたリッドウエハと、デバイスウエハとリッドウエハとの間に介在し、デバイスウエハとリッドウエハとの間に、半導体回路を収容する真空雰囲気の密閉空間を形成するシール部と、を備え、デバイスウエハは平面視においてリッドウエハから張り出した張り出し領域を有し、端子は張り出し領域に設けられており、シール部は平面視において多角形であり、張り出し領域を臨む多角形の辺はデバイスウエハの結晶方位と異なる方向に形成されたことを特徴とする。

20

【0010】

本開示に係る素子モジュールは、半導体回路と該半導体回路と外部とを電気接続するための端子が実装面に設けられたデバイスウエハと、実装面に対向して配置されたリッドウエハと、デバイスウエハとリッドウエハとの間に介在し、デバイスウエハとリッドウエハとの間に、半導体回路を収容する真空雰囲気の密閉空間を形成するシール部とを有し、デバイスウエハは平面視においてリッドウエハから張り出した張り出し領域を有し、端子は張り出し領域に設けられており、シール部は平面視において多角形であり、張り出し領域を臨む多角形の辺はデバイスウエハの結晶方位と異なる方向に形成されたことを特徴とする気密パッケージ素子と、回路基板と、回路基板に実装された該気密パッケージ素子、および回路基板に実装され、該端子と電気接続された電子部品を備えたことを特徴とする。

30

【発明の効果】

【0011】

本開示によれば、シール部とデバイスウエハとが接触する部位の応力を緩和できるので、デバイスウエハの割れを防止し、信頼性の高い気密パッケージ素子あるいは素子モジュールを得ることができる。

40

【図面の簡単な説明】

【0012】

【図1】実施の形態1に係る気密パッケージ素子のリッドウエハ部分を透過させた平面図である。

【図2】図1のII-II線に対応する断面図である。

【図3】図1における領域Aを拡大した部分拡大図である。

【図4】実施の形態2に係る気密パッケージ素子のリッドウエハ部分を透過させた平面図である。

【図5】実施の形態2の変形例に係る気密パッケージ素子のリッドウエハ部分を透過させ

50

た平面図である。

【図 6】実施の形態 3 に係る気密パッケージ素子のリッドウエハ部分を透過させた平面図である。

【図 7】辺 1 3 とデバイスウエハ 1 の結晶方位との関係を示す図である。

【図 8】実施の形態 4 に係る気密パッケージ素子のリッドウエハ部分を透過させた平面図である。

【図 9】実施の形態 5 に係る素子モジュールの平面図である。

【図 10】図 9 の I X - I X 線に対応する断面図である。

【図 11】従来の気密パッケージ素子のリッドウエハ部分を透過させた平面図である。

【発明を実施するための形態】

【0013】

以下、本開示の実施の形態に係る気密パッケージ素子および素子モジュールについて図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。このことは、明細書の全文において共通することである。

【0014】

実施の形態 1 .

図 1 から図 3 を用いて、実施の形態 1 にかかる気密パッケージ素子 100 について説明する。図 1 は気密パッケージ素子のリッドウエハ部分を透過させた平面図である。図 2 は図 1 の I I - I I 線に対応する断面図である。図 3 は図 1 における領域 A を拡大した部分拡大図である。

【0015】

はじめに、気密パッケージ素子の基本的な構成について説明する。

一般にシリコン基板はその結晶方位が基板面に対し平行かつ直行する 2 方向となるように加工される。デバイスウエハ 1 及びリッドウエハ 2 は、共にシリコン基板を加工して製造されている。図 1 から図 9、及び図 11 において、デバイスウエハ 1 及びリッドウエハ 2 はその結晶方位が、図中に示した X 軸又は Y 軸に平行であるように配置されている。デバイスウエハ 1 及びリッドウエハ 2 の外形は X 軸又は Y 軸に平行な長方形である。

図 1、図 2 に示すように、デバイスウエハ 1 とリッドウエハ 2 は、平面視、すなわち Z 軸方向から見た場合において、デバイスウエハ 1 の一部がリッドウエハ 2 から張り出すようにして、互いに平坦な面どうしを平行にして対向させ、シール部 10 によって接合されている。

【0016】

シール部 10 は、デバイスウエハ 1 の実装面 1 a 上にパターン形成された第一下地層 3 1 と、実装面 1 a と対向するリッドウエハ 2 の表面上にパターン形成された第二下地層 3 2 と、第一下地層 3 1 と第二下地層 3 2 との間に介在し、その間を充填するシール材層 3 3 とで構成されている。第一下地層 3 1、第二下地層 3 2 はともに切れ目なく連続してパターン形成されており、シーリングリングと称されることもある。

シール材層 3 3 ははんだ材料からなる。しかしはんだ材料はデバイスウエハ 1 の表面（実装面 1 a）、およびリッドウエハ 2 の表面に対する濡れ性が低く、そのままではデバイスウエハ 1 とリッドウエハ 2 とを接合することは困難である。そこで、第一下地層 3 1 と第二下地層 3 2 は、各ウエハとシール材層 3 3 を接着するための中間層として機能するように、はんだ材料との濡れ性が良好で、かつ、各ウエハとの密着性が良好な材料で形成されている。

このような材料は、例えばシール材層 3 3 は鉛フリーはんだであり、第一下地層 3 1 と第二下地層 3 2 の材質はニッケルであるが、これに制限されることはなく、任意の材料を選択することができる。ただし、高温はんだや Au Sn はんだは環境負荷や価格が高いため鉛フリーはんだが好適である。

【0017】

このように構成したシール部 10 により、デバイスウエハ 1、リッドウエハ 2、およびシール部 10 で囲まれた密閉空間 2 2 は真空雰囲気中に保持されている。この真空容積を確

10

20

30

40

50

保するために、シール部 10 は $50 \sim 150 \mu\text{m}$ の厚さで形成されており、本実施の形態では $100 \mu\text{m}$ の厚みを有している。なお、密閉空間 22 内は真空雰囲気と称しているが、完全な真空を意味するものではなく、断熱性を保つのに必要な真空度でよい。

【0018】

デバイスウエハ 1 の実装面 1a のシール部 10 よりも内側の領域 20 には、赤外線用の撮像素子 3、走査回路 4、読出回路 5 がそれぞれ配置されている。なお、撮像素子 3、走査回路 4、読出回路 5 を含め、領域 20 に配置されている MEMS および半導体素子を半導体回路 7 と呼称する。半導体回路 7 は、断熱性に優れた真空雰囲気に保持された密閉空間 22 の内部に配置されており、赤外線センサとしての信頼性を高めている。

リッドウエハ 2 には真空度を保持するためのゲッターと称される図示しないガス吸着剤が、第二下地層 32 に囲まれた部位に形成される。また、真空容積を増やすための窪みが形成される場合がある。さらに、リッドウエハ 2 の外面には、赤外線の透過率を向上するための AR コートと称される反射防止膜が形成される場合がある。

【0019】

平面視、すなわち Z 軸方向から見た場合において、デバイスウエハ 1 はリッドウエハ 2 から張り出した領域を有し、この張り出した領域を張り出し領域 21 と呼称する。張り出し領域 21 の実装面 1a には、半導体回路 7 と外部とを電氣的に接続するための端子 8 (ボンディングパッド) が複数設けられている。端子 8 と半導体回路 7 とは、実装面 1a に設けられた図示しない配線を介して電気接続されている。

このように構成した端子 8 が、図示しない回路基板等とワイヤーなどで電気接続されることで、後述する素子モジュール 200 (図 9、図 10) として機能する。

【0020】

上述した構成を前提として、本開示の気密パッケージ素子 100 の特徴的な構成について説明する。図 1 に示すように平面視、すなわち Z 軸方向から見た場合において、シール部 10 の形状は、辺 11a、11b、11c、及び 11d からなる多角形である。前述の通り、デバイスウエハ 1 及びリッドウエハ 2 の結晶方位は、X 軸又は Y 軸に平行である。これに対しシール部 10 の辺はいずれも X 軸又は Y 軸に平行ではなく、デバイスウエハ 1 及びリッドウエハ 2 の結晶方位と異なる方向に形成されている。

図 3 に示す補助線 $y - y$ は Y 軸に平行な直線である。張り出し領域 21 を臨む辺 11a と補助線 $y - y$ とは、角度 θ をなしている。ここで角度 θ はゼロ度又は 90 度でない。

【0021】

次に本開示の実施の形態 1 における気密パッケージセンサの効果を説明する。

図 2 における点 D は、デバイスウエハ 1 がリッドウエハ 2 から張り出した側の、デバイスウエハ 1 とシール部 10 との接触点である。

気密パッケージ素子 100 は、真空雰囲気中で一旦高温にされてシール材層 33 のはんだ材料が熔融されその後降温されることで、デバイスウエハ 1 とリッドウエハ 2 との間に密閉空間 22 が形成される。シール材層 33 に用いられるはんだの線膨張係数は、デバイスウエハ 1 及びリッドウエハ 2 に用いられるシリコンの線膨張係数より大きい。このため、通常の使用状態において、点 D には点 D からリッドウエハの方向 (+Z 方向) 及び点 D から半導体回路の方向 (-X 方向) への残留応力が働く。

【0022】

図 11 は従来の気密パッケージ素子 900 のリッドウエハ部分を透過させた平面図である。従来の気密パッケージ素子では、半導体基板上に形成される素子や回路、配線などの構造物は、半導体基板の結晶方位に沿って形成されている。またデバイスウエハとリッドウエハを接合するシール部 10 もデバイスウエハの結晶方位に沿って配置されている。

図 11 の II - II 線に対応する断面図として図 2 を援用して説明する。辺 16a の図面右側の端 16f 全体に、点 D に働く残留応力と同様に残留応力が作用している。つまり辺 16a に働く残留応力は端 16f に沿って集中して作用する。端 16f は図中の Y 軸に平行であり、デバイスウエハのへき開方向、すなわち結晶方位と一致する。このため、デバイスウエハに割れが生じ、デバイスウエハ上に配置された回路が破壊、または配線が切

10

20

30

40

50

断されてデバイスの動作不良を生じる問題があった。

【0023】

これに対し本開示の実施の形態1における気密パッケージ素子100では、辺11aはデバイスウエハ1の結晶方位に対し、角度 傾くように配置されている。つまり集中した応力が作用する方向が結晶方位から角度 分ずれることになり、応力集中が緩和される。このため、デバイスウエハ1の割れや、デバイスウエハ1上に配置された回路の破壊、または配線の切断によるデバイスの動作不良を回避できる。これにより、信頼性の高い気密パッケージ素子を得ることができる。

【0024】

従来の気密パッケージと同じく角度 が0、つまりデバイスウエハ1の結晶方位に対しシール部10の辺11aが平行である場合には、我々の信頼性試験ではデバイスウエハ1とシール部10の接触点である点Dの部位にクラックが発生した結果、密閉空間22の気密が破れ気密パッケージ素子100に動作不良が発生した。しかし、角度 を0から増加させた結果、信頼性試験において動作不良は発生しなかった。

10

【0025】

一方で、半導体回路7、端子8等の外形は結晶方向に平行に配置されるので、角度 を大きく設定するにつれ、気密パッケージ素子におけるシール部10を設置するための面積が大きくなり、デバイスサイズが増加する問題が生じる。半導体回路7の面積が大きいほど、角度 による影響が大きくなるため、気密パッケージ素子のサイズが許容される範囲内に収まるよう選択する必要がある。このため、角度 の好ましい角度は、0度を超え5度以下であり、より好ましくは1度以上3度以下である。

20

【0026】

本実施の形態におけるデバイスウエハおよびリッドウエハのシーリングリングは電解ニッケルめっきで形成されている。電解ニッケルめっきによるシーリングリングの幅は既存の写真製版技術を用いて形成されており、フォトマスクのパターンにより任意の角度 を形成することが可能である。

【0027】

以上のとおり、実施の形態1に係る気密パッケージ素子100は、実装面1aに半導体回路7及び半導体回路7と外部とを電気接続するための端子8が設けられたデバイスウエハ1と、実装面1aに対向して配置されたリッドウエハ2と、デバイスウエハ1とリッドウエハ2との間に介在し、デバイスウエハ1とリッドウエハ2との間に半導体回路7を收容する真空雰囲気密閉空間22を形成するシール部10と、を備える。

30

ここでデバイスウエハ1は平面視においてリッドウエハ2から張り出した張り出し領域21を有する。端子8は張り出し領域21に設けられている。シール部10は平面視において多角形であり、張り出し領域21を臨む辺11aはデバイスウエハ1の結晶方位と異なる方向に形成されている。

更に、張り出し領域21を臨む辺11aとデバイスウエハ1の結晶方位とのなす角度は、0度を超え5度以下が望ましく、更に望ましくは1度以上かつ3度以下である。

【0028】

このような構成によれば、デバイスウエハ1の結晶方位に対し、辺11aは角度 傾くように配置されているので、集中した応力が作用する方向が結晶方位から角度 分ずれることになる。このため応力集中が緩和されるので、デバイスウエハ1の割れや、デバイスウエハ1上に配置された回路の破壊、または配線の切断によるデバイスの動作不良を回避でき、信頼性の高い気密パッケージ素子を得ることができるという効果を奏する。

40

【0029】

実施の形態2 .

実施の形態2に係る気密パッケージ素子110を説明する。実施の形態1ではシール部10の全ての辺を、デバイスウエハ1の結晶方位と平行にならない様に構成した。実施の形態2では、張り出し領域21に臨むシール部10の辺11aは結晶方位と平行にならないようにし、その他の辺は結晶方位と平行に構成した。

50

【0030】

図4は実施の形態2に係る気密パッケージ素子110のリッドウエ八部分を透過させた平面図である。

実施の形態2に係る気密パッケージ素子110のシール部10は、辺11a、12b、12c、12dを有する。辺12b、12c、12dの材料、断面構造等は辺11a、11b、11c、11dと同じである。

辺12b、12c、12dは、実施の形態1における辺11b、11c、11dにそれぞれ対応するが、従来の気密パッケージ素子と同様にX軸又はY軸に平行に配置されている。すなわち辺12b、12c、12dはデバイスウエハ1の結晶方位と平行に配置されている。辺12b、12c、12dが臨む部分において、デバイスウエハ1はリッドウエハ2から張り出してはならず、辺12b、12c、12dは張り出し領域に臨んではいない。

デバイスウエハ1上の半導体回路7と外部とを電氣的に接続する配線は、張り出し領域21を臨む辺11a以外の部分でシール部10と交差しないように配置されている。

【0031】

つまり実施の形態2において、応力の集中や、デバイスウエハ1の割れや、デバイスウエハ1上に配置された回路の破壊、または配線の切断によるデバイスの動作不良の懸念が無い、張り出し領域21に臨まないシール部10の辺12b、12c、12dは、従来の気密パッケージ同様にデバイスウエハ1の結晶方位と同じ方向に形成されている。

他の部分は実施の形態1と同様であり、説明を省略する。

【0032】

実施の形態2においても、実施の形態1と同様に応力緩和の効果を奏する。また、実施の形態2は実施の形態1に対し、気密パッケージ素子110のサイズを小さくすることができる。デバイスレイアウトの制約でシーリングリングの全ての辺を傾けて気密パッケージ素子110のサイズを拡大できない場合に有効である。

【0033】

なお、張り出し領域21に臨むシール部10の辺は結晶方位と平行でない単一の辺でなくともよい。

図5は、実施の形態2の変形例に係る気密パッケージ素子111のリッドウエ八部分を透過させた平面図である。気密パッケージ素子110と異なり、気密パッケージ素子111において張り出し領域21に臨むシール部10の辺は、結晶方位と平行でない辺11aと、辺11aに連続する結晶方位と平行な辺12e及び12fからなる。ここで辺11aの長さは辺12e及び12fの長さ比べて長い。

このように張り出し領域21に臨むシール部10の辺を、その一部に結晶方位と平行な部分があっても、その多くの部分が結晶方位と平行でないように構成すれば、応力集中の緩和に対し一定の効果を発揮することを付記しておく。

【0034】

実施の形態3

図6及び図7を参照して、実施の形態3に係る気密パッケージ素子120を説明する。

実施の形態1において張り出し領域21を臨むシール部10の辺は、単一の辺11aとした。これに対し、実施の形態3においては、張り出し領域21を臨むシール部10の辺を複数とし、ジグザグに配置した。

【0035】

図6は、実施の形態3に係る気密パッケージ素子120のリッドウエ八部分を透過させた平面図である。実施の形態3に係る気密パッケージ素子120のシール部10は、辺12b、12c、12d及び張り出し領域21を臨む辺13を有する。辺13は連続しておりジグザグに配置された複数の辺13a、13b、13cからなる。辺12b、12c、12d及び辺13は材料、断面構造は同じである。辺13は辺11aと同様に張り出し領域21を臨むシール部10の辺であり、いずれも結晶方位(紙面X方向およびY方向)に平行ではないように配置された、屈曲点を有する連続した結晶方位に平行ではない辺であ

10

20

30

40

50

る。

【0036】

図7は、辺13とデバイスウエハ1の結晶方位との関係を示す図である。図7には説明に必要な部分以外は図示せず省略している。図7に示す2本の補助線 $y-y$ はY軸に平行な直線である、つまり補助線 $y-y$ は結晶方位と同じ方向を示す。

辺13a、13b、13cはいずれも結晶方位（紙面X方向およびY方向）に平行ではないように配置されている。辺11a、11b、11cと補助線 $y-y$ の成す角度はそれぞれ1、2、3である。1、2、3の絶対値は同じであってもそれぞれ異なっている。

1及び3は補助線 $y-y$ からみて時計回りの方向に角度を測っており、一方で2は補助線 $y-y$ からみて反時計回りの方向に角度を測っている。すなわち1及び3と2の符号は異なっている、あるいは補助線 $y-y$ （結晶方位）に対してジグザグであると言える。

10

【0037】

図7中のWは、X軸方向に対して辺13が占める幅である。例えば、実施の形態1における辺11aの長さに対し、実施の形態3における辺13a、13b、13cの長さをそれぞれ $1/3$ とし、実施の形態1における角度と実施の形態3における角度1、2、3とを同じに設定した場合を考える。すると、実施の形態1において辺11aがX軸方向に対して占める幅と比較して、Wを $1/3$ とする事ができる。

すなわち、実施の形態3に示すように張り出し領域21を臨むシール部10の辺をジグザグに配置された複数の辺とすることにより、気密パッケージ素子のサイズ増加を抑えることができる。

20

他の部分は説明を省略する。

【0038】

以上のとおり、実施の形態3に係る気密パッケージ素子120は、実装面1aに半導体回路7及び半導体回路7と外部とを電気接続するための端子8が設けられたデバイスウエハ1と、実装面1aに対向して配置されたリッドウエハ2と、デバイスウエハ1とリッドウエハ2との間に介在し、デバイスウエハ1とリッドウエハ2との間に、半導体回路7を収容する真空雰囲気との密閉空間22を形成するシール部10と、を備える。

ここでデバイスウエハ1は平面視においてリッドウエハ2から張り出した張り出し領域21を有する。端子8は張り出し領域21に設けられている。シール部10は平面視において多角形であり、デバイスウエハ1の結晶方位と異なる方向に形成された張り出し領域21を臨む辺13aを有している。ここで実施の形態3において辺13はジグザグに配置された辺13a、13b、13cである。

30

【0039】

このような構成によれば、実施の形態1に示した気密パッケージ素子100と同様の効果を奏する。上記に加え、実施の形態3に係る気密パッケージ素子120では、張り出し領域21を臨むシール部10の辺をジグザグに配置された複数の辺とすることにより、気密パッケージ素子のサイズ増加を抑えることができるという効果も奏する。

【0040】

40

なお実施の形態3において、張り出し領域21を臨むシール部10の辺は3分割されジグザグに配置された形状としたが、2分割されてV字型に配置された形状であってもよい。また分割数は4以上であってもよく、分割された長さは等しくなくともよい。またジグザグに配置された、あるいはV字型に配置された複数の辺に対し、結晶方位と平行に配置された辺を伴っていても、気密パッケージ素子のサイズ増加を抑えることができる。

【0041】

実施の形態4。

図8を参照して、実施の形態4に係る気密パッケージ素子130を説明する。実施の形態1から3では張り出し領域21が気密パッケージ素子の一辺にある場合について説明したが、実施の形態4では気密パッケージ素子の二辺に張り出し領域がある場合について説

50

明する。

【 0 0 4 2 】

図 8 は実施の形態 4 に係る気密パッケージ素子 1 3 0 のリッドウエハ部分を透過させた平面図である。

実施の形態 4 において、デバイスウエハ 1 はリッドウエハ 2 から張り出した部分が 2 カ所設けられている。1 つは実施の形態 1 と同じく張り出し領域 2 1 であり、もう 1 つは張り出し領域 2 1 a である。

第 2 の張り出し領域である張り出し領域 2 1 a は、第 1 の張り出し領域である張り出し領域 2 1 に対し密閉空間 2 2 を挟んで反対側に配置されている。張り出し領域 2 1 a の実装面 1 a にも、撮像素子 3、走査回路 4、読出回路 5 と図示しない配線を介して電気接続された端子 8 (ボンディングパッド) が、複数配置されている。

10

【 0 0 4 3 】

実施の形態 4 におけるシール部 1 0 の形状は辺 1 1 a、1 2 b、1 4 c、及び 1 2 d からなる多角形である。辺 1 1 a は張り出し領域 2 1 に臨み結晶方位と異なる方向に形成されている。辺 1 2 b 及び 1 2 d は結晶方位と同じ方向に形成されている。

辺 1 4 c は張り出し領域 2 1 a に臨み、デバイスウエハ 1 の結晶方位とは異なる方向に形成されている。辺 1 4 c の材料、断面構造等は辺 1 1 a、1 2 b、1 2 d と同じである。その他の部分は説明を省略する。

【 0 0 4 4 】

以上のように構成された実施の形態 4 に係る気密パッケージ素子 1 3 0 においても、実施の形態 1 と同様に応力緩和の効果を奏する。

20

なお、第 1 の張り出し領域 2 1 と第 2 の張り出し領域 2 1 a は密閉空間 2 2 を挟んで反対側に配置したが、例えば辺 1 1 a と辺 1 2 b の側のように隣り合うように配置しても良い。また張り出し領域が 3 つ以上の辺に配置されても良い。

【 0 0 4 5 】

実施の形態 5 .

実施の形態 5 では、実施の形態 1 ~ 4 で説明した気密パッケージ素子を他の電子部品とともに回路基板に実装した素子モジュールについて説明する。図 9 と図 1 0 は実施の形態 5 に係る素子モジュールの構成について説明するためのものである。図 9 は実施の形態 5 に係る素子モジュールの平面図、図 1 0 は図 9 の X - X 線に対応する断面図である。

30

なお、気密パッケージ素子部分の構成について気密パッケージ素子 1 0 0 を用いて説明するが、実施の形態 1 ~ 4 のいずれかと同様であり、気密パッケージ素子 1 1 0、1 1 1、1 2 0 又は 1 3 0 のいずれかに替えてもよい。また同様部分の説明を省略するとともに、図 1 から図 8 を援用する。

【 0 0 4 6 】

実施の形態 5 にかかる素子モジュール 2 0 0 は、図 9、図 1 0 に示すように、回路基板 2 0 2 の実装面 2 0 3 上に、気密パッケージ素子 1 0 0、抵抗、コンデンサ等の部品 2 0 4、および半導体デバイス 2 0 5 等を含む電子部品 2 0 6 を実装したものである。

そして、実装した電子部品を図示しないワイヤボンドなどで気密パッケージ素子 1 0 0 の端子 8 と電気接続し、素子モジュール 2 0 0 とした形態である。本実施の形態 5 においては、気密パッケージ素子 1 0 0、電子部品 2 0 6 は、熱硬化型の導電性接着剤 2 0 8 を用いて、回路基板 2 0 2 に固定している。また、図示していないが、素子モジュール 2 0 0 を構成する為に必要な他の部品、カバー等を設けている。

40

【 0 0 4 7 】

実施の形態 5 に係る素子モジュール 2 0 0 は、実施の形態 1 ~ 4 のいずれかで説明した気密パッケージ素子を備えており、振動、衝撃に対して堅牢なものとなる。例えば、赤外線センサとして機能する気密パッケージ素子 1 0 0 を用いた場合、振動、衝撃に対して堅牢で、デバイスウエハの割れを防止し、信頼性の高い赤外線センサを得ることができる。

【 0 0 4 8 】

本開示は、上記した実施例に限定されるものではなく、様々な変形例が含まれる。例え

50

ば、上記した実施例は本開示を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。

また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることも可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

【符号の説明】

【0049】

1 デバイスウエハ、1 a 実装面、2 リッドウエハ、3 撮像素子、4 走査回路、
5 読出回路、7 半導体回路、8 端子（ボンディングパッド）、10 シール部、
11 a、11 b、11 c、11 d、12 b、12 c、12 d、12 e、12 f、13、1 10
3 a、13 b、13 c 辺、21、21 a 張り出し領域、22 密閉空間、
31 第一下地層、32 第二下地層、33 シール材層、
100、110、11、120、130 気密パッケージ素子、
200 素子モジュール、202 回路基板、206 電子部品、
、 1、 2、 3 角度

10

20

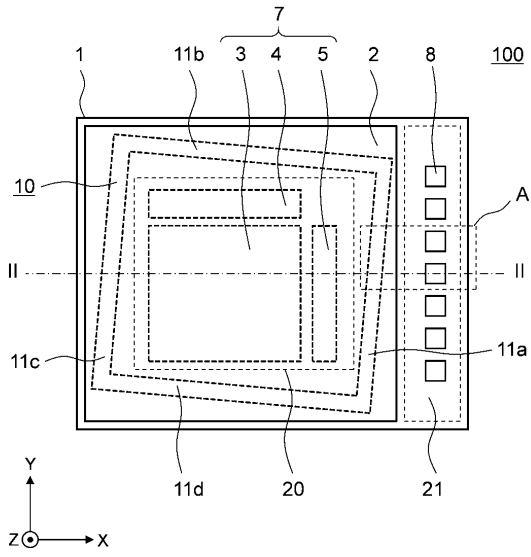
30

40

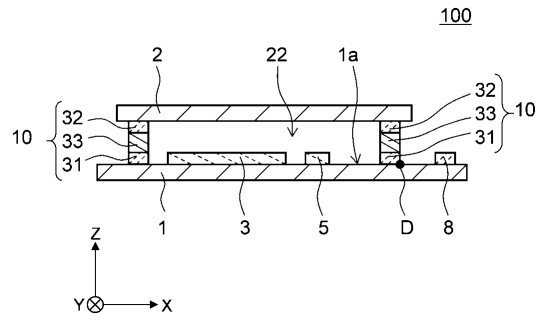
50

【図面】

【図 1】



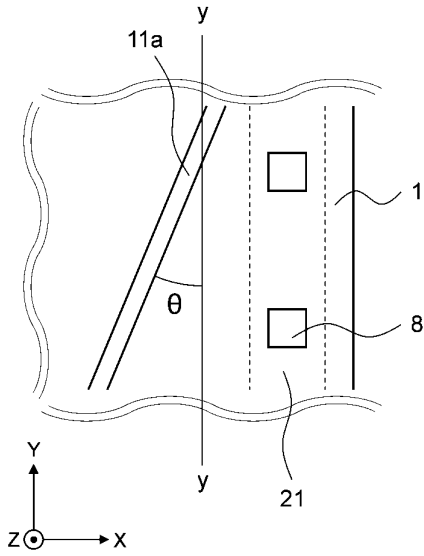
【図 2】



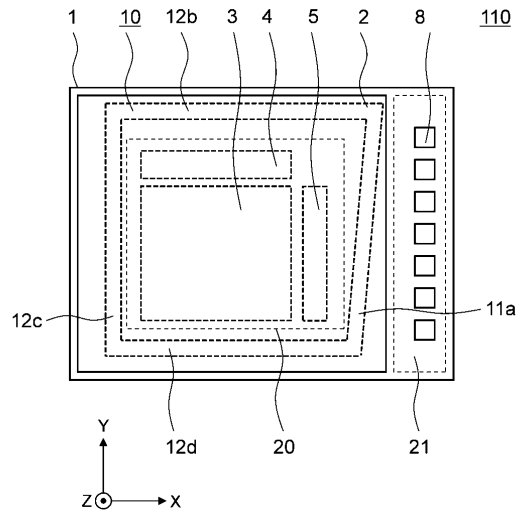
10

20

【図 3】



【図 4】

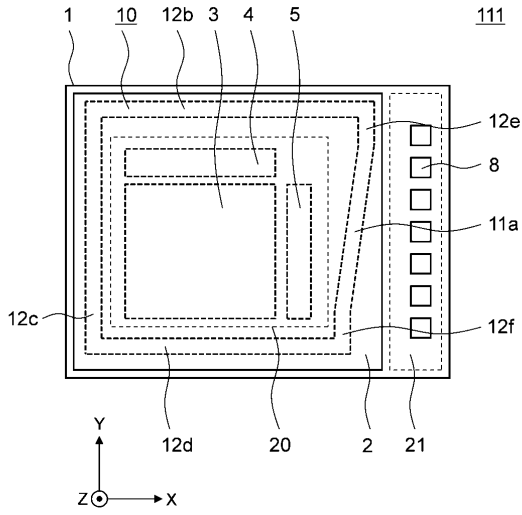


30

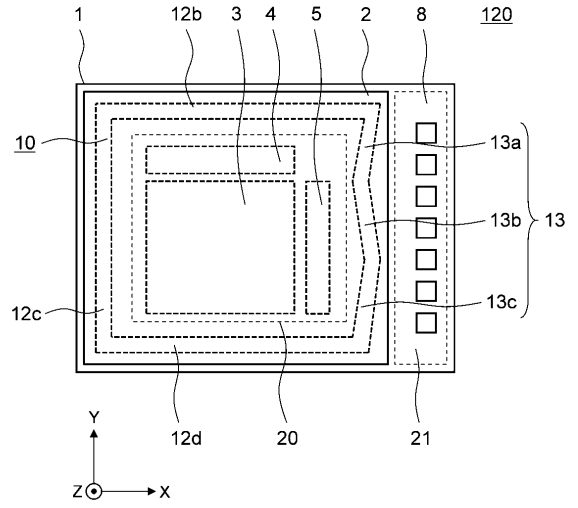
40

50

【図 5】

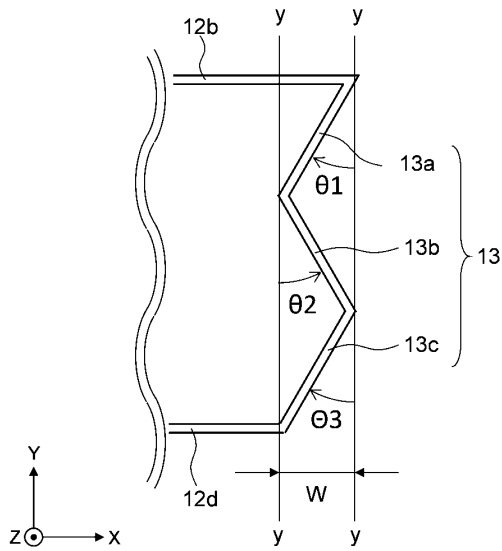


【図 6】

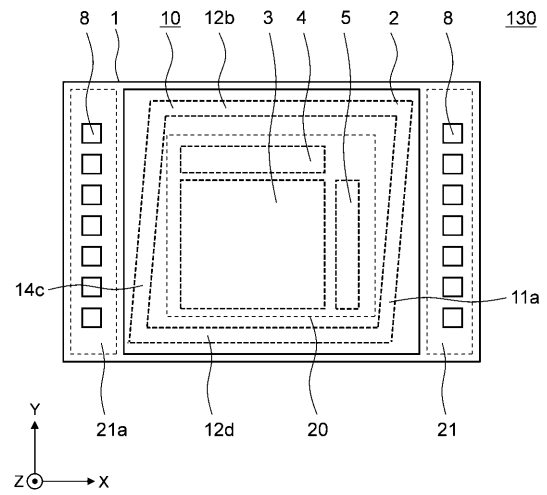


10

【図 7】



【図 8】



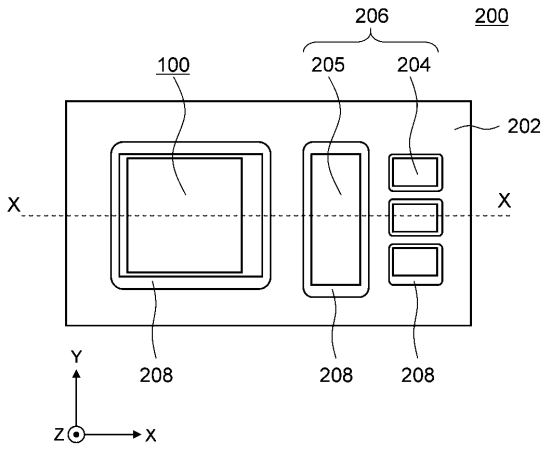
20

30

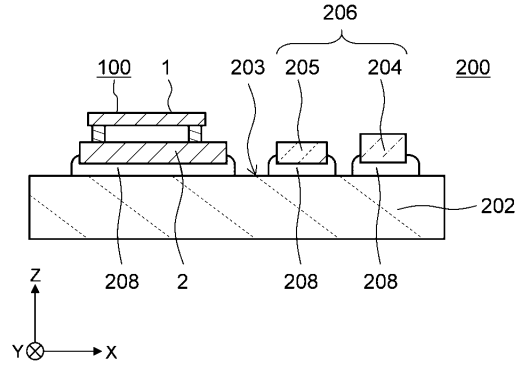
40

50

【 図 9 】

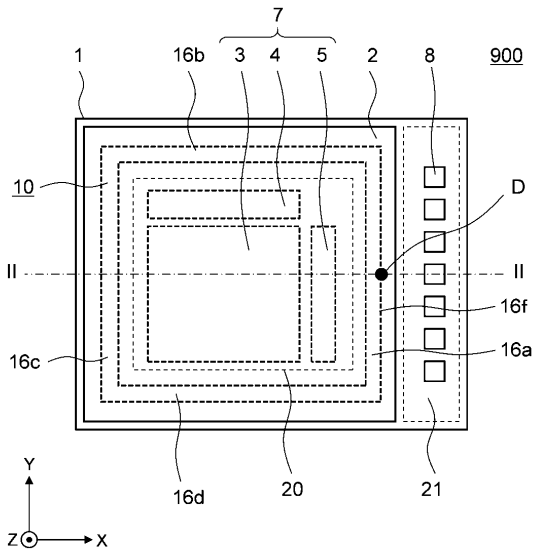


【 図 10 】



10

【 図 11 】



20

30

40

50

フロントページの続き

- (72)発明者 前川 倫宏
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 高橋 貴紀
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- 審査官 花田 尚樹
- (56)参考文献 特開2020-017717(JP,A)
特開2003-133535(JP,A)
特開平05-335435(JP,A)
国際公開第2021/033269(WO,A1)
特開2020-123881(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
H01L 25/07
H01L 23/02
B81B 3/00