



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

229027

(11)

(B1)

(22) Přihlášeno 25 06 82
(21) (PV 4795-82)

(40) Zveřejněno 15 09 83

(45) Vydáno 15 03 86

(51) Int. Cl.³
H 03 K 19/01

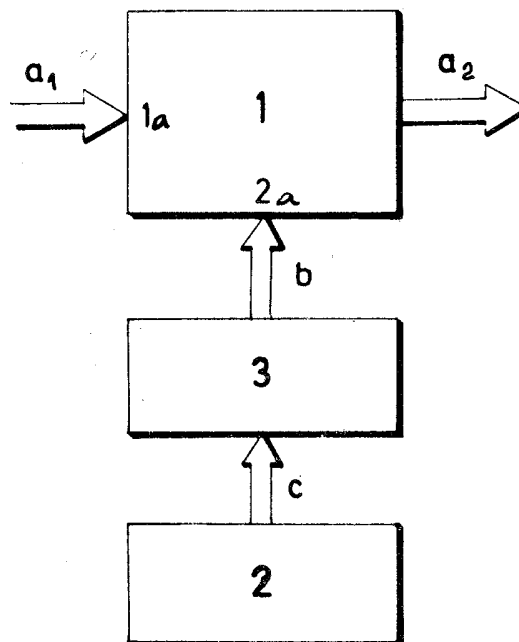
(75)

Autor vynálezu

NEUMANN LIBOR ing., JIČÍN

(54) Paměť RAM logických analyzátorů nebo generátorů slov

Paměť RAM logických analyzátorů nebo generátorů slov, na jejíž první vstupy jsou připojeny vodiče vstupních dat, na jejíž výstupy jsou připojeny vodiče výstupních dat a na jejíž druhé vstupy jsou adresními vodiči připojeny adresovací obvody, přičemž mezi adresovacími obvody a pamětí RAM je zapojena vyrovnávací paměť adresy. Adresovací obvody jsou připojeny na vstupy vyrovnávací paměti vodiči příslušných adresy a výstupy vyrovnávací paměti jsou připojeny adresními vodiči na druhé vstupy paměti RAM.



Vynález se týká paměti RAM logických analyzátorů nebo generátorů slov. V současné době jsou paměti RAM logických analyzátorů nebo generátorů slov adresovány přímo. Minimální doba mezi jednotlivými vzorky je dána součtem vybavovací doby paměti RAM a dobou potřebnou k vytvoření další adresy, zpoždění čítačů, což je nevýhodné.

Uvedenou nevýhodou odstraňuje paměť RAM logických analyzátorů nebo generátorů slov, na jejíž první vstupy jsou připojeny vodiče vstupních dat, na jejíž výstupy jsou připojeny vodiče výstupních dat a na jejíž druhé vstupy jsou adresními vodiči připojeny adresovací obvody podle vynálezu, jehož podstata spočívá v tom, že mezi adresovacími obvody a paměť RAM je zapojena vyrovnávací paměť adresy, přičemž adresovací obvody jsou připojeny na vstupy vyrovnávací paměti adresy vodiči příští adresy a výstupy vyrovnávací paměti adresy jsou připojeny adresními vodiči na druhé vstupy paměti RAM.

Vynález bude nyní blíže vysvětlen podle výkresů, na kterých obr. 1 představuje původní řešení a obr. 2 nové řešení podle vynálezu.

U původního řešení, viz obr. 1, je paměť RAM 1 spojena přímo adresními vodiči b s adresovacími obvody 2. Na první vstupy 1a paměti RAM 1 jsou připojeny vodiče vstupních dat a1 a na výstupy paměti RAM 1 jsou připojeny vodiče výstupních dat a2.

Podle obr. 2, který představuje řešení podle vynálezu, je na druhé vstupy 2a paměti RAM 1 pomocí adresních vodičů b připojena vyrovnávací paměť adresy 3, na jejíž vstupy jsou připojeny adresovací obvody 2 pomocí vodičů příští adresy c.

Podstata paměti RAM logických analyzátorů nebo generátorů slov podle vynálezu spočívá v tom, že paměť RAM 1 je vybavena vyrovnávací pamětí adresy 3, a tím je umožněn současný výběr respektive záznam s paměti nebo do paměti RAM 1 a vytváření nové adresy pomocnými obvody. Tímto zlepšením je možno dosáhnout zrychlení činnosti logických analyzátorů, generátorů slov respektive dalších podobných zařízení až na dvojnásobek.

Funkce paměti RAM logických analyzátorů nebo generátorů slov podle vynálezu je následující:

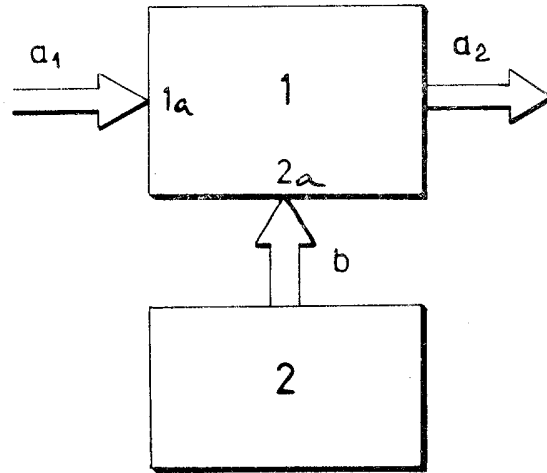
Vyrovnávací paměť adresy 3 obsahuje adresu. V okamžiku, kdy je třeba paměť RAM 1 adresovat touto adresou, je adresa přečtena z vyrovnávací paměti adresy 3. Současně s adresací paměti RAM 1 touto adresou probíhá v adresovacích obvodech 2 generace příští, nové, adresy, která je po ukončení adresace paměti RAM 1 uložena do vyrovnávací paměti adresy 3.

Vynález lze využít v generátorech slov používaných v číslicových obvodech, integrovaných obvodech a dalších. Dále lze vynález použít pro ožívování a opravy složitých číslicových zařízení, například minipočítačů, řídicích jednotek NC strojů, testerů a dalších.

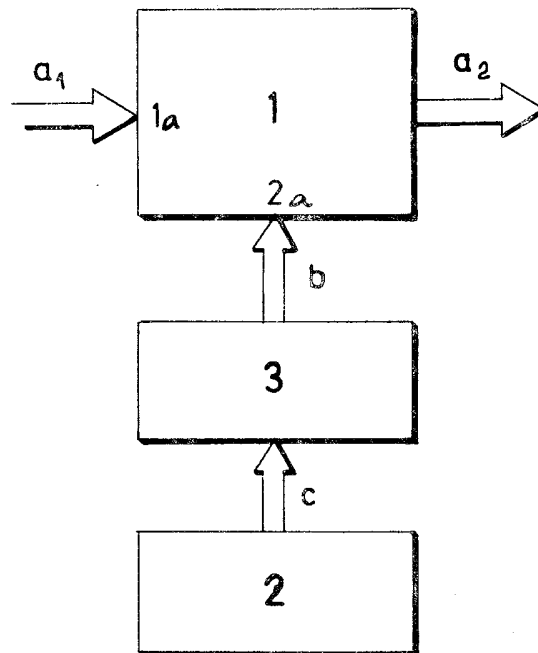
P Ř E D M Ě T V Y N Á L E Z U

Paměť RAM logických analyzátorů nebo generátorů slov, na jejíž první vstupy jsou připojeny vodiče vstupních dat, na jejíž výstupy jsou připojeny vodiče výstupních dat a na jejíž druhé vstupy jsou adresními vodiči připojeny adresovací obvody, vyznačená tím, že mezi adresovacími obvody (2) a paměť RAM (1) je zapojena vyrovnávací paměť adresy (3), přičemž adresovací obvody (2) jsou připojeny na vstupy vyrovnávací paměti adresy (3) vodiči příští adresy (c) a výstupy vyrovnávací paměti adresy (3) jsou připojeny adresními vodiči (b) na druhé vstupy (2a) paměti RAM (1).

229027



OBR. 1



OBR. 2