

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】令和5年10月10日(2023.10.10)

【公開番号】特開2023-52332(P2023-52332A)

【公開日】令和5年4月11日(2023.4.11)

【年通号数】公開公報(特許)2023-067

【出願番号】特願2023-2539(P2023-2539)

【国際特許分類】

G 09 F 9/30 (2006.01)

10

H 01 L 29/786 (2006.01)

【F I】

G 09 F 9/30 338

G 09 F 9/30 348 A

H 01 L 29/78 618 B

H 01 L 29/78 613 Z

G 09 F 9/30 365

【手続補正書】

【提出日】令和5年9月29日(2023.9.29)

20

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

発光素子と、第1のトランジスタと、第2のトランジスタと、を画素回路に有し、

前記第1のトランジスタのソース又はドレインの一方は、前記第2のトランジスタのゲートと電気的に接続している表示装置であって、

30

シリコン半導体層と、

前記シリコン半導体層上の領域を有する絶縁層と、

前記絶縁層上の領域を有しつつ前記第1のトランジスタのゲート電極として機能する領域を有する第1の導電層と、

前記第1の導電層上の領域を有する酸化物半導体層と、

前記酸化物半導体層上面と接する領域を有しつつ前記第1のトランジスタのソース電極又はドレイン電極として機能する領域を有する第2の導電層と、

前記第1の導電層と同層に位置しつつ前記第1の導電層と同一の材料を有する第3の導電層と、

前記第2の導電層と同層に位置しつつ前記第2の導電層と同一の材料を有する第4の導電層と、

40

前記発光素子の電極として機能する領域を有する第5の導電層と、を有し、

前記酸化物半導体層は、前記第1のトランジスタのチャネル形成領域を有し、

前記シリコン半導体層は、前記第2のトランジスタのチャネル形成領域を有し、

前記第2のトランジスタは、前記第3の導電層が少なくとも前記第2のトランジスタのチャネル形成領域及び前記第4の導電層を介して、前記第5の導電層と導通しているとき、

前記第3の導電層と前記第5の導電層との間に流れる電流を制御する機能を有する表示装置。

【請求項2】

発光素子と、第1のトランジスタと、第2のトランジスタと、を画素回路に有し、

50

前記第1のトランジスタのソース又はドレインの一方は、前記第2のトランジスタのゲートと電気的に接続している表示装置であって、

シリコン半導体層と、

前記シリコン半導体層上の領域を有する絶縁層と、

前記絶縁層上の領域を有しあつ前記第1のトランジスタのゲート電極として機能する領域を有する第1の導電層と、

前記第1の導電層上の領域を有する酸化物半導体層と、

前記酸化物半導体層上面と接する領域を有しあつ前記第1のトランジスタのソース電極又はドレイン電極として機能する領域を有する第2の導電層と、

前記第1の導電層と同層に位置しあつ前記第1の導電層と同一の材料を有する第3の導電層と、

前記第2の導電層と同層に位置しあつ前記第2の導電層と同一の材料を有する第4の導電層と、

前記発光素子の電極として機能する領域を有する第5の導電層と、を有し、

前記酸化物半導体層は、前記第1のトランジスタのチャネル形成領域を有し、

前記シリコン半導体層は、前記第2のトランジスタのチャネル形成領域を有し、

前記第2のトランジスタは、前記第3の導電層が少なくとも前記第2のトランジスタのチャネル形成領域及び前記第4の導電層を介して、前記第5の導電層と導通しているとき、

前記第3の導電層と前記第5の導電層との間に流れる電流を制御する機能を有し、

前記酸化物半導体層は、前記シリコン半導体層と重なる領域を有さない表示装置。

10

20

30

40

50

### 【請求項3】

発光素子と、第1のトランジスタと、第2のトランジスタと、を画素回路に有し、

前記第1のトランジスタのソース又はドレインの一方は、前記第2のトランジスタのゲートと電気的に接続している表示装置であって、

シリコン半導体層と、

前記シリコン半導体層上の領域を有する絶縁層と、

前記絶縁層上の領域を有しあつ前記第1のトランジスタのゲート電極として機能する領域を有する第1の導電層と、

前記第1の導電層上の領域を有する酸化物半導体層と、

前記酸化物半導体層上面と接する領域を有しあつ前記第1のトランジスタのソース電極又はドレイン電極として機能する領域を有する第2の導電層と、

前記第1の導電層と同層に位置しあつ前記第1の導電層と同一の材料を有する第3の導電層と、

前記第2の導電層と同層に位置しあつ前記第2の導電層と同一の材料を有する第4の導電層と、

前記発光素子の電極として機能する領域を有する第5の導電層と、を有し、

前記酸化物半導体層は、前記第1のトランジスタのチャネル形成領域を有し、

前記シリコン半導体層は、前記第2のトランジスタのチャネル形成領域を有し、

前記第2のトランジスタは、前記第3の導電層が少なくとも前記第2のトランジスタのチャネル形成領域及び前記第4の導電層を介して、前記第5の導電層と導通しているとき、

前記第3の導電層と前記第5の導電層との間に流れる電流を制御する機能を有し、

前記第2の導電層は、前記シリコン半導体層と重なる領域を有する表示装置。

### 【請求項4】

発光素子と、第1のトランジスタと、第2のトランジスタと、を画素回路に有し、

前記第1のトランジスタのソース又はドレインの一方は、前記第2のトランジスタのゲートと電気的に接続している表示装置であって、

シリコン半導体層と、

前記シリコン半導体層上の領域を有する絶縁層と、

前記絶縁層上の領域を有しあつ前記第1のトランジスタのゲート電極として機能する領域を有する第1の導電層と、

前記第1の導電層上の領域を有する酸化物半導体層と、  
前記酸化物半導体層上面と接する領域を有しあつ前記第1のトランジスタのソース電極又  
はドレイン電極として機能する領域を有する第2の導電層と、  
前記第1の導電層と同層に位置しあつ前記第1の導電層と同一の材料を有する第3の導電  
層と、  
前記第2の導電層と同層に位置しあつ前記第2の導電層と同一の材料を有する第4の導電  
層と、  
前記発光素子の電極として機能する領域を有する第5の導電層と、を有し、  
前記酸化物半導体層は、前記第1のトランジスタのチャネル形成領域を有し、  
前記シリコン半導体層は、前記第2のトランジスタのチャネル形成領域を有し、  
前記第2のトランジスタは、前記第3の導電層が少なくとも前記第2のトランジスタのチ  
ャネル形成領域及び前記第4の導電層を介して、前記第5の導電層と導通しているとき、  
前記第3の導電層と前記第5の導電層との間に流れる電流を制御する機能を有し、  
前記酸化物半導体層は、前記シリコン半導体層と重なる領域を有さず、  
前記第2の導電層は、前記シリコン半導体層と重なる領域を有する表示装置。

10

【請求項5】

請求項1乃至請求項4のいずれか一項において、

前記酸化物半導体層は、Inと、M(MはAl、Ga、Y、またはSn)と、Znと、と  
を有する表示装置。

20

【請求項6】

請求項1乃至請求項5のいずれか一項において、

前記絶縁層は、窒素と、シリコンと、を有する表示装置。

【請求項7】

請求項1乃至請求項6のいずれか一項において、

前記表示装置は、ゲート線側駆動回路を有し、

前記ゲート線側駆動回路は、複数のトランジスタにより形成された回路を有し、

前記複数のトランジスタのそれぞれは、チャネル形成領域にシリコンを有する表示装置。

30

40

50