



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년12월08일  
(11) 등록번호 10-2336161  
(24) 등록일자 2021년12월02일

(51) 국제특허분류(Int. Cl.)  
H03K 17/082 (2006.01) H02H 3/08 (2006.01)  
H03K 17/16 (2006.01) H03K 17/56 (2006.01)  
(52) CPC특허분류  
H03K 17/0828 (2013.01)  
H02H 3/08 (2013.01)  
(21) 출원번호 10-2016-7029690  
(22) 출원일자(국제) 2015년07월09일  
심사청구일자 2020년06월11일  
(85) 번역문제출일자 2016년10월24일  
(65) 공개번호 10-2017-0031085  
(43) 공개일자 2017년03월20일  
(86) 국제출원번호 PCT/EP2015/065712  
(87) 국제공개번호 WO 2016/005501  
국제공개일자 2016년01월14일  
(30) 우선권주장  
62/022,304 2014년07월09일 미국(US)  
14/744,862 2015년06월19일 미국(US)  
(56) 선행기술조사문헌  
KR100171713 B1\*  
(뒷면에 계속)

(73) 특허권자  
파워 인티그레이션즈 스위출런드 게엠베하  
스위스 2504 빌-비엔 요한-렌퍼-슈트라세 15  
(72) 발명자  
탈하임 얀  
스위스 씨에이치-2504 빌/비엔 뢰흐렌베그 65  
(74) 대리인  
리엔목특허법인

전체 청구항 수 : 총 27 항

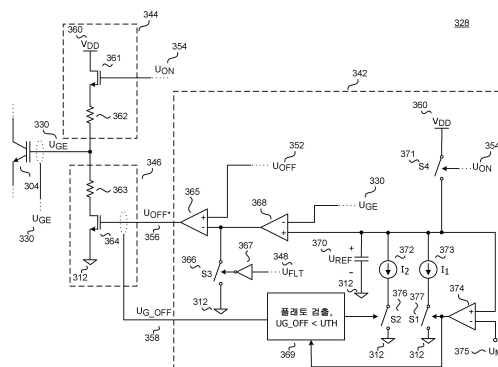
심사관 : 최규돈

(54) 발명의 명칭 동적 타이밍 기능을 지니는 다단 게이트 턴오프

(57) 요약

전력 반도체 스위치(304)를 턴오프하는 회로(342, 346)는 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하도록 연결된 턴오프 트랜지스터(364) 및 턴오프시 상기 전력 반도체 스위치의 제어 단자 상에 걸린 전압( $U_{GE}$ )을 제어하기 위한 피드백 제어 루프를 포함한다. 상기 피드백 루프는 상기 전력 반도체 스위치의 제어 단자의 전압의 측정을 피드백하도록 하는 피드백 경로, 시간 종속 기준 전압( $U_{REF}$ )을 생성하도록 하는 제어 단자 기준 전압 생성기, 상기 시간 종속 기준 전압 및 상기 제어 단자의 전압 간의 차분을 나타내는 오차 신호를 생성하도록 하는 오차 증폭기, 및 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하는 것을 상기 턴오프 트랜지스터에 의해 제어하기 위한 오차 신호 포워드를 전달하도록 하는 포워드 경로를 포함한다.

대표도



(52) CPC특허분류

*H03K 17/163* (2013.01)

*H03K 17/168* (2013.01)

*H03K 17/56* (2013.01)

(56) 선행기술조사문헌

JP2012147492 A

JP2003284318 A

JP06291631 A

US20120249020 A1

\*는 심사관에 의하여 인용된 문헌

---

## 명세서

### 청구범위

#### 청구항 1

단락 회로 또는 과전류가 존재함을 나타내는 고장 신호에 응답하여 전력 반도체 스위치를 턴오프하기 위한 턴오프 동작을 동적으로 제어하도록 구성된 회로로서,

상기 회로는,

수정된 OFF 신호를 사용하여 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하도록 연결된 턴오프 트랜지스터; 및

상기 수정된 OFF 신호를 피드백 제어 루프의 조작 변수로서 사용하여 턴오프시 상기 전력 반도체 스위치의 제어 단자 상에 걸린 전압을 제어하기 위한 피드백 제어 루프;

를 포함하며,

상기 피드백 제어 루프는,

상기 전력 반도체 스위치의 제어 단자의 전압의 측정을 피드백하도록 하는 피드백 경로;

시간 종속 기준 전압을 생성하도록 하는 제어 단자 기준 전압 생성기;

상기 제어 단자의 전압 및 상기 시간 종속 기준 전압 간의 차분을 나타내는 오차 신호를 생성하도록 하는 오차 증폭기; 및

상기 수정된 OFF 신호를 사용하여 상기 오차 신호의 포워드를 상기 턴오프 트랜지스터에 전달하도록 하는 포워드 경로;

를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 2

제1항에 있어서,

상기 전력 반도체 스위치는 밀러 플레토(Miller plateau)를 지니고,

상기 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로는,

밀러 플레토 검출 회로;

를 추가적으로 포함하며,

상기 밀러 플레토 검출 회로는, 상기 전력 반도체 스위치의 제어 단자의 전압이 상기 전력 반도체 스위치의 밀러 플레토의 전압 레벨 미만임을 검출하고 이를 나타내는 신호를 출력하도록 연결되어 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 3

제2항에 있어서,

상기 제어 단자 기준 전압 생성기는, 상기 전력 반도체 스위치의 제어 단자가 상기 전력 반도체 스위치의 밀러 플레토의 전압 레벨 미만임을 나타내는 신호에 응답하여 상기 시간 종속 기준 전압의 시간 변화 비율을 증가시키도록 이루어져 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 4

제2항 또는 제3항에 있어서,

상기 밀러 플레토 검출 회로는, 상기 전력 반도체 스위치의 제어 단자로의 전류 흐름을 검출하도록 연결된 제어

단자 전류 검출 회로를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 5

제2항 또는 제3항에 있어서,

상기 밀러 플레토 검출 회로는, 기준 전압과 상기 전력 반도체 스위치의 제어 단자의 전압을 비교하도록 연결된 전압 비교기를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 6

제2항에 있어서,

상기 밀러 플레토 검출 회로는, 상기 턴오프 트랜지스터의 제어 입력을 사용하여, 상기 전력 반도체 스위치의 제어 단자의 전압이 상기 전력 반도체 스위치의 밀러 플레토의 전압 레벨 미만임을 검출하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 7

제1항에 있어서,

상기 전력 반도체 스위치는 밀러 플레토(Miller plateau)를 지니며,

상기 제어 단자 기준 전압 생성기는,

상기 전력 반도체 스위치가 온 상태에 있는 제1 값으로부터 상기 전력 반도체 스위치의 밀러 플레토의 제2 값으로 상기 시간 종속 기준 전압을 변경하도록 하는 제1 회로; 및

상기 전력 반도체 스위치의 밀러 플레토의 제3 값으로부터 상기 전력 반도체 스위치가 오프 상태에 있는 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 하는 제2 회로;

를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 8

제7항에 있어서,

상기 제1 회로는, 상기 제2 회로가 상기 시간 종속 기준 전압을 변경하는 시간 변화 비율보다 적은 시간 변화 비율로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 9

제7항에 있어서,

상기 제1 회로는, 400나노초 내지 4000나노초에서 상기 제1 값으로부터 상기 제2 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 10

제7항에 있어서,

상기 제2 회로는, 100나노초 내지 2000나노초에서 상기 제3 값으로부터 상기 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 11

제7항에 있어서,

상기 제2 회로는, 10나노초 내지 100나노초에서 상기 제3 값으로부터 상기 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 12

제7항에 있어서,

상기 제2 값은 상기 전력 반도체 스위치의 밀러 플레토보다 높고 상기 제3 값은 상기 전력 반도체 스위치의 밀러 플레토보다 낮은, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 13

제7항에 있어서,

상기 제어 단자 기준 전압 생성기는, 상기 제2 값 및 상기 제3 값 사이에서 상기 시간 종속 기준 전압을 일정하게 유지하도록 하는 회로를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 14

제1항에 있어서,

상기 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로는,

고장 검출 회로;

를 부가적으로 포함하며,

상기 고장 검출 회로는, 상기 전력 반도체 스위치를 통한 전류 통전 고장의 검출에 응답하여 고장 신호를 출력하도록 연결되어 있고,

상기 제어 단자 기준 전압 생성기는, 상기 고장 신호에 응답하여 상기 전력 반도체 스위치가 개방 상태에 있는 상기 시간 종속 기준 전압의 값으로부터 상기 시간 종속 기준 전압을 변경하기 시작하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 15

제14항에 있어서,

상기 고장 검출 회로는, 상기 전력 반도체 스위치의 콜렉터-에미터 전압을 검출하기 위한 회로를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 16

제1항에 있어서,

상기 전력 반도체 스위치를 턴오프하기 위한 신호는 전류이며,

상기 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로는 턴오프 게이트 저항기를 부가적으로 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 17

제1항에 있어서,

상기 전력 반도체 스위치는 IGBT인, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 18

제1항에 있어서,

상기 턴오프 트랜지스터는 NMOS 트랜지스터인, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 19

제1항에 있어서,

상기 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로는,

제어-입력 기준 전압 신호를 생성하는 회로; 및

상기 제어-입력 기준 전압 신호를 상기 전력 반도체 스위치의 제어 단자의 전압과 비교하도록 연결된 제1 비교 회로;

를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 20

제19항에 있어서,

상기 전력 반도체 스위치는 밀러 플레토(Miller plateau)를 지니며,

상기 전력 반도체 스위치의 밀러 플레토의 종료에 이르기 이전의 상기 제어-입력 기준 전압 신호의 레벨이 일정하게 되고 상기 전력 반도체 스위치의 밀러 플레토의 종료를 검출에 응답하여, 상기 제어-입력 기준 전압 신호의 신호 레벨이 감소하게 되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

#### 청구항 21

삭제

#### 청구항 22

단락 회로 또는 과전류가 존재함을 나타내는 고장 신호에 응답하여 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하도록 구성된 턴오프 회로에 있어서,

상기 전력 반도체 스위치는 밀러 플레토(Miller plateau)를 지니며,

상기 턴오프 회로는,

가변 저항을 지니는 소자로서, 상기 전력 반도체 스위치의 제어 입력에 상기 전력 반도체 스위치를 스위치 오프 하는 전위를 제공하도록 연결되는, 가변 저항을 지니는 소자;

검출 회로로서, 상기 전력 반도체 스위치의 제어 입력 전압 또는 제어 입력 전류에 기초하여 상기 전력 반도체 스위치의 밀러 플레토의 종료를 검출하도록 구성되어 있는, 검출 회로; 및

제어 회로로서, 상기 전력 반도체 스위치를 통한 전류 통전 고장의 검출을 나타내는 고장 신호에 응답하여, 가변 저항을 지니는 소자의 저항 값을 폐쇄 제어 루프를 통해 제어하도록 구성되는, 제어 회로;

를 포함하며,

상기 제어 회로는 상기 전력 반도체 스위치의 제어 입력에 존재하는 전압이 시간에 따라 사전에 결정된 비율로 상기 전력 반도체 스위치의 밀러 플레토의 종료 후에 감소하게 되기 위해 상기 저항 값을 제어하도록 구성되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 23

제22항에 있어서,

상기 전력 반도체 스위치의 밀러 플레토의 종료는, 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압을 기반으로 하여 검출되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 24

제23항에 있어서,

상기 전력 반도체 스위치의 밀러 플레토의 종료는, 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압이 결정된 신호 레벨 미만으로 강하하는 경우에 검출되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 25

제24항에 있어서,

상기 결정된 신호 레벨은, 상기 가변 저항을 지니는 소자의 예상 게이트 문턱 전압의 50% 내지 150% 범위에 있

는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 26

삭제

#### 청구항 27

삭제

#### 청구항 28

제22항에 있어서,

상기 검출 회로는 상기 전력 반도체 스위치의 제어 입력에 대한 전류 흐름을 검출하도록 연결된 제어 단자 전류 검출 회로를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 29

제22항에 있어서,

상기 가변 저항을 지니는 소자는 턴오프 트랜지스터이며,

상기 검출 회로는 상기 전력 반도체 스위치의 제어 입력의 전압이 상기 턴오프 트랜지스터의 제어 입력을 사용하여 상기 전력 반도체 스위치의 밀러 플래토의 전압 레벨 미만을 검출하도록 구성되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

#### 청구항 30

삭제

#### 청구항 31

제22항에 있어서,

상기 사전에 결정된 비율은 상기 전력 반도체 스위치의 제어 입력에 존재하는 신호의 폐쇄 루프 제어에 의해 설정되는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 턴오프 회로.

### 발명의 설명

### 기술 분야

[0001] 관련 출원의 전후 참조

[0002] 본원은 발명의 명칭이 "동적 타이밍 기능을 지니는 다단 게이트 턴오프(MULTI-STAGE GATE TURN-OFF WITH DYNAMIC TIMING)"이며 2014년 7월 9일자 출원된 미국 임시출원 제62/022,304호의 우선권을 주장한 것이다.

[0003] 본원은 발명의 명칭이 "동적 타이밍 기능을 지니는 다단 게이트 턴오프(MULTI-STAGE GATE TURN-OFF WITH DYNAMIC TIMING)"이며 2015년 6월 19일자 출원된 미국 출원 제14/744,862호의 우선권을 주장한 것이다.

[0004] 기술분야

[0005] 본 발명은 반도체 스위치용 턴오프 회로들, 능동 클램프 회로 및 반도체 스위치용 턴오프 회로를 포함하는 시스템들 및 반도체 스위치를 턴오프하는 방법들에 관한 것이다.

### 배경 기술

[0006] 단락 회로 상태 및/또는 과전류 상태가 발생하는 경우에, 반도체 스위치(특히 전력 반도체 스위치)를 턴오프하는 방법이 여러 가지 공지되어 있다. 일 예에서는, 상기 반도체 스위치의 제어 입력(예를 들면 게이트 단자)이 제1 및 제2 저항에 연결될 수 있으며, 이 경우에 상기 제1 저항은 정상 동작시 상기 반도체 스위치의 제어 입력을 기준 전위(예를 들면 상기 반도체 스위치의 에미터 전압)에 연결시키고 그럼으로써 상기 반도체 스위치를 턴오프하도록 구성되어 있다. 단락 회로 및/또는 과전류 상태가 발생하는 경우에, 상대적으로 저항값이 높은 제2

저항은 지금부터 상기 기준 전위 및 상기 반도체 스위치의 제어 입력 사이에 연결될 수 있다. 그 결과로, 상기 반도체 스위치의 제어 입력이 방전되는 전류가 감소하게 된다. 상기 반도체 스위치의 제어 입력에 걸린 전압은 정상 동작시보다 덜 신속하게 감소하게 된다. 따라서, 상기 반도체 스위치의 출력에 있는 부하 양단 간의 기생 인덕턴스들에 의해 결정되는 상기 반도체 스위치에서 위험한 과전압 상태가 발생할 수 있게 하는 지나치게 돌발적인 턴오프 동작을 방지하는 것이 가능하다.

## 발명의 내용

- [0007] 반도체 스위치용 제1 턴오프 회로는, 가변 저항을 지니는 소자로서, 상기 반도체 스위치의 제어 입력에 연결되어 있는, 가변 저항을 지니는 소자, 제어-입력 기준 신호를 생성하는 회로, 및 상기 반도체 스위치의 턴오프를 위해 폐쇄 제어 루프에서 상기 제어-입력 기준 신호에 응답하여 상기 가변 저항을 지니는 소자의 저항을 조정하도록 구성된 제어 회로를 포함한다.
- [0008] 폐쇄 제어 루프에서의 상기 가변 저항을 지니는 소자의 조정은 다른 여러 반도체 스위치를 가지고 만족스러운 결과들을 이루는 동적 턴오프 회로를 제공하는 것을 가능하게 한다. 상기 반도체 스위치의 제어 입력을 통한(예를 들면 상기 게이트 입력을 통한) 전류가 상기 가변 저항을 지니는 소자의 조정된 저항을 통해 조정될 수 있으므로, 상기 턴오프 회로가 대응하는 반도체 스위치와 동적으로 매치(match) 되는 것이 가능하다. 선행기술 문헌들의 턴오프 회로들에서는, 상기 제어 입력 전압의 만족스러운 프로파일을 보장하도록 서로 다른 반도체 스위치들에 대해 서로 다른 구성요소들이 사용되어야 한다. 예를 들면, 위의 예에서 이는 서로 다른 타입의 반도체 스위치들에 대해 서로 다른 크기의 저항들을 사용하는 것으로 시사될 수 있다. 만약 이러한 매칭이 이루어지지 않는다면, 이는 (만약 상기 저항이 상대적으로 필요 이상 높게 된다면) 단락 회로 상태가 상대적으로 오래 지속하게 되거나 상기 반도체 스위치의 출력에 있는 부하 양단에 걸린 전압이 충분한 정도에 이르기까지 감소하지 않게 되는 문제를 일으킬 수 있다. 다른 더 복잡한 턴오프 회로들은 상대적으로 개수가 많고 그리고/또는 값이 비싼 구성요소들을 필요로 한다.
- [0009] 반도체 스위치용 제2 턴오프 회로는, 가변 저항을 지니는 소자로서, 상기 반도체 스위치의 제어 입력에 연결되어 있는 가변 저항을 지니는 소자, 상기 반도체 스위치의 제어 입력 전압 또는 상응하는 제어 입력 전류에서 밀러 플래토(Miller plateau)의 종료를 검출하도록 구성된 검출 회로, 및 상기 반도체 스위치의 제어 입력에 존재하는 전압이 사전에 결정된 비율로 밀러 플래토의 종료 후에 감소하게 되는 방식으로 상기 가변 저항을 지니는 소자의 저항 값을 제어하도록 구성된 제어 회로를 포함한다.
- [0010] 상기 반도체 스위치의 턴오프 프로파일을 밀러 플래토의 종로의 검출과 결부시킴으로써, 상기 제2 턴오프 회로는 마찬가지로 서로 다른 반도체 스위치들과 동적으로 매치 될 수 있다. 상기 밀러 플래토(다시 말하면, 상기 반도체 스위치의 제어 입력 및 상기 반도체 스위치의 소스, 에미터 또는 캐소드 입력 간의 전압이 실질적으로 일정하게 유지되도록 상기 제어 입력을 통한 실질적으로 총체적인 전류가 상기 반도체 스위치의 드레인, 컬렉터 또는 애노드 입력 및 상기 제어 입력 간의 기생 커패시턴스의 충전에 기여하게 하는 영역)는 서로 다른 반도체 스위치들에 대해 유사한 범위 내에 (많은 경우에 심지어 여러 범위의 온도 및 프로세스 매개변수에 대해서도) 유사한 범위 내에 있을 수 있다. 예를 들면, 상기 밀러 플래토는 여러 IGBT에서 9.5볼트 내지 11.5볼트일 수 있다. 더군다나, 상기 밀러 플래토의 종로는 반도체 스위치의 드레인, 컬렉터 또는 애노드 전류가 단락 회로 및/또는 과전류 상태시 안전한 레벨로 감소하게 되고 그 반면에 상기 턴오프 동작의 지속이 상기 반도체 스위치의 출력 양단 간의 높은 과전압들을 일으키는 결과가 초래하지 않을 수 있게 되는 시간을 나타낼 수 있다. 따라서, 반도체 스위치의 턴오프 특성의 변화에 대한 유리한 동적 스위칭 포인트가 선택될 수 있다.
- [0011] 제1 실시 예에서는, 반도체 스위치용 턴오프 회로가, 가변 저항을 지니는 소자로서, 상기 반도체 스위치의 제어 입력에 연결되어 있는, 가변 저항을 지니는 소자, 제어-입력 기준 신호를 생성하는 회로, 및 상기 반도체 스위치의 턴오프를 위해 폐쇄 제어 루프에서 상기 제어-입력 기준 신호에 응답하여 상기 가변 저항을 지니는 소자의 저항을 조정하도록 구성된 제어 회로를 포함한다.
- [0012] 이러한 턴오프 회로는 이하의 특징들 중 하나 이상을 지닐 수 있다. 예를 들면, 상기 가변 저항을 지니는 소자는 반도체 스위치이다. 한 부가적인 예에서는, 상기 가변 저항을 지니는 소자가 MOSFET 반도체 스위치이다. 또한, 상기 가변 저항을 지니는 소자의 가변 저항은 상기 반도체 스위치의 소스, 캐소드 또는 에미터 단자 및 드레인, 애노드 또는 컬렉터 간에 형성된다. 더욱이, 상기 가변 저항을 지니는 소자는 기준 전위 및 상기 반도체 스위치의 제어 입력 간의 부가적인 저항과 직렬로 연결되어 있다. 예를 들면, 상기 제어-입력 기준 신호는 제1 비율의 제1 강하, 실질적으로 일정한 신호 레벨을 지니는 영역, 및 제2 비율의 제2 강하를 지닌다. 다른 일 예로서는, 상기 제2 비율이 상기 제1 비율보다 높다. 더욱이, 상기 제1 및 제2 비율들이 시간에 따라 변할 수 있



다. 한 추가적인 예에서는, 상기 턴오프 회로가 상기 반도체 스위치의 제어 입력 전압 또는 제어 입력 전류에서 밀러 플레토의 종료를 검출하도록 구성된 검출 회로를 추가적으로 포함하며, 이 경우에 상기 제어-입력 기준 신호를 생성하는 회로는 사전에 결정된 비율로 밀러 플레토의 종료를 검출에 응답하여 상기 제어-입력 기준 신호의 레벨을 감소시키도록 구성되어 있다. 또한, 밀러 플레토의 종료는 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압을 기반으로 하여 검출된다. 더욱이, 밀러 플레토의 종료는 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압이 결정된 신호 레벨 미만으로 강하할 때 검출된다. 예를 들면, 상기 사전에 결정된 신호 레벨은 상기 가변 저항을 지니는 소자의 예상 게이트 문턱 전압의 50% 내지 150% 범위에 있다. 다른 일 예에서는, 상기 사전에 결정된 신호 레벨은 0.3 내지 2볼트 범위에 있다. 또한, 상기 사전에 결정된 신호 레벨은 상기 가변 저항을 지니는 소자와 동일한 기술을 기반으로 하여 이루어진 제2 소자에 의해 그리고 기준 전류에 의해 결정된다. 어떤 경우에는, 상기 제2 소자의 면적 또는 게이트 폭은 상기 가변 저항을 지니는 소자의 면적 또는 게이트 폭의 K배이고, 상기 기준 전류는 이러한 기준 전류가 상기 밀러 플레토의 종료용으로 구성된 상기 가변 저항을 지니는 소자의 출력 전류의 문턱 값의 K배 이도록 선택된다. 예를 들면, 상기 기준 전류는 상기 가변 저항을 지니는 제2 소자의 제어 입력, 특히 상기 가변 저항을 지니는 제2 소자의 게이트에 그리고 상기 가변 저항을 지니는 제2 소자의 출력, 특히 상기 가변 저항을 지니는 제2 소자의 드레인에 연결되어 있다. 또한, 상기 기준 전류는 100마이크로암페어 미만 이도록 선택되고 K는 1% 미만 이도록 선택된다. 어떤 경우에는, 밀러 플레토의 종료에 이르기 이전의 상기 제어-입력 기준 신호의 레벨이 실질적으로 일정하게 되고 상기 밀러 플레토의 종료를 검출에 응답하여, 상기 제어-입력 기준 신호의 신호 레벨이 사전에 결정된 비율로 감소하게 된다. 더욱이, 상기 턴오프 회로는 더군다나 상기 반도체 스위치의 제어 입력에 걸린 전압을 검출하는 회로를 포함한다. 다른 일 예에서와같이, 상기 제어 회로는 상기 반도체 스위치의 제어 입력에 걸린 전압 및 상기 제어-입력 기준 신호에 응답하여 상기 가변 저항을 지니는 소자의 저항을 조정하도록 구성되어 있다. 또한, 상기 제어 회로는 상기 반도체 스위치의 제어 입력에 걸린 전압과 상기 제어-입력 기준 신호를 비교하도록 하는 제1 비교 회로를 포함한다. 예를 들면, 상기 제1 비교 회로의 출력에 응답하여 상기 가변 저항을 지니는 소자를 위한 제어 신호를 생성하는 회로. 예를 들면, 상기 제어 신호를 생성하는 회로는 제2 비교 회로를 포함하며, 상기 제2 비교 회로는 상기 반도체 스위치의 고장 상태를 나타내는 고장 신호와 상기 제1 비교 회로의 출력의 비교에 응답하여 상기 가변 저항을 지니는 소자를 위한 제어 신호를 생성하도록 구성되어 있다. 또한, 상기 턴오프 회로는 상기 반도체 스위치의 고장 상태를 나타내는 고장 신호를 수신하도록 구성되어 있다. 더욱이, 상기 반도체 스위치의 고장 상태는 단락 회로 상태 및/또는 과전류 상태이다. 다른 일 예에서는, 상기 반도체 스위치가 전력 반도체 스위치이다. 또다른 일 예에서는, 상기 전력 반도체 스위치가 IGBT, IEGT, 전력 MOSFET 또는 전력 바이폴라 트랜지스터이다. 어떤 경우에는, 상기 턴오프 회로가 더군다나 능동 클램핑 회로를 포함한다. 예를 들면, 밀러 플레토의 종료가 상기 가변 저항을 지니는 소자 양단 간의 전압을 기반으로 하여 검출된다. 또한, 밀러 플레토의 종료가 상기 반도체 스위치의 제어 입력에 걸린 전류를 기반으로 하여 검출된다. 더욱이, 밀러 플레토의 종료가 상기 반도체 스위치 양단 간의 전압을 기반으로 하여 검출된다. 어떤 경우에는, 밀러 플레토의 종료가 상기 반도체 스위치를 통한 유용한 전류를 기반으로 하여 검출된다. 예를 들면, 상기 제어 회로는 상기 가변 저항을 지니는 소자 양단 간의 전압 및 상기 제어-입력 기준 신호, 상기 반도체 스위치의 제어 입력에 걸린 전류, 상기 반도체 스위치 양단 간의 전압 또는 상기 반도체 스위치를 통한 유용한 전류를 기반으로 하여 상기 가변 저항을 지니는 소자의 저항을 검출하도록 구성되어 있다. 다른 일 예에서는, 제어-입력 기준 신호를 생성하는 회로는 2개 이상의 전류원 및 하나의 커패시터를 포함하며, 상기 커패시터는 고장 상태시 상기 2개 이상의 전류원으로부터 방전되도록 구성되어 있다. 또한, 상기 커패시터는 상기 반도체 스위치의 턴온 동작 후에 사전에 결정된 전압에 연결되어 있다. 더욱이, 상기 2개 이상의 전류원 중 제1 전류원은 밀러 플레토의 종료가 검출된 시간 후에 상기 커패시터를 방전하도록 구성되어 있다. 어떤 경우에는, 상기 2개 이상의 전류원 중 제2 전류원이 문턱 전압이 상기 커패시터 양단 간에 존재하는 시간에 이르기까지 상기 커패시터를 방전하도록 구성되어 있다. 예를 들면, 상기 턴오프 회로는 더군다나 비활성화 회로를 포함하며, 상기 비활성화 회로는 비활성화 신호에 응답하여 상기 제어 회로가 상기 제어-입력 기준 신호에 응답하여 상기 가변 저항을 지니는 소자의 저항을 조정하는 것을 방지한다.

[0013] 제2 실시 예에서는, 턴오프 시스템이 상기 제1 실시 예의 턴오프 회로들 중 하나의 턴오프 회로 및 상기 턴오프 회로의 하나 이상의 특징들, 결정된 문턱 전압 미만으로 상기 반도체 스위치의 출력 전압을 유지하는 데 필요한 정도에 이르기까지 상기 반도체 스위치의 구동기 회로의 출력 전압을 능동적으로 증가시키도록 구성된 능동 클램핑 회로, 및 선택 신호에 응답하여 고장 상태시 상기 반도체 스위치를 턴오프하도록 상기 턴오프 회로 또는 상기 능동 클램핑 회로를 활성화하는 선택 회로를 포함한다.

[0014] 상기 턴오프 시스템은 이하의 특징들 중 하나 이상을 지닐 수 있다. 예를 들면, 상기 능동 클램핑 회로의 출력

은 상기 가변 저항을 지니는 소자의 제어 입력에 연결되어 있다. 또한, 상기 능동 클램핑 회로는 상기 반도체 스위치의 소스, 콜렉터 또는 캐소드 입력 및 상기 가변 저항을 지니는 소자의 제어 입력 간의 전압이 사전에 결정된 문턱 전압에 근접하게 될 때 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압을 감소시킨다. 더욱이, 상기 턴오프 시스템은 상기 능동 클램핑 회로가 활성화될 경우에 상기 가변 저항을 지니는 소자의 제어 입력에 대한 상기 제어-입력 기준 신호의 연결이 방지되는 방식으로 구성되어 있다.

[0015] 제3 실시 예에서는, 반도체 스위치용 턴오프 회로가, 가변 저항을 지니는 소자로서, 상기 반도체 스위치의 제어 입력에 연결되어 있는, 가변 저항을 지니는 소자, 상기 반도체 스위치의 제어 입력 전압 또는 제어 입력 전류에서 밀러 플레토의 종료를 검출하도록 구성된 검출 회로, 및 상기 반도체 스위치의 제어 입력에 존재하는 전압이 사전에 결정된 비율로 밀러 플레토의 종료 후에 감소하게 되는 방식으로 상기 가변 저항을 지니는 소자의 저항 값을 제어하도록 구성된 제어 회로를 포함한다.

[0016] 상기 턴오프 회로는 이하의 특징들 중 하나 이상을 지닐 수 있다. 예를 들면, 밀러 플레토의 종료가 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압을 기반으로 하여 검출된다. 어떤 경우에는, 밀러 플레토의 종료가 상기 가변 저항을 지니는 소자의 제어 입력에 걸린 전압이 결정된 신호 레벨 미만으로 강하할 때 검출된다. 또한, 상기 사전에 결정된 신호 레벨은 상기 가변 저항을 지니는 소자의 예상 게이트 문턱 전압의 50% 내지 150% 범위에 있다. 더욱이, 상기 사전에 결정된 신호 레벨은 0.3 내지 2볼트이다. 예를 들면, 밀러 플레토의 종료에 이르기 이전의 제어-입력 기준 신호의 레벨은 실질적으로 일정하게 되며, 상기 밀러 플레토의 종로의 검출에 응답하여, 상기 제어-입력 기준 신호의 신호 레벨이 감소하게 된다.

[0017] 제4 실시 예에서는, 반도체 스위치를 턴오프하는 방법이 제어-입력 기준 신호를 생성하는 단계 및 가변 저항을 지니는 소자로서, 상기 반도체 스위치의 제어 입력에 연결되어 있는, 가변 저항을 지니는 소자의 저항을, 폐쇄 제어 루프에서 상기 제어-입력 기준 신호에 응답하여, 조정하는 단계를 포함한다.

[0018] 제5 실시 예에서는, 전력 스위치를 제어하도록 스위치 제어기에서 사용하기 위한 구동기 회로가 온(on) 신호를 수신하도록 연결된 온-상태 구동기로서, 온-상태 구동기가 상기 온 신호에 응답하여 상기 전력 스위치를 턴온하도록 제1 제어 신호를 출력하고 상기 제1 제어 신호가 고 문턱 값과 실질적으로 동일한, 온-상태 구동기, 오프(off) 신호를 수신하도록 연결된 오프-상태 구동기로서, 오프-상태 구동기가 상기 오프 신호에 응답하여 상기 전력 스위치를 턴오프하도록 상기 제1 제어 신호를 출력하고 상기 제1 출력 신호가 저 문턱 값에 실질적으로 동일한, 오프-상태 구동기, 및 상기 제1 제어 신호를 수신하도록 연결된 완만한 셧다운(soft shutdown) 회로로서, 완만한 셧다운 회로가 고장 상태에 응답하여 폐쇄 루프에서 상기 제1 제어 신호를 조절하고, 완만한 셧다운 회로가 소정 시간 간격 동안 상기 제1 제어 신호를 상기 고 문턱 값으로부터 중간 문턱 값으로 감소시키며 그 후에 상기 제1 제어 신호를 상기 저 문턱 값으로 감소시키고, 상기 소정 시간 간격은 상기 전력 스위치의 밀러 플레토의 종료에 응답하여 종료되는, 완만한 셧다운 회로를 포함한다.

[0019] 상기 구동기 회로는 이하의 특징들 중 하나 이상을 지닐 수 있다. 예를 들면, 상기 완만한 셧다운 회로는 상기 오프 신호가 제1 문턱 값에 이르게 될 때 상기 전력 스위치의 밀러 플레토의 종료를 검출한다. 다른 일 예에서는, 상기 오프-상태 구동기가 트랜지스터를 부가적으로 포함하며, 상기 완만한 셧다운 회로는 상기 트랜지스터의 게이트 전류 또는 게이트 전압을 나타내는 게이트 신호를 수신하도록 구성되어 있고 상기 트랜지스터의 게이트 신호가 제1 문턱 값에 이르게 될 때 상기 전력 스위치의 밀러 플레토의 종료를 검출한다. 또한, 상기 전력 스위치의 밀러 플레토의 종료는 상기 트랜지스터의 게이트 신호가 블랭킹 시간(blanking time) 후에 제1 문턱 값에 이르게 될 때 검출된다. 더욱이, 상기 셧다운 회로는 기준 신호 및 상기 제1 제어 신호를 수신하도록 연결된 증폭기를 포함하며, 상기 기준 신호는 소정 시간 간격 동안 상기 고 문턱 값으로부터 상기 중간 문턱 값으로 감소한 다음에 상기 전력 스위치의 밀러 플레토의 종료 및 고장 상태에 응답하여 저 문턱 값으로 감소한다. 어떤 경우에는, 상기 트랜지스터의 게이트 신호가 블랭킹 시간 후에 제1 문턱 값에 이르게 될 때 상기 전력 스위치의 밀러 플레토의 종료가 검출되며, 상기 블랭킹 시간은 상기 기준 신호가 상기 중간 문턱 값과 실질적으로 동일할 때 종료될 수 있다. 예를 들면, 상기 기준 신호는 만약 어떠한 고장 신호도 존재하지 않는다면 소정 시간 간격 동안 실질적으로 상기 중간 문턱 값과 동일하지 않게 된다. 다른 일 예로서, 상기 구동기 회로는 능동 클램핑 신호를 수신할 수 있으며, 상기 완만한 셧다운 회로는 상기 능동 클램핑 신호가 제1 문턱 값 및 제2 문턱 값 사이에 있을 때 디스에이블(disable)된다. 상기 능동 클램핑 신호는 상기 제1 제어 신호 이전에 상기 전력 스위치를 턴오프하는 추가 전류를 포함한다. 더욱이, 상기 고장 상태는 상기 전력 스위치에 대한 과전류 상태일 수 있다.

[0020] 제6 실시 예에서는, 전력 반도체 스위치를 턴오프하는 회로가 상기 전력 반도체 스위치를 턴오프하기 위한 신호

를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하도록 연결된 턴오프 트랜지스터 및 턴오프시 상기 전력 반도체 스위치의 제어 단자 상에 걸린 전압을 제어하는 피드백 제어 루프를 포함한다. 상기 피드백 제어 루프는 상기 전력 반도체 스위치의 제어 단자의 전압의 측정을 피드백하도록 하는 피드백 경로, 시간 종속 기준 전압을 생성하도록 하는 제어 단자 기준 전압 생성기, 상기 시간 종속 기준 전압 및 상기 제어 단자의 전압 간의 차분을 나타내는 오차 신호를 생성하도록 하는 오차 증폭기 및 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하는 것을 상기 턴오프 트랜지스터에 의해 제어하기 위해 오차 신호 포워드를 전달하도록 하는 포워드 경로를 포함한다.

[0021]

상기 회로는 이하의 특징들 중 하나 이상을 지닐 수 있다. 예를 들면, 상기 회로는 상기 전력 반도체 스위치의 제어 단자의 전압이 상기 반도체 스위치의 밀러 플레토 부근의 전압 레벨 미만임을 검출하고 이를 나타내는 신호를 출력하도록 연결된 밀러 플레토 검출 회로를 부가적으로 포함한다. 다른 일 예로서, 상기 제어 단자 기준 전압 생성기는 상기 전력 반도체 스위치의 제어 단자가 상기 밀러 플레토 부근의 전압 레벨 미만임을 나타내는 신호에 응답하여 상기 시간 종속 기준 전압의 시간 변화 비율을 증가시키도록 이루어져 있다. 어떤 경우에는, 상기 밀러 플레토 검출 회로가 상기 전력 반도체 스위치의 제어 단자에 대한 전류 흐름을 검출하도록 연결된 제어 단자 전류 검출 회로를 포함한다. 또한, 상기 밀러 플레토 검출 회로는 기준 전압과 상기 전력 반도체 스위치의 제어 단자를 비교하도록 연결된 전압 비교기를 포함한다. 더욱이, 상기 제어 단자 기준 전압 생성기는 상기 전력 반도체 스위치가 온 상태에 있게 되는 제1 값으로부터 상기 전력 반도체 스위치의 밀러 플레토 부근의 제2 값으로 상기 시간 종속 기준 전압을 변경하도록 하는 제1 회로 및 상기 전력 반도체 스위치의 밀러 전압 부근의 제3 값으로부터 상기 전력 반도체 스위치가 오프 상태에 있게 되는 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 하는 제2 회로를 포함한다. 예를 들면, 상기 제1 회로는 상기 제2 회로가 상기 기준 전압을 변경하도록 하는 시간 변화 비율보다 적은 시간 변화 비율로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있다. 다른 일 예로서, 상기 제1 회로는 400나노초 내지 4000나노초에서 상기 제1 값으로부터 상기 제2 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있다. 어떤 경우에는, 상기 제2 회로가 100나노초 내지 2000나노초에서 상기 제3 값으로부터 상기 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있다. 다른 일 예에서는, 상기 제2 회로가 10나노초 내지 100나노초에서 상기 제3 값으로부터 상기 제4 값으로 상기 시간 종속 기준 전압을 변경하도록 이루어져 있다. 또한, 상기 제2 값은 상기 전력 반도체 스위치의 밀러 플레토보다 높고 상기 제3 값은 상기 전력 반도체 스위치의 밀러 플레토보다 낮다. 더욱이, 상기 제어 단자 기준 전압 생성기는 상기 제2 값 및 상기 제3 값 사이에서 상기 시간 종속 기준 전압을 일정하게 유지하도록 하는 회로를 포함한다. 몇몇 예들에서는, 고장 검출 회로가 상기 전력 반도체 스위치를 통한 전류 통전 고장의 검출에 응답하여 고장 신호를 출력하도록 연결되어 있으며, 상기 제어 단자 기준 전압 생성기는 상기 고장 신호에 응답하여 상기 전력 반도체 스위치가 개방 상태에 있게 하는 값으로부터 상기 기준 전압을 변경하기 시작한다. 다른 일 예로서, 상기 고장 검출 회로는 상기 전력 반도체 스위치의 콜렉터-에미터 전압을 검출하기 위한 회로를 포함한다. 또한, 상기 전력 반도체 스위치를 턴오프하기 위한 신호는 전류이며 상기 회로는 턴오프 게이트 저항기를 부가적으로 포함한다. 더욱이, 상기 전력 반도체 스위치는 IGBT이다. 어떤 경우에는, 상기 턴오프 트랜지스터가 NMOS 트랜지스터이다.

[0022]

비-제한적이며 완전한 것으로 망라하지 않는 대표적인 본 발명의 실시 예들이 이하 도면들을 참조하여 설명될 것이며, 상기 도면들에서는 별도로 지정하지 않는 한 동일한 참조부호들이 다른 도면들에서 동일한 구성요소들을 언급한다.

### 도면의 간단한 설명

[0023]

도 1a는 소비자에게 전기 에너지를 제공하는 대표적인 장치로서, 본원 명세서에 기재되어 있는 턴오프 회로들을 지니는 반도체 스위치들을 위한 제어 회로를 지니는, 장치를 보여주는 도면이다.

도 1b는 반도체 스위치의 제어 단자 양단 간의 전압들의 대표적인 신호 프로파일들 및 정상 동작시 또는 단락 회로 상태시 반도체 스위치 양단 간의 전압의 신호 프로파일들을 보여주는 도면이다.

도 2는 능동 클램핑 회로 및 본원 명세서에 기재되어 있는 턴오프 회로를 지니는 반도체 스위치를 위한 대표적인 제어 회로를 보여주는 도면이다.

도 3은 대표적인 턴오프 회로를 보여주는 도면이다.

도 4는 본원 명세서에 기재되어 있는 턴오프 회로들을 지니는 반도체 스위치들을 위한 제어 회로를 지니는 시스템에서의 대표적인 신호 프로파일들을 보여주는 도면이다.

도 5는 능동 클램핑 회로와 결합한 대표적인 턴오프 회로를 보여주는 도면이다.

도 6은 대표적인 턴오프 회로에서의 시뮬레이트된 신호 프로파일들을 보여주는 도면이다.

도 7은 밀러 플레토(Miller Plateau)의 종료를 검출하는 회로에서 문턱 전압을 생성하는 대표적인 회로를 보여주는 도면이다.

### 발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 광범위한 이해를 가능하게 하도록 이하의 설명에서는 여러 세부사항이 제공될 것이다. 그러나 본 기술분야에 숙련된 자에게는 명백하겠지만 본 발명을 구현하기 위해 특정한 세부사항이 필요한 것은 아니다. 공지되어 있는 장치들 및 방법들은 본 발명의 이해를 불필요하게 방해하지 않도록 다른 관점에서 구체적으로 설명되지 않을 것이다.
- [0025] 본 설명에서는, "구현 예", "구성 예", "일 예" 또는 "예"에 대한 참조는 본 실시 예와함께 기재되어 있는 특정한 특징, 구조 또는 속성이 본 발명의 적어도 한 실시 예에 포함되는 것임을 의미한다. 따라서, 본 설명의 서로 다른 관점들에서 사용된 문구들 "한 구현 예에서", "한 실시 예에서", "일 예"나 "일 예에서"가 모두 동일한 실시 예 또는 동일한 예에 관련된 것일 필요는 없다.
- [0026] 그 외에도, 상기 특정한 특징들, 구조들 또는 속성들은 하나 이상의 실시 예들 또는 예들에서 임의의 원하는 적합한 조합들 및/또는 부분적 조합들로 결합될 수 있다. 특별한 특징들, 구조들 또는 속성들은 집적 회로 내에, 전자 회로 내에, 회로 로직 내에 또는 위에서 설명한 기능을 제공하는 다른 적합한 구성요소들 내에 포함될 수 있다. 더군다나, 본 기술분야에 숙련된 자에게 설명할 목적으로 첨부도면들이 사용된 것이고 첨부도면들이 일정한 비율로 정확하게 예시될 필요가 없다는 점을 참고하는 것이 바람직할 것이다.
- [0027] 도 1a에는 전기 에너지를 소비자(110)에게 제공하는 장치(100)(또한 전력 변환기라고도 언급됨)가 도시되어 있으며, 상기 장치는 본원 명세서에 기재되어 있는 턴오프 회로들을 지니는 반도체 스위치들을 위한 제어 회로를 지닌다. 그러나 에너지의 흐름은 다른 방향으로 향하게 될 수 있다. 이 경우에는, 요소(110)가 생성 유닛이다. 다른 장치들에서는, 요소(110)가 소비자로서 그리고 생성 유닛으로서 양자 모두 서로 다른 동작 상태들로 동작 가능하다. 이하의 내용에서는, 단지 방금 언급한 경우들(에너지가 서로 다른 출력들에서 제공될 수 있는 경우들)을 모두 포함하는 에너지 제공 장치만이 검토될 것이다. 상기 장치는 서로 연결되어 있는 2개의 전력 반도체 스위치(104, 106)를 포함한다. 그 외에도, 상기 장치(100)는 DC 입력 전압(102)( $U_{IN}$ )을 수신할 수 있다. 상기 장치는 상기 전력 반도체 스위치들(104, 106)을 제어함으로써 전기 에너지를 상기 입력으로부터 상기 소비자(110)가 연결되어 있는 출력으로(또는 이와는 반대 방향으로) 전송하도록 구성되어 있다. 이 경우에, 상기 전기 에너지 제공 장치는 상기 소비자에 대한 출력인 전압 레벨들, 전류 레벨들 또는 2개의 변수의 조합을 제어할 수 있다. 도 1a에 도시된 예에서는, 상기 전력 반도체 스위치들(104, 106)이 IGBT들이다.
- [0028] 이하의 내용에서는, 상기 장치들 및 방법들이 IGBT들의 예를 사용하여 설명될 것이다. 그러나 본원 명세서에 기재되어 있는 턴오프 장치들은 IGBT들과 함께 사용하는 것으로 한정되는 것이 아니다. 그 대신에, 상기 턴오프 장치들은 또한 다른 전력 반도체 스위치들과 결합하여 사용될 수 있다. 예를 들면, 금속 산화물 반도체 전계 효과 트랜지스터(metal-oxide semiconductor field-effect transistor; MOSFET)들, 바이폴라 트랜지스터(BJT)들, 주입 증가형 게이트 트랜지스터(injection-enhancement gate transistor; IEGT)들 및 게이트 턴오프 사이리스터(gate turn-off thyristor; GTO)들이 본원 명세서에 기재되어 있는 턴오프 장치들과 함께 사용될 수 있다. 본원 명세서에 기재되어 있는 턴오프 장치들은 또한 질화갈륨(gallium nitride; GaN) 반도체들 또는 탄화규소(silicon carbide; SiC) 반도체들을 기반으로 하여 이루어지는 전력 반도체 스위치들과 함께 사용될 수 있다.
- [0029] 스위치 오프 상태에서의 전력 반도체 스위치의 최대 공칭 콜렉터-에미터, 애노드-캐소드 또는 드레인-소스 전압은 500V보다 높을 수 있으며, 바람직하게는 2 kV보다 높을 수 있다.
- [0030] 그 외에도, 본원 명세서에 기재되어 있는 턴오프 장치들은 전력 반도체 스위치들과 함께 사용하는 것으로 한정되지 않는다. 따라서, 다른 반도체 스위치들이 또한, 본원 명세서에 기재되어 있는 턴오프 장치들과 함께 사용될 수 있다. 본원 명세서에 언급되어 있는 효과들 및 이점들은 또한 다른 반도체 스위치들을 지니는 시스템들에 적어도 부분적으로 존재할 수 있다.
- [0031] IGBT들이 이하에서 검토되기 때문에, 상기 전력 반도체 스위치의 단자들은 "콜렉터", "게이트", 및 "에미터"라고 언급될 것이다. 그러나 위에서 이미 설명한 바와 같이 상기 상기 장치들 및 방법들이 IGBT들로 한정되지는



않는다. 불필요하게 장황한 설명들을 회피하기 위해, 본원 명세서에서 지칭되는 "에미터"는 또한 "소스" 또는 "캐소드"로 표시되는 상응하는 전력 반도체 스위치들의 단자를 포함한다. 마찬가지로, 본원 명세서에서 언급되는 용어 "컬렉터"는 또한 "드레인" 또는 "애노드"로 표시되는 단자를 포함하며, 용어 "게이트"는 "베이스"로 표시되는 상응하는 전력 반도체 스위치들의 단자를 나타낸다. 이하의 내용에서는, 용어 "컬렉터-에미터 전압"이 또한 "드레인-소스 전압" 및 "캐소드-애노드 전압"을 포함하며 용어들 "컬렉터 전압" 및 "에미터 전압"이 또한 "드레인 전압" 또는 "애노드 전압" 및 "소스 전압" 또는 "캐소드 전압"을 각각 포함한다.

[0032] 상기 전력 반도체 스위치들(104, 106)은 각각 제1 및 제2 제어 회로(118, 120)에 의해 제어된다. 상기 제어 회로들은 상기 제1 및 제2 IGBT들의 스위칭 시간들을 제어하도록 제1 및 제2 게이트-에미터 구동기 신호(130, 132)( $U_{GE1}$ ,  $U_{GE2}$ )를 제공한다. 제어 회로들(118, 120) 양자 모두는 선택 사항으로 차례로 시스템 제어기(114)에 의해 제어될 수 있다. 상기 시스템 제어기(114)는 시스템 입력 신호들(116)을 수신하기 위한 입력을 지닐 수 있다. 도 1a에 도시된 예에서는, 하프-브리지 구성을 지니는 2개의 전력 반도체 스위치(104, 106)가 예시되어 있다. 그러나 상기 턴오프 장치들은 또한 다른 위상학적 구조들에서 사용될 수 있다. 예를 들면, 제어 회로 또는 전력 반도체 스위치 양단 간의 전압의 프로파일을 검출하는 장치를 지니는 단일의 전력 반도체 스위치(예를 들면 단일의 IGBT)가 결합될 수 있다. 다른 예들에서는, 6개의 전력 반도체 스위치 또는 12개의 전력 반도체 스위치를 지니는 3-상 시스템에서, 상기 전력 반도체 스위치들 각각이 전력 반도체 스위치 양단 간의 전압의 프로파일을 검출하는 장치를 지닐 수 있다.

[0033] 게이트-에미터 구동기 신호의 출력 외에도, 상기 제어 회로들(118, 120)은 상기 전력 반도체 스위치들(104, 106) 양단 간에 존재하는 전압들을 나타내는 신호들을 수신한다. 상기 신호들은 전압 신호들일 수도 있고 전류 신호들일 수도 있다. 도 1a에 도시된 예에서는, 각각의 제어 회로(118, 120)가 각각의 경우에 하나의 신호를 지니고 이는 컬렉터-에미터 전압을 나타내며 컬렉터-에미터 전압 신호(122, 124)( $U_{CE1}$ ,  $U_{CE2}$ )로서 표시되어 있다.

[0034] 도 1a에는 개별 제어 회로들로서 제어 회로들(118, 120)이 도시되어 있다. 그러나 상기 2개의 제어 회로(118, 120)는 또한 단일 회로로 결합될 수 있다. 이 경우에, 단일의 제어 회로는 2개의 전력 반도체 스위치(104, 106)를 제어한다. 더군다나, 제2 게이트-에미터 구동기 신호(132)( $U_{GE2}$ )는 반전된 제1 게이트-에미터 구동기 신호(130)( $U_{GE1}$ )일 수 있다.

[0035] 상기 2개의 제어 회로(118, 120)는 본원 명세서에 기재되어 있는 턴오프 장치들 중 하나를 포함한다. 단락 회로 상태 및/또는 과전류 상태의 확립에 응답하여, 대응하는 전력 반도체 스위치(104, 106)가 본원 명세서에 기재되어 있는 턴오프 장치들의 도움으로 턴오프될 수 있다.

[0036] 도 1b에는 정상 동작시 및 단락 회로 상태시 반도체 스위치 양단 간의 전압의 신호 프로파일 및 반도체 스위치의 제어 단자 양단 간의 전압들의 대표적인 신호 프로파일들이 도시되어 있다. 도 1b의 절반 상단부분에는 게이트 단자 및 에미터 단자 간의 전압(130)( $U_{GE}$ )의 신호 프로파일들이 도시되어 있다. 상기 전압(130)( $U_{GE}$ )은 제1 신호 레벨( $V_{ON}$ ) 및 이와는 다른 제2 신호 레벨( $V_{OFF}$ )을 지니는 것으로 도시되어 있다. 상기 게이트 단자가 상기 제1 신호 레벨( $V_{ON}$ )에 있는 경우, 상기 반도체 스위치는 (시간( $t_{ON}$ ))(131) 동안 턴온된다. 도 1b의 절반 하단부분에는 (좌측편 상의) 정상 상태에서 그리고 (우측편 상의) 대표적인 단락 회로 및/또는 과전류 상태에서 상기 반도체 스위치가 턴온되는 경우에 상기 반도체 스위치 양단 간의 컬렉터-에미터 전압(125)의 신호 프로파일들이 도시되어 있다. 도시된 단락 회로 상태에서는, 컬렉터-에미터 전압(125)이 턴온 후에 비교적 낮은 값으로 급속하게 감소하지 않는다(그러나 상기 컬렉터-에미터 전압이 다른 특징적인 프로파일들을 취하게 되는 여전히 추가적인 단락 회로 상태들이 존재한다). 이는 상기 반도체 스위치 내에 그리고 부하 상에 손상을 줄 수 있다. 그러므로 상기 반도체 스위치는 급속하게 턴오프되어야 한다. 그러나 상기 반도체 스위치의 급속한 턴오프가 너무 급속하게 이루어지는 경우에, 상기 부하 상에는 과전압이 생길 수 있다. 이를 방지하기 위해, 본원 명세서에 기재되어 있는 턴오프 회로들이 사용될 수 있다.

[0037] 도 2에는 (선택사항인) 능동 클램핑 회로(236) 및 본원 명세서에 기재되어 있는 턴오프 회로(242)를 포함하는 반도체 스위치를 위한 대표적인 제어 회로(218)가 도시되어 있다. 상기 제어 회로는 시스템 제어기(214)로부터의 제어 커맨드들을 수신한다(상기 제어 커맨드들은 차례로 시스템 입력 신호들(216)에 응답하여 생성된다). 구동기 인터페이스(226)에서는, 이러한 제어 커맨드들이 제어 신호들(250)( $U_{CMD}$ )로 변환되고, 이들은 절연 트랜스(isolating transformer)(232)를 통해 상기 구동기 회로(228)로 전송된다. 상기 구동기 회로(228)는 상기 절연 트랜스(232)를 통해 수신된 제어 신호들(250)( $U_{CMD}$ )에 응답하여 반도체 스위치(204)를 제어한다. 이러한 목적으

로, 상기 구동기 회로(228)는 상기 반도체 스위치(204)의 제어 입력(예를 들면 게이트 입력)에 연결되어 있다.

[0038] 도 2에 도시된 대표적인 구동기 회로(228)는 상기 반도체 스위치의 ON 상태를 위한 구동기(244) 및 상기 반도체 스위치의 OFF 상태를 위한 구동기(246)를 지닌다. 상기 구동기들(244, 246) 각각은 상기 반도체 스위치(204)를 위한 구동기 신호(230)( $U_{GE}$ )를 생성한다. 상기 2개의 구동기(244, 246)는 구동기 신호 처리 유닛(238)을 통해 제어되며, 상기 구동기 신호 처리 유닛(238)은 상기 절연 트랜스(232)로부터의 제어 신호들(250)( $U_{CMD}$ )을 수신한다(그리고 상기 구동기 신호 처리 유닛(238)은 상기 제어 신호들(250)을 대응하는 구동기(244, 246)를 위한 ON 신호(254)( $U_{ON}$ ) 및 OFF 신호(258)( $U_{OFF}$ )로 변환한다).

[0039] 본원 명세서에 기재되어 있는 턴오프 회로(242)는 상기 OFF 상태를 위한 구동기(246) 및 상기 구동기 신호 처리 유닛(238) 사이에 연결되어 있다. 상기 턴오프 회로(242)는 단락 회로 상태 및/또는 과전류 상태에서의 턴오프 동작을 보장할 수 있으며, 여기서 턴오프 동작시 상기 반도체 스위치를 통한 스위치 전류(240)(이러한 예에서는 콜렉터-에미터 전류( $I_{CE}$ ))의 강하는 정상 동작(소위 "완만한 셧다운(soft shutdown)")시만큼 급격하게 이루어지지 않는다. 그 결과로, 상기 반도체 스위치의 출력 양단 간에 위험한 과전압들이 발생하지 않게 하는 것이 가능하다. 여러 턴오프 회로의 속성들에 대한 세부사항이 도 3, 도 4 및 도 5와 연관지어 검토될 것이다.

[0040] 상기 턴오프 회로(242)는 상기 OFF 상태를 위한 구동기(246)를 위한 OFF 신호(252)( $U_{OFF}$ ), 단락 회로 상태 및/또는 과전압 상태의 존재를 나타내는 고장 신호(fault signal)(248), 및 상기 반도체 스위치(230)의 제어 단자에 존재하는 신호(예를 들면, 게이트-에미터 전압( $U_{GE}$ ))를 수신한다. 이러한 신호들을 기반으로 하여, 상기 턴오프 회로(242)는 상기 반도체 스위치(204)의 턴오프 동작을 동적으로 제어할 수 있다. 일 예에서는, 상기 반도체 스위치(230)의 제어 단자에 존재하는 신호의 프로파일이 상기 반도체 스위치(204)의 턴오프를 위해 폐쇄 제어 루프에서 조절을 받을 수 있다. 도 2에 도시된 예에서는, 조절이 수정된 OFF 신호(256)( $U_{OFF*}$ )의 생성을 포함하며, 상기 수정된 OFF 신호(256)( $U_{OFF*}$ )는 상기 턴오프 회로(242)로부터 OFF 상태를 위한 구동기(246)로 전송된다. 이러한 수정된 OFF 신호(256)( $U_{OFF*}$ )는 일 예에서 OFF 상태를 위한 구동기(246)에서 가변 저항을 지니는 소자의 가변 저항에 변화를 주어 상기 반도체 스위치(230)의 제어 단자(예를 들면 게이트-에미터 전압( $U_{GE}$ ))에 존재하는 신호의 프로파일에 영향을 줄 수 있다. 다시 말해, 상기 수정된 OFF 신호(256)( $U_{OFF*}$ )는 상기 제어 루프의 조작 변수일 수 있다. 도 2에 도시된 예에서는, 상기 반도체 스위치(230)의 제어 단자에 존재하는 신호(예를 들면 게이트-에미터 전압( $U_{GE}$ ))는 상기 제어 루프의 피드백 매개변수이다. 그러나 다른 매개변수들이 또한 피드백 매개변수들로서 사용될 수 있다.

[0041] 추가로 또는 변형 예로서, 상기 OFF 상태를 위한 구동기(246)는 상기 반도체 스위치(230)의 제어 입력에 존재하는 전압(예를 들면 게이트-에미터 전압( $U_{GE}$ ))이 사전에 결정된 비율로 밀러 플레토(Miller Plateau)의 종료 후에 감소하게 되는 방식으로 제어될 수 있다. 이러한 방식으로, 동적 턴오프 회로(242)는 서로 다른 반도체 스위치들을 위한 적합한 "완만한 셧다운"을 보장할 수 있다. 일 예에서는, 상기 반도체 스위치(204)의 제어 입력 전압 또는 제어 입력 전류에서의 밀러 플레토의 종료는 상기 OFF 상태를 위한 구동기(246)에서 가변 저항을 지니는 소자의 제어 입력에 걸린 전압(258)( $U_{G\_OFF}$ )의 프로파일을 기반으로 하여 검출될 수 있다.

[0042] 상기 제어 회로(218)는 단락 회로 및/또는 과전압 검출 회로(234)를 포함하며, 상기 단락 회로 및/또는 과전압 검출 회로(234)는 고장 신호(248)( $U_{FLT}$ )를 생성한다. 일 예에서는, 상기 단락 회로 및/또는 과전압 보호 회로(234)는 상기 반도체 스위치(204)의 콜렉터-에미터 전압(222)( $U_{CE}$ )을 모니터링할 수 있다. 도 1b와 연관지어 언급한 바와 같이, 상기 콜렉터-에미터 전압(222)( $U_{CE}$ )은 단락 회로 상태 및/또는 과전류 상태의 특징적 프로파일을 취할 수 있으며, 상기 단락 회로 및/또는 과전압 보호 회로(234)는 이러한 특징적 프로파일을 검출할 수 있다.

[0043] 선택 사항으로, 상기 제어 회로(218)는 능동 클램핑 회로(236)를 포함할 수 있다. 이는 고장 상태에서 "완만한 셧다운"을 위한 제2 회로를 제공할 수 있으며, 이러한 회로는 상기 턴오프 회로(242)의 변형 예로서 사용될 수 있다.

[0044] 능동 클램핑 회로(236) 및 본원 명세서에 기재되어 있는 턴오프 회로(242)를 지니는 반도체 스위치를 위한 대표적인 제어 회로가 도 2와 관련하여 검토되었으므로, 대표적인 턴오프 회로가 도 3과 관련하여 설명될 것이다.

- [0045] 도 3에는 ON 상태를 위한 구동기(344), OFF 상태를 위한 구동기(346), 턴오프 회로(342) 및 반도체 스위치(304)가 도시되어 있다. 상기 구동기들(344, 346)은 각각 가변 저항을 지니는 소자(본 예에서는 도 3에서 NMOS 반도체 스위치로서 도시되어 있지만, 가변 저항을 지니는 다른 스위치 가능한 반도체 스위치들 또는 다른 소자들이 또한 사용될 수 있음)를 포함한다. 가변 저항을 지니는 소자들(361, 364)은 각각 선택 사항의 저항들(362, 363)과 직렬로 연결되어 있다.
- [0046] ON 상태를 위한 구동기(344)의 가변 저항(및 저항(362))을 지니는 소자(361)는 상기 반도체 스위치(304)의 제어 입력(도 3에 도시된 예에서는 게이트 입력) 및 제1 기준 전위(360)( $V_{DD}$ ) 사이에 연결되어 있다. 추가로, 가변 저항을 지니는 소자(361)는 상기 가변 저항을 지니는 소자(361)가 상기 가변 저항을 지니는 소자(361)의 제어 단자(예를 들면 상기 NMOS(361)의 게이트 입력)에서 상기 제어 회로의 ON 신호(354)( $U_{ON}$ )를 수신할 수 있는 방식으로 구성되어 있다. 그러므로 상기 반도체 스위치가 턴온되려고 할 경우에, 가변 저항을 지니는 소자(361)의 저항은 상기 반도체 스위치(304)의 제어 입력(예를 들면 상기 IGBT(304)의 게이트 단자)이 상기 반도체 스위치를 턴온시킬 정도로 충분히 높은 전위(예를 들면 도 3에서 제1 기준 전위(360)( $V_{DD}$ ))에 연결되도록 감소된다(예를 들면 상기 NMOS 반도체 스위치(361)가 턴온된다).
- [0047] 마찬가지로, 상기 OFF 상태를 위한 구동기(346)의 가변 저항(및 저항(363))을 지니는 소자(364)는 상기 반도체 스위치(304)의 제어 입력(도 3에 도시된 예에서는 상기 IGBT의 게이트 입력) 및 제2 기준 전위(312) 사이에 연결되어 있다. 그 외에도, 가변 저항을 지니는 소자(364)는 상기 가변 저항을 지니는 소자(364)가 제어 단자(364)(상기 NMOS(364)의 제어 단자로서 도시됨)에서 상기 제어 회로의 수정된 OFF 신호(356)( $U_{OFF*}$ )를 수신할 수 있는 방식으로 구성되어 있다. 그러므로 상기 반도체 스위치(304)가 스위치 오프되려고 할 경우에, 가변 저항을 지니는 소자(364)의 저항은 상기 반도체 스위치(304)의 제어 입력(상기 IGBT(304)의 게이트 단자)이 상기 반도체 스위치가 스위치 오프될 정도로 충분히 낮은 전위(예를 들면 제2 기준 전위(312))에 연결되도록 감소된다(예를 들면 상기 NMOS 반도체 스위치(304)는 턴온된다). 상기 제어 단자(상기 IGBT의 게이트 단자)에 상기 제2 기준 전위가 바로 걸리게 함으로써 상기 반도체 스위치(304)를 스위치 오프하는 것은 상기 반도체 스위치(304)의 콜렉터-에미터 전류가 비교적 급격하게 감소하게 되는 결과를 초래한다. 그러나 단락 회로 상태가 존재하는 경우에, 기생 결합들의 결과로서 상기 콜렉터-에미터 전류가 급격하게 감소하게 되는 것은 아마도 위험한 과전압들을 생성하는 결과를 초래할 수 있을 것이다. 이에 대한 영향을 방지하기 위해, 상기 턴오프 회로(342)가 완전한 셧다운을 구현하도록 단락 회로 상태 및/또는 과전압 상태에서 사용될 수 있다.
- [0048] 도 3에 도시된 예에서는, 고장이 존재하는 경우(예를 들면 상응하는 검출 회로가 고장을 식별한 경우) 스위치(366)(S3)가 개방 상태에 있는 방식으로 상기 스위치(366)(S3)가 고장 신호(348)( $U_{FLT}$ )에 의해 제어된다. 그 결과로, (원래의) OFF 신호(352)( $U_{OFF}$ )는 고장 상태가 존재하는 경우에 상기 턴오프 회로(342)에 의해 수정된다. 그 반면에, 정상 동작시, 상기 스위치(S3)(366)는 폐쇄되고 상기 턴오프 회로(342)가 상기 OFF 상태를 위한 구동기(346)의 가변 저항을 지니는 소자(364)에 영향을 주지 않도록 고정 기준 전위(312)에 연결된다.
- [0049] 상기 턴오프 회로(342)는 제어-입력 기준 신호(370)를 생성하는 회로, 상기 반도체 스위치의 제어 입력 전압 또는 상응하는 제어 입력 전류에서 밀러 플레토의 종료를 검출하도록 구성된 검출 회로(369) 및 상기 반도체 스위치의 제어 입력에 걸린 전압(330)( $U_{GE}$ )과 상기 제어-입력 기준 신호(370)( $U_{REF}$ )를 비교하도록 하는 제1 비교 회로(368)를 포함한다.
- [0050] 먼저, 제어-입력 기준 신호(370)( $U_{REF}$ )를 생성하는 회로가 설명될 것이다. 상기 회로는 커패시턴스를 포함하며, 이 경우에 상기 기준 신호(370)( $U_{REF}$ )는 상기 커패시턴스 양단 간의 전압에 의해 형성된다. 도 3에 도시된 예에서는, 상기 커패시턴스가 2개의 전류원(372, 373)( $I_1, I_2$ )에 연결되어 있을 수 있으며 제1 또는 제2 비율로 상기 기준 신호(370)( $U_{REF}$ )의 신호 레벨을 감소시키도록 전류원들(372, 373)( $I_1, I_2$ )을 통해 방전될 수 있다. 상기 제1 및 제2 비율은 상기 커패시턴스 및 상기 전류원들(372, 373)( $I_1, I_2$ )의 값에 비례할 수 있다. 먼저, 상기 커패시턴스의 제1 단자는 일단 상기 반도체 스위치(304)가 ON 신호(354)( $U_{ON}$ )에 응답하여 턴온되면 결정된 기준 전위(360)( $V_{DD}$ )에 연결될 수 있다. 이는 상기 반도체 스위치(304)의 제어 입력이 도 3에 도시된 예에서 ON 상태로 연결되게 하는 제1 기준 전위(360)에 상응한다. 상기 커패시턴스의 제2 단자가 상대적으로 낮은 전위(이는 상기 반도체 스위치(304)의 제어 입력이 도 3에 도시된 예에서 OFF 상태로 연결되게 하는 제2 기준 전위(312)에 상응함)에 있으므로, 상기 커패시턴스는 상기 반도체 스위치(304)의 ON 상태시, 결과적으로는 여전히 턴온이 개시되

기 바로 전에 상기 결정된 전압으로 충전된다. 그 결과로, 상기 제어-입력 기준 신호(370)( $U_{REF}$ )는 사전에 결정된 신호 레벨로 "개시"하게 되며, 이는 상기 결정된 기준 전위(360)( $V_{DD}$ )에 상응한다.

[0051] 제1 전류원(373)은 스위치(377)(S1)를 통해 상기 제2 기준 전위(312)에 연결되어 있다. 상기 스위치(377)(S1)가 폐쇄되는 경우에, 상기 제1 전류원(373)은 (전류( $I_1$ ))에 상응하는) 비율로 상기 커패시턴스를 방전시킨다. 상기 스위치(377)(S1)에 대한 제어 회로는 상기 스위치(377)(S1)가 단락 회로 상태 및/또는 과전류 상태가 검출되는 시간(또는 단락 회로 상태 및/또는 과전압 상태의 검출 후의 사전에 결정된 기간)에서부터 상기 반도체 스위치(304)의 제어 입력에 걸린 전압(330)이 (신호( $U_M$ ))(375)로서 도시된) 상기 반도체 스위치의 밀러 플레토에 상응하는 전압에 이르게 되는 시간에 이르기까지 폐쇄 상태로 유지되는 방식으로 구성될 수 있다. 따라서, 이러한 간격에서는, 상기 커패시턴스가 제1 비율로 방전된다.

[0052] 도 3에 도시된 예에서는, 상기 스위치(377)(S1)에 대한 제어 회로가 문턱 값(375)( $U_M$ )과 상기 커패시턴스 양단의 전압(다시 말하면, 기준 신호(370)( $U_{REF}$ ))를 비교하는 비교 회로(374)를 포함한다. 이러한 문턱 값(375)( $U_M$ )은 상기 문턱 값(375)( $U_M$ )이 상기 반도체 스위치의 밀러 플레토에 상응하는 전압을 반영하는 방식으로 선택될 수 있다. 여러 IGBT에서는, 이러한 전압이 9.5볼트 내지 11.5볼트일 수 있다. 상기 기준 신호(370)( $U_{REF}$ )의 신호 레벨이 상기 문턱 값(375)( $U_M$ )에 이르게 되는 경우에, 상기 스위치(377)(S1)는 개방된다. 상기 커패시턴스는 지금부터 상기 전류원(373)에 의해 더는 방전되지 않는다. 이는 상기 기준 신호(370)( $U_{REF}$ )의 신호 레벨이 결정된 시간 간격 동안 실질적으로 (예를 들면 최대 변화가 초기 신호 레벨의 10%임) 일정하게 유지하게 되는 결과를 초래할 수 있다. 이러한 시간 간격은 스위치(376)(S2)의 폐쇄에 의해 종료되며 이 때문에 상기 커패시턴스의 방전 동작이 다시 상기 제2 전류원(372)에 의해 개시된다.

[0053] 부가적인 스위치(376)(S2)를 폐쇄하는 이러한 시간은 상기 검출 회로(369)에 의해 결정될 수 있으며, 상기 검출 회로(369)는 상기 반도체 스위치(304)의 제어 입력 전류 또는 제어 입력 전압에서 밀러 플레토의 종료를 검출하도록 구성되어 있다. 도 3에 도시된 예에서는, 상기 밀러 플레토의 종료가 상기 OFF 상태를 위한 구동기의 가변 저항을 지니는 소자(364)의 제어 입력에 걸린 전압(358)( $U_{G,OFF}$ )(예를 들면 가변 저항을 지니는 소자(364)의 게이트 전압)을 기반으로 하여 결정된다. 이러한 전압이 사전에 결정된 문턱 값( $U_{TH}$ ) 미만으로 강하하는 경우에, 이는 밀러 플레토의 종료를 나타낼 수 있다(언더슈트되는 상기 문턱 값과 상기 밀러 플레토의 종료의 일치이 이 경우에 적절하지 않을 수 있지만, 언더슈트되는 상기 문턱 값은 밀러 플레토의 종료 시간에 대한 높은 평가를 제공한다).

[0054] 도 7에는 문턱 값( $U_{TH}$ )을 생성하는 대표적인 회로가 도시되어 있다. 일 예에서는, 상기 문턱 값( $U_{TH}$ )이 가변 저항을 지니는 소자(364)의 예상 게이트 문턱 전압의 50% 내지 150% 범위에 있다. 다른 일 예에서는, 상기 문턱 값( $U_{TH}$ )이 0.3 내지 2볼트 범위에 있을 수 있다. 도 7에 도시된 예에서는, 상기 문턱 값( $U_{TH}$ )을 생성하는 회로가 동일한 기법을 기반으로 하여 이루어진 가변 저항을 지니는 제2 소자(799)(도 7에 도시된 예에서 NMOS 반도체 스위치)를 상기 OFF 상태를 위한 구동기의 가변 저항을 지니는 소자(764)로서 포함한다. 기준 전류(785)( $I_{REF}$ )는 상기 제2 소자(799)의 제어 입력(예를 들면 게이트 단자)에 그리고 상기 제2 요소(799)의 제1 단자(예를 들면 드레인 단자)에 연결될 수 있다. 상기 제2 소자(799)의 면적 또는 게이트 폭은 상기 OFF 상태를 위한 구동기의 가변 저항을 지니는 소자(764)의 면적 또는 게이트 폭의 K배 일 수 있으며, 이 경우에 상기 기준 전류(785)( $I_{REF}$ )는, 상기 기준 전류(785)( $I_{REF}$ )가 상기 밀러 플레토의 종료를 위해 구성되는 가변 저항을 지니는 소자(764)의 출력 전류의 문턱 값의 K배 이도록 선택된다. 일 예에서는, 상기 기준 전류(785)( $I_{REF}$ )가 100 마이크로 암페어 미만이고 K가 1% 미만이다. 그러한 회로를 고려해 볼 때, 상기 문턱 값( $U_{TH}$ )은 가변 저항을 지니는 제2 소자(799)의 제어 입력에 걸린 전압에 상응할 수 있다.

[0055] 도 3에 도시된 예에서는, 상기 OFF 상태를 위한 구동기(346)의 가변 저항을 지니는 소자(364)의 제어 입력에 걸린 전압(상기 NMOS(364)의 게이트 전압)이 상기 밀러 플레토의 종료 시간을 검출하기 위해 사용될 수 있다. 그러나 상기 시간은 또한 다른 신호들을 기반으로 하여 결정될 수 있다. 다른 예들에서는, 상기 OFF 상태를 위한 구동기의 가변 저항을 지니는 소자(364)의 제어 입력에 걸린 전류가 상기 밀러 플레토의 종료를 결정하기 위해 사용된다. 예를 들면, 상기 OFF 상태를 위한 구동기(346)에 대한 가변 저항을 지니는 소자(364)의 제어 입력에 걸린 전류는 상기 밀러 플레토의 종료에 이르게 되는 경우에 제로(zero)가 되려는 경향이 있을 수 있다. 여전히



다른 예들에서는, 상기 반도체 스위치(304)의 제어 전압 또는 제어 전류가 사용될 수 있다. 부가적인 예들에서는, 상기 반도체 스위치의 스위치 전류 또는 상기 반도체 스위치의 콜렉터-에미터 전압이 상기 밀러 플래토의 종료를 검출하기 위해 검출될 수 있다.

[0056] 상기 스위치(376)(S2)를 폐쇄함으로써, 상기 커패시턴스는, 상기 밀러 플래토의 종료로부터 개시하여, 제2 비율로 방전된다. 이러한 방전 동작은 상기 커패시턴스가 완전히 방전될 때까지(또는 상기 커패시턴스가 사전에 결정된 최소값에 이르기까지 방전될 때까지) 지속 가능하다. 그러므로 상기 기준 신호(370)( $U_{REF}$ )는 강하 신호 레벨을 갖는 2개의 영역으로 도 4에 도시된 프로파일을 지닐 수 있다. 이 경우에 상기 제1 및 제2 비율들은 필요에 따라 설정될 수 있다. 예를 들면, 상기 제2 비율은 상기 제1 비율의 2배로 높을 수도 있고 상기 제1 비율보다 상대적으로 높을 수도 있다. 다른 예들에서는, 상기 제1 및 제2 비율들이 동일하다.

[0057] 도 3에 도시된 제어-입력 기준 신호를 생성하는 회로에 의해 생성되는 기준 신호(370)( $U_{REF}$ )는 강하 신호 레벨을 갖는 2개의 영역을 포함할 수 있으며, 실질적으로 일정한 신호 레벨을 갖는 영역은 상기 영역들 사이에 매립(embed)된다. 그러나 이러한 영역들의 시퀀스는 필수적이지 않다. 예를 들면, 상기 제1 및/또는 제2 비율은 시간에 따라 변할 수 있다. 다른 예들에서는, 상기 기준 신호(370)( $U_{REF}$ )가 강하 신호 레벨을 갖는 2개보다 많은 영역을 지닐 수 있으며 이 경우에 상기 신호는 서로 다른 비율로 감소하게 된다. 실질적으로 일정한 신호 레벨을 갖는 부가적인 영역들은 이러한 영역들 간에 매립될 수 있다.

[0058] 상기 기준 신호(370)( $U_{REF}$ )의 생성이 이전 단락들에서 검토되었으므로, "완만한 셋다운"을 이루기 위한 이러한 기준 신호(370)( $U_{REF}$ )의 사용이 이하에서 설명될 것이다. 이와 관련하여, 상기 기준 신호(370)( $U_{REF}$ )는 상기 제1 비교 회로(368)에 의해 상기 반도체 스위치의 제어 입력에 걸린 전압(330)( $U_{GE}$ )과 비교될 수 있다. 이러한 비교에 응답하여, 상기 OFF 상태를 위한 구동기(346)의 가변 저항을 지니는 소자(364)에 대한 수정된 제어 신호(356)( $U_{OFF*}$ )가 생성될 수 있다. 도 3에 도시된 예에서는, OFF 신호(352)가 이러한 목적으로 수정된 OFF 신호(356)( $U_{OFF*}$ )로 변환된다. 이는 감산 회로(365)에서 이루어질 수 있다.

[0059] 이러한 방식으로, 가변 저항을 지니는 요소(364)의 가변 저항은 상기 기준 신호(370)( $U_{REF}$ )의 프로파일에 상응하는 상기 반도체 스위치의 제어 입력에 걸린 전압(330)( $U_{GE}$ )의 프로파일을 이루도록 폐쇄 제어 루프에서 조정을 받을 수 있다. 이러한 방식으로, 상기 반도체 스위치는 "완만한 셋다운"에 직면하게 된다.

[0060] 다른 예들에서는, 상기 폐쇄 제어 루프에 대한 피드백 변수가 상기 반도체 스위치의 턴오프 동작이 모니터링될 수 있음을 기반으로 하는 상기 반도체 스위치의 제어 입력에 걸린 전압(330)( $U_{GE}$ )과는 다른 신호(예를 들면 상기 반도체 스위치의 제어 입력에 걸린 전류 또는 상기 반도체 스위치의 콜렉터-에미터 전압)일 수 있다. 이 경우들에서는, 도 3의 예에서 도시된 프로파일과는 다른 프로파일을 상기 기준 신호(370)( $U_{REF}$ )에 제공할 필요가 있을 수 있다. 그러나 이러한 예들에서도 역시 상기 폐쇄 제어 루프의 조작 변수는 상기 OFF 상태를 위한 구동기(346)의 가변 저항을 지니는 소자(364)의 저항(또는 가변 저항을 지니는 소자(364)의 저항에 변화를 주는 제어 신호)일 수 있다.

[0061] 도 4에는 본원 명세서에 기재되어 있는 턴오프 회로들을 지니는 반도체 스위치들을 위한 제어 회로를 지니는 시스템에서의 대표적인 신호 프로파일들이 도시되어 있다. 도 4에 도시된 신호들에는 상기 반도체 스위치의 2개의 대표적인 스위칭 사이클이 나타나 있다. 제1 스위칭 사이클(본 도면의 좌측편 상에 있는 곡선들)은 정상 프로파일을 지니지만, 제2 스위칭 사이클(본 도면의 우측편 상에 있는 곡선들)에는 단락 회로 상태 또는 과전류 상태가 발생한 것이다. 제1 곡선은 예를 들면 도 2에 도시된 구동기 인터페이스(226)로부터 상기 제어 회로(228)로 전송되는 바와 같은 제어 신호들(450)( $U_{CMD}$ )을 보여준다. ON 신호(452)( $U_{ON}$ ) 및 OFF 신호(454)( $U_{OFF}$ )는 이러한 제어 신호들(450)( $U_{CMD}$ )로부터 생성될 수 있다. 제5 곡선은 상기 반도체 스위치의 콜렉터-에미터 전압(422)( $V_{CE}$ )의 프로파일 및 상기 반도체 스위치의 콜렉터-에미터 전류(423)( $I_{CE}$ )의 프로파일을 보여준다. 이러한 프로파일들의 일부 특성들은 도 1b와 관련하여 이미 설명되었다. 제2 ON 기간의 개시에서는 고장이 발생해 있다. 상기 콜렉터-에미터 전압(422)( $V_{CE}$ )이 정상 상태에서 예상한 만큼 심하게 강하하지 않는다. 그 외에도, 상기 콜렉터-에미터 전류(423)( $I_{CE}$ )는 정상 상태에서보다 큰 값으로 증가한다(증가된 고장 전류(449)( $I_{FT}$ )가 흐르게 된다). 이는 단락 회로 및/또는 과전압 검출 회로에 의해 검출될 수 있으며, 상기 단락 회로 및/과전압 검출 회로는 그에 따라

도 4의 제6 곡선으로서 도시된 고장 신호(448)( $U_{FLT}$ )를 출력한다. 그 결과로, 턴오프 회로는 "완만한 셋다운"을 보장하도록 활성화될 수 있다.

[0062] 이러한 목적으로, 제어-입력 기준 신호(470)( $U_{REF}$ )가 생성될 수 있다. 도 4에서의 대표적인 기준 신호(470)( $U_{REF}$ )는 먼저 제1 비율로 사전에 결정된 레벨로부터 강하하고, 그리고 나서 상기 반도체 스위치의 밀러 플래토의 종료에 의해 종료되는 시간 간격 동안 실질적으로 일정한 상태로 유지하게 된다. 그리고 나서 상기 기준 신호(470)( $U_{REF}$ )의 신호 레벨이 제2 비율로 강하한다. 도 4에 도시된 바와 같이, 상기 턴오프 회로는 과전류 및/또는 단락 회로의 검출시 상기 반도체 스위치의 게이트-에미터 전압(430)( $U_{GE}$  - 본 도면의 밑에서부터 3번째 곡선으로서 예시되어 있음)을 상기 기준 신호(470)( $U_{REF}$ )로 조정한다. 이는 정상 동작시 "완만한 셋다운"과 비교해 볼 때 상기 반도체 스위치의 턴오프 동작이 연장되는 결과를 가져다줄 수 있다. 이러한 연장은 상기 제1 스위칭 사이클 및 상기 제2 스위칭 사이클에서의 상기 게이트-에미터 전압(430)의 강하 에지(falling edge)들의 비교에 의해 도 4에서 식별될 수 있다. 상기 턴오프 동작의 지연은 이 경우에 상기 반도체 스위치의 밀러 플래토의 종료의 검출과 연관된다: 상기 반도체 스위치는 단지 상기 밀러 플래토의 종료에 이르게 된 경우에만 최종적으로 턴오프된다. 따라서 상기 부하 양단 간의 위험한 고전압들은 회피될 수 있다.

[0063] 도 4에서의 제4 곡선은 턴오프 회로(예를 들면 도 3에 도시된 턴오프 회로)에 의해 수정된 대표적인 OFF 신호(456)( $U_{OFF*}$ )를 보여준다. 이러한 신호는 상기 반도체 스위치의 턴오프 동작을 조정하기 위해 상기 반도체 스위치의 OFF 상태를 위한 구동기의 가변 저항을 지니는 소자의 제어 입력에 공급될 수 있다. 도 4에 도시된 예에서는, 상기 수정된 OFF 신호(456)( $U_{OFF*}$ )의 상승 에지가 상기 OFF 신호(454)( $U_{OFF}$ )의 상승 에지보다 길다. 이는 상기 OFF 상태를 위한 구동기에서의 반도체 스위치(예를 들면 도 3에 도시된 NMOS(364))의 턴온 동작, 결과적으로는 상기 반도체 스위치(예를 들면 도 3에 도시된 IGBT(304))의 턴오프 동작이 "완만한 셋다운"을 가능하게 하도록 일시적으로 가동되는 결과를 초래할 수 있다. 도 4에서의 최하위 곡선은 상기 반도체 스위치의 제어 입력 전압 또는 상응하는 제어 입력 전류에서 밀러 플래토의 종료를 검출하도록 구성된 검출 회로(369)에 대한 검출 신호(458)( $U_{G\_OFF}$ )를 보여준다. 상기 검출 신호(458)( $U_{G\_OFF}$ )는 상기 수정된 OFF 신호(456)( $U_{OFF*}$ )에 상응할 수 도 있고 상기 수정된 OFF 신호(456)( $U_{OFF*}$ )를 기반으로 하여 생성될 수도 있다.

[0064] 도 6에는 도 4에서의 신호들에 상응하는 턴오프 회로에 대한 시뮬레이션된 신호 프로파일들이 도시되어 있다. 특히 본 도면의 위에서부터 4번째 곡선에서는 스위칭될 전력 반도체 스위치의 게이트에 걸린 전압( $U_{GE}$ )의 프로파일이 대표적인 턴오프 회로에 의해 게이트 기준 신호( $V_{Gref}$ )로 조정되는 방식을 볼 수가 있다.

[0065] 도 5에는 능동 클램핑 회로와 결합한 대표적인 턴오프 회로(542)가 도시되어 있다. 이 경우에는 ON 상태 및 OFF 상태를 위한 구동기 및 턴오프 회로의 소자들이 도 3에 도시된 대응하는 소자들에 상응한다. 상기 턴오프 회로(542)는 제어-입력 기준 신호( $U_{REF}$ )와 함께 상기 커패시턴스(570) 및 비교기(568)의 비-반전 입력에 연결되어 있는 스위치(S3)(566)를 부가적으로 포함한다. 어떠한 고장도 검출되지 않는 경우에(고장 신호( $U_{FLT}$ )(548)가 저 논리 레벨이고 반전된 고장 신호가 고 논리 레벨인 경우에) 상기 스위치(S3)(566)는 폐쇄되고 비교기(568)의 비반전 입력에 걸린 전압은 복귀(return) 전압(512)과 실질적으로 동일하게 된다. 이 때문에, 도 3과 마찬가지로, 상기 수정된 OFF 신호(556)( $U_{OFF*}$ )는 실질적으로 상기 OFF 신호(552)( $U_{OFF}$ )이다. 고장이 검출되는 경우에(고장 신호( $U_{FLT}$ )(548)가 고 논리 레벨이고 스위치(S4B)(576)가 온 상태에 있는 경우에), 상기 제어-입력 기준 신호(570)( $U_{REF}$ )는 사전에 결정된 신호 레벨로 개시되며, 이는 상기 결정된 기준 전위(560)( $V_{DD}$ )에 상응한다. 상기 제어-입력 기준 신호(570)( $U_{REF}$ )는 스위치(S4A)가 온 상태에 있을 때(다시 말하면,  $U_{ON}$ (554)이 고 논리 레벨일 때) 상기 결정된 기준 전위로 충전된다. 그 외에도, 도 5에 도시된 턴오프 회로는 비활성화될 수 있지만, 이 경우는 상응하는 신호(560)( $U_{ACL}$ )가 도 5에 도시된 턴오프 회로가 비활성화될 수 있음을 나타내는 경우이다. 이것이 의미하는 것은 도 5의 예를 사용하는 경우 상기 턴오프 회로가 활성 상태로 되지 않도록 능동 클램핑 회로가 "완만한 셋다운"을 보장함을 의미한다.

[0066] 도 5에 도시된 예에서, 대략 제로(zero)인 상기 신호(560)( $U_{ACL}$ )의 신호 레벨이 의미하는 것은 상기 능동 클램핑 회로가 비활성 상태에 있음을 의미한다. 능동 클램핑 회로가 활성 상태에 있는 경우에, 상기 신호(560)( $U_{ACL}$ )는 양(+) 또는 음(-) 레벨 상태를 지닌다. 이러한 레벨 상태는 (예를 들면 제1(하위) 문턱 값(E1) 및 제2(상위) 문

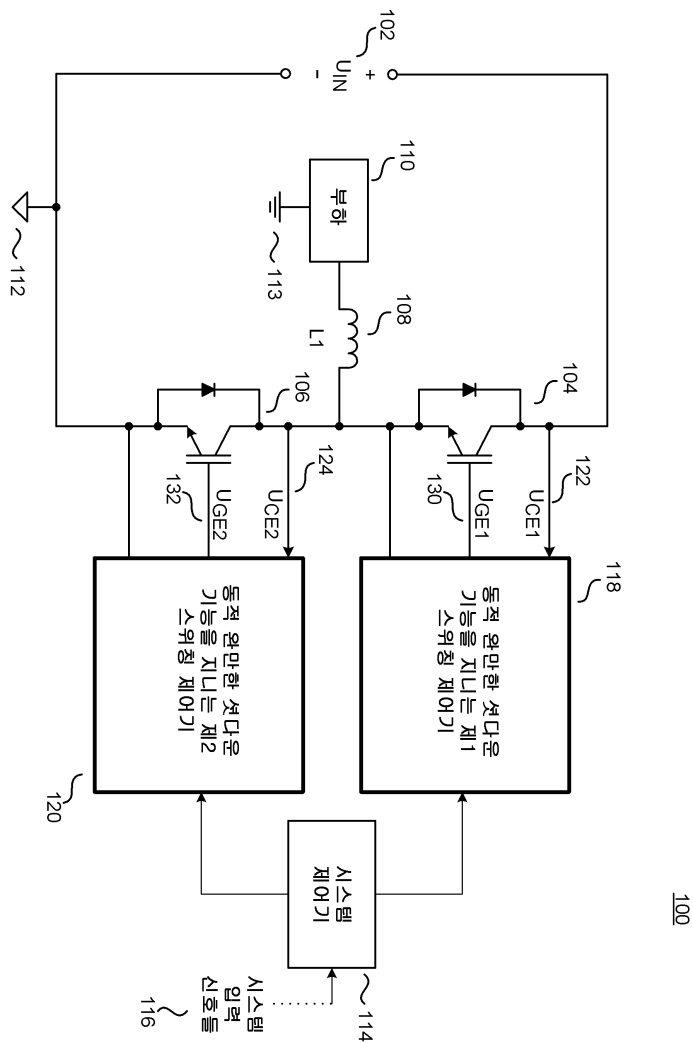
터 값(E2)과 상기 신호(560)(U<sub>ACL</sub>)의 신호 레벨을 비교함으로써) 상기 비교 회로들(578, 579)에 의해 검출된다. 상기 비교 회로들은 상기 신호(560)(U<sub>ACL</sub>)의 신호 레벨이 상기 제2 문턱 값(E2)보다 높지도 않고 상기 제1 문턱 값(E1)보다 낮지도 않음이 검출되도록 NOR 회로(580)에 연결되어 있다. 그에 따라, 상기 턴오프 회로에 대한 상응하는 활성화 신호(577)(SSD\_EN)가 생성될 수 있다. 예를 들면, 상기 NOR 회로(580)의 출력은 상기 활성화 신호(566)(SSD\_EN)가 생성되는 출력에 응답하여, D 플립플롭(581)의 데이터 입력에 연결될 수 있다. 상기 고장 신호(548)(U<sub>FLT</sub>)는 이 경우에 상기 D 플립플롭(581)의 클록 입력에 연결될 수 있다. 이는 상기 턴오프 회로의 제1 비교 회로(568)의 출력 신호에 링크된다. 그러므로 상기 활성화 신호(566)(SSD\_EN)가 고 신호 레벨을 지니는 경우에, 상기 턴오프 회로는 위에서 부연 설명한 바와 같은 턴오프 동작에 관여한다. 그 반면에, 상기 활성화 신호(566)(SSD\_EN)가 (능동 클램핑 회로의 동작을 나타내는) 저 신호 레벨을 지니는 경우에, 상기 턴오프 회로의 영향이 억제된다. 이 경우에, 상기 능동 클램핑 회로는 "완만한 섷다운"을 보장한다. 상기 턴오프 장치를 활성화하는 장치들은 능동 클램핑 회로의 존재와 관계없이 제공될 수 있다. 결정된 제어 회로에서 능동 클램핑 회로가 제공되는 경우에, 상기 턴오프 장치를 활성화하는 장치들은 상응하는 회로를 지닐 수 있다.

[0067] 다른 예들에서는, 능동 클램핑 회로 및 턴오프 회로 중 하나를 선택하는 선택 회로가 추가적인 소자들을 포함할 수 있다. 예를 들면, 각각의 턴오프 동작 이전에 상기 신호(560)(U<sub>ACL</sub>)에 대한 입력에 전류가 공급될 수 있다. 내부 회로에 의해 제공되고 동일한 네트(net)(다시 말하면, 도 5에 도시된 U<sub>ACL</sub>)로 발생하는 추가 전류는 이러한 네트로 제공되는 전류가 상기 네트에 걸리는 전압으로 이끌지를 테스트하는데 사용될 수 있다. 그러한 경우에는, 능동 클램핑 신호가 유효할 수 있다. 그 외에도, 상기 활성화 신호(566)(SSD\_EN)가 생성됨에 응답하는 플립플롭(581)의 출력 펄스의 지속 기간은 사전에 결정된 최소 지속 기간에 이르기까지 연장될 수 있다. 변형적으로는, 상기 비교 회로들(578, 579)의 출력 펄스의 지속 기간은 사전에 결정된 최소 지속 기간에 이르기까지 연장될 수 있다. 이들 조치로, 선택 회로의 고장들에 대한 고장 발생도(susceptibility)가 줄어들 수 있다. 본 발명의 예시된 예들에 대한 위의 설명은 전부 망라한 것으로 의도하거나 상기 예들에 국한되는 것으로 의도한 것이 아니다. 본 발명의 특정 실시 예들 및 예들이 예시를 목적으로 본원 명세서에 기재되어 있지만, 본 발명으로부터 이탈하지 않고 여러 수정들이 가능하다. 전압, 전류, 주파수, 전력, 범위 값들, 시간들 등등의 특정 예들은 본 발명이 또한 이러한 변수들에 대한 다른 값들로 구현될 수 있기 때문에 단지 예시적인 것들뿐이다.

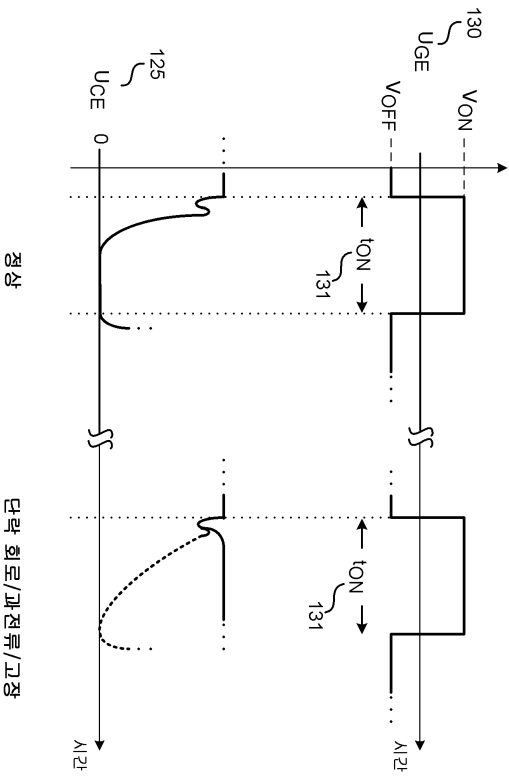
[0068] 상기 수정들은 위의 구체적인 내용에 비추어 볼 때 본 발명의 예들을 사용하여 구현될 수 있다. 이하 청구항들에서 사용되고 있는 용어들은 위의 내용 및 청구항들에 개시되어 있는 특정 실시 예들로 본 발명을 한정하는 것으로 해석되어서는 아니 된다. 본 내용 및 도면들은 예시적인 것으로 간주하여야 하며 한정하는 것으로 간주하여서는 아니 된다.

도면

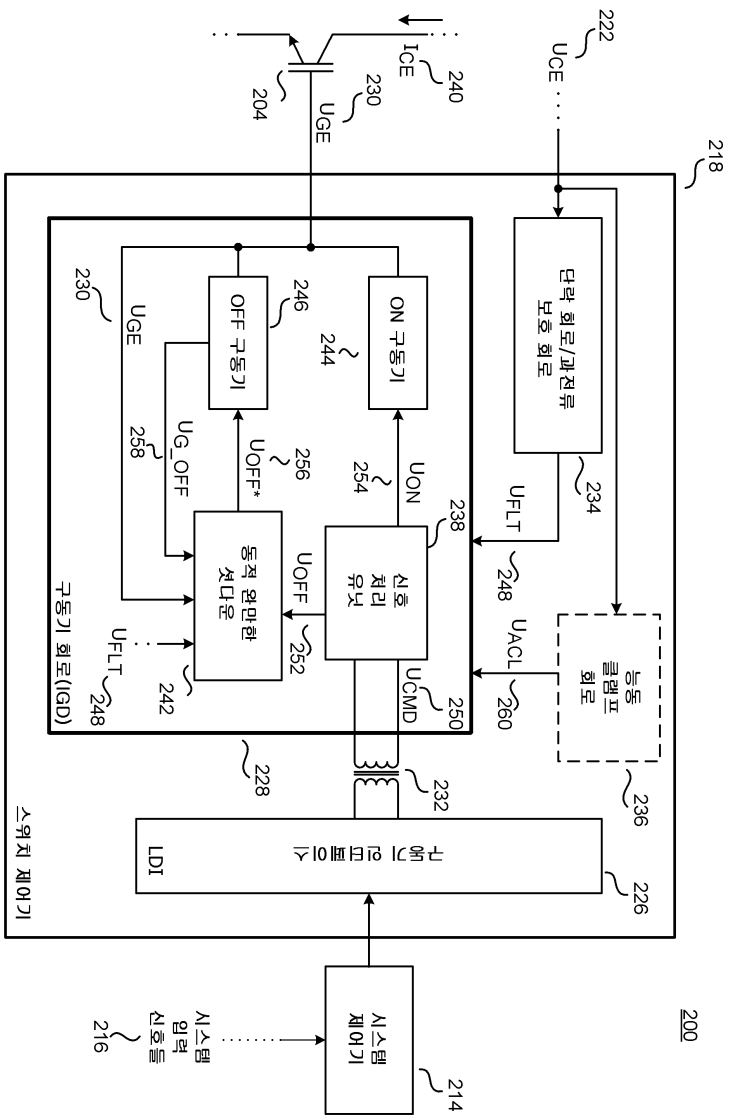
도면1a



도면1b

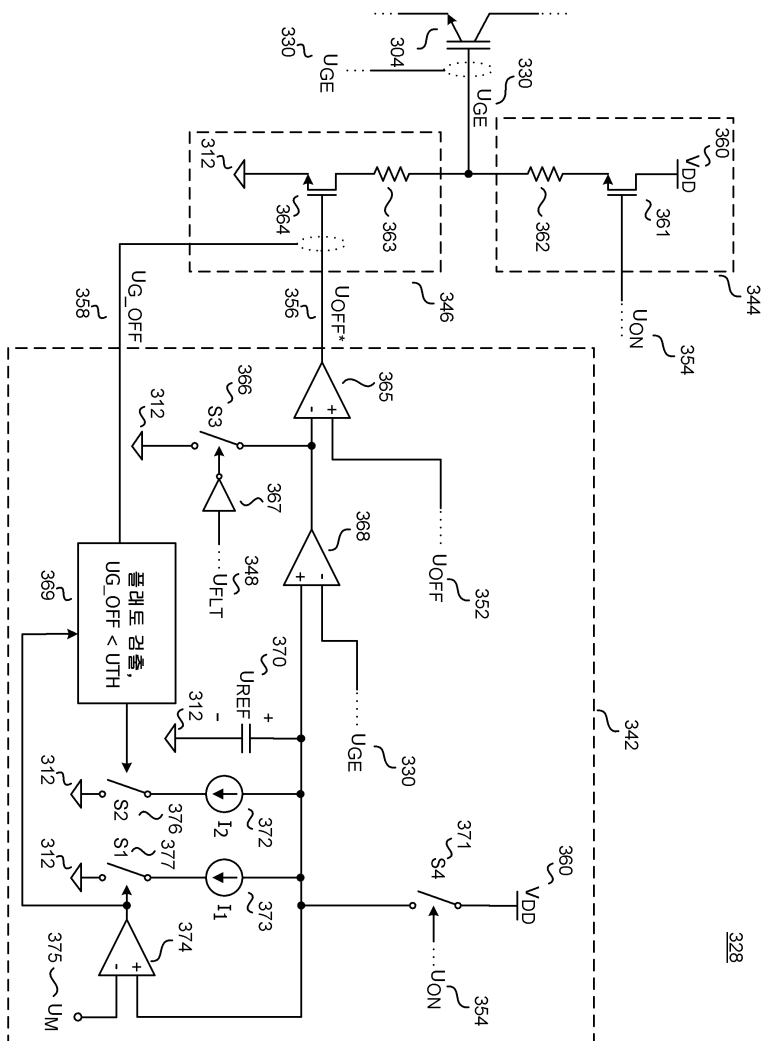


101

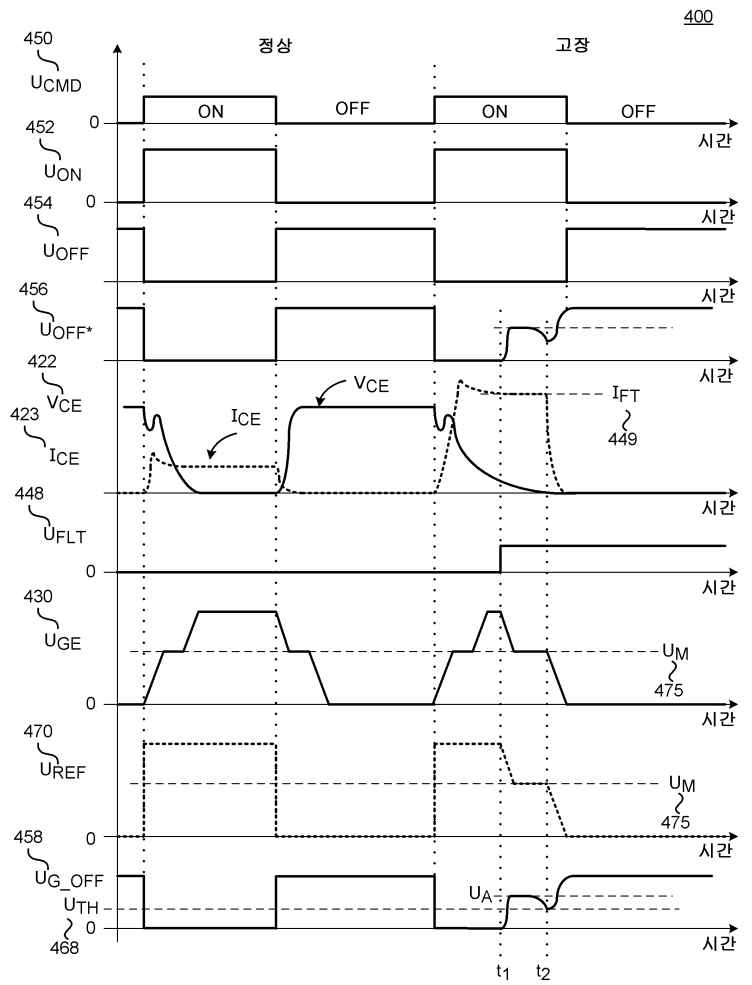


도면2

도면3

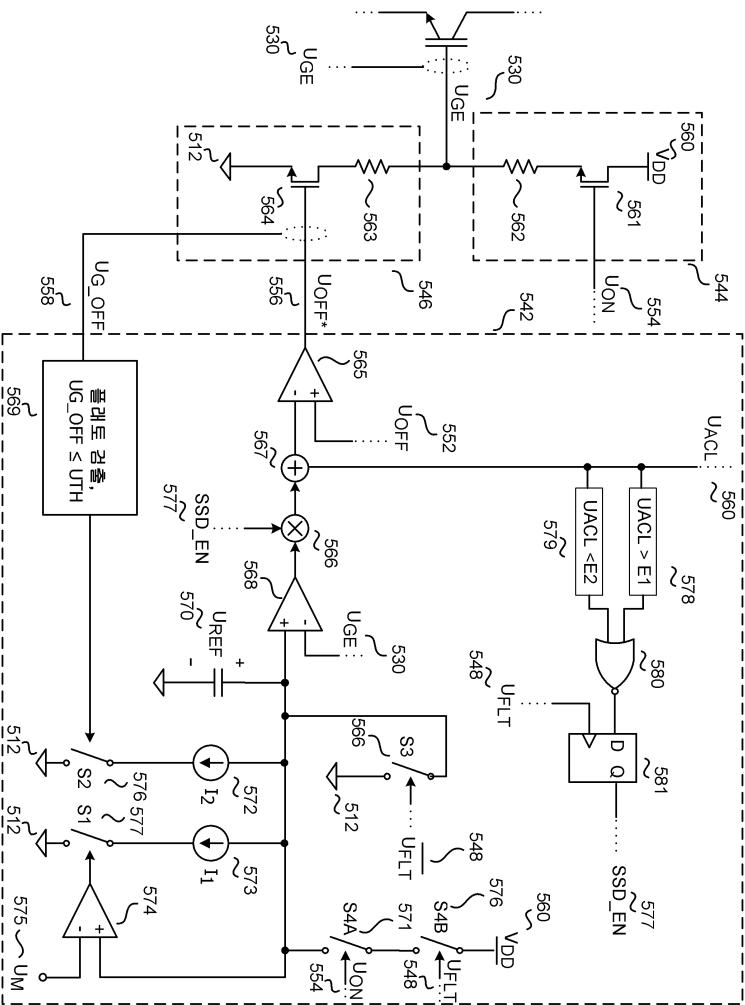


도면4

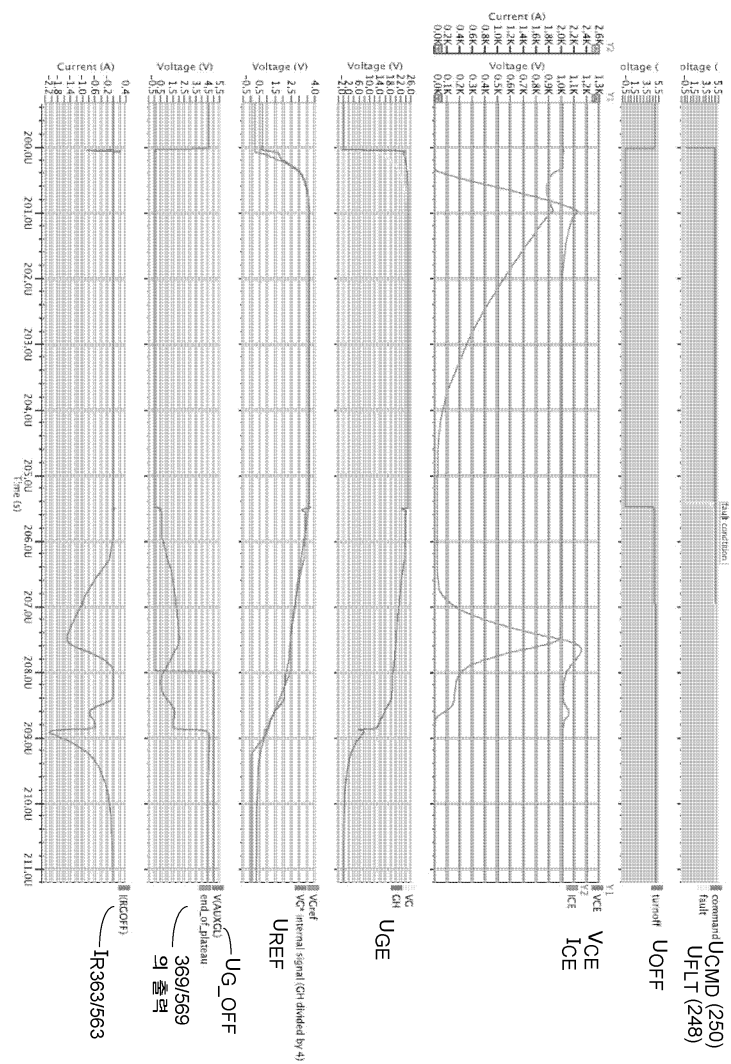




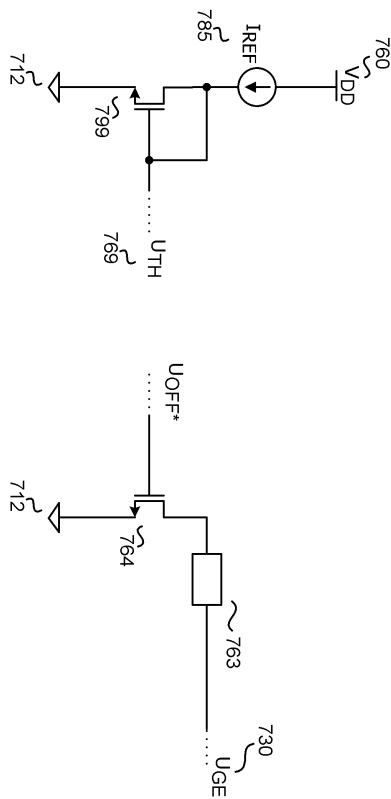
도면5



도면6



도면7



【심사관 직권보정사항】

【저작권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1

【변경전】

단락 회로 또는 과전류가 존재함을 나타내는 고장 신호에 응답하여 전력 반도체 스위치를 턴오프하기 위한 턴오프 동작을 동적으로 제어하도록 구성된 회로로서,

상기 회로는,

수정된 OFF 신호를 사용하여 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하도록 연결된 턴오프 트랜지스터; 및

상기 수정된 OFF 신호를 피드백 제어 루프의 조작 변수로서 사용하여 턴오프시 상기 전력 반도체 스위치의 제어 단자 상에 걸린 전압을 제어하기 위한 피드백 제어 루프;

를 포함하며,

상기 피드백 제어 루프는,

상기 전력 반도체 스위치의 제어 단자의 전압의 측정을 피드백하도록 하는 피드백 경로;

시간 종속 기준 전압을 생성하도록 하는 제어 단자 기준 전압 생성기;

상기 제어 단자의 전압 및 상기 시간 종속 기준 전압 간의 차분을 나타내는 오차 신호를 생성하도록 하는 오차 증폭기; 및

상기 수정된 OFF 신호를 사용하여 상기 오차 신호의 포워드를 상기 턴오프 트랜지스터에 전달하도록 하는 포워드 경로;

를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.

【변경후】

단락 회로 또는 과전류가 존재함을 나타내는 고장 신호에 응답하여 전력 반도체 스위치를 턴오프하기 위한 턴오프 동작을 동적으로 제어하도록 구성된 회로로서,

상기 회로는,

수정된 OFF 신호를 사용하여 상기 전력 반도체 스위치를 턴오프하기 위한 신호를 상기 전력 반도체 스위치의 제어 단자 상으로 스위칭하도록 연결된 턴오프 트랜지스터; 및

상기 수정된 OFF 신호를 피드백 제어 루프의 조작 변수로서 사용하여 턴오프시 상기 전력 반도체 스위치의 제어 단자 상에 걸린 전압을 제어하기 위한 피드백 제어 루프;

를 포함하며,

상기 피드백 제어 루프는,

상기 전력 반도체 스위치의 제어 단자의 전압의 측정을 피드백하도록 하는 피드백 경로;

시간 종속 기준 전압을 생성하도록 하는 제어 단자 기준 전압 생성기;

상기 제어 단자의 전압 및 상기 시간 종속 기준 전압 간의 차분을 나타내는 오차 신호를 생성하도록 하는 오차 증폭기; 및

상기 수정된 OFF 신호를 사용하여 상기 오차 신호의 포워드를 상기 턴오프 트랜지스터에 전달하도록 하는 포워드 경로;

를 포함하는, 전력 반도체 스위치의 턴오프 동작을 동적으로 제어하는 회로.