(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 112992200 B
(45)授权公告日 2022.05.17

(21)申请号 202110313695.9

(22)申请日 2021.03.24

(65)同一申请的已公布的文献号
申请公布号 CN 112992200 A

(43)申请公布日 2021.06.18

(73)专利权人 长鑫存储技术有限公司
地址 230011 安徽省合肥市经济开发区空港工业园兴业大道388号

(72)发明人 苏信政

(74)专利代理机构 北京同立钧成知识产权代理有限公司 11205
专利代理师 张娜 臧建明

(51)Int.Cl.
G11C 7/06(2006.01)
G11C 7/08(2006.01)
G11C 7/12(2006.01)

(56)对比文件
CN 1471107 A,2004.01.28
CN 111863055 A,2020.10.30
CN 111863055 A,2020.10.30
KR 20040003210 A,2004.01.13
US 2016012868 A1,2016.01.14
US 2018182449 A1,2018.06.28
CN 106782652 A,2017.05.31
CN 103474093 A,2013.12.25
US 10726898 B1,2020.07.28
Suk Min Kim.Analysis on Sensing Yield of Voltage Latched Sense Amplifier for Low Power DRAM.《2018 14th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME)》.2018,65-68.

审查员 黄晓亮

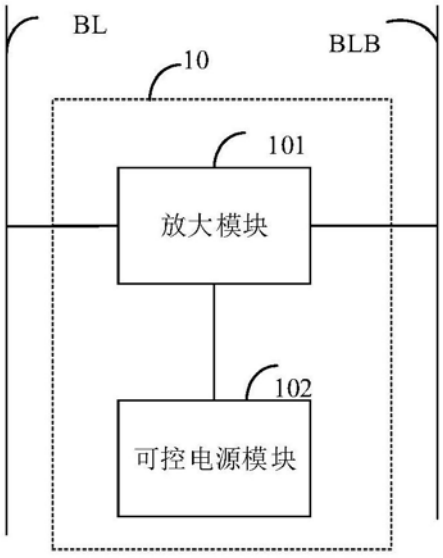
权利要求书3页 说明书12页 附图6页

(54)发明名称

灵敏放大器、存储器以及控制方法

(57)摘要

本申请提供一种灵敏放大器、存储器以及控制方法，灵敏放大器包括：放大模块，用于在灵敏放大器处于放大阶段时，放大位线和基准位线之间的电压差，可控电源模块，与放大模块连接，用于根据位线和基准位线之间额定补偿电压范围确定驱动参数，并根据驱动参数向放大模块提供电源，以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压，其中，额定补偿电压位于额定补偿电压范围内。灵敏放大器在偏移消除阶段控制位线和基准位线之间的补偿电压位于额定补偿电压范围内，以使外部读取电路可以准确读取数据。



CN 112992200 B

1.一种灵敏放大器,其特征在于,包括:

放大模块,用于在所述灵敏放大器处于放大阶段时,放大位线和基准位线之间的电压差;

可控电源模块,与所述放大模块连接,用于根据所述位线和所述基准位线之间的额定补偿电压范围确定驱动参数,并根据所述驱动参数向所述放大模块提供电源,以控制所述放大模块在偏移消除阶段拉动所述位线和所述基准位线之间的补偿电压为额定补偿电压;其中,所述额定补偿电压位于所述额定补偿电压范围内;所述额定补偿电压范围在所述灵敏放大器设计阶段通过仿真获得或在所述灵敏放大器制造阶段通过测试获得。

2.根据权利要求1所述的灵敏放大器,其特征在于,所述可控电源模块包括:

第一可控电源单元,与所述放大模块的第一端连接,用于向所述放大模块提供电源;

第二可控电源单元,与所述放大模块的第二端连接,用于向所述放大模块提供电源;

控制单元,与所述第一可控电源单元连接,还与所述第二可控电源单元连接,用于根据所述额定补偿电压范围确定驱动参数,并根据所述驱动参数控制所述第一可控电源单元和所述第二可控电源单元向所述放大模块提供电源。

3.根据权利要求2所述的灵敏放大器,其特征在于,所述第一可控电源单元包括:

N个第一可控电流源,其设有控制端、第一端和第二端,其第一端与第一供电端连接,其第二端与所述放大模块的第一端连接;其控制端与所述控制单元连接,N为正整数。

4.根据权利要求3所述的灵敏放大器,其特征在于,所述第二可控电源单元包括:

N个第二可控电流源,其设有控制端、第一端和第二端,其第一端与第二供电端连接,其第二端与所述放大模块的第二端连接;其控制端与所述控制单元连接。

5.根据权利要求4所述的灵敏放大器,其特征在于,所述控制单元用于:

根据所述额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围;

从所述N个第一可控电流源中选择至少一个第一目标电流源,并从所述N个第二可控电流源中选择至少一个第二目标电流源,其中,所述至少一个第一目标电流源提供的总电流在所述第一驱动电流范围内;所述至少一个第二目标电流源提供的总电流在所述第二驱动电流范围内;

生成用于控制所述第一目标电流源工作的第一控制信号,并生成用于控制所述第二目标电流源工作的第二控制信号,以使所述第一可控电源单元控制所述放大模块在所述偏移消除阶段拉动所述位线和所述基准位线的电压,使所述第二可控电源单元控制所述放大模块在所述偏移消除阶段拉动所述位线和所述基准位线的电压。

6.根据权利要求4或5所述的灵敏放大器,其特征在于,第i个所述第一可控电流源的驱动电流为$2^{i-1} \times I_b$,第j个所述第二可控电流源的驱动电流为$2^{j-1} \times I_b$,I_b表示单位电流。

7.根据权利要求4或5所述的灵敏放大器,其特征在于,所述第一可控电流源为P型晶体管,所述第二可控电流源为N型晶体管。

8.根据权利要求2至5中任意一项所述的灵敏放大器,其特征在于,所述放大模块包括:

至少一个交叉耦合放大电路,其设有第一端、第二端、第三端以及第四端;其第一端与所述第一可控电源单元的输出端连接,其第二端与所述第二可控电源单元的输出端连接,

其第三端和所述位线连接，其第四端和所述基准位线连接。

9.根据权利要求8所述的灵敏放大器，其特征在于，所述交叉耦合放大电路包括：第一晶体管、第二晶体管、第三晶体管、第四晶体管、第一开关、第二开关、第三开关以及第四开关；

所述第一晶体管的第一端为所述交叉耦合放大电路的第一端，所述第二晶体管的第二端为所述交叉耦合放大电路的第二端，所述第一晶体管的第二端为所述交叉耦合放大电路的第三端，所述第三晶体管的第二端为所述交叉耦合放大电路的第四端；

所述第一晶体管的第二端与第二晶体管的第一端连接，所述第三晶体管的第二端与所述第四晶体管的第一端连接，所述第一晶体管的第一端与所述第三晶体管的第一端连接，所述第二晶体管的第二端与所述第四晶体管的第二端连接；

所述第一晶体管的控制端与所述第三晶体管的第二端连接，所述第二晶体管的控制端通过所述第一开关与所述第三晶体管的第二端连接，所述第二晶体管的控制端通过所述第三开关与所述第二晶体管的第一端连接；

所述第三晶体管的控制端与所述第一晶体管的第二端连接，所述第四晶体管的控制端通过所述第二开关与所述第一晶体管的第二端连接，所述第四晶体管的控制端通过所述第四开关与所述第四晶体管的第一端连接。

10.根据权利要求9所述的灵敏放大器，其特征在于，所述第一晶体管和第三晶体管为P型晶体管，所述第二晶体管和所述第四晶体管为N型晶体管。

11.一种存储器，其特征在于，包括如权利要求1至10中任意一项所述的灵敏放大器以及存储单元；

多个所述存储单元构成第一存储阵列，多个所述存储单元构成第二存储阵列，所述灵敏放大器位于所述第一存储阵列和所述第二存储阵列之间，所述灵敏放大器的第三端连接所述第一存储阵列的位线，所述灵敏放大器的第四端连接所述第二存储阵列的基准位线。

12.一种灵敏放大器的控制方法，其特征在于，所述灵敏放大器包括放大模块和可控电源模块，所述方法包括：

获取位线和基准位线之间额定补偿电压范围；

根据所述额定补偿电压范围确定驱动参数；

根据所述驱动参数生成用于控制放大模块的控制信号，以控制所述放大模块在偏移消除阶段拉动所述位线和所述基准位线之间的补偿电压为额定补偿电压；其中，所述额定补偿电压位于所述额定补偿电压范围内；所述额定补偿电压范围在所述灵敏放大器设计阶段通过仿真获得或在所述灵敏放大器制造阶段通过测试获得。

13.根据权利要求12所述的方法，其特征在于，根据所述额定补偿电压范围确定驱动参数，具体包括：

根据额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围。

14.根据权利要求13所述的方法，其特征在于，所述可控电源模块包括第一可控电源单元和第二可控电源单元，所述第一可控电源单元包括N个第一可控电流源，所述第二可控电源单元包括N个第二可控电流源；

根据所述驱动参数生成用于控制放大模块的控制信号，具体包括：

从N个所述第一可控电流源中选择至少一个第一目标电流源，并从所述N个所述第二可

控电流源中选择至少一个第二目标电流源，其中，所述至少一个第一目标电流源提供的总电流在所述第一驱动电流范围内；所述至少一个第二目标电流源提供的总电流在所述第二驱动电流范围内；

生成用于控制所述第一目标电流源工作的第一控制信号，并生成用于控制所述第二目标电流源工作的第二控制信号。

灵敏放大器、存储器以及控制方法

技术领域

[0001] 本申请涉及集成电路测试领域，更具体地，涉及一种灵敏放大器、存储器以及控制方法。

背景技术

[0002] 随着手机、平板、个人计算机等电子设备的普及，半导体存储器技术也得到了快速的发展。

[0003] 灵敏放大器(Sense Amplifier 简称:SA)是半导体存储器的一个重要组成部分，主要作用是将位线上的小信号进行放大，进而执行读取或者写入操作。随著半导体存储器线宽的微缩，半导体存储器存储细胞的电容值随之下降，半导体存储器内电路的噪声会严重影响灵敏放大器的感测解析度，因此，半导体存储器内采用偏移消除灵敏放大器(Offset Cancellation Sense Amplifier，简称:OCSA)。

[0004] 然而，在引入OSCA后，外部读取电路容易出现错误读取位线和基准位线上呈现数据。

发明内容

[0005] 本申请提供一种灵敏放大器、存储器以及控制方法，其目的为在灵敏放大器的偏移消除阶段控制位线和基准位线之间的补偿电压位于额定补偿电压范围内，以使外部读取电路可以准确读取数据。

[0006] 第一方面，本申请提供一种灵敏放大器，包括：

[0007] 放大模块，用于在灵敏放大器处于放大阶段时，放大位线和基准位线之间的电压差；

[0008] 可控电源模块，与放大模块连接，用于根据位线和基准位线之间额定补偿电压范围确定驱动参数，并根据驱动参数向放大模块提供电源，以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压；其中，额定补偿电压位于额定补偿电压范围内。

[0009] 可选地，可控电源模块包括：

[0010] 第一可控电源单元，与放大模块的第一端连接，用于向放大模块提供电源；

[0011] 第二可控电源单元，与放大模块的第二端连接，用于向放大模块提供电源；

[0012] 控制单元，与第一可控电源单元连接，还与第二可控电源单元连接，用于根据额定补偿电压范围确定驱动参数，并根据驱动参数控制第一可控电源单元和第二可控电源单元向放大模块提供电源。

[0013] 在上述技术方案中，由第一可控电源单元和第二可控电源单元向放大模块提供电源，以控制放大模块在偏移消除阶段拉动位线电压和基准位线电压的幅值，控制位线和基准位线之间的补偿电压在额定补偿电压范围内，以保证在恢复阶段外部读取电路可以准确读取位线和基准位线上的数据。

[0014] 可选地，第一可控电源单元包括：

[0015] N个第一可控电流源，其设有控制端、第一端和第二端，其第一端与第一供电端连接，其第二端与放大模块的第一端连接；其控制端与控制单元连接，N为正整数。

[0016] 可选地，第二可控电源单元包括：

[0017] N个第二可控电流源，其设有控制端、第一端和第二端，其第一端与第二供电端连接，其第二端与放大模块的第二端连接；其控制端与控制单元连接。

[0018] 可选地，控制单元用于：

[0019] 根据额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围；

[0020] 从N个第一可控电流源中选择至少一个第一目标电流源，并从N个第二可控电流源中选择至少一个第二目标电流源，其中，至少一个第一目标电流源提供的总电流在第一驱动电流范围内；至少一个第二目标电流源提供的总电流在第二驱动电流范围内；

[0021] 生成用于控制第一目标电流源工作的第一控制信号，并生成用于控制第二目标电流源工作的第二控制信号，以使第一可控电源单元控制放大模块在偏移消除阶段拉动位线和基准位线的电压，使第二可控电源单元控制放大模块在偏移消除阶段拉动位线和基准位线的电压。

[0022] 在上述技术方案中，通过控制第一可控电源和第二可控电流源的工作状态，以控制第一可控电源单元和第二可控电源单元的驱动参数，控制放大模块在偏移消除阶段拉动位线电压和基准位线电压的速率，进而控制位线电压和基准位线电压的幅度，可以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压，元件制造差异引起位线和基准位线上电压偏移被额定补偿电压消除或者部分抵消，且补偿电压会也不会作为干扰因素被引入，位线和基准位线上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线和基准位线上的数据。

[0023] 可选地，第i个第一可控电流源的驱动电流为$2^{i-1} \times I_b$，第j个第二可控电流源的驱动电流为$2^{j-1} \times I_b$，I_b表示单位电流。

[0024] 在上述技术方案中，通过调整单位电流的幅值，可以精确调整放大模块拉动位线电压和基准位线电压的速率，进而控制拉动位线电压和基准位线电压的幅值，以在偏移消除阶段精确控制位线和基准位线之间的补偿电压在额定补偿电压范围内。

[0025] 可选地，第一可控电流源为P型晶体管，第二可控电流源为N型晶体管。

[0026] 可选地，放大模块包括：

[0027] 至少一个交叉耦合放大电路，其设有第一端、第二端、第三端以及第四端；其第一端与第一可控电源单元的输出端连接，其第二端与第二可控电源单元的输出端连接，其第三端和位线连接，其第四端和基准位线连接。

[0028] 可选地，交叉耦合放大电路包括：第一晶体管、第二晶体管、第三晶体管、第四晶体管、第一开关、第二开关、第三开关以及第四开关；

[0029] 第一晶体管的第一端为交叉耦合放大电路的第一端，第二晶体管的第二端为交叉耦合放大电路的第二端，第一晶体管的第二端为交叉耦合放大电路的第三端，第三晶体管的第二端为交叉耦合放大电路的第四端；

[0030] 第一晶体管的第二端与第二晶体管的第一端连接，第三晶体管的第二端与第四晶

体管的第一端连接，第一晶体管的第一端与第三晶体管的第一端连接，第二晶体管的第二端与第四晶体管的第二端连接；

[0031] 第一晶体管的控制端与第三晶体管的第二端连接，第二晶体管的控制端通过第一开关与第三晶体管的第二端连接，第二晶体管的控制端通过第三开关与第二晶体管的第一端连接；

[0032] 第三晶体管的控制端与第一晶体管的第二端连接，第四晶体管的控制端通过第二开关与第一晶体管的第二端连接，第四晶体管的控制端通过第四开关与第四晶体管的第一端连接。

[0033] 可选地，第一晶体管和第三晶体管为P型晶体管，第二晶体管和第四晶体管为N型晶体管。

[0034] 第二方面，本申请提供一种存储器，包括第一方面及可选方案所涉及的灵敏放大器以及存储单元；

[0035] 多个存储单元构成第一存储阵列，多个存储单元构成第二存储阵列，灵敏放大器位于第一存储阵列和第二存储阵列之间，灵敏放大器的第三端连接第一存储阵列的位线，灵敏放大器的第四端连接第二存储阵列的基准位线。

[0036] 第三方面，本申请提供一种灵敏放大器的控制方法，灵敏放大器包括放大模块和可控电源模块，方法包括：

[0037] 获取位线和基准位线之间的额定补偿电压范围；

[0038] 根据额定补偿电压范围确定驱动参数；

[0039] 根据驱动参数生成用于控制放大模块的控制信号，以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压；其中，额定补偿电压位于额定补偿电压范围内。

[0040] 可选地，根据额定补偿电压范围确定驱动参数，具体包括：

[0041] 根据额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围。

[0042] 可选地，可控电源模块包括第一可控电源单元和第二可控电源单元，根据驱动参数生成用于控制放大模块的控制信号，具体包括：

[0043] 从N个第一可控电流源中选择至少一个第一目标电流源，并从N个第二可控电流源中选择至少一个第二目标电流源，其中，至少一个第一目标电流源提供的总电流在第一驱动电流范围内；至少一个第二目标电流源提供的总电流在第二驱动电流范围内；

[0044] 生成用于控制第一目标电流源工作的第一控制信号，并生成用于控制第二目标电流源工作的第二控制信号。

[0045] 在上述技术方案中，可控电源模块根据额定补偿电压范围确定驱动参数，并按照驱动参数向放大模块供电，可以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压，元件制造差异引起位线和基准位线上电压偏移被额定补偿电压，且补偿电压会也不会作为干扰因素被引入，位线和基准位线上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线和基准位线上的数据。

附图说明

[0046] 图1为本申请一实施例提供的存储器的电路结构示意图；

[0047] 图2为本申请另一实施例提供的灵敏放大器的电路结构示意图；

[0048] 图3a、图3b、图3c为本申请提供位线电压和基准位线电压的拉动幅度的对比示意图；

[0049] 图4为本申请另一实施例提供的灵敏放大器的电路结构示意图；

[0050] 图5为本申请另一实施例提供的灵敏放大器的电路结构示意图；

[0051] 图6为本申请另一实施例提供的数据读取的时序图；

[0052] 图7为本申请另一实施例提供的灵敏放大器在偏移消除阶段的等效电路图；

[0053] 图8为本申请另一实施例提供的灵敏放大器的控制方法的流程示意图。

具体实施方式

[0054] 为使本申请的目的、技术方案和优点更加清楚，下面将结合本申请中的附图，对本申请中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的带。

[0055] 如图1所示，本申请一实施例提供一种存储器100，存储器100包括灵敏放大器10以及多个存储单元21。多个存储单元21构成第一存储阵列20，多个存储单元21构成第二存储阵列30。第一存储阵列20中每个存储单元21与第一存储阵列20的位线BL连接，第二存储阵列30中每个存储单元21与第二存储阵列30的位线BL连接。

[0056] 灵敏放大器10位于第一存储阵列20和第二存储阵列30之间，灵敏放大器10的第一端与第一供电端连接，灵敏放大器10的第二端与第二供电端连接，灵敏放大器10的第三端连接第一存储阵列20的位线，灵敏放大器10的第四端连接第二存储阵列30的位线。

[0057] 每个存储单元21用于存储一位数据，第一存储阵列20的位线用于访问第一存储阵列20中各个存储单元21内存储的数据，第二存储阵列30的位线用于访问第二存储阵列30中各个存储单元21内存储的数据。灵敏放大器10用于将各个存储单元21中存储数据放大，并在第一存储阵列20的位线和第二存储阵列30的位线上呈现。灵敏放大器10还用于在完成一次数据读取操作后将存储单元21恢复至进行读取操作之前的状态。

[0058] 其中，每个存储单元21包括存储电容C和访问晶体管T，存储电容C的第一端接固定电源，例如为0.5V_{CC}，存储电容C的第二端接访问晶体管T的第一端，访问晶体管T的第二端接位线，访问晶体管T的控制端接字线。

[0059] 通过存储在存储电容C的电荷的多和少，或者，存储电容C两端电压差的高和低，来表示逻辑上的1和0。访问晶体管T用于控制是否允许或者禁止对存储电容C所存储的信息进行读取或者改写。

[0060] 为了便于描述，在读取第一存储阵列20内某个存储单元21中数据时，将第一存储阵列20的位线称为位线BL，将第二存储阵列30的位线称为基准位线BLB。在读取第二存储阵列30内某个存储单元21中数据时，将第二存储阵列30的位线称为位线BL，将第一存储阵列20的位线BL称为基准位线BLB。

[0061] 随著存储器线宽的微缩，存储器存储细胞的电容值随之下降，存储器内电路的噪声会严重影响灵敏放大器的感测解析度，因此，半导体存储器内采用偏移消除灵敏放大器。

[0062] 在偏移消除灵敏放大器中，放大模块包括两个N型晶体管和两个P型晶体管。两个P型晶体管一直保持交叉耦合连接。在空闲阶段和偏移消除阶段，两个N晶体管采用二极管连接。在其他工作阶段，两个N型晶体管采用其他连接方式。

[0063] 下面描述从第一存储阵列20的其中一个存储单元21中读取数据“1”的过程。读取数据包括空闲阶段、偏移消除阶段、预充电阶段、访问阶段、放大阶段以及恢复阶段。

[0064] 在空闲阶段，放大模块内形成单交叉耦合电路，也就是两个P型晶体管构成交叉耦合反相器，两个N型晶体管均采用二极管连接，通过充电电源对位线BL和基准位线BLB进行充电。

[0065] 在偏移消除阶段，放大模块内继续形成单交叉耦合电路，由于两个采用二极管连接的晶体管在制造上存在差异，在位线BL和基准位线BLB上产生补偿电压，该补偿电压可消除二极管连接的晶体管对内的晶体管制造差异(可以称为失调电压)。

[0066] 在预充电阶段，放大模块内构成单交叉耦合电路，也就是其中两个晶体管构成交叉耦合反相器，另外两个晶体管的控制端悬空，电源拉动N型晶体管和P型晶体管的连接点的电压，并在连接点保留补偿电压。

[0067] 在访问阶段，放大模块内构成双交叉耦合电路，也就是两个P型晶体管构成交叉耦合反相器，两个N型晶体管也构成交叉耦合反相器，使N型晶体管和P型晶体管的连接点拉动位线和基准位线电压至参考电压，并在位线BL和基准位线BLB上保留补偿电压。控制所访问的存储单元21对应的字线内的信号，使所访问的存储单元21内的访问晶体管T导通，存储电容C使位线BL的电压上升，使得位线BL的电压高于参考电压。

[0068] 在放大阶段，位线BL的电压高于参考电压，使得灵敏放大器10将向上拉动位线BL的电压，并使灵敏放大器向下拉动基准位线BLB的电压下拉，由于位线BL和基准位线BLB上保留有补偿电压，使得在放大阶段可以抵消掉消除晶体管对内的晶体管制造差异，使得位线BL和基准位线BLB之间的电压差可以反映所访问存储单元21中的数据为“1”。

[0069] 在恢复阶段，灵敏放大器10将位线BL和基准位线BLB的电压稳定在逻辑数据“1”，位线BL还对存储电容C充电，经过一定时间充电后，存储电容C中电荷就恢复至读取操作前的状态。再通过控制列选择线内信号使外界读取电路可以从位线BL和基准位线BLB上读取所访问的存储单元21内存储数据。

[0070] 然而，在经过偏移消除阶段、预充电阶段以及放大阶段后，外部读取电路容易出现错误读取位线BL和基准位线BLB上呈现数据。

[0071] 为解决上述问题，本申请提供一种灵敏放大器、存储器以及控制方法。本申请的技术构思是，在灵敏放大器处于偏移消除阶段时，控制可控电源模块向放大模块供电参数，由放大模块控制在偏移消除阶段时位线BL和基准位线BLB的补偿电压的数值，使补偿电压处于额定电压范围内，以保证在恢复阶段外部读取电路可以准确读取位线BL和基准位线BLB上的数据。

[0072] 如图2所示，本申请提供一种灵敏放大器10，该灵敏放大器10包括放大模块101和可控电源模块102，放大模块101和可控电源模块102连接。

[0073] 放大模块101用于在灵敏放大器10处于放大阶段时放大位线BL和基准位线BLB之间的电压差。可控电源模块102用于根据位线BL和基准位线BLB之间的额定补偿电压范围确定驱动参数，并根据驱动参数向放大模块101提供电源。

[0074] 放大模块101在可控电源模块102的控制下，在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压(也可以成为失调电压)为额定补偿电压。其中，额定补偿电压位于额定补偿电压范围内。其中，补偿电压是指在偏移消除阶段位线电压和基准位线电压之间电压差。例如，位线BL上的电压减去基准位线BLB上的电压等于补偿电压，或者，基准位线BLB上的电压减去位线BL上的电压等于补偿电压。

[0075] 在对存储单元内数据进行读取过程，位线BL和基准位线BLB上的补偿电压大小会影响数据读取的准确性，若位线BL和基准位线BLB上的补偿电压过大，则补偿电压会作为干扰因素，使得位线BL和基准位线BLB上无法准确呈现存储单元中逻辑数据。若补偿电压过小，则无法起到补偿元件制造差异引起的偏移，元件制造差异仍会引起位线BL和基准位线BLB上的电压偏移，使得位线BL和基准位线BLB上无法准确呈现存储单元中逻辑数据。

[0076] 可控电源模块102的驱动能力会影响偏移消除阶段内位线BL和基准位线BLB上的补偿电压的数值。如图3a和图3b所示，若灵敏放大器的第一端$v_p(t)$和第二端$v_n(t)$的电压拉动能力过强，会造成位线BL和基准位线BLB上的补偿电压Vos的数值过大。使得外部读取电路在读取位线BL和基准位线BLB上数据时总是读取逻辑数据“1”或者逻辑“0”。

[0077] 如图3c所示，在本实施例中，在灵敏放大器设计阶段，可以通过仿真获得额定补偿电压范围，在灵敏放大器制造阶段，可以通过测试获得额定补偿电压范围。根据位线BL和基准位线BLB之间额定补偿电压范围确定驱动参数，并根据驱动参数向放大模块101提供电源，放大模块101在可控电源模块102的控制下，在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压Vos为额定补偿电压。

[0078] 其中，额定补偿电压位于额定补偿电压范围内，经过预充电阶段、访问阶段以及放大阶段后，元件制造差异引起位线BL和基准位线BLB上的电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线BL和基准位线BLB上可以准确呈现存储单元中逻辑数据。

[0079] 在上述技术方案中，可控电源模块根据额定补偿电压范围确定驱动参数，并按照驱动参数向放大模块供电，可以控制放大模块在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压，元件制造差异引起位线BL和基准位线BLB上电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线BL和基准位线BLB上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线BL和基准位线BLB上的数据。

[0080] 如图4所示，本申请提供一种灵敏放大器，该灵敏放大器10包括放大模块101和可控电源模块102，放大模块101和可控电源模块102连接。

[0081] 其中，可控电源模块102包括第一可控电源单元1021、第二可控电源单元1022以及控制单元1025，放大模块101设有第一端、第二端、第三端以及第四端。

[0082] 第一可控电源单元1021的输出端与放大模块101的第一端连接，第二可控电源单元1022的输出端与放大模块101的第二端连接，控制单元1025与第一可控电源单元1021的控制端连接，控制单元1025还与第二可控电源单元1022的控制端连接。

[0083] 第一可控电源单元1021和第二可控电源单元1022均用于向放大模块101提供电源，控制单元1025用于根据位线BL和基准位线BLB之间的额定补偿电压范围确定驱动参数，

并根据驱动参数控制第一可控电流源1023和第二可控电流源1024向放大模块101提供电源。

[0084] 放大模块在第一可控电源单元1021和第二可控电源单元1022的控制下，在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压。其中，额定补偿电压位于额定补偿电压范围内。

[0085] 根据位线BL和基准位线BLB之间额定补偿电压范围确定驱动参数，并根据驱动参数向放大模块提供电源使得，放大模块在可控电源模块的控制下，在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压。

[0086] 其中，额定补偿电压位于额定补偿电压范围内，经过偏移消除阶段、预充电阶段、访问阶段以及放大阶段后，元件制造差异引起位线BL和基准位线BLB上电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线BL和基准位线BLB上可以准确呈现存储单元中逻辑数据。

[0087] 在另外一种实施例中，第一可控电源单元1021包括N个第一可控电流源1023。每个第一可控电流源1023设有控制端、第一端和第二端。每个第一可控电流源1023的第二端为第一可控电源单元1021的输出端，每个第一可控电流源1023的控制端为第一可控电源单元1021的控制端。第一可控电流源1023的第一端与第一供电端连接，第一可控电流源1023的第二端与放大模块101的第一端连接。第一可控电流源1023的控制端与控制单元1025连接，N为正整数。

[0088] 第二可控电源单元1022包括N个第二可控电流源1024，第二可控电源单元1022设有控制端、第一端和第二端。每个第二可控电流源1024的第二端为第二可控电源单元1022的输出端，每个第二可控电流源1024的控制端为第二可控电源单元1022的控制端。第二可控电流源1024的第一端与第二供电端连接，第二可控电流源1024的第二端与放大模块101的第二端连接。第二可控电流源1024的控制端与控制单元1025连接。

[0089] 控制单元用于根据额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围，从N个第一可控电流源中选择至少一个第一目标电流源，并从N个第二可控电流源中选择至少一个第二目标电流源。其中，至少一个第一目标电流源提供的总电流在第一驱动电流范围内，至少一个第二目标电流源提供的总电流在第二驱动电流范围内。控制单元还生成用于控制第一目标电流源工作的第一控制信号，并生成用于控制第二目标电流源工作的第二控制信号，以使第一可控电源单元控制放大模块在偏移消除阶段拉动位线BL和基准位线BLB的电压，使第二可控电源单元控制放大模块在偏移消除阶段拉动位线BL和基准位线BLB的电压，进而在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压。

[0090] 在另一种实施例中，第i个第一可控电流源1023提供的驱动电流为$2^{i-1} \times I_b$，第j个第二可控电流源1024提供的驱动电流为$2^{j-1} \times I_b$，I_b表示单位电流。N个第一可控电流源1023可以提供$2^N - 1$个档位的驱动电流，N个第二可控电流源1024也可以提供$2^N - 1$个档位的驱动电流，通过调整单位电流的幅值，可以精确调整放大模块101拉动位线电压和基准位线电压的速率，进而控制拉动位线电压和基准位线电压的幅值，以在偏移消除阶段

精确控制位线BL和基准位线BLB之间的补偿电压在额定补偿电压范围内。

[0091] 在上述实施例中，通过控制第一可控电流源和第二可控电流源的工作状态，以控制第一可控电源单元和第二可控电源单元的驱动参数，控制放大模块拉动位线BL和基准位线电压的速率，进而控制拉动位线电压和基准位线电压的幅度，可以在偏移消除阶段控制放大模块拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压，元件制造差异引起位线BL和基准位线BLB上的电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线BL和基准位线BLB上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线BL和基准位线BLB上的数据。

[0092] 如图5所示，本申请实施例提供一种灵敏放大器10，灵敏放大器10包括放大模块101和可控电源模块102，放大模块101和可控电源模块102连接。

[0093] 放大模块101包括至少一个交叉耦合放大电路，每个交叉耦合放大电路设有第一端、第二端、第三端以及第四端，交叉耦合放大电路的第一端与第一可控电源单元1021的输出端连接，交叉耦合放大电路的第二端与第二可控电源单元1022的输出端连接，交叉耦合放大电路的第三端和位线BL连接，交叉耦合放大电路的第四端和基准位线BLB连接。

[0094] 其中，交叉耦合放大电路为单交叉耦合放大电路，具有偏移消除功能，交叉耦合电路具体包括：第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第一开关K1、第二开关K2、第三开关K3以及第四开关K4。

[0095] 第一晶体管T1的第一端为交叉耦合放大电路的第一端，第二晶体管T2的第二端为交叉耦合放大电路的第二端，第一晶体管T1的第二端为交叉耦合放大电路的第三端，第三晶体管T3的第二端为交叉耦合放大电路的第四端。

[0096] 第一晶体管T1的第二端与第二晶体管T2的第一端连接，第三晶体管T3的第二端与第四晶体管T4的第一端连接，第一晶体管T1的第一端与第三晶体管T3的第一端连接，第二晶体管T2的第二端与第四晶体管T4的第二端连接。

[0097] 第一晶体管T1的控制端与第三晶体管T3的第二端连接，第二晶体管T2的控制端通过第一开关K1与第三晶体管T3的第二端连接，第二晶体管T2的控制端通过第三开关K3与第二晶体管T2的第一端连接。

[0098] 第三晶体管T3的控制端与第一晶体管T1的第二端连接，第四晶体管T4的控制端通过第二开关K2与第一晶体管T1的第二端连接，第四晶体管T4的控制端通过第四开关K4与第四晶体管T4的第一端连接。

[0099] 其中，第一晶体管T1和第三晶体管T3为P型晶体管，第二晶体管T2和第四晶体管T4为N型晶体管。

[0100] 可控电源模块102包括第一可控电源单元1021和第二可控电源单元1022，第一可控电源单元1021包括N个第一可控电流源1023，第二可控电源单元1022包括N个第二可控电流源1024。其中，第一可控电流源1023为P型晶体管，第二可控电流源1024为N型晶体管。

[0101] 下面描述从第一存储阵列20的其中一个存储单元21中读取数据“1”的过程。为便于描述，将第一晶体管T1的第二端和第二晶体管T2的第一端之间的连接线称为第一存储阵列20的内位线nBL，将第三晶体管T3的第二端和第四晶体管T4的第一端之间的连接线称为第一存储阵列20的内基准位线nBLB。

[0102] 如图6所示，读取数据包括空闲阶段、偏移消除阶段、预充电阶段、访问阶段、放大

阶段以及恢复阶段。

[0103] 在空闲阶段，第一开关K1和至第四开关K4也闭合。第二晶体管T2的控制端与第三晶体管T3的第二端连接，第二晶体管T2的控制端与其第一端链接，第四晶体管T4的控制端与第一晶体管T1的第二端连接，第四晶体管T4的控制端与其第一端链接。充电开关CK1和CK2闭合，通过充电电源对内位线nBL和内基准位线nBLB进行充电。此时，在一个实施例中，位线BL、基准位线BLB、内位线nBL、内基准位线nBLB均被充电至0.5V_{CC}。

[0104] 在偏移消除阶段，第一开关K1和第二开关K2断开，第三开关K3和第四开关K4仍然闭合。如图7所示，第二晶体管T2的第一端与控制端连接，第四晶体管T4的第一端与控制端连接，两个N型晶体管均采用二极管连接，两个P型晶体管构成交叉耦合反相器。由于两个采用二极管连接的晶体管在制造上存在差异，在位线BL和基准位线BLB上产生补偿电压，该补偿电压可消除N型晶体管对内的晶体管制造差异。N11，N12，N13中至少一个N型晶体管按照图中波形控制，N21，N22，N23中至少一个N型晶体管按照图中波形控制，可以控制第一可控电源单元1021和第二可控电源单元1022的驱动参数，以控制交叉耦合放大电路在偏移消除阶段拉动位线BL和基准位线电压的幅值，进而拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压。

[0105] 在预充电阶段，第一开关K1至第四开关K4均断开。也就是两个N型晶体管构成交叉耦合反相器，另外两个晶体管的控制端悬空，第一存储阵列20的内位线nBL的电压和内基准位线nBLB的电压均上拉至参考电压，参考电压为存储电容C所连接固定电源的电压。在一个实施例中，固定电源的电压为0.5V_{CC}。

[0106] 在访问阶段，第一开关K1和第二开关K2闭合，第三开关K3和第四开关K4继续断开。放大模块内构成双交叉耦合电路，也就是其中两个晶体管构成交叉耦合反相器，另外两个晶体管也构成交叉耦合反相器。内位线nBL拉动位线电压，内基准位线nBLB拉动基准位线电压，并且位线BL和基准位线BLB上仍然保留着补偿电压。例如：在偏差消除阶段，位线BL上电压高于基准位线BLB的电压，差值为补偿电压Vos。在访问阶段，位线BL上电压仍然高于基准位线BLB的电压，差值也为补偿电压Vos，如果T2和T4的阈值电压之间的偏差为Vos，或者T5和T7的阈值电压之间的偏差为Vos，或者T6、T5与T8、T7共同产生的阈值电压的偏差为Vos，那么在该访问阶段，Vos对敏感放大器的影响将被消除或至少被减弱。

[0107] 控制所访问的存储单元21对应的字线内的信号，使所访问的存储单元21内的访问晶体管T导通，存储电容C使位线BL的电压上升，使得位线的电压高于参考电压。

[0108] 在放大阶段，第一开关K1和第二开关K2继续闭合，第三开关K3和第四开关K4继续断开。N11，N12，N13中至少一个P型晶体管按照图中波形控制，N21，N22，N23中至少一个N型晶体管按照图中波形控制，可以控制第一可控电源单元1021和第二可控电源单元1022的驱动参数，以控制交叉耦合放大电路在放大阶段拉动位线BL和基准位线电压的幅值。位线BL的电压高于参考电压，使得灵敏放大器10将向上拉动位线BL的电压，并使灵敏放大器向下拉动基准位线BLB的电压下拉。由于位线BL和基准位线BLB上保留有补偿电压，在放大阶段可以抵消掉消除灵敏放大器内N型晶体管的制造差异，使得位线BL和基准位线BLB之间的电压差可以反映所访问存储单元21中的数据为“1”。

[0109] 在恢复阶段，灵敏放大器10将位线BL和基准位线BLB的电压稳定在逻辑数据“1”，

位线BL还对存储电容C充电，经过一定时间充电后，存储电容C中电荷就恢复至读取操作前的状态。再通过控制列选择线内信号使外界读取电路可以从位线BL和基准位线BLB上读取所访问的存储单元21内存储数据。

[0110] 在另一种实施例中，第一可控电源单元1021中，第i个P型晶体管可提供的驱动电流为$2^{i-1}\times I_b$，第二可控电源单元1022中，第j个N型晶体管可提供的驱动电流为$2^{j-1}\times I_b$，I_b表示单位电流。第一可控电源单元1021可以提供2^N-1个档位的驱动电流，第二可控电源单元1022也可以提供2^N-1个档位的驱动电流，可以获得$(2^N-1)(2^N-1)$个档位的补偿电压。

[0111] 下面举例说明可控电源模块102可以提供的驱动电流的档位，第一可控电源单元1021包括3个P型晶体管，第1个P型晶体管可提供的驱动电流为I_b，第2个P型晶体管可提供的驱动电流为$2I_b$，第3个P型晶体管可提供的驱动电流为$4I_b$。第二可控电源单元1022包括3个N型晶体管，第1个N型晶体管可提供的驱动电流为I_b，第2个N型晶体管可提供的驱动电流为$2I_b$，第3个N型晶体管可提供的驱动电流为$4I_b$。

[0112] 可控电源模块102可以提供7个档位的驱动电流，每个档位下N型晶体管和P型晶体管的控制信号如下表1和表2所示。其中，“1”表示高电平控制信号，“0”表示低电平控制信号。

[0113] 表1 N型晶体管的控制信号

[0114]

第3个N型晶体管	第2个N型晶体管	第1个N型晶体管	驱动电流档位
0	0	1	I_b
0	1	0	$2I_b$
0	1	1	$3I_b$
1	0	0	$4I_b$
1	0	1	$5I_b$
1	1	0	$6I_b$
1	1	1	$7I_b$

[0115] 表2 P型晶体管的控制信号

[0116]

第3个P型晶体管	第2个P型晶体管	第1个P型晶体管	驱动电流档位
1	1	0	I_b
1	0	1	$2I_b$

1	0	0	$3I_b$
0	1	1	$4I_b$
0	1	0	$5I_b$
0	0	1	$6I_b$
0	0	0	$7I_b$

[0117] 在上述技术方案中，通过控制P型晶体管的导通状态和N型晶体管的导通状态，控制可控电源模块向放大模块提供驱动电流的档位，以控制放大模块在偏移消除阶段拉动位线电压和基准位线电压的幅值，可以控制放大模块在偏移消除阶段拉动位线BL和基准位线BLB之间的补偿电压为额定补偿电压，使得元件制造差异引起位线BL和基准位线BLB上电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线BL和基准位线BLB上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线BL和基准位线BLB上的数据。

[0118] 如图8所示，本申请提供一种灵敏放大器的控制方法，灵敏放大器的结构已经在上述实施例中详细说明，此处不再赘述。该控制方法具体包括如下步骤：

[0119] S1001、获取位线和基准位线之间额定补偿电压范围。

[0120] 其中，在灵敏放大器设计阶段，可以通过仿真获得额定补偿电压范围，在灵敏放大器制造阶段，可以通过测试获得额定补偿电压范围，当位线和基准位线之间补偿电压在该额定补偿电压范围内时，可以准确读取位线和基准位线上数据。也就是，元件制造差异引起位线和基准位线上电压偏移被额定补偿电压消除或部分抵消，且补偿电压会也不会作为干扰因素被引入，位线和基准位线上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线和基准位线上的数据。

[0121] S1002、根据额定补偿电压范围确定驱动参数。

[0122] 其中，对灵敏放大器进行测试，获得位线和基准位线之间补偿电压与可控电源模块的驱动参数之间映射关系，再根据映射关系和额定补偿电压范围确定可控电源模块的驱动参数。

[0123] S1003、根据驱动参数生成用于控制放大模块的控制信号。

[0124] 其中，在获得可控电源模块的驱动参数后，根据驱动参数生成控制信号，以控制可控电源模块按照驱动参数向放大模块供电，进而控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压。其中，额定补偿电压位于额定补偿电压范围内。

[0125] 在上述技术方案中，可控电源模块根据额定补偿电压范围确定驱动参数，并按照驱动参数向放大模块供电，可以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压，元件制造差异引起位线和基准位线上电压偏移被额定补偿电压消除或者部分抵消，且补偿电压会也不会作为干扰因素被引入，位线和基准位线上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线和基准位线上的数据。

[0126] 本申请提供另一种灵敏放大器的控制方法，灵敏放大器的结构已经在上述实施例中详细说明，此处不再赘述。该控制方法具体包括如下步骤：

[0127] S2001、获取位线和基准位线之间额定补偿电压范围。

[0128] 其中，该步骤已经在上述实施例中详细说明，此处不再赘述。

[0129] S2002、根据额定补偿电压范围确定第一驱动电流范围和第二驱动电流范围。

[0130] 其中，对灵敏放大器进行测试，获得位线和基准位线之间补偿电压与第一可控电源单元、第二可控电源单元的驱动电流之间映射关系，再根据映射关系和额定补偿电压范围确定第一可控电源模块的第一驱动电流范围和第二可控电源模块的第二驱动电流范围。

[0131] S2003、根据驱动参数生成用于控制放大模块的控制信号。

[0132] 其中，在确定第一驱动电流范围后，从N个第一可控电流源中选择至少一个第一目标电流源，保证至少一个第一目标电流源提供的总电流在第一驱动电流范围内。另外，在确定第二驱动电流范围后，从N个第二可控电流源中选择至少一个第二目标电流源，保证至少一个第二目标电流源提供的总电流在第二驱动电流范围内。再生成用于控制第一目标电流源工作的第一控制信号，并生成用于控制第二目标电流源工作的第二控制信号，由第一可控电源单元和第二可控电源单元控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压。其中，额定补偿电压位于额定补偿电压范围内。

[0133] 在上述实施例中，通过控制第一可控电流源和第二可控电流源的工作状态，控制可控电源模块向放大模块提供驱动电流的档位，以控制放大模块在偏移消除阶段拉动位线电压和基准位线电压的幅值，可以控制放大模块在偏移消除阶段拉动位线和基准位线之间的补偿电压为额定补偿电压，使得元件制造差异引起位线和基准位线上电压偏移被额定补偿电压消除或者部分消除，且补偿电压会也不会作为干扰因素被引入，位线和基准位线上可以准确呈现存储单元中逻辑数据，外部读取电路可以准确读取位线和基准位线上的数据。

[0134] 最后应说明的是：以上各实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述各实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案。

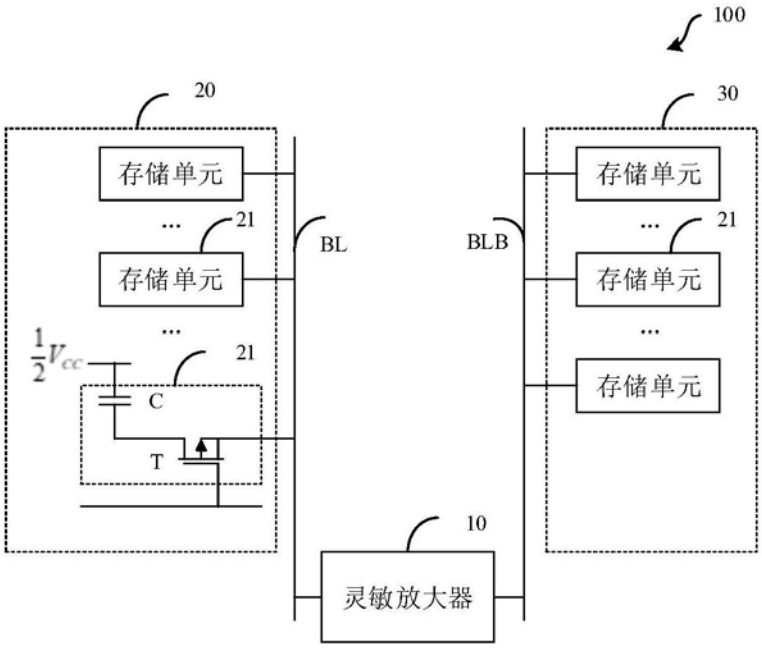

100
20
30
存储单元
存储单元
21
BL
BLB
存储单元
存储单元
21
$\frac{1}{2}V_{cc}$
21
C
T
存储单元
10
灵敏放大器

图1

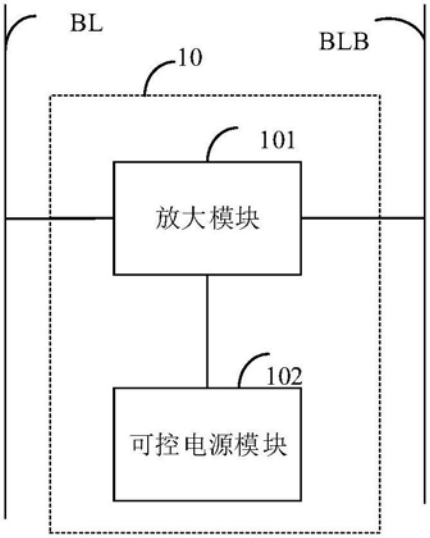

BL
BLB
10
101
放大模块
102
可控电源模块

图2

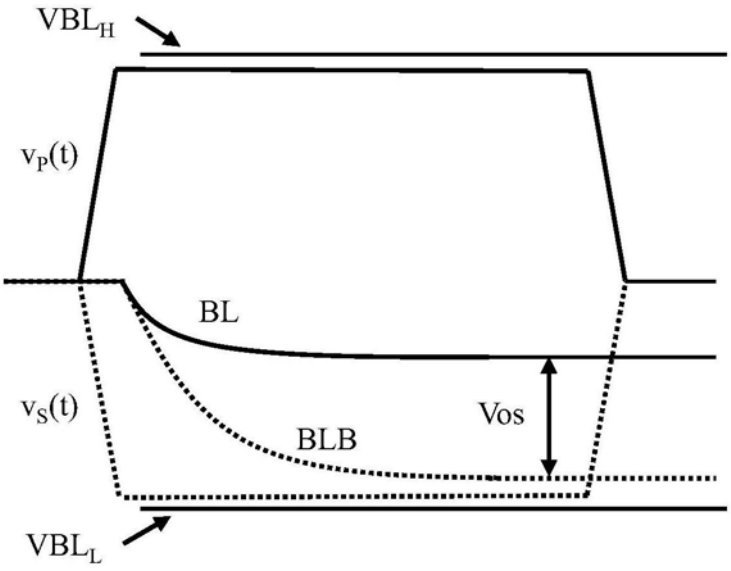


图3a

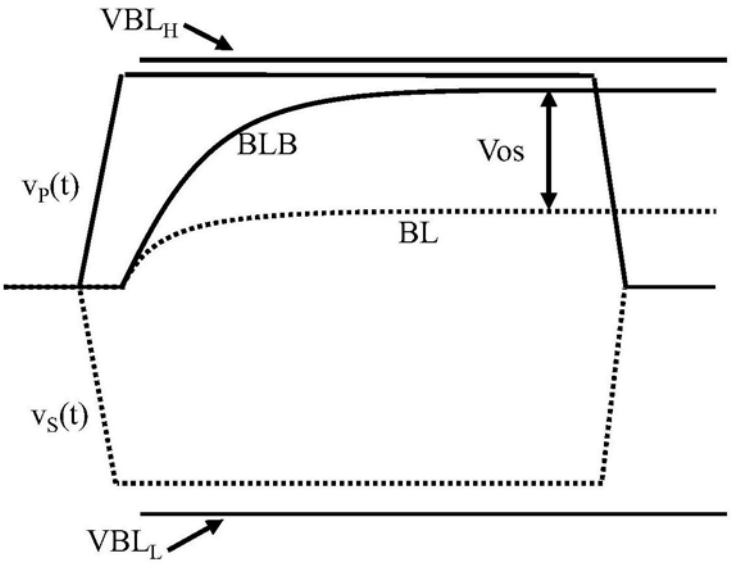


图3b

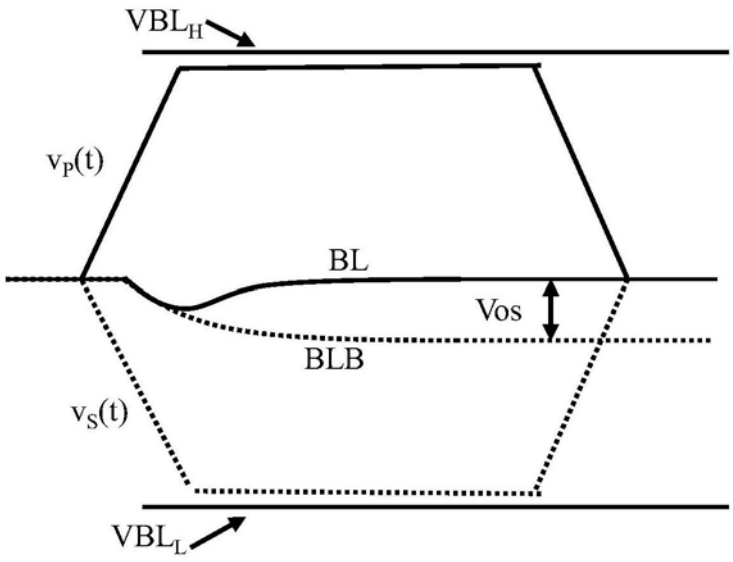

VBL_H
v_P(t)
BL
Vos
BLB
v_S(t)
VBL_L

图3c

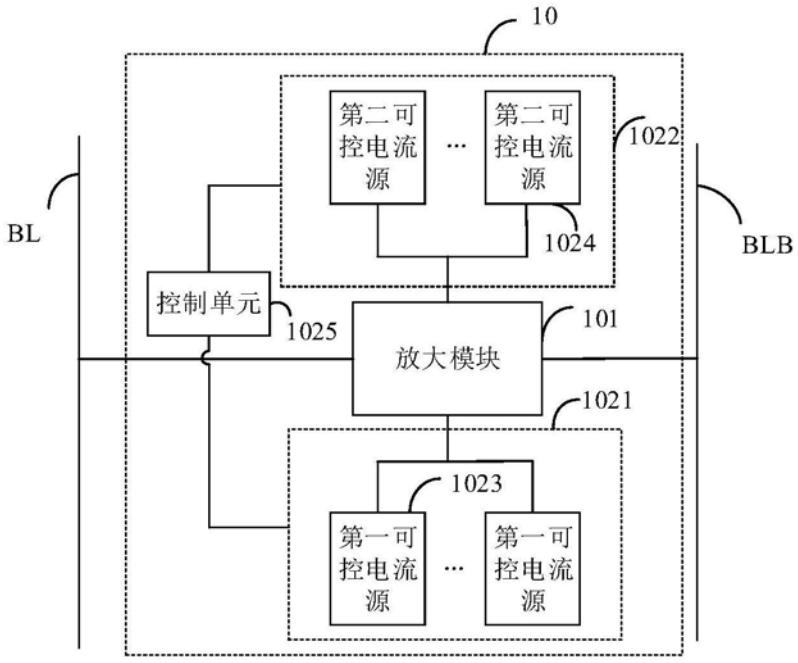

10
第二可控电流源
…
第二可控电流源
1022
1024
BL
BLB
控制单元
1025
101
放大模块
1021
1023
第一可控电流源
…
第一可控电流源

图4

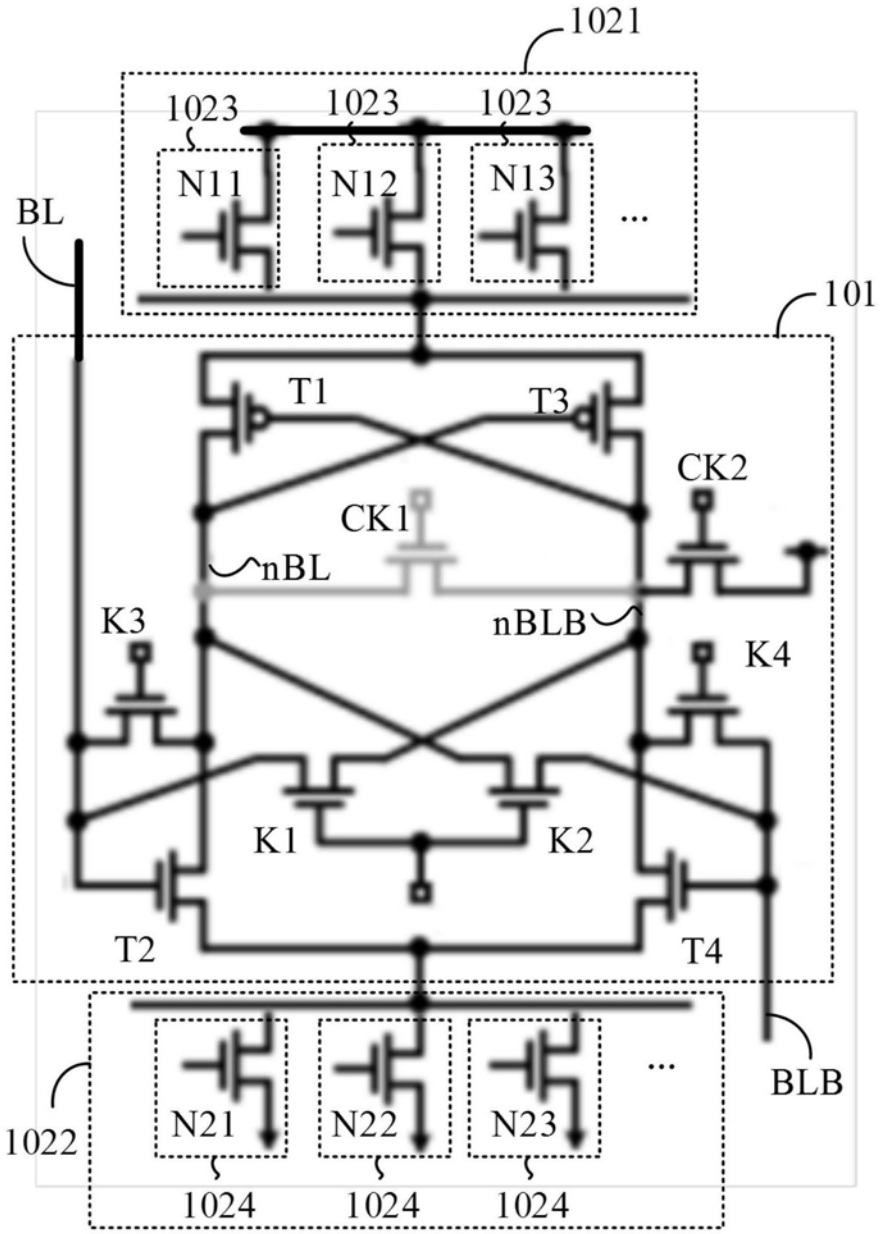

1021
1023
1023
1023
N11
N12
N13
...
BL
101
T1
T3
CK2
CK1
nBL
K3
nBLB
K4
K1
K2
T2
T4
BLB
1022
N21
N22
N23
...
1024
1024
1024

图5

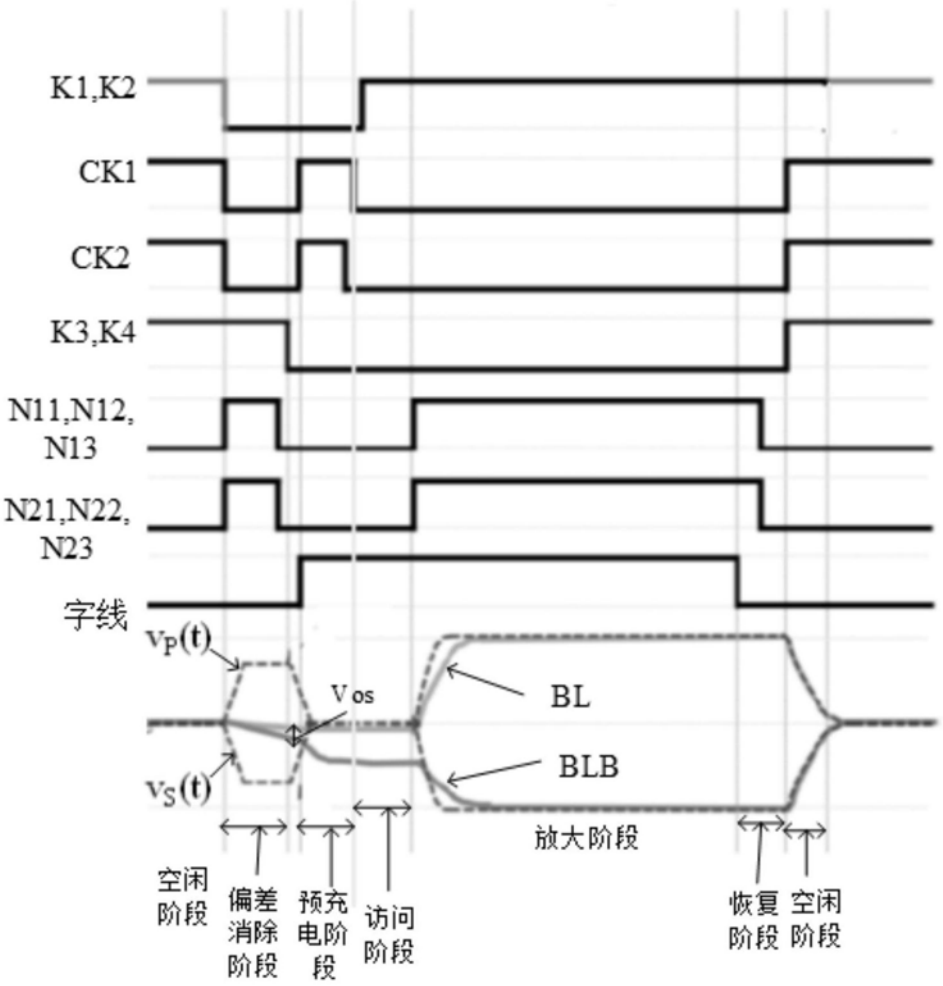

K1,K2
CK1
CK2
K3,K4
N11,N12,
N13
N21,N22,
N23
字线
$V_P(t)$
Vos
BL
BLB
$V_S(t)$
放大阶段
空闲
阶段
偏差
消除
阶段
预充
电阶
段
访问
阶段
恢复
阶段
空闲
阶段

图6

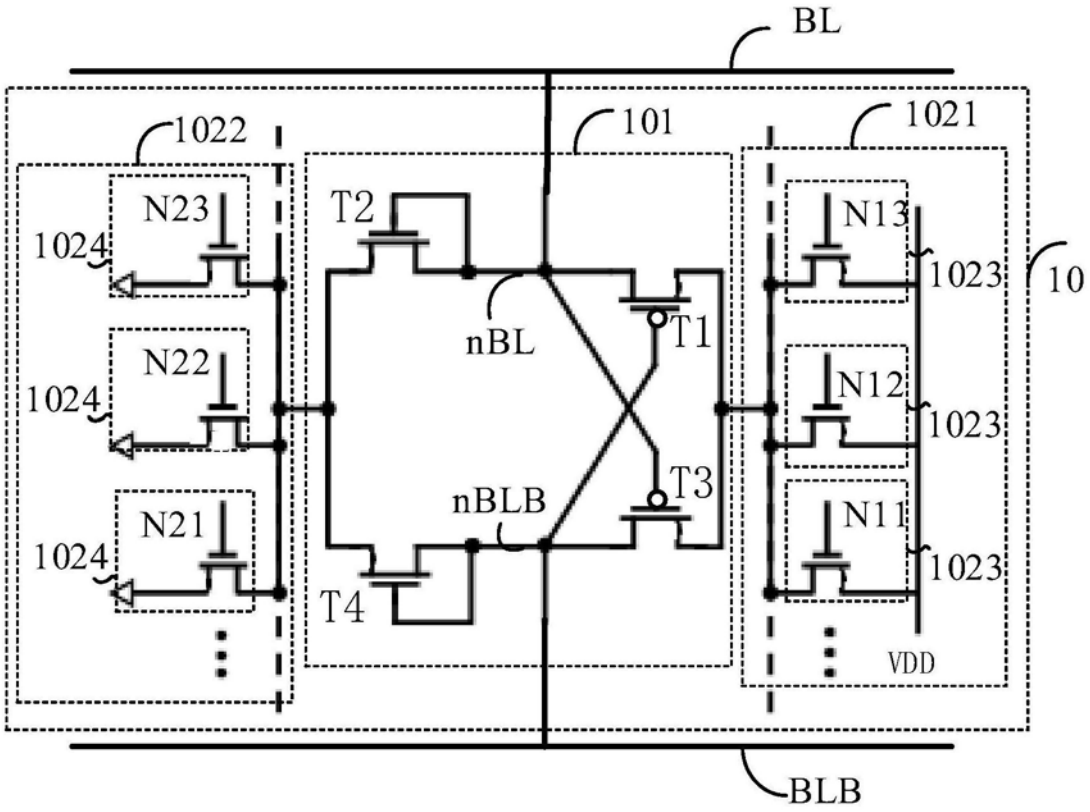

BL
1022
101
1021
N23
T2
N13
1024
1023
10
nBL
T1
N22
N12
1024
1023
T3
nBLB
N21
N11
1024
1023
T4
VDD
BLB

图7

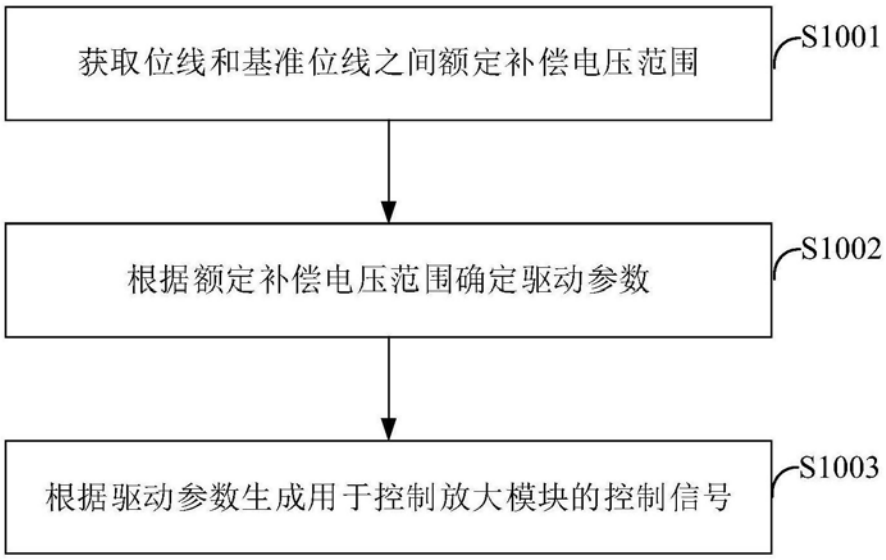

获取位线和基准位线之间额定补偿电压范围
S1001
根据额定补偿电压范围确定驱动参数
S1002
根据驱动参数生成用于控制放大模块的控制信号
S1003

图8