

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5769423号
(P5769423)

(45) 発行日 平成27年8月26日(2015.8.26)

(24) 登録日 平成27年7月3日(2015.7.3)

(51) Int.Cl.

G O 1 R 33/07 (2006.01)

F 1

G O 1 R 33/06

H

請求項の数 13 (全 26 頁)

(21) 出願番号 特願2010-547666 (P2010-547666)
 (86) (22) 出願日 平成21年1月23日 (2009.1.23)
 (65) 公表番号 特表2011-513706 (P2011-513706A)
 (43) 公表日 平成23年4月28日 (2011.4.28)
 (86) 國際出願番号 PCT/US2009/031776
 (87) 國際公開番号 WO2009/108422
 (87) 國際公開日 平成21年9月3日 (2009.9.3)
 審査請求日 平成24年1月6日 (2012.1.6)
 (31) 優先権主張番号 12/037,393
 (32) 優先日 平成20年2月26日 (2008.2.26)
 (33) 優先権主張国 米国(US)

(73) 特許権者 501105602
 アレグロ・マイクロシステムズ・エルエル
 シー
 アメリカ合衆国マサチューセッツ州0116
 15, ウスター, ノースイースト・カット
 オフ 115
 (74) 代理人 100140109
 弁理士 小野 新次郎
 (74) 代理人 100075270
 弁理士 小林 泰
 (74) 代理人 100080137
 弁理士 千葉 昭男
 (74) 代理人 100096013
 弁理士 富田 博行

最終頁に続く

(54) 【発明の名称】自動感度調整付き磁場センサ

(57) 【特許請求の範囲】

【請求項 1】

基板によって支持され、磁場応答信号部分を含む出力信号を生成するための磁場感知素子と、フィードバック回路と、を備え、前記磁場応答信号部分は、第1の磁場に対する感度を有し、

前記フィードバック回路は、

前記基板によって支持され、前記磁場感知素子に隣接し、第2の磁場を生成するための電流導体と、

利得調整信号を生成するためのイネーブル信号に応答して利得演算信号をサンプル／ホールドするように構成されたサンプル／ホールド回路を含み、前記第2の磁場に応答する前記利得演算信号と前記利得調整信号の両方を生成するように構成されている利得演算回路と、

前記基板によって支持され、前記利得調整信号を受け取るために結合される利得調整ノードを有し、前記利得調整信号に応答して前記磁場応答信号部分の感度を調整するように構成されている、利得調整回路と、

前記基板によって支持され、第1の圧電出力信号が生成されるノードを有する第1のピエゾ抵抗器と、を備え、

前記第1の圧電出力信号は、第1の方向における前記基板の歪みに応答し、また前記第2の磁場にも応答し、前記第1の圧電出力信号は、前記利得調整信号に関連する、磁場センサ。

10

20

【請求項 2】

前記磁場感知素子によって生成される前記出力信号は、前記磁場応答信号部分と、また前記第2の磁場に応答し、前記利得調整信号に関連する利得調整信号関連部分との両方を含み、前記利得調整信号関連部分は、A C信号成分を含み、前記磁場センサは、前記磁場感知素子に結合され、前記磁場応答信号部分から前記利得調整信号関連部分を分離するように構成されているフィルタ回路をさらに備える、請求項1に記載の磁場センサ。

【請求項 3】

前記フィードバック回路は、

電流パルスが生成される出力ノードを有する電流生成器回路をさらに備え、前記電流導体は、前記第2の磁場をもたらす前記電流パルスを受け取るために結合され、前記利得調整信号関連部分の前記A C信号成分は、前記電流パルスのA C信号成分に関連する、請求項2に記載の磁場センサ。10

【請求項 4】

前記磁場感知素子は、ホール効果素子であり、前記利得調整回路は、前記ホール素子に結合される電流生成器を備え、前記電流生成器は、前記利得調整信号を受け取るために結合される制御ノードを有する、請求項1に記載の磁場センサ。

【請求項 5】

前記利得調整回路は、前記磁場感知素子から前記出力信号を受け取るために結合される増幅器を備え、前記増幅器は、前記利得調整信号を受け取るために結合される制御ノードを有する、請求項1に記載の磁場センサ。20

【請求項 6】

前記フィードバック回路は、

前記基板によって支持される第2のピエゾ抵抗器をさらに備え、前記第1および第2のピエゾ抵抗器のそれぞれは、それぞれの一次応答軸を有し、前記第1および第2のピエゾ抵抗器は、そのそれぞれの一次応答軸が、概して垂直になるように相対配向に配設され、前記第2のピエゾ抵抗器は、第2の圧電出力信号が生成されるノードを有し、前記第2の圧電出力信号は、前記第1の方向に、概して垂直な第2の方向における前記基板の歪みに応答し、また前記第2の磁場にも応答し、前記第2の圧電出力信号はまた、前記利得調整信号に関連し、前記利得演算回路は、前記第1および第2の圧電出力信号に関連する信号を受け取るために結合される第1および第2の入力ノードと、前記利得調整信号が生成される出力ノードとを有する結合回路を備える、30

請求項1に記載の磁場センサ。

【請求項 7】

前記電流導体は、第1および第2の電流導体を備え、前記第2の磁場は、第1および第2の磁場部分を含み、前記第1のピエゾ抵抗器は、前記第1の磁場部分に応答し、前記第2のピエゾ抵抗器は、前記第2の磁場部分に応答する、請求項6に記載の磁場センサ。

【請求項 8】

前記磁場感知素子によって生成される前記出力信号は、前記磁場応答信号部分と、また前記第2の磁場に応答し、前記利得調整信号に関連する利得調整信号関連部分との両方を備え、前記利得調整信号関連部分は、A C信号成分を含み、前記磁場センサは、前記磁場感知素子に結合され、前記磁場応答信号部分から前記利得調整信号関連部分を分離するように構成されているフィルタ回路をさらに備える、請求項6に記載の磁場センサ。40

【請求項 9】

前記フィードバック回路は、

電流パルスが生成される出力ノードを有する電流生成器回路をさらに備え、前記電流導体は、前記第2の磁場をもたらす前記電流パルスを受け取るために結合され、前記利得調整信号関連部分の前記A C信号成分は、前記電流パルスのA C信号成分に関連する、請求項8に記載の磁場センサ。

【請求項 10】

前記磁場感知素子は、ホール効果素子であり、前記利得調整回路は、前記ホール素子に50

結合される電流生成器を備え、前記電流生成器は、前記利得調整信号を受け取るために結合される制御ノードを有する、請求項6に記載の磁場センサ。

【請求項 1 1】

前記利得調整回路は、前記磁場感知素子から前記出力信号を受け取るために結合される増幅器を備え、前記増幅器は、前記利得調整信号を受け取るために結合される制御ノードを有する、請求項6に記載の磁場センサ。

【請求項 1 2】

温度閾値を上回っている温度に応答して、温度イネーブル信号を生成するように構成されている温度閾値回路をさらに備え、前記フィードバック回路の選択された部分は、前記温度イネーブル信号の状態に応じて、オンまたはオフする、請求項 1 に記載の磁場センサ。

10

【請求項 1 3】

パワーオンである前記磁場センサに応答して、パワーオンイネーブル信号を生成するように構成されているパワーオン回路をさらに備え、前記フィードバック回路の選択された部分は、前記パワーオンイネーブル信号の状態に応じて、オンまたはオフする、請求項 1 に記載の磁場センサ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、一般に、磁場センサに関し、より詳細には、磁場に対する磁場センサの感度を感知し、調整する回路を有する磁場センサに関する。

20

【背景技術】

【0 0 0 2】

磁場センサは、様々なタイプの磁場感知素子、例えば、ホール効果素子、磁気抵抗素子を使用し、これらの素子は、大抵、様々な電子部品に結合され、共通の基板の上に全て配設される。磁場センサ素子（および磁場センサ）は、様々な性能特性によって特徴付けられることができ、その1つが、出力信号振幅と、磁場感知素子がさらされる磁場との関係に関して示されることが可能な感度である。

【0 0 0 3】

磁場感知素子の、したがって、磁場センサの感度は、いくつかのパラメータとの関連で変わることが知られている。例えば、感度は、磁場感知素子の温度の変化との関連で変わる可能性がある。別の例では、感度は、磁場感知素子がその上に配置される基板上にもたらされる歪みとの関連で変わることもある。このような歪みは、基板を含む集積回路を製造するときに、基板上にもたらされる可能性がある。例えば、歪みは、基板のカプセル化、例えば、プラスチックカプセル化を形成するために使用される成形化合物の硬化によって生じる応力によってもたらされる可能性がある。

30

【0 0 0 4】

磁場センサの温度の変化は、温度の変化による感度の変化を直接的に招く可能性があることは認識されるであろう。しかし、磁場センサの温度の変化はまた、温度が、磁場感知素子がその上に配設される基板上に歪みを与える場合、感度の変化を間接的に招く可能性もある。

40

【0 0 0 5】

磁場センサおよび磁場感知素子の感度の変化は望ましくない。

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 6】

磁場感知素子を含む磁場センサが、磁場感知素子の感度を直接的にか、または間接的に測定することが可能であり、それに応じて、磁場センサの感度を調整することが可能である。そのため、磁場センサは、両方の存在が、普通なら、磁場センサの感度を変えやすい可能性がある温度逸脱の存在下または製造段階の存在下で、概して、不变な磁場への感度

50

を維持する。

【課題を解決するための手段】

【0007】

本発明の1つの態様により、磁場センサが、基板によって支持される磁場感知素子を含む。磁場感知素子は、磁場応答信号部分を含む出力信号を生成するためのものである。磁場応答信号部分は、第1の磁場に対する感度を有する。磁場センサはまた、フィードバック回路を含み、その回路は、基板によって支持され、磁場感知素子に近接する電流導体を含む。電流導体は、第2の磁場を生成するためのものである。フィードバック回路はまた、第2の磁場に応答する利得調整信号を生成するように構成されている利得演算回路を含む。磁場センサはまた、基板によって支持され、利得調整信号を受け取るために結合される利得調整ノードを有する利得調整回路を含む。利得調整回路は、利得調整信号に応答して、磁場応答信号部分の感度を調整するように構成されている。

10

【0008】

本発明の別の態様により、磁場センサが基板によって支持される磁場感知素子を含む。磁場感知素子は、磁場応答信号部分を含む出力信号を生成するためのものである。磁場応答信号部分は、第1の磁場に対する感度を有する。磁場センサはまた、フィードバック回路を含む。フィードバック回路は、基板によって支持される第1のピエゾ抵抗器を含む。第1のピエゾ抵抗器は、第1の圧電出力信号が生成されるノードを有する。第1の圧電出力信号は、第1の方向における基板の歪みに応答する。フィードバック回路はまた、基板によって支持される第2のピエゾ抵抗器を含む。第1および第2のピエゾ抵抗器はそれぞれ、それぞれの一次応答軸を有し、第1および第2のピエゾ抵抗器は、それらのそれぞれの一次応答軸が、概して、垂直になるように、相対配向で配設される。第2のピエゾ抵抗器は、第2の圧電出力信号が生成されるノードを有する。第2の圧電出力信号は、概して、第1の方向に垂直な第2の方向における基板の歪みに応答する。フィードバック回路はさらに、第1および第2の圧電出力信号に関連する信号を受け取るために結合される第1および第2の入力ノードと、利得調整信号が生成される出力ノードとを有する結合回路を含む。磁場センサはまた、基板によって支持される利得調整回路を含み、それは、利得調整信号を受け取るために結合される利得調整ノードを有する。利得調整回路は、利得調整信号に応答して、磁場応答信号部分の感度を調整するように構成されている。

20

【0009】

30

本発明の前述の特徴、ならびに本発明それ自体は、図面の以下の詳細な説明から、より十分に理解され得る。

【図面の簡単な説明】

【0010】

【図1】利得調整回路に結合される磁場感知素子、ここでは、ホール効果素子を有する回路のブロック図であって、利得調整回路は、利得調整信号を供給して、利得調整回路の利得を調整するように構成されているフィードバック回路に結合されており、いくつかの実施形態においては、フィードバック回路は、温度閾値回路および/またはパワーオン回路を含む、図である。

【図1A】図1の温度閾値回路として使用可能な温度閾値回路の例示的な実施形態を示すブロック図である。

40

【図1B】図1の温度閾値回路として使用可能な温度閾値回路の別の例示的な実施形態を示すブロック図である。

【図1C】図1のパワーオン回路および温度閾値回路の代わりに使用可能な一体化パワーオン温度閾値回路を示すブロック図である。

【図2】図1の回路の特定の実施形態のブロック図であって、フィードバック回路は、2つのピエゾ抵抗器を含み、利得調整回路は、利得調整可能な前置増幅器を備える、図である。

【図2A】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、2つのピエゾ抵抗器を含み、利得調整回路は、ホール効果素子に結合される調整可能

50

な電流源を備える、図である。

【図3】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、ホール効果素子に隣接する導体を含み、利得調整回路は、利得調整可能な前置増幅器を備える、図である。

【図3A】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、ホール効果素子に隣接する導体を含み、利得調整回路は、ホール効果素子に結合される調整可能な電流源を備える、図である。

【図3B】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、第2のホール効果素子を含み、利得調整回路は、ホール効果素子に結合される調整可能な電流源を備える、図である。

10

【図4】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、2つのピエゾ抵抗器を含み、またそれぞれのピエゾ抵抗器に隣接するそれぞれの導体も含み、利得調整回路は、ホール効果素子に結合される調整可能な電流源を備える、図である。

【図4A】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、2つのピエゾ抵抗器を含み、またそれぞれのピエゾ抵抗器に隣接するそれぞれの導体も含み、利得調整回路は、ホール効果素子に結合される調整可能な電流源を備える、図である。

【図4B】図1の回路の別の特定の実施形態のブロック図であって、フィードバック回路は、2つのピエゾ抵抗器を含み、またホール効果素子に隣接する導体も含み、利得調整回路は、ホール効果素子に結合される調整可能な電流源を備える、図である。

20

【図5】磁場感知素子と2つのピエゾ抵抗器との関係を示すブロック図である。

【図6】磁場感知素子と、磁場感知素子に隣接する電流導体とを示すブロック図である。

【図7】磁場感知素子と、2つのピエゾ抵抗器と、それぞれのピエゾ抵抗器に隣接するそれぞれの導体とを示すブロック図である。

【図8】磁場感知素子と、磁場感知素子の周囲に複数のループで形成された電流導体とを示すブロック図である。

【発明を実施するための形態】

【0011】

本発明を説明する前に、いくつかの導入的な概念および専門用語を説明する。本明細書において使用される限りでは、用語「磁場感知センサ」は、「磁場感知素子」を含む回路を説明するために使用される。磁場センサは、電流導体に流れる電流によって生成される磁場を感知する電流センサと、強磁性物体の接近を感知する磁気スイッチと、強磁性品目を、例えば、リング磁石の磁区を通過して感知する回転検出器と、磁場の磁場密度を感知する磁場センサとを含むが、それらに限定されない様々な用途に使用される。用語「磁場センサ」は、本明細書においては、語句「磁場を感知するための回路」と同義に使用される。

30

【0012】

磁場感知素子はホール効果素子であることが、以下に示され、説明されるが、他の構成においては、磁場感知素子は、ホール効果素子であっても、磁気抵抗素子であっても、または磁気トランジスタであってもよく、しかし、それらに限定されない。知られているように、種々のタイプのホール効果素子、例えば、平面ホール素子、および垂直ホール素子がある。また知られているように、種々のタイプの磁気抵抗素子、例えば、巨大磁気抵抗(GMR)素子、異方性磁気抵抗(AMR)素子、トンネリング磁気抵抗(TMR)素子、および磁気トンネル接合(MTJ)がある。

40

【0013】

本明細書において使用される限りでは、用語「ピエゾ抵抗器」は、ピエゾ抵抗器の歪みに関連する抵抗を有する回路素子を説明するために使用される。従来のピエゾ抵抗器は知られている。しかし、明白になるであろうように、後述するいくつかの構成においては、ピエゾ抵抗器はまた、ピエゾ抵抗器によって経験される磁場に関連する抵抗を有すること

50

が可能であり、このように、いわゆる「磁気抵抗器」として機能することもまた可能である。後述するピエゾ抵抗器が、歪みおよび磁場の両方に関連する抵抗を有するためには、ピエゾ抵抗器は、磁場に対するピエゾ抵抗器の感度を高めるために、従来のピエゾ抵抗器よりも大きく（例えば、より長く）作製可能である。しかし、本明細書において使用される限りでは、用語「ピエゾ抵抗器」はまた、従来の磁気抵抗素子も含む。

【0014】

図1を参照すると、磁場を感知するための例示的な回路10が、磁場感知素子20、ここでは、ホール効果素子を含む。ホール効果素子20は、電流源24から駆動電流22を受け取るために結合され、差動ホール電圧信号26、28を生成するように構成されており、それは、利得調整回路14に結合される。利得調整回路14は、電流源24を含み、また前置増幅器30も含む。前置増幅器30は、差動入力信号26、28を増幅するように、かつ増幅信号32を生成するように構成されている。回路10はまた、別の回路素子34も含むことが可能であり、それは、いくつかの構成においては、（線形）増幅器であり、他の構成においては、比較器である。

10

【0015】

回路10はまた、ホール効果素子20の感度を直接的にか、または間接的に感知するように構成されているフィードバック回路12も含む。フィードバック回路は、利得調整回路に結合される利得調整信号16を生成するように構成されている。

【0016】

動作中、電流源24または前置増幅器30のうちのいずれか一方（または両方）は、利得調整信号16に応答して増幅信号32の大きさに作用することが可能な利得調整素子として使用可能である。

20

【0017】

フィードバック回路12は、いくつかの実施形態においては、温度閾値回路18を含むことが可能である。フィードバック回路12はまた、いくつかの実施形態においては、パワーオン回路19を含むことが可能である。

【0018】

温度閾値回路18は、利得調整信号16に作用するように構成されており、例えば、それにより、利得調整信号16は、回路10がその上に配設される基板の温度が温度閾値を上回っている温度に達したときのみ、利得調整回路14の利得を制御するようになる。

30

【0019】

パワーオン回路18はまた、利得調整信号16に作用するように構成されており、例えば、それにより、利得調整信号16は、回路10に与えられるパワーにすぐに続く時間周期の間のみ、利得調整回路14の利得を制御するようになる。

【0020】

次に、図1Aを参照すると、例示的な温度閾値回路40が、図1の温度閾値回路18と同一であっても、または類似であってもよい。温度閾値回路40は、温度感知素子42がその上に配設される基板の温度に応答する温度信号44を生成するように構成されている温度感知素子42を含むことが可能である。比較器47が、温度信号44を受け取るために、かつ温度信号44を閾値信号46と比較するために結合される。比較器47は、例えば、温度信号44が温度閾値信号46を下回っている第1の状態と、温度信号44が温度閾値信号46を上回っている第2の状態とを呈すことが可能な温度イネーブル信号48を生成するように構成されている。

40

【0021】

次に、図1Bを参照すると、別の例示的な温度閾値回路50が、図1の温度閾値回路18と同一であっても、または類似であってもよい。温度閾値回路50は、温度感知素子52がその上に配設される基板の温度に応答する温度信号54を生成するように構成されている温度感知素子52を含むことが可能である。比較器58が、温度信号54を受け取るために、かつ温度信号54を閾値信号56と比較するために結合される。比較器58は、例えば、温度信号54が温度閾値信号56を下回っている第1の状態と、温度信号54が

50

温度閾値信号 5 6 を上回っている第 2 の状態とを呈することが可能な比較信号 6 0 を生成するように構成されている。温度閾値回路 5 0 はまた、比較信号 6 0 を受け取るために結合され、温度イネーブル信号 6 4 を生成するように構成されている単安定マルチバイブレータ 6 2 も含むことが可能である。

【 0 0 2 2 】

動作中、温度イネーブル信号 6 4 は、温度信号 5 4 が、温度閾値信号 5 6 の値を交差するときに、またはそのとき近くに開始し、単安定マルチバイブレータ 6 2 の特性によって決定されるときに終了するパルス信号である。いくつかの構成においては、パルス信号 6 4 は、約 1 ミリ秒の持続時間有する。

【 0 0 2 3 】

図 1 A の回路 4 0 は、実質的な静的信号として温度イネーブル信号 4 8 を生成することが可能であり、図 1 B の回路 5 0 は、パルス信号として温度イネーブル信号 4 8 を生成することが可能であることを理解すべきである。

【 0 0 2 4 】

次に、図 1 C を参照すると、一体型パワーオン / 温度閾値回路 7 0 0 が、パワーアップのときにも、また温度逸脱のときにも、イネーブル信号 7 4 2 の状態の変化をもたらす。回路 7 0 0 は、回路の、例えば図 1 の回路 1 0 のパワーアップを示すパワーオン信号 7 0 4 を生成するように構成されているパワーオン回路 7 0 2 を含む。

【 0 0 2 5 】

図 1 のパワーオン回路 1 9 、または図 1 C のパワーオン回路 7 0 2 として使用可能なパワーオン回路は知られており、そのため、これ以上は説明しない。しかし、パワーオン回路 1 9 、7 0 2 は、いくつかの実施形態においては、実質的な静的パワーオンイネーブル信号を生成することが可能であり、他の実施形態においては、パワーが、回路、例えば図 1 の回路 1 0 に与えられるとき近くに、パルス信号としてパワーオンイネーブル信号を生成することが可能であることを認識すべきである。

【 0 0 2 6 】

回路 7 0 0 はまた、パワーオン信号 7 0 4 を受け取るために結合され、所定の周期を有するパワーオン 2 値パルス信号 7 0 8 を生成するように構成されている単安定マルチバイブルエタ 7 0 6 を含む。パワーオン 2 値パルス信号 7 0 8 は、2 値サンプリング信号 7 1 6 を生成するように構成されている OR ゲート 7 1 4 に結合される。

【 0 0 2 7 】

回路 7 0 0 はまた、回路、例えば図 1 の回路 1 0 の温度を示す温度信号 7 4 6 を生成するように構成されている温度感知素子 7 4 4 を含む。温度信号 7 4 6 は、サンプル / ホールド回路 7 4 8 によって受け取られ、その回路は、2 値サンプリング信号 7 1 6 の一方の状態の間、温度信号 7 4 6 をサンプリングし、その結果、2 値サンプリング信号 7 1 6 の他方の状態の間、ホールド温度信号 7 5 0 をもたらす。

【 0 0 2 8 】

オフセット回路 7 1 8 が、ホールド温度信号 7 5 0 を受け取るために結合される。1 つの構成においては、オフセット回路 7 1 8 は、第 1 の電圧源 7 2 2 および第 2 の電圧源 7 2 4 それぞれを含み、それらは、正のオフセットホールド温度信号 7 2 0 と、負のオフセットホールド温度信号 7 2 6 とを生成するために結合される。正のオフセットホールド温度信号 7 2 0 は、ホールド温度信号 7 5 0 、例えば 1 0 0 ミリボルトを上回っている所定の量であり、負のオフセットホールド温度信号 7 2 6 は、ホールド温度信号 7 5 0 、例えば 1 0 0 ミリボルトを下回っている所定の量であることは明白であろう。しかし、いくつかの他の構成においては、第 1 の電圧源 7 2 2 と第 2 の電圧源 7 2 4 とは、異なってよく、その結果、ホールド温度信号 7 5 0 から離れた別の所定の量である正のオフセットホールド温度信号 7 2 0 および負のオフセットホールド温度信号 7 2 6 がもたらされる。

【 0 0 2 9 】

正のオフセットホールド温度信号 7 2 0 および負のオフセットホールド温度信号 7 2 6 は、ウィンドウ比較器 7 3 0 によって受け取られる。ウィンドウ比較器は、様々なトポロ

10

20

30

40

50

ジーにより構成可能であり、示されているトポロジーは、単に代表に過ぎない。ウィンドウ比較器 730 はまた、温度信号 746 を受け取るために結合される。

【0030】

動作中、ウィンドウ比較器 730 は、温度信号 752 が、正のオフセットホールド温度信号 720 と、負のオフセットホールド温度信号 726 との境界によって定められるウィンドウの外側を遷移するときはいつも、2 値ウィンドウ比較器出力信号 742 の状態の変化を生成するように構成されている。このようにして、2 値ウィンドウ比較器出力信号 742 は、温度感知素子 744 によって経験される温度逸脱を示す。

【0031】

2 値ウィンドウ比較器出力信号 742 はまた、回路 700 のパワーアップのとき近くに状態の変化を有することは明白であるべきである。パワーアップのときに、温度信号 752 は、温度を示す値に急速に達することが可能であり、正のオフセットホールド温度信号 720 および負のオフセットホールド温度信号 726 は、よりゆっくりと安定した値に近づくことが可能である。そのため、パワーアップのときに、最初、2 値ウィンドウ比較器出力信号 742 は、例えば、高いことが可能である。正のオフセットホールド温度信号 720 および負のオフセットホールド温度信号 726 が、より安定した値に達したとき、2 値ウィンドウ比較器出力信号 742 は、低い状態に遷移することが可能である。

【0032】

また、動作中、温度信号 746 が、正のオフセットホールド温度信号 720 と、負のオフセットホールド温度信号 726 との境界によって定められるウィンドウの外側を遷移するいかなるときにも、2 値ウィンドウ比較器出力信号 742 は状態を変える。

【0033】

2 値ウィンドウ比較器出力信号 742 は、後続の図面に示す回路における「イネーブル」信号として使用可能である。後述するように、磁場を感知するための回路の利得調整、すなわち、利得較正は、イネーブル信号 742 の高状態の間、あるいは低状態の間、生じることが可能である。上述の議論から、イネーブル信号 742 は、パワーアップのときに、またはパワーアップのとき近くに、かつまた温度感知素子 744 によって感知される温度逸脱のときに、または温度逸脱のとき近くに、このような較正を開始するのに役立つことが可能であることが理解されるであろう。

【0034】

本明細書において使用される限りでは、用語「イネーブル」信号は、温度イネーブル信号、パワーオンイネーブル信号、または両方の組合せのいずれかを示すために使用される。

【0035】

イネーブル信号 742 は、別の单安定マルチバイブレータ 712 に結合され、それは、温度逸脱 2 値パルス信号 710 を生成する。温度逸脱 2 値パルス信号 710 はまた、OR ゲート 714 によって受け取られ、その結果、イネーブル信号 742 が温度逸脱による状態の変化を有するとき、2 値サンプル信号 748 内に別のパルスをもたらす。

【0036】

温度逸脱から生じるパルス 2 値サンプル信号 716 は、新規値を呈するホールド温度信号 750 と、そのため、ホールド温度信号 750 を囲む新規位置を呈する正のオフセットホールド温度信号 720 および負のオフセットホールド温度信号 726 の境界によって定められるウィンドウとをもたらすことは明白であるべきである。したがって、イネーブル信号 742 は、またその元の状態に変わる。

【0037】

このようにして、パワーアップ状態だけが、イネーブル信号 742 の一時的な高状態をもたらすのではなく、温度感知素子 744 によって経験される温度逸脱もまた、イネーブル信号 742 の一時的な高状態をもたらす。したがって、イネーブル信号 742 により、後述の回路のいずれもが、パワーアップのとき、および所定の温度逸脱、すなわち正または負のいずれかの温度逸脱を経験したときの両方において、自動的に較正する（例えば、

10

20

30

40

50

利得調整する)ことになり得る。

【0038】

次に、図2を参照すると、磁場を感知するための回路70が、図1の回路10と同一であっても、または類似であってもよく、図1のフィードバック回路12と同一であっても、または類似であってもよいフィードバック回路72を含むことが可能である。フィードバック回路72は、より十分に後述する。

【0039】

回路70は、磁場感知素子108、ここでは、ホール効果素子を含む。ホール効果素子108は、電流源110から駆動電流信号112を受け取るために結合され、差動ホール電圧信号114、116を生成するように構成されており、それは、前置増幅器118に結合される。前置増幅器118は、フィードバック回路72によって生成される利得調整信号106に応答する利得を有する利得調整素子として使用される。前置増幅器118は、差動入力信号114、116を増幅するように、かつ増幅信号120を生成するように構成されている。回路70はまた、増幅信号120を受け取るために結合され、出力信号124を生成するように構成されている別の回路素子122も含むことが可能である。いくつかの構成においては、回路素子122は、(線形)増幅器であり、他の構成においては、回路素子122は、比較器である。

【0040】

フィードバック回路72は、第1のピエゾ抵抗器80および第2のピエゾ抵抗器86それぞれを含むことが可能である。ピエゾ抵抗器が、ピエゾ抵抗器によって経験される歪みに関連して変動する抵抗を有する回路素子であることは理解されるであろう。上述したように、回路70がその上に配設される基板が温度逸脱を経験したとき、または基板が、ある種の製造加工段階、例えば、集積回路本体とのオーバーモールドを経験したとき、基板は、応力および結果生じる歪みを経験する可能性がある。歪みは、磁場感知素子108の感度に作用する可能性がある。より十分に後述するように、フィードバック回路72と、ピエゾ抵抗器80、86とは、特に、歪みを測定することが可能であり、フィードバック回路72は、歪みに関連するフィードバック信号106を生成することが可能である。

【0041】

第1のピエゾ抵抗器80は、第1の電流源76から第1の電流信号78を受け取るために結合可能であり、その結果、第1の電圧信号78aが生じる。フィードバック回路72はまた、第1の電圧信号78aを受け取るために結合され、第1の増幅信号94を生成するように構成されている第1の増幅器81も含むことが可能である。

【0042】

同様に、第2のピエゾ抵抗器86は、第2の電流源82から第2の電流信号84を受け取るために結合可能であり、その結果、第2の電圧信号84aが生じる。フィードバック回路72はまた、第2の電圧信号84aを受け取るために結合され、第2の増幅信号92を生成するように構成されている第2の増幅器90も含むことが可能である。

【0043】

フィードバック回路72はさらに、第1の増幅信号94および第2の増幅信号92それぞれを受け取るために結合され、出力信号98を生成するように構成されている結合回路96を含むことが可能である。いくつかの構成においては、フィードバック回路72は、出力信号98を受け取るために結合されるサンプル/ホールド回路104を含む。サンプル/ホールド回路104は、パルス発生器100からパルス信号102を受け取るために結合可能であり、その状態または遷移の結果、出力信号98をサンプリングし、それに応じて、利得制御信号106生成するサンプル/ホールド回路104がもたらされる。パルス発生器100は、イネーブル信号88に応答することが可能であり、それは、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路70は、温度閾値回路および/またはパワーオン回路のうちの一方、あるいは両方を含むことが可能であり、それらは、図1～図1Bと併せて上述している。しかし、温度閾値回路および/またはパワーオン回路は、明確にするた

10

20

30

40

50

めに図示せず、代わりに、イネーブル信号 8 8 のみを図示する。

【 0 0 4 4 】

サンプル / ホールド回路 1 0 4 は、出力信号 9 8 をサンプリングして、温度イネーブル信号もしくはパワーオンイネーブル信号がアクティブなときの間、例えば、回路の温度が温度閾値を上回って上昇したときの間、またはパワーが回路 7 0 に最近与えられたときの間、利得調整信号 1 0 6 を生成することが可能であることは上述の議論から明白であるべきである。反対に、サンプル / ホールド回路 1 0 4 は、温度イネーブル信号もしくはパワーオンイネーブル信号がアクティブでないときの間、例えば、温度が温度閾値を上回っている状態から温度閾値を下回っている状態に低下するときの間、またはパワーが回路 7 0 に与えられた後に、利得調整信号 1 0 6 を保持することが可能である。

10

【 0 0 4 5 】

イネーブル信号 8 8 はまた、第 1 の電流源 7 6 および第 2 の電流源 8 2 それぞれによって受取り可能であり、それにより、第 1 の電流源 7 6 および第 2 の電流源 8 2 は、イネーブル信号 8 8 がアクティブであるときのみ、第 1 の電流信号 7 8 および第 2 の電流信号 8 4 を生成することになる。この構成により、回路 7 0 は、利得調整が要求されないとき、例えば、回路 7 0 の温度が温度閾値を超えたときに、パワーを保存することが可能である。

【 0 0 4 6 】

いくつかの構成においては、第 1 のピエゾ抵抗器 8 0 および第 2 のピエゾ抵抗器 8 6 は、それらがその上に配設される基板について垂直に配置される。この構成により、第 1 の電圧信号 7 8 a の値が、基板の主な表面に平行な第 1 の方向における歪みに関連し、第 2 の電圧信号 8 4 a の値が、基板の主な表面に平行、かつ第 1 の方向に垂直な第 2 の方向における歪みに関連する。この構成により、基板の主な表面に平行ないずれの方向における基板の歪みをも、ピエゾ抵抗器 8 0 、 8 6 によって感知可能である。

20

【 0 0 4 7 】

構成においては、第 1 の電流信号 7 8 と、第 2 の電流信号 8 4 との間の所定の関係は、基板が温度逸脱を受けた場合、第 1 の方向における基板の歪みと、第 2 の方向における基板の歪みとの間の予想される関係により選択される。

【 0 0 4 8 】

いくつかの構成においては、結合回路 9 6 は、増幅信号 9 4 、 9 2 の和として、出力信号 9 8 および結果生じる利得調整信号 1 0 6 を供給する。他の構成においては、結合回路 9 6 は、増幅信号 9 4 、 9 2 の 2 乗平均平方根 (R M S) 和として、出力信号 9 8 および結果生じる利得調整信号 1 0 6 を供給する。さらなる他の構成、具体的には、磁場感知素子 1 0 8 の感度は、それがその上に配設される基板の歪みの非線形関数であるための構成においては、結合回路 9 6 は、他のやり方で、増幅信号 9 4 、 9 2 を結合することが可能である。

30

【 0 0 4 9 】

動作中、利得調整信号 1 0 6 は、ピエゾ抵抗器 8 0 、 8 6 によって感知される歪みに関連して前置増幅器 1 1 8 の利得を調整し、利得調整信号 1 0 6 が供給されなかった場合よりも、歪みおよび温度逸脱の存在下で、回路 7 0 の感度をより一定に保つ傾向がある。当業者は、基板の歪みと、基板の上に配設されるホール素子の感度に対して結果生じる効果との間の関係を理解するであろう。当業者はまた、基板の温度と、基板の上に配設されるホール素子の感度に対して結果生じる効果との関係も理解するであろう。

40

【 0 0 5 0 】

次に、図 2 A を参照すると、その中では同様の参照記号を有する図 2 の同様の素子が示され、磁場を感知するための別の回路 1 3 0 が、図 1 の回路 1 0 と同一であっても、または類似であってもよく、図 2 のフィードバック回路 7 2 を含むことが可能である。図 2 の回路 7 0 と異なり、利得調整は、利得調整信号 1 0 6 に応答して、ホール効果素子 1 0 8 への調整可能な電流信号 1 4 0 を生成する調整可能な電流源 1 3 6 によってもたらされる。固定された利得前置増幅器 1 4 2 が、図 2 の利得調整可能な前置増幅器 1 1 8 に取って

50

代わる。

【0051】

回路130の動作は、実質的には、図2と併せて上述した動作と同一である。

次に図3を参照すると、磁場を感知するための回路150が、図1の回路10と同一であっても、または類似であってもよく、図1のフィードバック回路12と同一であっても、または類似であってもよいフィードバック回路152を含むことが可能である。フィードバック回路152は、より十分に後述する。

【0052】

回路150は、磁場感知素子166、ここでは、ホール効果素子を含む。ホール効果素子166は、電流源190から駆動電流信号192を受け取るために結合され、差動ホール電圧信号194、196を生成するように構成されており、それは、前置増幅器198に結合される。前置増幅器198は、フィードバック回路152によって生成される利得調整信号186に応答する利得を有する利得調整素子として使用される。前置増幅器198は、差動入力信号194、196を増幅するように、かつ増幅信号200を生成するように構成されている。回路150はまた、増幅信号200を受け取るために結合され、フィルタリング信号204を生成するように構成されているローパスフィルタ202も含むことが可能である。回路150はまた、フィルタリング信号204を受け取るために結合され、出力信号208を生成するように構成されている別の回路素子206も含むことが可能である。いくつかの構成においては、回路素子206は、(線形)増幅器であり、他の構成においては、回路素子206は比較器である。

10

20

【0053】

フィードバック回路152は、ここでは、ホール効果素子166の周囲にループを形成するように示されている導体164を含むことが可能である。導体164は、電流源160から電流信号162を受け取るために結合可能である。電流源160は、パルス発生器154によって生成されるパルス信号158を受け取るために結合可能である。パルス信号158は、パルス電流信号162をもたらすことが可能である。いくつかの構成においては、パルス電流信号は、2つの状態、すなわち基本的にゼロ電流が導体164内に流れれる間の第1の状態と、所定の電流が導体164内に流れれる間の第2の状態とを有する。いくつかの構成においては、第2の状態のデューティサイクルは小さくてよく、例えば、約1パーセントから約5パーセントの範囲にあってよい。いくつかの構成においては、パルス電流信号162の周波数は、約25kHzから500kHzの範囲にある。

30

【0054】

電流源160が第1の状態にあり、基本的にゼロ電流を生成するとき、ホール効果素子166は、測定することを意図される磁場、例えば、電流センサと併せて見られることになる電流搬送導体(または、より単純に、電流導体)を通る電流から生じる磁場にのみ応答することは理解されるであろう。しかし、電流源160が第2の状態にあり、所定の電流を生成するとき、ホール効果素子166は、測定することを意図される磁場だけでなく、導体164を通る所定の電流によって生成される磁場にもまた応答する。そのため、増幅信号200は、上述の電流パルスを有する電流信号162から生じる磁場を示すパルスと組み合わせられて、回路150が測定することを意図される磁場を示す信号の和である。

40

【0055】

増幅信号200は、別の増幅信号175を生成するように構成されている増幅器178によって受け取られる。第1のサンプル/ホールド回路174および第2のサンプル/ホールド回路178はそれぞれ、増幅信号175を受け取るために、かつ第1のサンプリング信号180および第2のサンプリング信号192それぞれを生成するために結合される。第1のサンプル/ホールド回路174は、パルス信号158を受け取り、パルス信号158の特定の状態の間、例えば、電流信号162が電流パルスを有するときに、サンプリングする。第2のサンプル/ホールド回路176は、インバータ170によって生成される反転パルス信号172を受け取り、反転パルス信号172の特定の状態の間、例えば、

50

電流信号 162 が電流パルスを有していないときに、サンプリングする。第1のサンプリング信号 180 は、上述の電流パルスを有する電流信号 162 から生じる磁場との組合せで、回路 150 が測定することを意図される磁場を示すが、第2のサンプリング信号 182 は、回路 150 が測定することを意図される磁場を示すことを理解すべきである。

【0056】

フィードバック回路 152 は、第1のサンプリング信号 180 および第2のサンプリング信号 182 を受け取るために結合される結合回路 184 を含むことが可能である。結合回路 184 は、前置増幅器 198 に結合される利得調整信号 186 を生成するように構成されている。いくつかの構成においては、結合回路 184 は、第1のサンプリング信号 180 と第2のサンプリング信号 182 との差として、利得調整信号 186 を供給し、そのため、上述の電流パルスを有する電流信号 162 から生じる磁場のみを示す。この特定の構成により、利得調整信号 186 は、上述の電流パルスから生じる磁場に対するホール効果素子 166 の感度を直接的に示すことを理解すべきである。10

【0057】

本明細書において使用される限りでは、用語「利得演算回路」は、導体 164、電流源 160、またはパルス発生器 154 を含まないフィードバック回路 152 の一部分を説明するために使用される。

【0058】

ローパスフィルタ 202 は、基本的には、上述の電流パルスから生じる増幅信号 200 におけるパルスを取り除き、回路 150 が測定することを意図される磁場のみを示すフィルタリング信号 204 を出す。フィルタリング信号 204 が第2のサンプリング信号 182 に類似しており、他の実施形態においては、どちらの信号も相互置換可能に使用可能であることは理解されるであろう。したがって、信号 204 は、結合回路 184 に対して破線により結合されるように示される。20

【0059】

動作中、利得調整信号 186 は、ホール効果素子 164 の直接的に測定された感度に関連して前置増幅器 198 の利得を調整し、利得調整信号 186 が供給されなかった場合よりも、ホール効果素子 166 の感度における歪みに関連する変化、またはホール効果素子 166 の感度における他の変化の存在下で、回路 150 の感度をより一定に保つ傾向がある。30

【0060】

ホール効果素子 166 の感度は、温度によりホール効果素子 166 上にもたらされる歪みは別として、温度によって直接的に作用される可能性があることは認識されるであろう。例えば、ホール効果素子の可動性は、温度に関連している可能性がある。回路 150 は、ホール効果素子 166 の感度を直接的に測定するので、回路 150 は、前置増幅器 198 の利得を調整して、いずれの変化原因から生じるホール効果素子 166 の感度の変化をも示すように構成されている。

【0061】

パルス発生器 154 は、イネーブル信号 156 を受け取るために結合可能であり、それは、図 2 と併せて上述したように、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路 150 は、図 1 ~ 図 1B と併せて上述した温度閾値回路および / またはパワーオン回路のうちの一方または両方を含むことが可能である。しかし、温度閾値回路および / またはパワーオン回路は、明確にするために図示せず、代わりに、イネーブル信号 156 のみを図示する。40

【0062】

次に図 3A を参照すると、その中では同様の参照記号を有する図 3 の同様の素子が示され、磁場を感知するための別の回路 220 が、図 1 の回路 10 と同一であっても、または類似であってもよく、図 3 のフィードバック回路 152 を含むことが可能である。図 3 の回路 150 と異なり、利得調整は、利得調整信号 186 に応答してホール効果素子 16650

への調整可能な電流信号 224 を生成する調整可能な電流源 222 によってもたらされる。固定された利得前置増幅器 226 が、図 3 の利得調整可能な前置増幅器 198 に取って代わる。

【0063】

回路 220 の動作は、実質的には、図 3 と併せて上述した動作と同一である。

次に、図 3B を参照すると、図 3 の回路 150 と同様に、磁場を感知するための回路 240 が、ホール効果素子の感度の直接的な測定によって利得調整を達成する。しかし、回路 150 と異なり、感度を直接的に測定するために使用される素子は、第 2 のホール効果素子 254 であり、磁場を測定することを意図されたホール効果素子 280 ではない。

【0064】

回路 240 は、図 1 のフィードバック回路 12 と同一であっても、または類似であってもよいフィードバック回路 242 を含むことが可能である。フィードバック回路 242 は、より十分に後述する。

【0065】

回路 240 は、磁場感知素子 280 、ここでは、ホール効果素子を含む。ホール効果素子 280 は、電流源 276 から駆動電流信号 278 を受け取るために結合され、差動ホール電圧信号 282 、 284 を生成するように構成されており、それは、前置増幅器 286 に結合される。前置増幅器 286 は、増幅信号 288 を生成するように構成されている。回路 240 はまた、増幅信号 288 を受け取るために結合され、出力信号 290 を生成するように構成されている別の回路素子 290 も含むことが可能である。いくつかの構成においては、回路素子 290 は、(線形) 増幅器であり、他の構成においては、回路素子 290 は比較器である。

【0066】

フィードバック回路 242 は、二次磁場感知素子 254 、ここでは、ホール効果素子を含むことが可能である。二次ホール効果素子 254 は、電流源 256 から駆動電流信号 258 を受け取るために結合され、差動ホール電圧信号 264 、 266 を生成するように構成されており、それは、第 2 の前置増幅器 268 に結合される。ここでは、コイルとして示されている電流導体 252 が、二次ホール効果素子 254 に隣接する。電流導体 252 は、電流源 246 から電流信号 250 を受け取る。差動ホール電圧信号 264 、 266 は、電流導体 252 によって生成される磁場と、第 2 のホール効果素子 254 の感度とを示す。いくつかの構成においては、回路 240 は、第 2 のホール効果素子 254 に隣接して配設される磁気シールドを含み、電流導体 252 によって生成される磁場以外の磁場の二次ホール効果素子 254 への影響を減らす。

【0067】

第 2 の前置増幅器 268 は、増幅信号 270 を生成するように構成されている。フィードバック回路 242 は、増幅信号 270 を受け取るために結合され、利得調整信号 274 を生成するように構成されているサンプル / ホールド回路 272 を含むことが可能である。電流源 276 は、利得調整信号 274 に応答してホール効果素子 280 への調整可能な電流信号 278 として電流信号 278 を生成する。

【0068】

動作中、利得調整信号 274 は、電流源 276 を調整し、利得調整信号 274 が供給されなかった場合よりも、ホール効果素子 280 の感度における変化に関連する二次ホール効果素子 254 の感度における変化の存在下で、回路 240 の感度をより一定に保つ傾向がある。

【0069】

パルス発生器 260 は、イネーブル信号 248 を受け取るために結合可能であり、それは、図 2 と併せて上述したように、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路 240 は、図 1 ~ 図 1B と併せて上述した温度閾値回路および / またはパワーオン回路のうちの一方または両方を含むことが可能である。しかし、温度閾値回路および / またはパワーオ

10

20

30

40

50

ン回路は、明確にするために図示せず、代わりに、イネーブル信号 248 のみを図示する。

【0070】

イネーブル信号 248 はまた、第1の電流源 246 および第2の電流源 256 それぞれによって受取り可能であり、それにより、第1の電流源 246 および第2の電流源 256 は、イネーブル信号 248 がアクティブであるとき、すなわち特定の状態にあるときのみ、第1の電流信号 250 および第2の電流信号 258 を生成することになる。この構成により、回路 240 は、利得調整が要求されないとき、例えば、回路 240 の温度が温度閾値を超えたときに、パワーを保存することが可能である。

【0071】

フィードバック回路 242 は、電流源 276 によってホール効果素子 280 と関連付けられる利得を制御するように示されているが、他の実施形態においては、利得調整信号 274 は、前置増幅器 286 の代わりの利得調整可能な前置増幅器に印加可能である。

【0072】

次に、図4を参照すると、磁場を感知するための回路 300 が、図1の回路 10 と同一であっても、または類似であってもよく、図1のフィードバック回路 12 と同一であっても、または類似であってもよいフィードバック回路 302 を含むことが可能である。フィードバック回路 302 は、より十分に後述する。

【0073】

回路 300 は、磁場感知素子 352、ここでは、ホール効果素子を含む。ホール効果素子 352 は、調整可能な電流源 348 から駆動電流信号 350 を受け取るために結合され、差動ホール電圧信号 354、356 を生成するように構成されており、それは、前置増幅器 358 に結合される。調整可能な電流源 348 は、フィードバック回路 302 によって生成される利得調整信号 344 に応答し、差動ホール電圧信号 354、356 の利得調整をもたらす。前置増幅器 358 は、増幅信号 360 を生成するように構成されている。回路 300 はまた、増幅信号 360 を受け取るために結合され、出力信号 364 を生成するように構成されている別の回路素子 362 も含むことが可能である。いくつかの構成においては、回路素子 362 は、(線形) 増幅器であり、他の構成においては、回路素子 362 は、比較器である。

【0074】

フィードバック回路 302 は、第1のピエゾ抵抗器 312 および第2のピエゾ抵抗器 320 それを含むことが可能である。上述したように、回路 300 がその上に配設される基板が温度逸脱を経験した場合、または基板がある種の製造加工段階、例えば、集積回路本体とのオーバーモールドを経験した場合、基板は、応力および結果生じる歪みを経験する可能性がある。歪みは、磁場感知素子 352 の感度に作用する可能性がある。より十分に後述するように、フィードバック回路 302、および具体的には、ピエゾ抵抗器 312、320 は、歪みを測定することが可能であり、フィードバック回路 302 は、歪みに関連するフィードバック信号 344 を生成することが可能である。

【0075】

第1のピエゾ抵抗器 312 は、第1の電流源 308 から第1の電流信号 310 を受け取るために結合可能であり、その結果、第1の電圧信号 310a が生じる。フィードバック回路 302 はまた、第1の電圧信号 310a を受け取るために結合され、第1の増幅信号 328 を生成するように構成されている第1の増幅器 327 を含むことが可能である。

【0076】

同様に、第2のピエゾ抵抗器 320 は、第2の電流源 316 から第2の電流信号 318 を受け取るために結合可能であり、その結果、第2の電圧信号 318a が生じる。フィードバック回路 302 はまた、第2の電圧信号 318a を受け取るために結合され、第2の増幅信号 332 を生成するように構成されている第2の増幅器 330 を含むことが可能である。

【0077】

10

20

30

40

50

図2の回路70と異なり、回路300はさらに、第1のピエゾ抵抗器312および第2のピエゾ抵抗器320に隣接して、ここでは、コイルとして示されている直列結合の第1の導体314および第2の導体322それぞれを含むことが可能である。一次的に歪みに応答するピエゾ抵抗器はまた、磁場にも応答することは認識されるであろう。この目的のために、導体314、322は、電流源324から電流信号326を受け取るために結合される。導体314、322を通る電流信号326は、ピエゾ抵抗器312、320において磁場をもたらす。そのため、第1の増幅信号328および第2の増幅信号332が、(例えば、それぞれの歪みに比例して変化する電圧を有する)第1のピエゾ抵抗器312および第2のピエゾ抵抗器320それぞれによって経験される歪みを示し、また(例えば、電流信号326に比例して変化する電圧を有する)第1のピエゾ抵抗器312および第2のピエゾ抵抗器320それぞれの磁場応答(すなわち感度)も示すことを認識すべきである。第1のピエゾ抵抗器312および第2のピエゾ抵抗器320の磁場感度の変化は、磁場感知素子352の磁場感度の変化に関連している傾向があることを理解すべきである。回路300は、図2の回路70よりも、磁場感度の変化をより直接的に測定する傾向がある。

【0078】

フィードバック回路302はさらに、第1の増幅信号328および第2の増幅信号332それぞれを受け取るために結合され、出力信号336を生成するように構成されている結合回路334を含むことが可能である。いくつかの構成においては、フィードバック回路302は、出力信号336を受け取るために結合されるサンプル／ホールド回路342を含む。サンプル／ホールド回路342は、パルス発生器338からパルス信号340を受け取るために結合可能であり、その状態または遷移の結果、出力信号336をサンプリングし、それに応じて、利得制御信号344を生成するサンプル／ホールド回路342がもたらされる。パルス発生器338は、イネーブル信号306に応答することが可能であり、それは、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路300は、図1～図1Bと併せて上述した温度閾値回路および／またはパワーオン回路のうちの一方または両方を含むことが可能である。しかし、温度閾値回路および／またはパワーオン回路は、明確にするために図示せず、代わりに、イネーブル信号306のみを図示する。

【0079】

サンプル／ホールド回路342は、出力信号336をサンプリングして、温度イネーブル信号またはパワーオンイネーブル信号がアクティブであるときの間、例えば、回路の温度が温度閾値を上回って上昇したときの間、またはパワーが回路300に最近与えられたときの間、利得調整信号344を生成することが可能であることは、上述の議論から明白であるべきである。反対に、サンプル／ホールド回路342は、温度イネーブル信号またはパワーオンイネーブル信号がアクティブでないときの間、例えば、温度が温度閾値を上回っている状態から温度閾値を下回っている状態に低下するときの間、またはパワーが回路300に与えられた後のに、利得調整信号344を保持することが可能である。

【0080】

イネーブル信号306はまた、パルス発生器306によって受取り可能なだけでなく、第1の電流源308および第2の電流源316それぞれによっても、また電流源324によつても受取り可能であり、それにより、第1の電流源308および第2の電流源316、ならびにまた電流源324は、イネーブル信号306がアクティブであるときのみ、すなわち特定の状態にあるときのみ、第1の電流信号310および第2の電流信号318、ならびにまた電流信号326を生成することになる。この構成により、回路300は、利得調整が要求されないとき、例えば、回路300の温度が温度閾値を超えたときに、パワーを保存することが可能である。

【0081】

いくつかの構成においては、第1のピエゾ抵抗器312および第2のピエゾ抵抗器320は、それらがその上に配設される基板について垂直に配置される。この構成により、第

10

20

30

40

50

1の電圧信号310aの値が、基板の主な表面に平行な第1の方向における歪みに関連し、第2の電圧信号318aの値が、基板の主な表面に平行、かつ第1の方向に垂直な第2の方向における歪みに関連する。この構成により、基板の主な表面に平行ないずれの方向における基板の歪みをも、ピエゾ抵抗器312、320によって感知可能である。

【0082】

いくつかの構成においては、結合回路334は、増幅信号328、332の和として、出力信号336および結果生じる利得調整信号344を供給する。他の構成においては、結合回路334は、増幅信号328、332の2乗平均平方根(RMS)和として、出力信号336および結果生じる利得調整信号344を供給する。さらなる他の構成、具体的には、磁場感知素子352の感度は、それがその上に配設される基板の歪みの非線形関数であるための構成においては、結合回路334は、他のやり方で、増幅信号328、332を結合することが可能である。10

【0083】

動作中、利得調整信号344は、電流信号350を調整し、そのため、利得調整信号344が供給されなかった場合よりも、第1のピエゾ抵抗器312および第2のピエゾ抵抗器320によって感知される歪みに関連し、また第1のピエゾ抵抗器312および第2のピエゾ抵抗器320の磁場感度にも関連するホール効果素子352の感度は、歪みおよび温度逸脱の存在下で、回路300の感度をより一定に保つ傾向がある。

【0084】

フィードバック回路302は、電流源348によって、ホール効果素子352と関連付けられる利得を制御するように示されているが、他の実施形態においては、利得調整信号344は、前置増幅器358の代わりに利得調整可能な前置増幅器に印加可能である。20

【0085】

導体314、322は、直列に結合されるように、かつ電流源324によって駆動されるように示されているが、他の構成においては、導体314、322は、電流源324によって並列に駆動される。さらなる別の構成においては、導体314、322は、別個の電流源によって、別々に駆動される。

【0086】

いくつかの構成においては、回路300は、電流搬送導体314、322のうちの一方のみを有する。30

次に、図4Aを参照すると、磁場を感知するための回路400が、図4の回路300に類似しているが、別のやり方で、ピエゾ抵抗器によって生成される信号に関して動作する。回路400は、図1の回路10と同一であっても、または類似であってもよく、図1のフィードバック回路12と同一であっても、または類似であってもよいフィードバック回路402を含むことが可能である。フィードバック回路402は、より十分に後述する。

【0087】

回路400は、磁場感知素子468、ここでは、ホール効果素子を含む。ホール効果素子468は、調整可能な電流源464から駆動電流信号466を受け取るために結合され、差動ホール電圧信号470、472を生成するように構成されており、それは、前置増幅器474に結合される。調整可能な電流源464は、フィードバック回路402によって生成される利得調整信号462に応答し、差動ホール電圧信号470、472の利得調整をもたらす。前置増幅器474は、増幅信号476を生成するように構成されている。回路400はまた、増幅信号476を受け取るために結合され、出力信号480を生成するように構成されている別の回路素子478も含むことが可能である。いくつかの構成においては、回路素子478は、(線形)増幅器であり、他の構成においては、回路素子478は、比較器である。40

【0088】

フィードバック回路402は、第1のピエゾ抵抗器412および第2のピエゾ抵抗器420それぞれを含むことが可能である。第1のピエゾ抵抗器412は、第1の電流源408から第1の電流信号410を受け取るために結合可能であり、その結果、第1の電圧信50

号 4 1 0 a が生じる。フィードバック回路 4 0 2 はまた、第 1 の電圧信号 4 1 0 a を受け取るために結合され、第 1 の増幅信号 4 2 6 を生成するように構成されている第 1 の増幅器 4 2 4 も含むことが可能である。

【 0 0 8 9 】

同様に、第 2 のピエゾ抵抗器 4 2 0 は、第 2 の電流源 4 1 6 から第 2 の電流信号 4 1 8 を受け取るために結合可能であり、その結果、第 2 の電圧信号 4 1 8 a が生じる。フィードバック回路 4 0 2 はまた、第 2 の電圧信号 4 1 8 a を受け取るために結合され、第 2 の増幅信号 4 3 8 を生成するように構成されている第 2 の増幅器 4 3 6 も含むことが可能である。

【 0 0 9 0 】

図 2 の回路 7 0 と異なるが、図 4 の回路 3 0 0 と同様に、回路 4 0 0 はさらに、第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 に隣接して、ここでは、コイルとして示されている直列結合の第 1 の導体 4 1 4 および第 2 の導体 4 2 2 それぞれを含むことが可能である。一次的に歪みに応答するピエゾ抵抗器はまた、磁場にも応答することは認識されるであろう。この目的のために、導体 4 1 4 、 4 2 2 は、電流源 4 5 8 から電流信号 4 5 9 を受け取るために結合される。図 4 の電流信号 3 4 6 と異なり、電流信号 4 5 9 は、パルス発生器 4 5 5 に応答するパルス電流信号である。導体 4 1 4 、 4 2 2 を通る電流信号 4 5 9 は、ピエゾ抵抗器 4 1 2 、 4 2 0 において磁場をもたらす。そのため、第 1 の増幅信号 4 2 6 および第 2 の増幅信号 4 3 8 は、第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 それぞれによって経験される歪みを示し、また第 1 のピエゾ抵抗器 3 1 2 および第 2 のピエゾ抵抗器 3 2 0 それぞれの磁場応答も示すことを認識すべきである。図 4 と併せて上述したように、第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 の磁場感度の変化は、磁場感知素子 4 6 8 の磁場感度の変化に関連している傾向があることを理解すべきである。回路 4 0 0 は、図 2 の回路 7 0 よりも、磁場感度の変化をより直接的に測定する傾向がある。

【 0 0 9 1 】

フィードバック回路 4 0 2 はさらに、第 1 の増幅信号 4 2 6 を受け取るために結合される第 1 のサンプル / ホールド回路 4 2 8 および第 2 のサンプル / ホールド回路 4 3 0 それを含むことが可能であり、また第 2 の増幅信号 4 3 8 を受け取るために結合される第 3 のサンプル / ホールド回路 4 3 2 および第 4 のサンプル / ホールド回路 4 3 4 それとも含むことが可能である。第 1 のサンプル / ホールド回路 4 2 8 は、第 1 のサンプリング信号 4 4 0 を生成し、第 2 のサンプル / ホールド回路 4 3 0 は、第 2 のサンプリング信号 4 4 2 を生成し、第 3 のサンプル / ホールド回路 4 3 2 は、第 3 のサンプリング信号 4 4 6 を生成し、第 4 のサンプル / ホールド回路 4 3 4 は、第 4 のサンプリング信号 4 4 8 を生成し、それぞれが、結合回路 4 6 0 によって受け取られる。

【 0 0 9 2 】

第 1 のサンプル / ホールド回路 4 2 8 および第 3 のサンプル / ホールド回路 4 3 2 は、電流信号 4 5 9 がパルス電流と等しい値を有するときに、サンプリングする。そのため、第 1 のサンプリング信号 4 4 0 および第 3 のサンプリング信号 4 4 6 は、第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 それぞれによって経験される歪みを示し、また、パルス電流信号 4 5 9 によって生成される磁場に対する（また、存在し得る任意の他の磁場に対する）第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 の磁場応答も示す。

【 0 0 9 3 】

第 2 のサンプル / ホールド回路 4 3 0 および第 4 のサンプル / ホールド回路 4 3 4 は、電流信号 4 5 9 が実質的なゼロの値を有するときに、サンプリングする。そのため、第 2 のサンプリング信号 4 4 2 および第 4 のサンプリング信号 4 4 8 は、概して、第 1 のピエゾ抵抗器 4 1 2 および第 2 のピエゾ抵抗器 4 2 0 それぞれによって経験される歪みのみを示す。しかし、第 2 のサンプリング信号 4 4 2 および第 4 のサンプリング信号 4 4 8 はまた、存在し得る任意の他の磁場も示すことが可能である。第 2 のサンプリング信号 4 4 2

10

20

30

40

50

および第4のサンプリング信号448は、パルス電流信号459によって生成される磁場に対する（また、存在し得る任意の他の磁場に対する）第1のピエゾ抵抗器412および第2のピエゾ抵抗器420の磁場応答のみを示す信号を達成するために、第1のサンプリング信号440および第3のサンプリング信号446から減算可能なベースラインを示す。

【0094】

結合回路460は、利得調整信号462を生成するように構成されている。パルス発生器455は、イネーブル信号406に応答することが可能であり、それは、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路300は、図1～図1Bと併せて上述した温度閾値回路および／またはパワーオン回路のうちの一方または両方を含むことが可能である。しかし、温度閾値回路および／またはパワーオン回路は、明確にするために図示せず、代わりに、イネーブル信号406のみを図示する。

10

【0095】

パルス発生器455によって受け取られるイネーブル信号406によって、サンプル／ホールド回路428、430、432、434はサンプリングして、温度イネーブル信号またはパワーオンイネーブル信号がアクティブであるときの間、例えば、回路の温度が温度閾値を上回って上昇したときの間、またはパワーが回路400に最近与えられたときの間、利得調整信号462を生成することが可能であることは上述の議論から明白であるべきである。反対に、サンプル／ホールド回路428、430、432、434は、温度イネーブル信号またはパワーオンイネーブル信号がアクティブでないときの間、例えば、温度が温度閾値を上回っている状態から温度閾値を下回っている状態に低下するときの間、またはパワーが回路400に与えられた後のときには、利得調整信号462を保持することが可能である。

20

【0096】

イネーブル信号406はまた、第1の電流源408および第2の電流源416それぞれによって受取り可能であり、それにより、第1の電流源408および第2の電流源416は、イネーブル信号406がアクティブであるとき、すなわち特定の状態にあるときのみ、第1の電流信号410および第2の電流信号418を（また、電流信号459も）生成することになる。この構成により、回路400は、利得調整が要求されないとき、例えば、回路400の温度が温度閾値を超えたときに、パワーを保存することが可能である。

30

【0097】

いくつかの構成においては、第1のピエゾ抵抗器412および第2のピエゾ抵抗器420は、それらがその上に配設される基板について垂直に配置される。この構成により、第1の電圧信号410aの値が、基板の主な表面に平行な第1の方向における歪みに関連し、第2の電圧信号418aの値が、基板の主な表面に平行、かつ第1の方向に垂直な第2の方向における歪みに関連する。この構成により、基板の主な表面に平行ないずれの方向における基板の歪みをも、ピエゾ抵抗器412、420によって感知可能である。

【0098】

40

いくつかの構成においては、結合回路460は、第1のサンプリング信号440と第3のサンプリング信号446の和に関連する利得調整信号462を供給する。いくつかの構成においては、結合回路460は、第1のサンプリング信号440と第3のサンプリング信号446の和から、第2のサンプリング信号442と第4のサンプリング信号448の和を減算する。

【0099】

他の構成においては、結合回路460は、第1のサンプリング信号440と第3のサンプリング信号446の2乗平均平方根（RMS）和に関連する利得調整信号462を供給する。いくつかの構成においては、結合回路460は、第1のサンプリング信号440と第3のサンプリング信号446のRMS和から、第2のサンプリング信号442と第4の

50

サンプリング信号 448 の RMS 和を減算する。

【0100】

さらなる他の構成、具体的には、磁場感知素子 468 の感度は、それがその上に配設される基板の歪みの非線形関数であるための構成においては、結合回路 460 は、他のやり方で、第 1 のサンプリング信号 440 と、第 2 のサンプリング信号 442 と、第 3 のサンプリング信号 446 と、第 4 のサンプリング信号 448 とを結合することが可能である。

【0101】

動作中、利得調整信号 462 は、電流信号 446 を調整し、そのため、利得調整信号 462 が供給されなかった場合よりも、第 1 のピエゾ抵抗器 412 および第 2 のピエゾ抵抗器 420 によって感知される歪みに関連し、また第 1 のピエゾ抵抗器 412 および第 2 のピエゾ抵抗器 420 の磁場感度に関連するホール効果素子 468 の感度は、歪みおよび温度逸脱の存在下で、回路 400 の感度をより一定に保つ傾向がある。
10

【0102】

フィードバック回路 402 は、電流源 464 によって、ホール効果素子 468 と関連付けられる利得を制御するように示されているが、他の実施形態においては、利得調整信号 462 は、前置増幅器 474 の代わりに利得調整可能な前置増幅器に印加可能である。

【0103】

いくつかの構成においては、回路 400 は、電流搬送導体 414、422 のうちの一方のみを有する。

次に、図 4B を参照すると、磁場を感知するための回路 500 が、図 3 の回路 150 の態様との組合せで、図 2 の回路 70 の態様を含む。すなわち、回路 500 は、ホール効果素子の感度に間接的に関連する基板の歪みを感知するために、図 2 におけるように 2 つのピエゾ抵抗器を含み、また、ホール効果素子の感度の変化を直接的に感知するためにホール効果素子に隣接して図 3 におけるように導体も含む。
20

【0104】

回路 500 は、図 1 の回路 10 と同一であっても、または類似であってもよく、図 1 のフィードバック回路 12 と同一であっても、または類似であってもよいフィードバック回路 502 を含むことが可能である。フィードバック回路 502 は、より十分に後述する。

【0105】

回路 500 は、磁場感知素子 524、ここでは、ホール効果素子を含む。ホール効果素子 524 は、電流源 564 から駆動電流信号 566 を受け取るために結合され、差動ホール電圧信号 568、570 を生成するように構成されており、それは、前置増幅器 572 に結合される。前置増幅器 572 は、差動入力信号 568、570 を増幅するように、かつ増幅信号 564 を生成するように構成される。回路 500 はまた、増幅信号 564 を受け取るために結合され、フィルタリング信号 576 を生成するように構成されているローパスフィルタ 574 も含むことが可能である。回路 500 はまた、フィルタリング信号 576 を受け取るために結合され、出力信号 580 を生成するように構成されている別の回路素子 578 も含むことが可能である。いくつかの構成においては、回路素子 578 は、(線形) 増幅器であり、他の構成においては、回路素子 578 は、比較器である。
30

【0106】

フィードバック回路 502 は、第 1 のピエゾ抵抗器 512 および第 2 のピエゾ抵抗器 520 それぞれを含むことが可能である。より十分に後述するように、フィードバック回路 502、および具体的には、ピエゾ抵抗器 512、520 は、ホール効果素子 524 の歪みを測定することが可能であり、フィードバック回路 502 は、その歪みに関連するフィードバック信号 554 を生成することが可能である。
40

【0107】

第 1 のピエゾ抵抗器 512 は、第 1 の電流源 508 から第 1 の電流信号 510 を受け取るために結合可能であり、その結果、第 1 の電圧信号 510a が生じる。フィードバック回路 502 はまた、第 1 の電圧信号 510a を受け取るために結合され、第 1 の増幅信号 526 を生成するように構成されている第 1 の増幅器 514 を含むことが可能である。
50

【 0 1 0 8 】

同様に、第2のピエゾ抵抗器520は、第2の電流源516から第2の電流信号518を受け取るために結合可能であり、その結果、第2の電圧信号518aが生じる。フィードバック回路502はまた、第2の電圧信号518aを受け取るために結合され、第2の増幅信号530を生成するように構成されている第2の増幅器528も含むことが可能である。

【 0 1 0 9 】

フィードバック回路502はまた、ここでは、ホール効果素子524の周囲にループを形成するように示されている導体522も含むことが可能である。導体522は、電流源560から電流信号562を受け取るために結合可能である。電流源560は、パルス発生器558によって生成されるパルス信号556を受け取るために結合可能である。パルス信号556は、パルス電流信号556をもたらすことが可能である。いくつかの構成においては、パルス電流信号556は、2つの状態、すなわち基本的にゼロ電流が導体522内に流れる間の第1の状態と、所定の電流が導体522内に流れる間の第2の状態とを有する。いくつかの構成においては、第2の状態のデューティサイクルは、小さくてよく、例えば、約1パーセントから約5パーセントの範囲にあってよい。いくつかの構成においては、パルス電流信号556の周波数は、約25kHzから500kHzの範囲にある。

10

【 0 1 1 0 】

フィードバック回路502はまた、それぞれが増幅信号564を受け取るために結合される第1のサンプル／ホールド回路548および第2のサンプル／ホールド回路540それぞれを含むことが可能であり、それらは、第1のサンプリング信号534および第2のサンプリング信号536それぞれを生成する。

20

【 0 1 1 1 】

第1のサンプル／ホールド回路548は、パルス信号556を受け取り、パルス信号556の特定の状態の間、例えば、電流信号562が電流パルスを有するときに、サンプリングする。第2のサンプル／ホールド回路540は、インバータ546によって生成される反転パルス信号544を受け取り、反転パルス信号544の特定の状態の間、例えば、電流信号562が電流パルスを有していないときに、サンプリングする。第1のサンプリング信号534は、回路500が上述の電流パルスを有する電流信号562から生じる磁場との組合せで測定することを意図される磁場を示すが、第2のサンプリング信号536は、回路500が測定することを意図される磁場を示すことを理解すべきである。

30

【 0 1 1 2 】

フィードバック回路502はさらに、第1の増幅信号526および第2の増幅信号530それぞれを受け取るために結合され、また、第1のサンプリング信号534および第2のサンプリング信号536それぞれを受け取るために結合される結合回路532を含むことが可能である。結合回路は、出力信号552を生成するように構成されている。いくつかの構成においては、フィードバック回路502はさらに、出力信号552を受け取るために結合されるサンプル／ホールド回路550を含む。サンプル／ホールド回路550は、パルス信号を受け取るために結合可能であり、その状態または遷移の結果、出力信号552をサンプリングし、それに応じて、利得制御信号554を生成するサンプル／ホールド回路550がもたらされる。

40

【 0 1 1 3 】

パルス発生器558がイネーブル信号506に応答することが可能であり、それは、温度イネーブル信号であっても、パワーオンイネーブル信号であっても、または両方の組合せであってもよい。この目的のために、回路500は、図1～図1Bと併せて上述した温度閾値回路および／またはパワーオン回路のうちの一方または両方を含むことが可能である。しかし、温度閾値回路および／またはパワーオン回路は、明確にするために図示せず、代わりに、イネーブル信号506のみを図示する。

【 0 1 1 4 】

50

サンプル／ホールド回路 550 は、出力信号 552 をサンプリングして、温度イネーブル信号またはパワーオンイネーブル信号がアクティブであるときの間、例えば、回路の温度が温度閾値を上回って上昇したときの間、またはパワーが回路 500 に最近与えられたときの間、利得調整信号 554 を生成することが可能であることは上述の議論から明白であるべきである。反対に、サンプル／ホールド回路 550 は、温度イネーブル信号またはパワーオンイネーブル信号がアクティブでないときの間、例えば、温度が温度閾値を上回っている状態から温度閾値を下回っている状態に低下するときの間、またはパワーが回路 500 に与えられた後のときに、利得調整信号 554 を保持することが可能である。

【0115】

イネーブル信号 506 はまた、第 1 の電流源 508 および第 2 の電流源 516 それによって受取り可能であり、それにより、第 1 の電流源 508 および第 2 の電流源 516 は、イネーブル信号 506 がアクティブであるときのみ、第 1 の電流信号 510 および第 2 の電流信号 518 を生成することになる。この構成により、回路 500 は、利得調整が要求されないとき、例えば、回路 500 の温度が温度閾値を超えたときに、パワーを保存することが可能である。

【0116】

いくつかの構成においては、第 1 のピエゾ抵抗器 512 および第 2 のピエゾ抵抗器 520 は、それらがその上に配設される基板について垂直に配置される。この構成により、第 1 の電圧信号 510a の値が、基板の主な表面に平行な第 1 の方向における歪みに関連し、第 2 の電圧信号 518a の値が、基板の主な表面に水平、かつ第 1 の方向に垂直な第 2 の方向における歪みに関連する。この構成により、基板の主な表面に平行ないずれの方向における基板の歪みをも、ピエゾ抵抗器 512、520 によって感知可能である。

【0117】

いくつかの構成においては、結合回路 532 は、増幅信号 526、530 と、第 1 のサンプリング信号 534 および第 2 のサンプリング信号 536 の差との和として、出力信号 552 および結果生じる利得調整信号 554 を供給する。他の構成においては、結合回路 532 は、増幅信号 526、530 と、第 1 のサンプリング信号 534 および第 2 のサンプリング信号 536 の 2 乗平均平方根 (RMS) 差との RMS 和として、出力信号 552 および結果生じる利得調整信号 554 を供給する。さらなる他の構成、具体的には、磁場感知素子 524 の感度は、それがその上に配設される基板の歪みの非線形関数であるための構成においては、結合回路 532 は、他のやり方で、増幅信号 526、530 と、サンプリング信号 534、536 とを結合することが可能である。

【0118】

ローパスフィルタ 574 は、基本的には、上述の電流パルス 562 から生じる増幅信号 564 におけるパルスを取り除き、回路 500 が測定することを意図される磁場のみを示すフィルタリング信号 576 を出す。フィルタリング信号 576 が、第 2 のサンプリング信号 564 に類似していること、および他の実施形態においては、どちらの信号も相互置換可能に使用可能であることは理解されるであろう。したがって、フィルタリング信号 576 は、結合回路 532 に対して破線により結合されるように示される。

【0119】

動作中、利得調整信号 554 は、電流信号 566 を調整し、そのため、利得調整信号 554 が供給されなかった場合よりも、第 1 のピエゾ抵抗器 512 および第 2 のピエゾ抵抗器 512 によって感知される歪みに関連し、また、ホール効果素子 524 の磁場感度に関連するホール効果素子 524 の感度は、歪みおよび温度逸脱の存在下で、回路 500 の感度をより一定に保つ傾向がある。

【0120】

フィードバック回路 502 は、電流源 564 によってホール効果素子 524 と関連付けられる利得を制御するように示されているが、他の実施形態においては、利得調整信号 554 は、前置増幅器 572 の代わりに利得調整可能な前置増幅器に印加可能である。

【0121】

10

20

30

40

50

いくつかの代替の構成においては、回路 500 は、ピエゾ抵抗器 512、520 のうちの一方のみを有する。

次に、図 5 を参照すると、図 2～図 4B において先に示したピエゾ抵抗器および電流導体の構成のより詳細を示す様々な物理的構成が示されている。

【0122】

次に、図 5 を参照すると、第 1 のピエゾ抵抗器 504 および第 2 のピエゾ抵抗器 506 が、磁場感知素子 502 に隣接している。この構成は、少なくとも図 2 および図 2A と併せて示し、説明する。上述したように、いくつかの構成においては、第 1 のピエゾ抵抗器 604 および第 2 のピエゾ抵抗器 606 は、それらがその上に配設される基板（図示せず）について垂直に配置される。

10

【0123】

次に、図 6 を参照すると、電流導体 612 が、磁場感知素子 610 に隣接している。この構成は、少なくとも図 3～図 3B と併せて示し、説明する。図 3～図 3B の電流導体 164 および 252 は、それぞれの磁場感知素子を囲むコイルであるように示しているが、導体は、図 3～図 3B に示すようにコイルか、または図 6 に示すように磁場感知素子に隣接するコイルでないもののかのいずれかであってもよいと認識すべきである。

【0124】

次に、図 7 を参照すると、第 1 のピエゾ抵抗器 612 および第 2 のピエゾ抵抗器 616 が、磁場感知素子 620 に隣接している。第 1 の導体 614 は、第 1 のピエゾ抵抗器 612 を部分的に囲み、第 2 の導体 618 は、第 2 のピエゾ抵抗器 616 を部分的に囲む。この構成は、少なくとも図 4 および図 4A と併せて示し、説明する。図 4 および図 4A の電流導体 314、322、414、422 は、それぞれのピエゾ抵抗器を全体的に囲むコイルであるように示されているが、導体は、図 4 および図 4A に示すようにコイルか、または図 7 に示すようにオーブンコイルか、または図 6 に示すようにコイルでないもののかのいずれかであってもよいことを認識すべきである。

20

【0125】

次に、図 8 を参照すると、電流導体 632 が、磁場感知素子 630 に隣接している。この構成は、少なくとも図 3～図 3B と併せて示し、説明する。図 3～図 3B の電流導体 164 および 252 は、それぞれの磁場感知素子を囲む単一のループコイルであるように示されているが、導体は、図 3～図 3B に示すように単一のループコイルか、図 8 に示すようにマルチループコイルか、または図 6 に示すように磁場感知素子 630 に隣接するコイルでないもののかのいずれかであってもよいことを認識すべきである。

30

【0126】

電流源（例えば、図 2A の 136）によって駆動されるホール効果素子（例えば、図 2A の 108）が上述されているが、他の実施形態においては、電流源は、電圧源（例えば、制御可能な電圧源）によって、または抵抗器と直列の電圧源によって置換可能である。

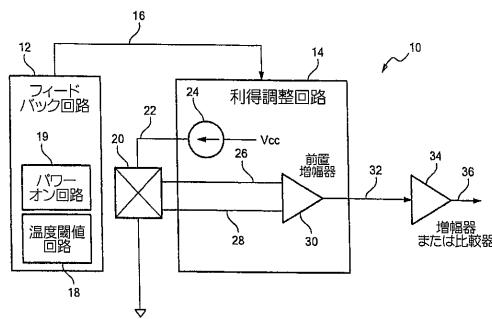
【0127】

本明細書に述べる全ての参照は、それら全体を参照によって本明細書に本明細書によつて組み込む。

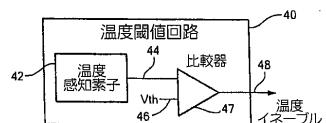
40

本発明の好ましい実施形態を説明してきたが、ここで、それらの概念を組み込んだ他の実施形態が使用可能であることは当業者には明白になるであろう。そのため、これらの実施形態は、開示する実施形態に限定すべきでなく、むしろ添付の特許請求の範囲の趣旨および範囲によってのみ限定すべきであると思われる。

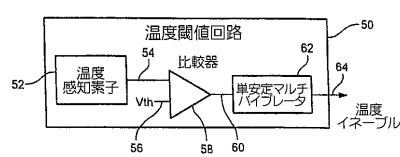
【 図 1 】



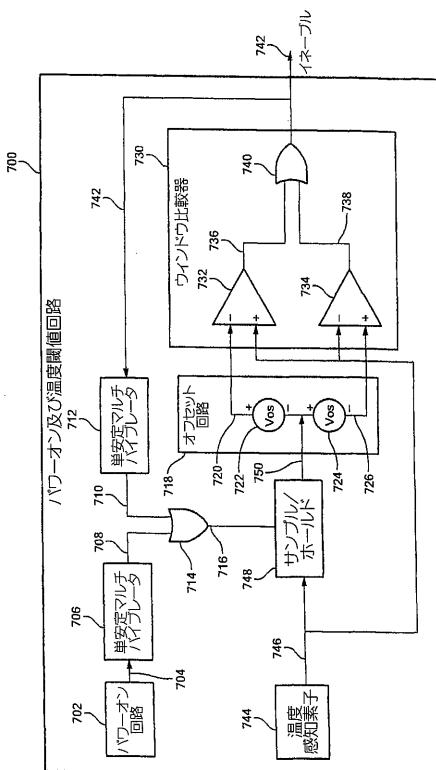
【図1A】



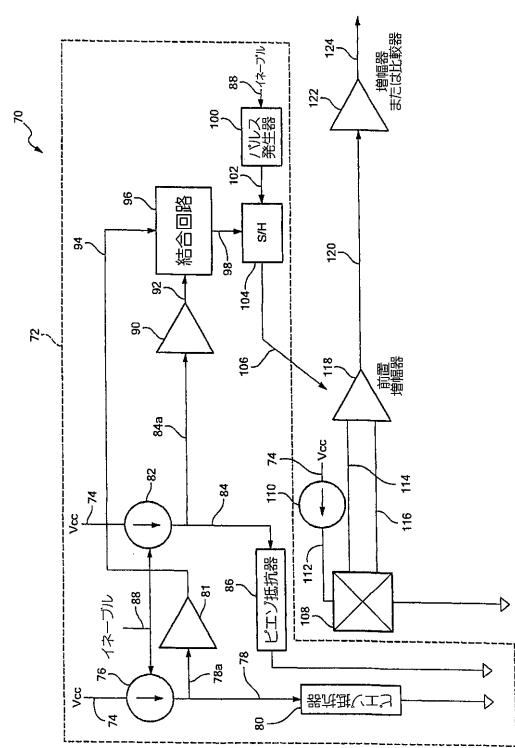
【図1B】



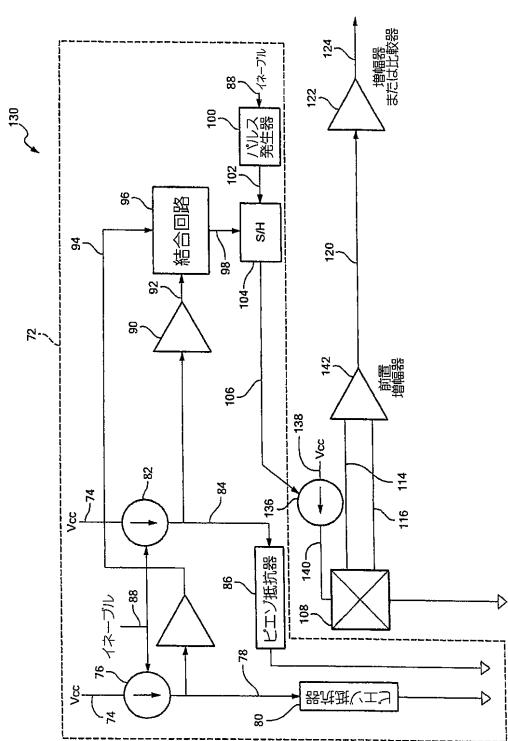
【 図 1 C 】



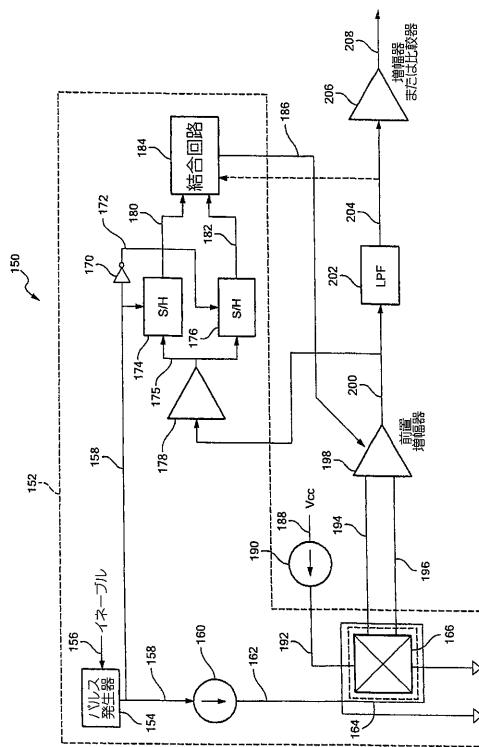
【 図 2 】



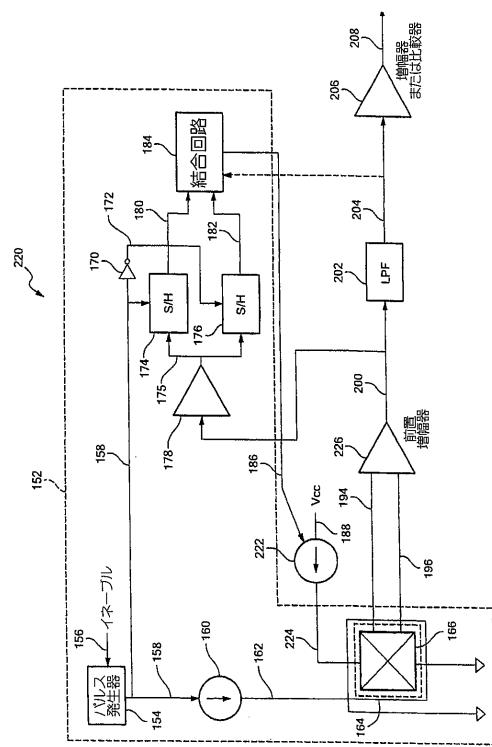
【 図 2 A 】



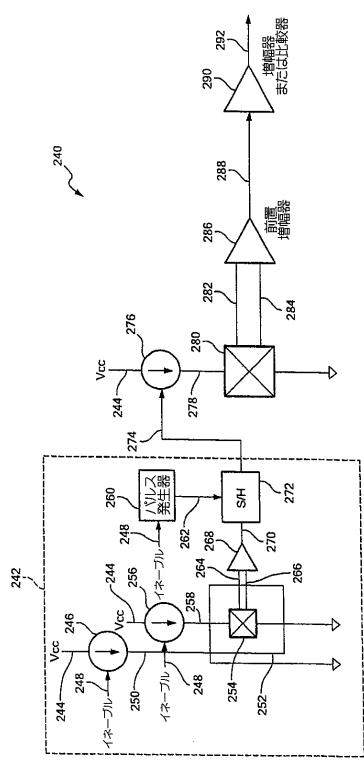
【図3】



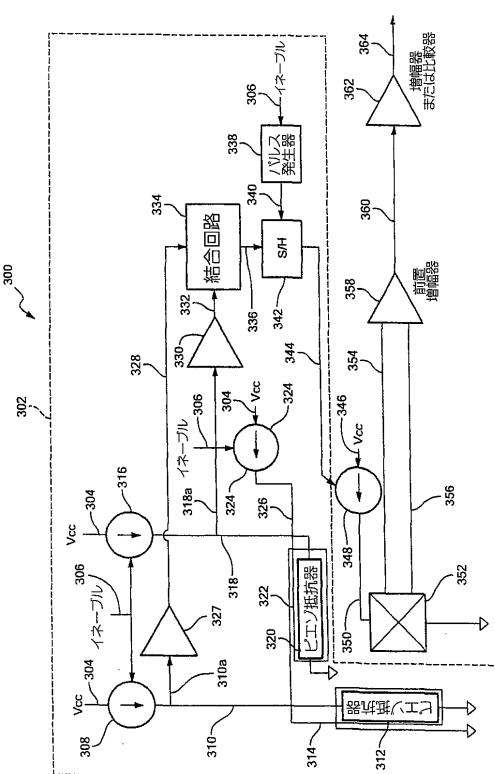
【図3A】



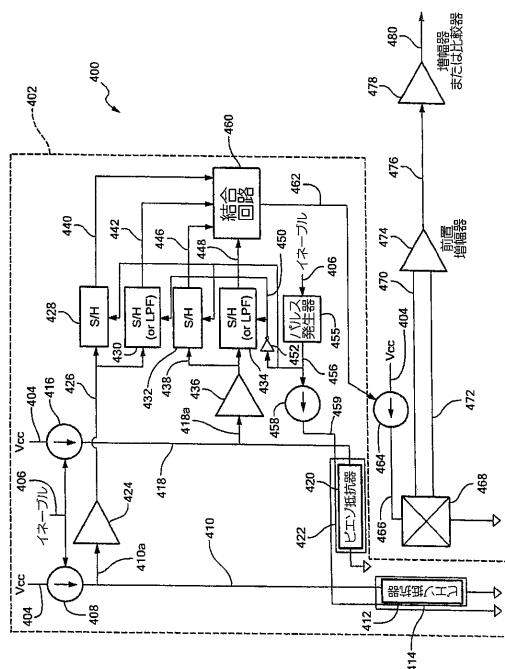
【図3B】



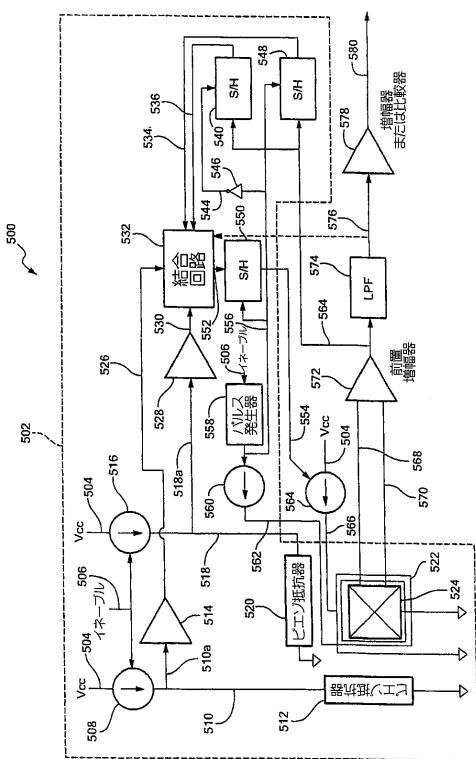
【図4】



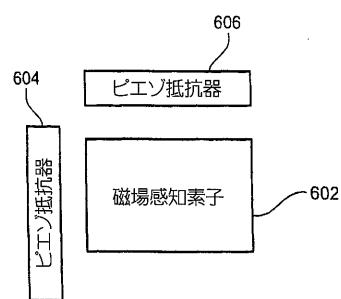
【図4A】



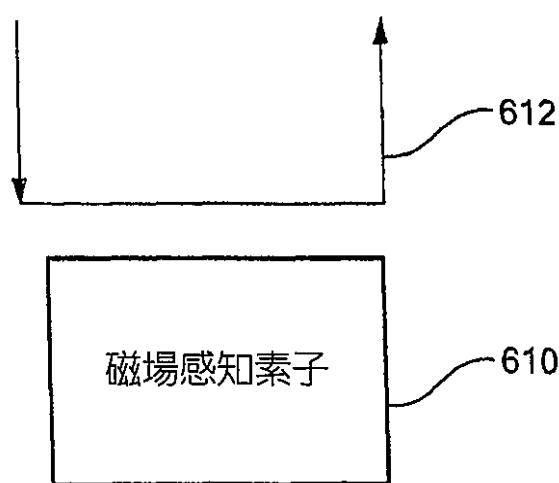
【 図 4 B 】



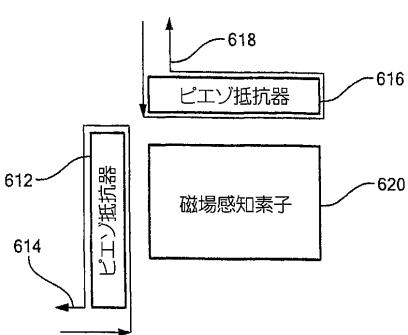
【 図 5 】



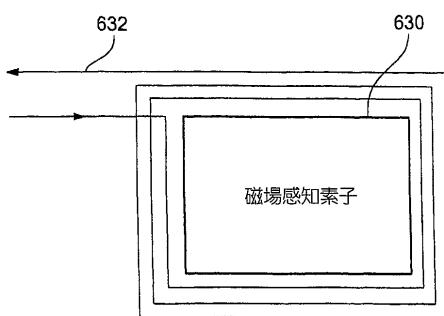
【 四 6 】



【 図 7 】



【 四 8 】



フロントページの続き

(74)代理人 100107696

弁理士 西山 文俊

(72)発明者 ドゥーグ ,マイケル・シー

アメリカ合衆国ニューハンプシャー州03104 , マンチェスター , ノース・アダムス・ストリート 115

(72)発明者 モンレアル , ジェラルド

アルゼンチン国 1636 ブエノス・アイレス , ピラール , アラス・ピラール・プラデーラ 144

(72)発明者 テイラー , ウィリアム・ピー

アメリカ合衆国ニューハンプシャー州03031 , アマースト , ハイランド・ドライブ 1

審査官 荒井 誠

(56)参考文献 特開2006-126012(JP,A)

特開2004-234589(JP,A)

特開2000-055999(JP,A)

特開2002-213992(JP,A)

特開平03-248611(JP,A)

国際公開第2006/056829(WO,A1)

特開昭61-048777(JP,A)

特表2008-513762(JP,A)

特開平11-052036(JP,A)

特開2004-177228(JP,A)

(58)調査した分野(Int.Cl. , DB名)

G01R 33/06 - 33/09