

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2018 年 9 月 13 日 (13.09.2018)



(10) 国际公布号  
**WO 2018/161372 A1**

- (51) 国际专利分类号:  
**H01L 27/12** (2006.01) **H01L 21/77** (2017.01)
- (21) 国际申请号: PCT/CN2017/077521
- (22) 国际申请日: 2017 年 3 月 21 日 (21.03.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:  
201710127535.9 2017年3月6日 (06.03.2017) CN
- (71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 李嘉(LI, Jia); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM);

中国广东省深圳市南山区登良路 21 号南油第二工业区 206 栋 6 层 611 室 (恒裕中心 B 座), Guangdong 518054 (CN)。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE, MANUFACTURING METHOD THEREOF, AND DISPLAY DEVICE

(54) 发明名称: 薄膜晶体管阵列基板及其制备方法、显示装置

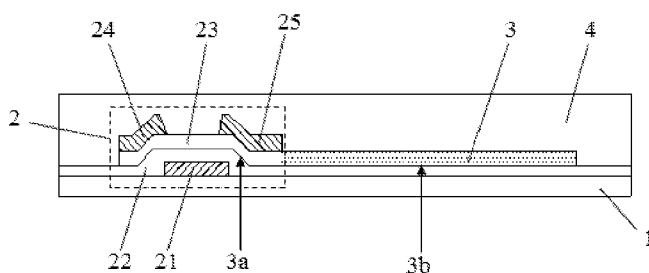


图 1

(57) Abstract: A thin film transistor array substrate, comprising thin film transistors (2) arranged in an array on a glass substrate (1). Each of the thin film transistors is electrically connected to a pixel electrode (3), said thin film transistor comprises an active layer (23), and the pixel electrode and the active layer are at a same structural layer. The active layer is formed by a first portion (3a) of a semiconductor material, the pixel electrode is formed by a second portion (3b) of the semiconductor material that is connected to the first portion of the semiconductor material as an integrated member and converted into a conductor, and the semiconductor material is a metal oxide semiconductor material. Also disclosed are a manufacturing method of the thin film transistor array substrate, and display device comprising the thin film transistor array substrate.

(57) 摘要: 一种薄膜晶体管阵列基板, 包括阵列设置于玻璃基板 (1) 上的薄膜晶体管 (2), 每一薄膜晶体管电性连接有一像素电极 (3), 其中, 薄膜晶体管包括有源层 (23), 像素电极与有源层位于同一结构层中, 有源层由第一部分半导体材料 (3a) 形成, 像素电极由与第一部分半导体材料相互一体连接的第二部分半导体材料 (3b) 转化为导体后形成, 半导体材料为金属氧化物半导体材料。还公开了该薄膜晶体管阵列基板的制备方法以及包含该薄膜晶体管阵列基板的显示装置。

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,  
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

## 薄膜晶体管阵列基板及其制备方法、显示装置

### **技术领域**

本发明涉及显示器技术领域,尤其涉及一种薄膜晶体管阵列基板及其制备方法,还涉及包含该薄膜晶体管阵列基板的显示装置。

### **背景技术**

平板显示装置具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。现有的平板显示装置主要包括液晶显示装置(Liquid Crystal Display, LCD)及有机电致发光显示装置(Organic Light Emitting Display, OLED)。薄膜晶体管(Thin Film Transistor, TFT)是平板显示装置的重要组成部分,可形成在玻璃基板或塑料基板上,通常作为开光装置和驱动装置用在诸如 LCD、OLED。

在显示面板工业中,随着目前显示行业中大尺寸化,高解析度的需求越来越强烈,对有源层半导体器件充放电提出了更高的要求。金属氧化物半导体材料,例如 IGZO(indium gallium zinc oxide, 铟镓锌氧化物)是一种含有铟、镓和锌的非晶氧化物,其具有高迁移率,载流子迁移率是非晶硅的 20~30 倍,可以大大提高 TFT 对像素电极的充放电速率,具有高开态电流、低关态电流可以迅速开关,提高像素的响应速度,实现更快的刷新率,同时更快的响应也大大提高了像素的行扫描速率,使得超高分辨率在显示面板中成为可能。

薄膜晶体管阵列基板是通过多次光罩工艺(构图工艺)形成结构图形来完成,每一次光罩工艺中又分别包括掩膜、曝光、显影、刻蚀和剥离等工艺,其中刻蚀工艺包括干法刻蚀和湿法刻蚀。现有的薄膜晶体管阵列基板的制备工艺,至少包括如下的光罩工艺:

(1)、在玻璃基板上采用第一道光罩工艺制备形成栅电极。

(2)、在栅电极上制备栅极绝缘层之后,在栅极绝缘层上采用第二道光罩工艺制备形成有源层。

(3)、在有源层上采用第三道光罩工艺制备形成源电极和漏电极。

(4)、在源电极和漏电极上制备层间介质层之后，采用第四道光罩工艺在层间介质层中制备形成像素电极过孔。

(5)、在层间介质层上采用第五道光罩工艺制备形成像素电极。

光罩工艺的次数可以衡量制造薄膜晶体管阵列基板的繁简程度，减少光罩工艺的次数就意味着制造成本的降低。

## 发明内容

有鉴于此，本发明提供了一种薄膜晶体管阵列基板及其制备方法，通过对阵列基板中的像素结构的改进，使得制备工艺相比于现有技术减少了光罩工艺的次数，降低了工艺难度，节省了成本。

为了实现上述目的，本发明采用了如下的技术方案：

一种薄膜晶体管阵列基板，包括阵列设置于玻璃基板上的薄膜晶体管，每一所述薄膜晶体管电性连接有一像素电极，其中，所述薄膜晶体管包括有源层，所述像素电极与所述有源层位于同一结构层中，所述有源层由第一部分半导体材料形成，所述像素电极由与所述第一部分半导体材料相互一体连接的第二部分半导体材料转化为导体后形成，所述半导体材料为金属氧化物半导体材料。

其中，所述金属氧化物半导体材料为 IGZO 或 IGZTO。

其中，所述像素电极和所述有源层的厚度为 200~2000 Å。

其中，通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料转化为导体后形成所述像素电极。

其中，所述薄膜晶体管还包括栅电极、源电极和漏电极，所述栅电极形成于所述玻璃基板上，所述栅电极上覆设有栅极绝缘层，所述有源层和所述像素电极形成于所述栅极绝缘层上，所述有源层相对位于所述栅电极的正上方，所述源电极和漏电极相互间隔地形成于所述有源层上，所述漏电极还电性连接到所述像素电极。

其中，所述源电极和漏电极的材料为 Au、Cu、Ni 或 Ag。

其中，所述阵列基板还包括覆设于所述薄膜晶体管上的钝化层。

如上所述的薄膜晶体管阵列基板的制备方法，其包括：在玻璃基板上沉积

形成金属氧化物半导体薄膜；通过一次光罩工艺，将所述金属氧化物半导体薄膜划分形成相互一体连接的第一部分半导体材料和第二部分半导体材料；将所述第一部分半导体材料设定为有源层，将所述第二部分半导体材料转化为导体后形成像素电极。

其中，该方法具体包括步骤：S1、提供一玻璃基板，在该玻璃基板上沉积形成栅电极薄膜层；S2、通过第一道光罩工艺将所述栅电极薄膜层制备形成图案化的栅电极；S3、在如上结构的玻璃基板上依次沉积形成栅极绝缘层、金属氧化物半导体薄膜以及源/漏电极薄膜层；S4、通过第二道光罩工艺，刻蚀所述金属氧化物半导体薄膜和源/漏电极薄膜层，保留有源层和像素电极所对应位置的金属氧化物半导体薄膜和源/漏电极薄膜层；S5、通过第三道光罩工艺将所述金属氧化物半导体薄膜和源/漏电极薄膜层制备形成有源层、像素电极以及源电极和漏电极。

其中，步骤 S5 具体包括：S51、在所述源/漏电极薄膜层上形成光刻胶层；S52、应用半色调或灰色调掩模板对所述光刻胶层进行曝光和显影，形成光刻胶完全保留的第一区域、光刻胶部分保留的第二区域和光刻胶未保留的第三区域；S53、刻蚀掉所述第三区域的源/漏电极薄膜层，暴露出部分金属氧化物半导体薄膜，在所述第一区域和第二区域对应形成第一部分半导体材料，在所述第三区域对应形成第二部分半导体材料；S54、将所述第一部分半导体材料设定为有源层，将所述第二部分半导体材料转化为导体后形成像素电极；S55、通过灰化工艺去除所述第二区域的光刻胶；S56、刻蚀掉所述第二区域的源/漏电极薄膜层，在所述第一区域形成相互间隔的源电极和漏电极；S57、剥离去除所述第一区域的光刻胶。

本发明的另一方面是提供一种显示装置，其包括如上所述的薄膜晶体管阵列基板。

本发明实施例中提供的薄膜晶体管阵列基板，其中的像素电极与有源层位于同一结构层中，有源层由第一部分半导体材料形成，像素电极由与第一部分半导体材料相互一体连接的第二部分半导体材料转化为导体后形成，由此可以提高像素结构中的电性传输的性能。进一步地，像素电极与有源层位于同一结构层中，由同一结构材料在同一道光罩工艺中制备获得，相比于现有技术减少了光罩工艺的次数，降低了工艺难度，节省了成本。

## **附图说明**

图 1 是本发明实施例提供的薄膜晶体管阵列基板的结构示意图；

图 2a-图 2l 是本发明实施例中的薄膜晶体管阵列基板的制备方法中，各个步骤得到的器件结构的示例性图示；

图 3 是本发明实施例提供的显示装置的结构示意图。

## 具体实施方式

为使本发明的目的、技术方案和优点更加清楚，下面结合附图对本发明的具体实施方式进行详细说明。这些优选实施方式的示例在附图中进行了例示。附图中所示和根据附图描述的本发明的实施方式仅仅是示例性的，并且本发明并不限于这些实施方式。

在此，还需要说明的是，为了避免因不必要的细节而模糊了本发明，在附图中仅仅示出了与根据本发明的方案密切相关的结构和/或处理步骤，而省略了与本发明关系不大的其他细节。

本实施例首先提供了一种薄膜晶体管阵列基板，如图 1 所示，该阵列基板包括阵列设置于玻璃基板 1 上的多个薄膜晶体管 2（附图中仅示例性示出了其中的一个薄膜晶体管 2），所述薄膜晶体管 2 采用了氧化物半导体 TFT 技术，每一所述薄膜晶体管 2 电性连接有一像素电极 3。

具体地，如图 1 所示，所述薄膜晶体管 2 包括栅电极 21、栅极绝缘层 22、有源层 23、源电极 24 和漏电极 25。其中，栅电极 21 形成于所述玻璃基板 1 上，栅极绝缘层 22 覆设于所述栅电极 21 上，有源层 23 形成于所述栅极绝缘层 22 上并且相对位于所述栅电极 21 的正上方，源电极 24 和漏电极 25 位于同一结构层中，所述源电极 24 和漏电极 25 相互间隔地形成于所述有源层 23 上，所述有源层 23 对应于所述源电极 24 和漏电极 25 相互间隔的区域形成沟道区。

在本实施例中，如图 1 所示，所述像素电极 3 与所述有源层 23 位于同一结构层中，所述有源层 23 由第一部分半导体材料 3a 形成，所述像素电极 3 则由与所述第一部分半导体材料 3a 相互一体连接的第二部分半导体材料 3b 转化为导体后形成，所述半导体材料为金属氧化物半导体材料。

其中，所述漏电极 25 还电性连接到所述像素电极 3。进一步地，如图 1 所示，所述阵列基板还包括覆设于所述薄膜晶体管 2 上的钝化层 4。

其中，所述栅电极 21 的材料选自但不限于 Cr、Mo、Al、Cu 等低阻材料中的一种或多种，可为一层或多层堆叠。

其中，所述栅极绝缘层 22 材料主要是无机绝缘材料，例如可以是  $\text{SiN}_x$  或  $\text{SiO}_x$  或两者结合，其厚度可以选择在 2000~5000 Å 之间。

其中，用于制备形成像素电极 3 和有源层 23 金属氧化物半导体材料可以选择为 IGZO 或 IGZTO，可为一层或多层堆叠，其厚度可以选择在 200~2000 Å 之间。其中，IGZO 是指由 In、Ga、Zn 和 O 元素构成的氧化物半导体材料，IGZTO 是由 In、Ga、Zn、Sn 和 O 元素构成的氧化物半导体材料。

其中，可以通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料 3b 转化为导体后形成所述像素电极 3。

其中，如图 1 所示，所述像素电极 3 与所述有源层 23 位于同一结构层中，并且漏电极 25 是形成于所述有源层 23 上，因此漏电极 25 和像素电极 3 可以通过一下方式实现电性连接：(1)、将对应于漏电极 25 下方的半导体材料也转化为导体；(2)、漏电极 25 的材料选择使用具有良好地扩散性能金属材料制备获得，漏电极 25 的金属材料扩散到其下方的半导体材料中将该部分材料转化为导体。本实施例中，所述源电极 24 和漏电极 25 的材料选择为易于实现金属扩散的活跃金属材料，例如可以是 Au、Cu、Ni 或 Ag。

其中，所述钝化层 4 材料主要是无机绝缘材料，例如可以是  $\text{SiN}_x$  或  $\text{SiO}_x$  或两者结合，其厚度可以选择在 2000~4000 Å 之间。

下面结合图 2a-图 2k 介绍如上所述的薄膜晶体管阵列基板的制备方法，其包括：在玻璃基板上采用第一道光罩工艺制备形成栅电极；采用第二道光罩工艺刻蚀金属氧化物半导体薄膜包括第一部分半导体材料和第二部分半导体材料；采用第三道光罩工艺制备形成有源层、像素电极以及源电极和漏电极。其中，每一次光罩工艺中又分别包括掩膜、曝光、显影、刻蚀和剥离等工艺，其中刻蚀工艺包括干法刻蚀和湿法刻蚀。光罩工艺已经是现有的比较成熟的工艺技术，在此不再展开详细说明。

具体地，参阅图 2a-图 2l，该方法主要包括以下步骤：

S1、如图 2a 所示，提供一玻璃基板 1，在该玻璃基板 1 上形成栅电极材料膜层 100。其中，栅电极材料膜层 100 可以通过磁控溅射工艺制备获得，可为一层或多层堆叠。

S2、如图 2b 所示，通过第一道光罩工艺将所述栅电极材料膜层 100 刻蚀形成预定图案的栅电极 21。其中，栅电极 21 是由栅电极材料膜层 100 经过干法刻蚀后形成的。

S3、如图 2c 所示，在如上结构的玻璃基板 1 上依次沉积形成栅极绝缘层 22、金属氧化物半导体薄膜 200 以及源/漏电极薄膜层 300。其中，栅极绝缘层 22 可以通过等离子体增强化学气相沉积工艺（PECVD）制备获得，金属氧化物半导体薄膜 200 可以通过磁控溅射工艺、等离子体增强化学气相沉积工艺（PECVD）、原子沉积工艺（ALD）或者溶液法等沉积工艺制备获得，源/漏电极薄膜层 300 可以通过磁控溅射工艺制备获得。

S4、如图 2d 所示，通过第二道光罩工艺，刻蚀所述金属氧化物半导体薄膜 200 和源/漏电极薄膜层 300，保留有源层和像素电极所对应位置的金属氧化物半导体薄膜和源/漏电极薄膜层。其中，有源层对应位置的金属氧化物半导体薄膜 200 即为第一部分半导体材料 3a，像素电极所对应位置的金属氧化物半导体薄膜 200 即为第二部分半导体材料 3b。

S5、通过第三道光罩工艺将所述金属氧化物半导体薄膜 200 和源/漏电极薄膜层 300 制备形成有源层、像素电极以及源电极和漏电极。其中，步骤 S5 具体包括以下步骤：

S51、如图 2e 所示，在所述源/漏电极薄膜层 300 上形成光刻胶层 400。

S52、如图 2f 所示，应用半色调或灰色调掩模板（Half-Tone MASK）对所述光刻胶层 400 进行曝光和显影，形成光刻胶完全保留的第一区域 401、光刻胶部分保留的第二区域 402 和光刻胶未保留的第三区域 403。

S53、如图 2g 所示，刻蚀掉所述第三区域 403 的源/漏电极薄膜层 300，暴露出部分金属氧化物半导体薄膜 200，在所述第一区域和第二区域对应部分即为第一部分半导体材料 3a，在所述第三区域对应部分即为第二部分半导体材料 3b，也就是说，第二部分半导体材料 3b 从第三区域 403 暴露出。

S54、如图 2h 所示，将所述第一部分半导体材料 3a 设定为有源层 23，将所述第二部分半导体材料 3b 转化为导体后形成像素电极 3。具体地，借助第一区域和第二区域对应部分的源/漏电极薄膜层 300 为掩模版，通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料 3b 转化为导体后形成所述像素电极 3。

S55、如图 2i 所示，通过灰化工艺去除所述第二区域 402 的光刻胶。

S56、如图 2j 所示，刻蚀掉所述第二区域 402 的源/漏电极薄膜层，在所述第一区域 401 形成相互间隔的源电极 24 和漏电极 25。

S57、如图 2k 所示，剥离去除所述第一区域 401 的光刻胶。

S6、如图 2l 所示，在如上结构的玻璃基板 1 上沉积形成钝化层 4。其中，钝化层 4 可以通过等离子体增强化学气相沉积工艺（PECVD）制备获得，钝化层 4 覆盖薄膜晶体管 2 和像素电极 3。

如上实施例中提供的薄膜晶体管阵列基板及其制备方法，其中的像素电极与有源层位于同一结构层中，有源层由第一部分半导体材料形成，像素电极由与第一部分半导体材料相互一体连接的第二部分半导体材料转化为导体后形成，由此可以提高像素结构中的电性传输的性能。进一步地，像素电极与有源层位于同一结构层中，由同一结构材料在同一道光罩工艺中制备获得，相比于现有技术减少了光罩工艺的次数，降低了工艺难度，节省了成本。

本实施例还提供了一种显示装置，其中采用了本发明实施例提供的薄膜晶体管阵列基板。该显示装置例如可以是薄膜晶体管液晶显示装置（TFT-LCD）或有机电致发光显示装置（OLED），采用了本发明实施例提供的薄膜晶体管阵列基板，可以使得显示装置相比于现有技术具有更优越的性能，同时还降低了成本。具体地，以薄膜晶体管液晶显示装置为例，参阅图 3，该液晶显示装置包括液晶面板 10 及背光模组 20，所述液晶面板 10 与所述背光模组 20 相对设置，所述背光模组 20 提供显示光源给所述液晶面板 10，以使所述液晶面板 10 显示影像。其中，液晶面板 10 包括相对设置的阵列基板 11 和滤光基板 12，还包括位于阵列基板 11 和滤光基板 12 之间的液晶层 13。其中，阵列基板 11 即采用了本发明实施例提供的薄膜晶体管阵列基板。

需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要

素的过程、方法、物品或者设备中还存在另外的相同要素。

以上所述仅是本申请的具体实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

## 权 利 要 求 书

1、一种薄膜晶体管阵列基板，包括阵列设置于玻璃基板上的薄膜晶体管，每一所述薄膜晶体管电性连接有一像素电极，其中，所述薄膜晶体管包括有源层，所述像素电极与所述有源层位于同一结构层中，所述有源层由第一部分半导体材料形成，所述像素电极由与所述第一部分半导体材料相互一体连接的第二部分半导体材料转化为导体后形成，所述半导体材料为金属氧化物半导体材料。

2、根据权利要求 1 所述的薄膜晶体管阵列基板，其中，所述金属氧化物半导体材料为 IGZO 或 IGZTO。

3、根据权利要求 1 所述的薄膜晶体管阵列基板，其中，所述像素电极和所述有源层的厚度为 200~2000 Å。

4、根据权利要求 1 所述的薄膜晶体管阵列基板，其中，通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料转化为导体后形成所述像素电极。

5、根据权利要求 1 所述的薄膜晶体管阵列基板，其中，所述薄膜晶体管还包括栅电极、源电极和漏电极，所述栅电极形成于所述玻璃基板上，所述栅电极上覆设有栅极绝缘层，所述有源层和所述像素电极形成于所述栅极绝缘层上，所述有源层相对位于所述栅电极的正上方，所述源电极和漏电极相互间隔地形成于所述有源层上，所述漏电极还电性连接到所述像素电极。

6、根据权利要求 5 所述的薄膜晶体管阵列基板，其中，所述源电极和漏电极的材料为 Au、Cu、Ni 或 Ag。

7、根据权利要求 5 所述的薄膜晶体管阵列基板，其中，所述阵列基板还包括覆设于所述薄膜晶体管上的钝化层。

8、一种薄膜晶体管阵列基板的制备方法，其中，包括：

在玻璃基板上沉积形成金属氧化物半导体薄膜；

通过一次光罩工艺，将所述金属氧化物半导体薄膜划分形成相互一体连接的第一部分半导体材料 and 第二部分半导体材料；

将所述第一部分半导体材料设定为有源层，将所述第二部分半导体材料转

化为导体后形成像素电极。

9、根据权利要求 8 所述的薄膜晶体管阵列基板的制备方法，其中，该方法具体包括步骤：

S1、提供一玻璃基板，在该玻璃基板上沉积形成栅电极薄膜层；

S2、通过第一道光罩工艺将所述栅电极薄膜层制备形成图案化的栅电极；

S3、在如上结构的玻璃基板上依次沉积形成栅极绝缘层、金属氧化物半导体薄膜以及源/漏电极薄膜层；

S4、通过第二道光罩工艺，刻蚀所述金属氧化物半导体薄膜和源/漏电极薄膜层，保留有源层和像素电极所对应位置的金属氧化物半导体薄膜和源/漏电极薄膜层；

S5、通过第三道光罩工艺将所述金属氧化物半导体薄膜和源/漏电极薄膜层制备形成有源层、像素电极以及源电极和漏电极；该步骤具体包括：

S51、在所述源/漏电极薄膜层上形成光刻胶层；

S52、应用半色调或灰色调掩模板对所述光刻胶层进行曝光和显影，形成光刻胶完全保留的第一区域、光刻胶部分保留的第二区域和光刻胶未保留的第三区域；

S53、刻蚀掉所述第三区域的源/漏电极薄膜层，暴露出部分金属氧化物半导体薄膜，在所述第一区域和第二区域对应形成第一部分半导体材料，在所述第三区域对应形成第二部分半导体材料；

S54、将所述第一部分半导体材料设定为有源层，将所述第二部分半导体材料转化为导体后形成像素电极；

S55、通过灰化工艺去除所述第二区域的光刻胶；

S56、刻蚀掉所述第二区域的源/漏电极薄膜层，在所述第一区域形成相互间隔的源电极和漏电极；

S57、剥离去除所述第一区域的光刻胶。

10、根据权利要求 9 所述的薄膜晶体管阵列基板的制备方法，其中，所述金属氧化物半导体薄膜的材料为 IGZO 或 IGZTO。

11、根据权利要求 9 所述的薄膜晶体管阵列基板的制备方法，其中，所述金属氧化物半导体薄膜的厚度为 200~2000 Å。

12、根据权利要求 9 所述的薄膜晶体管阵列基板的制备方法，其中，通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料转化为导体后形成所述像素电极。

13、根据权利要求 9 所述的薄膜晶体管阵列基板的制备方法，其中，所述源/漏电极薄膜层的材料为 Au、Cu、Ni 或 Ag。

14、一种显示装置，包括薄膜晶体管阵列基板，其中，所述薄膜晶体管阵列基板包括阵列设置于玻璃基板上的薄膜晶体管，每一所述薄膜晶体管电性连接有一像素电极，所述薄膜晶体管包括有源层，所述像素电极与所述有源层位于同一结构层中，所述有源层由第一部分半导体材料形成，所述像素电极由与所述第一部分半导体材料相互一体连接的第二部分半导体材料转化为导体后形成，所述半导体材料为金属氧化物半导体材料。

15、根据权利要求 14 所述的显示装置，其中，所述金属氧化物半导体材料为 IGZO 或 IGZTO。

16、根据权利要求 14 所述的显示装置，其中，所述像素电极和所述有源层的厚度为 200~2000 Å。

17、根据权利要求 14 所述的显示装置，其中，通过 UV 光照工艺或离子注入工艺将所述第二部分半导体材料转化为导体后形成所述像素电极。

18、根据权利要求 14 所述的显示装置，其中，所述薄膜晶体管还包括栅电极、源电极和漏电极，所述栅电极形成于所述玻璃基板上，所述栅电极上覆设有栅极绝缘层，所述有源层和所述像素电极形成于所述栅极绝缘层上，所述有源层相对位于所述栅电极的正上方，所述源电极和漏电极相互间隔地形成于所述有源层上，所述漏电极还电性连接到所述像素电极。

19、根据权利要求 18 所述的显示装置，其中，所述源电极和漏电极的材料为 Au、Cu、Ni 或 Ag。

20、根据权利要求 18 所述的显示装置，其中，所述阵列基板还包括覆设于所述薄膜晶体管上的钝化层。

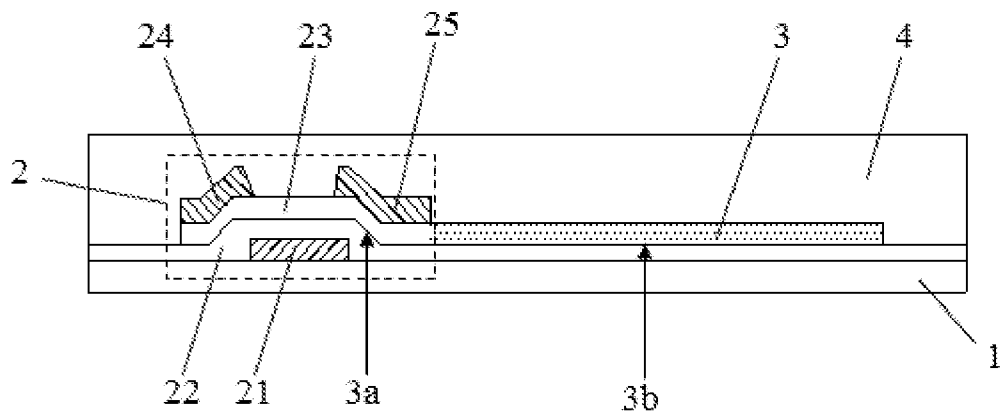


图 1

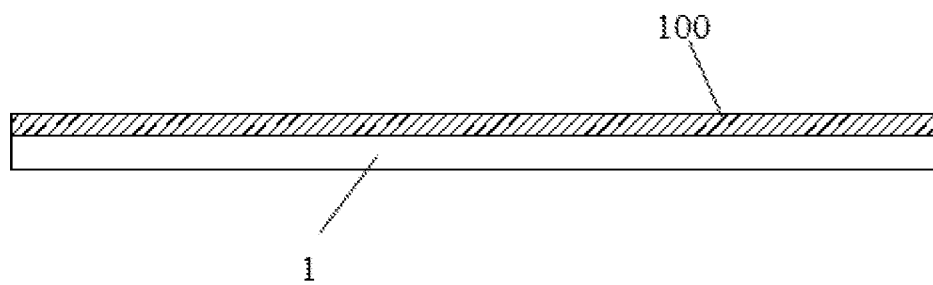


图 2a



图 2b

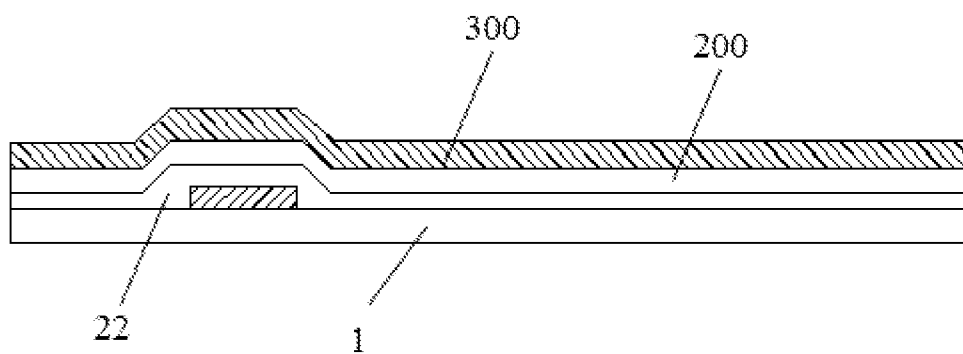


图 2c

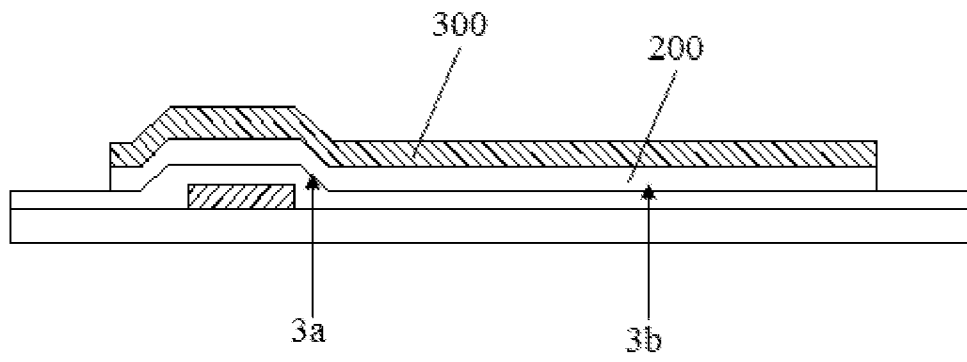


图 2d

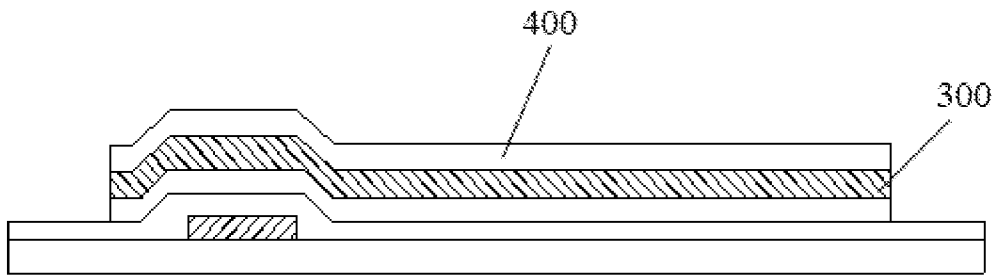


图 2e

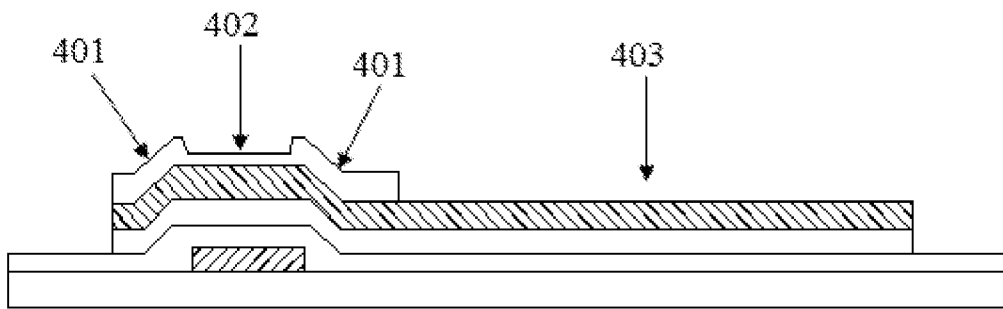


图 2f

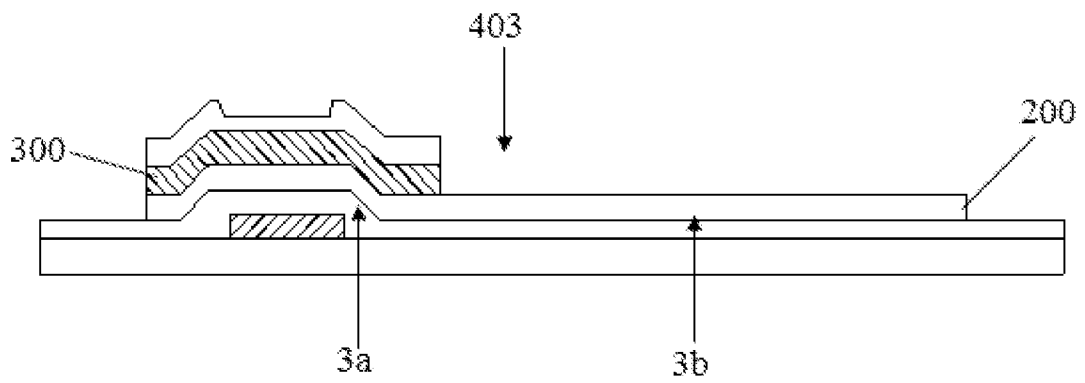


图 2g

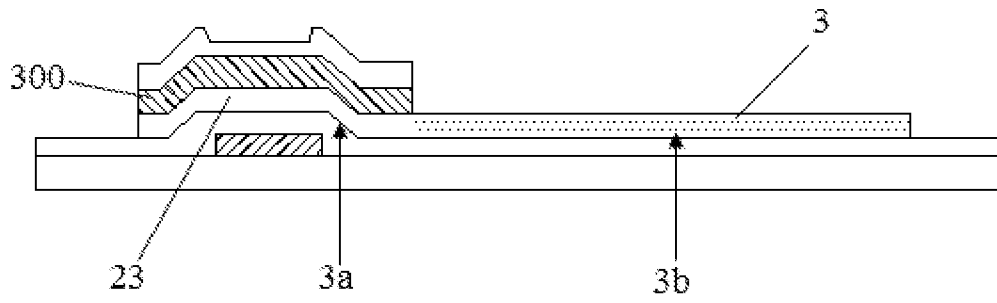


图 2h

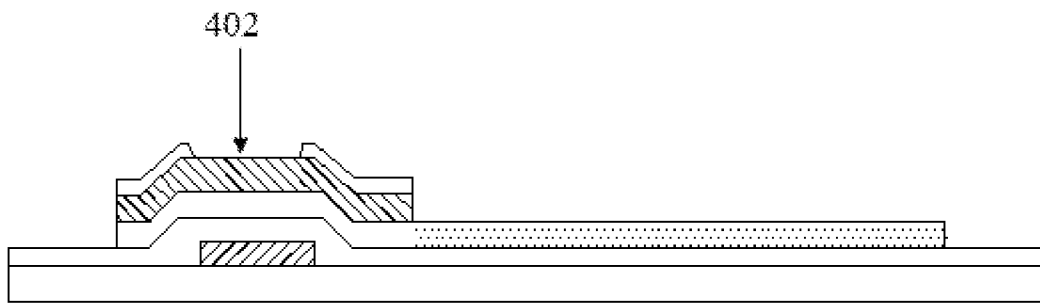


图 2i

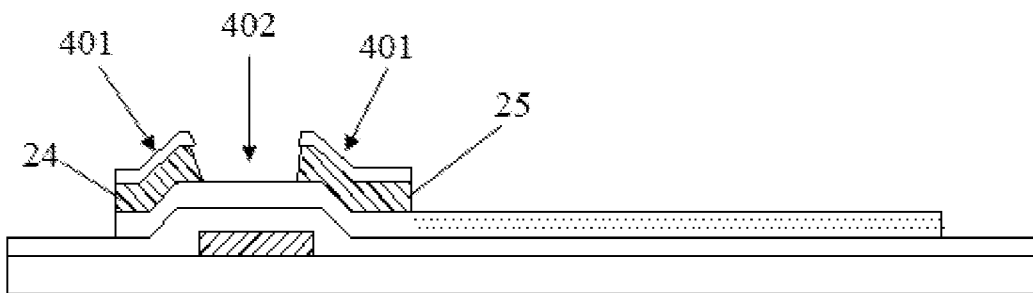


图 2j

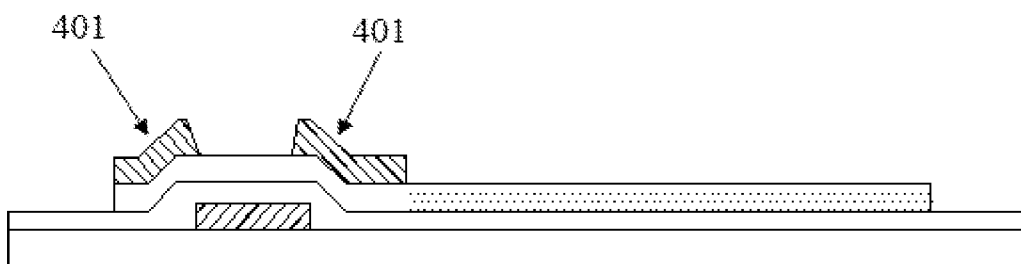


图 2k

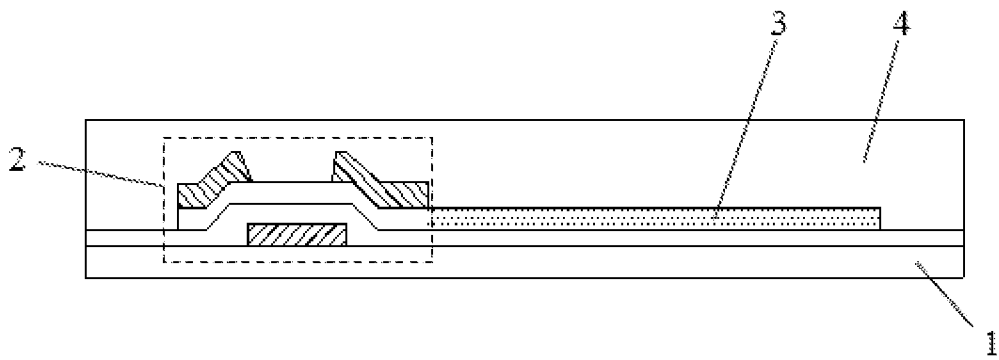


图 21

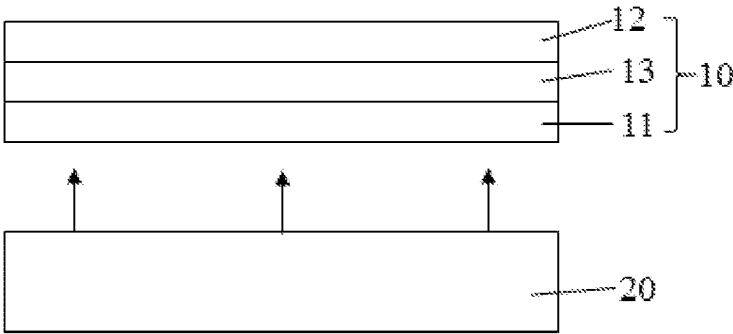


图 3

# INTERNATIONAL SEARCH REPORT

International application No.  
PCT/CN2017/077521

## A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2017.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; DWPI; SIPOABS; IEEE; CNKI: 薄膜, 晶体管, 阵列, 基板, 显示, 有源, 半导体, 像素, 电极, 金属化, 转化, 导体, thin, film, transistor, TFT, array, plate, substrate, display, active, semiconductor, pixel, electrode, metalize, conductor, convert

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                           | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X         | CN 102157563 A (SHANGHAI JIAOTONG UNIVERSITY) 17 August 2011 (17.08.2011), description, paragraphs [0034]-[0062], and figure 3                               | 1-4, 8, 14-17         |
| X         | CN 105633016 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 01 June 2016 (01.06.2016), description, paragraphs [0049]-[0093], and figures 1-17 | 1-4, 8, 14-17         |
| X         | CN 105655291 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 June 2016 (08.06.2016), description, paragraphs [0044]-[0096], and figures 1-8                            | 1-20                  |
| X         | CN 103715094 A (BOE TECHNOLOGY GROUP CO., LTD.) 09 April 2014 (09.04.2014), description, paragraphs [0067]-[0111] and [0120]-[0125], and figures 4-6         | 1-4, 8, 14-17         |
| A         | CN 104637950 A (SHANGHAI HEHUI OPTOELECTRONIC CO., LTD.) 20 May 2015 (20.05.2015), entire document                                                           | 1-20                  |

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

|                                                                                                                                                                         |                                                                                                                                                                                                                                                  |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| * Special categories of cited documents:                                                                                                                                | “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention                                              |
| “A” document defining the general state of the art which is not considered to be of particular relevance                                                                | “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone                                                                     |
| “E” earlier application or patent but published on or after the international filing date                                                                               | “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | “&” document member of the same patent family                                                                                                                                                                                                    |
| “O” document referring to an oral disclosure, use, exhibition or other means                                                                                            |                                                                                                                                                                                                                                                  |
| “P” document published prior to the international filing date but later than the priority date claimed                                                                  |                                                                                                                                                                                                                                                  |

|                                                                               |                                                                        |
|-------------------------------------------------------------------------------|------------------------------------------------------------------------|
| Date of the actual completion of the international search<br>01 December 2017 | Date of mailing of the international search report<br>11 December 2017 |
|-------------------------------------------------------------------------------|------------------------------------------------------------------------|

|                                                                                                                                                                                                               |                                                                            |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------|
| Name and mailing address of the ISA<br>State Intellectual Property Office of the P. R. China<br>No. 6, Xitucheng Road, Jimenqiao<br>Haidian District, Beijing 100088, China<br>Facsimile No. (86-10) 62019451 | Authorized officer<br><br>YANG, Lili<br><br>Telephone No. (86-10) 62089268 |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------|

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/CN2017/077521

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2007013055 A (SHARP K.K.) 18 January 2007 (18.01.2007), entire document         | 1-20                  |

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
PCT/CN2017/077521

| Patent Documents referred<br>in the Report | Publication Date | Patent Family    | Publication Date  |
|--------------------------------------------|------------------|------------------|-------------------|
| CN 102157563 A                             | 17 August 2011   | CN 102157563 B   | 19 September 2012 |
| CN 105633016 A                             | 01 June 2016     | WO 2017166341 A1 | 05 October 2017   |
| CN 105655291 A                             | 08 June 2016     | WO 2017117974 A1 | 13 July 2017      |
| CN 103715094 A                             | 09 April 2014    | WO 2015096394 A1 | 02 July 2015      |
|                                            |                  | US 2016027818 A1 | 28 January 2016   |
|                                            |                  | CN 103715094 B   | 01 February 2017  |
|                                            |                  | US 9806108 B2    | 31 October 2017   |
| CN 104637950 A                             | 20 May 2015      | JP 2015095657 A  | 18 May 2015       |
|                                            |                  | KR 20150056052 A | 22 May 2015       |
|                                            |                  | TW 201519416 A   | 16 May 2015       |
|                                            |                  | US 2016358951 A1 | 08 December 2016  |
|                                            |                  | US 2015129870 A1 | 14 May 2015       |
|                                            |                  | TW 563639 B1     | 21 December 2016  |
| JP 2007013055 A                            | 18 January 2007  | JP 4708099 B2    | 22 June 2011      |

## 国际检索报告

国际申请号

PCT/CN2017/077521

## A. 主题的分类

H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

## B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;DWPI;SIPOABS;IEEE;CNKI; 薄膜, 晶体管, 阵列, 基板, 显示, 有源, 半导体, 像素, 电极, 金属化, 转化, 导体, thin, film, transistor, TFT, array, plate, substrate, display, active, semiconductor, pixel, electrode, metalize, conductor, convert

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                                     | 相关的权利要求       |
|------|-------------------------------------------------------------------------------------------------------|---------------|
| X    | CN 102157563 A (上海交通大学) 2011年 8月 17日 (2011 - 08 - 17)<br>说明书第[0034]-[0062]段, 图3                       | 1-4, 8, 14-17 |
| X    | CN 105633016 A (深圳市华星光电技术有限公司) 2016年 6月 1日 (2016 - 06 - 01)<br>说明书第[0049]-[0093]段, 图1-17              | 1-4, 8, 14-17 |
| X    | CN 105655291 A (京东方科技集团股份有限公司) 2016年 6月 8日 (2016 - 06 - 08)<br>说明书第[0044]-[0096]段, 图1-8               | 1-20          |
| X    | CN 103715094 A (京东方科技集团股份有限公司) 2014年 4月 9日 (2014 - 04 - 09)<br>说明书第[0067]-[0111]、[0120]-[0125]段, 图4-6 | 1-4, 8, 14-17 |
| A    | CN 104637950 A (上海和辉光电有限公司) 2015年 5月 20日 (2015 - 05 - 20)<br>全文                                       | 1-20          |
| A    | JP 2007013055 A (SHARP KK) 2007年 1月 18日 (2007 - 01 - 18)<br>全文                                        | 1-20          |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

\* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2017年 12月 1日

国际检索报告邮寄日期

2017年 12月 11日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)  
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

杨丽丽

电话号码 (86-10)62089268

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2017/077521

| 检索报告引用的专利文件 |            |   | 公布日<br>(年/月/日) | 同族专利 |             |    | 公布日<br>(年/月/日) |
|-------------|------------|---|----------------|------|-------------|----|----------------|
| CN          | 102157563  | A | 2011年 8月 17日   | CN   | 102157563   | B  | 2012年 9月 19日   |
| CN          | 105633016  | A | 2016年 6月 1日    | WO   | 2017166341  | A1 | 2017年 10月 5日   |
| CN          | 105655291  | A | 2016年 6月 8日    | WO   | 2017117974  | A1 | 2017年 7月 13日   |
| CN          | 103715094  | A | 2014年 4月 9日    | WO   | 2015096394  | A1 | 2015年 7月 2日    |
|             |            |   |                | US   | 2016027818  | A1 | 2016年 1月 28日   |
|             |            |   |                | CN   | 103715094   | B  | 2017年 2月 1日    |
|             |            |   |                | US   | 9806108     | B2 | 2017年 10月 31日  |
| CN          | 104637950  | A | 2015年 5月 20日   | JP   | 2015095657  | A  | 2015年 5月 18日   |
|             |            |   |                | KR   | 20150056052 | A  | 2015年 5月 22日   |
|             |            |   |                | TW   | 201519416   | A  | 2015年 5月 16日   |
|             |            |   |                | US   | 2016358951  | A1 | 2016年 12月 8日   |
|             |            |   |                | US   | 2015129870  | A1 | 2015年 5月 14日   |
|             |            |   |                | TW   | 563639      | B1 | 2016年 12月 21日  |
| JP          | 2007013055 | A | 2007年 1月 18日   | JP   | 4708099     | B2 | 2011年 6月 22日   |

表 PCT/ISA/210 (同族专利附件) (2009年7月)