



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I530111 B

(45)公告日：中華民國 105 (2016) 年 04 月 11 日

(21)申請案號：100125292

(22)申請日：中華民國 100 (2011) 年 07 月 18 日

(51)Int. Cl. : **H04B3/04 (2006.01)**

(30)優先權：2010/07/19 美國

61/365,531

(71)申請人：國際半導體公司 (美國) NATIONAL SEMICONDUCTOR CORPORATION (US)
美國

(72)發明人：連 阿密特 RANE, AMIT (US)；諾丹諾特 尼可拉斯 NODENOT, NICOLAS (FR)；高容善 KOH, YONGSEON (KR)；李維基 勞倫斯 D LEWICKI, LAURENCE D. (US)；布坎南 班傑明 BUCHANAN, BENJAMIN (US)

(74)代理人：惲軼群；陳文郎

(56)參考文獻：

US 6137832A

US 7215196B2

US 7265623B2

US 7432765B2

審查人員：王紋星

申請專利範圍項數：10 項 圖式數：15 共 71 頁

(54)名稱

具有分段式粗調及微調控制之適應性信號等化器

ADAPTIVE SIGNAL EQUALIZER WITH SEGMENTED COARSE AND FINE CONTROLS

(57)摘要

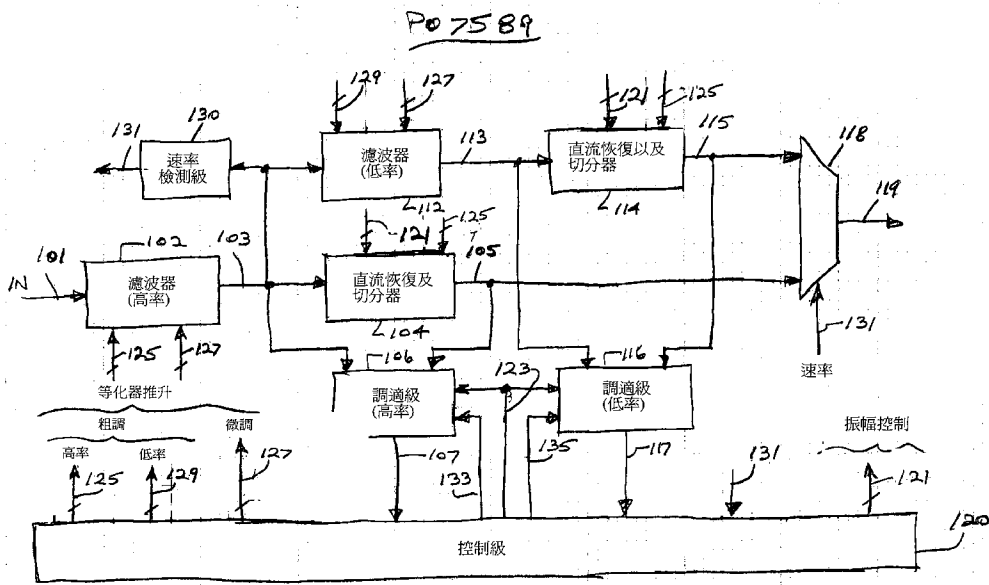
一種電路，其藉由提供具有越過所有級被提供之粗調及微調增益控制之平行可控制直流與交流信號增益的多數個串列耦合級而供用於具有粗調以及微調推升控制之適應性信號等化。

Circuitry for adaptive signal equalizing with coarse and fine boost controls by providing multiple serially coupled stages of parallel controllable DC and AC signal gains with coarse and fine gain controls provided across all stages.

指定代表圖：

符號簡單說明：

- 100 . . . 適應性信號
- 等化器
- 101 . . . 進入信號
- 102 . . . 高率濾波器級
- 103 . . . 等化信號
- 104 . . . 高率直流恢復及切分級
- 105 . . . 高資料信號
- 106 . . . 高率調適級
- 107 . . . 高率調適級
- 112 . . . 低率濾波器級
- 113 . . . 等化信號
- 114 . . . 低率直流恢復及切分級
- 115 . . . 低資料信號
- 116 . . . 低率調適級
- 117 . . . 回授信號
- 118 . . . 信號多工器
- 119 . . . 等化輸出信號
- 120 . . . 控制級
- 121 . . . 振幅控制信號
- 125 . . . 高率粗調信號
- 127 . . . 微調信號
- 129 . . . 低率粗調信號
- 130 . . . 速率檢測級
- 131 . . . 速率檢測信號
- 133、135 . . . 帶寬控制信號



第1圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100125292

※申請日：100. 7. 18

※IPC 分類：H04B 3/04

一、發明名稱：(中文/英文)

具有分段式粗調及微調控制之適應性信號等化器 / ADAPTIVE SIGNAL EQUALIZER WITH SEGMENTED COARSE AND FINE CONTROLS

二、中文發明摘要：

一種電路，其藉由提供具有越過所有級被提供之粗調及微調增益控制之平行可控制直流與交流信號增益的多數個串列耦合級而供用於具有粗調以及微調推升控制之適應性信號等化。

三、英文發明摘要：

Circuitry for adaptive signal equalizing with coarse and fine boost controls by providing multiple serially coupled stages of parallel controllable DC and AC signal gains with coarse and fine gain controls provided across all stages.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

100…適應性信號等化器	116…低率調適級
101…進入信號	117…回授信號
102…高率濾波器級	118…信號多工器
103…等化信號	119…等化輸出信號
104…高率直流恢復及切分級	120…控制級
105…高資料信號	121…振幅控制信號
106…高率調適級	125…高率粗調信號
107…高率調適級	127…微調信號
112…低率濾波器級	129…低率粗調信號
113…等化信號	130…速率檢測級
114…低率直流恢復以及切分級	131…速率檢測信號
115…低資料信號	133、135…帶寬控制信號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

相關申請資料

本申請是非暫定依據建檔於2010年7月19日之美國專利申請第61/365531號案並且主張其優先權。

發明領域

本發明係關於用以自長的電纜線接收高資料率信號的界面電路，並且尤其是，用以自長的電纜線接收高資料率、基帶、二元編碼資料信號的界面電路。

【先前技術】

發明背景

於典型之高速數位有線線路通訊系統中，頻道引介取決於頻率之損失。當頻道運送一隨機資料樣型時，這些損失導致符號間干擾(ISI)。一等化器藉由實作補償因頻道所導致信號失真之反向頻道響應而移除ISI。一適應式等化器自動地補償頻道之損失。

回復以高速率在長的電纜線上發送之資料需要此資料被等化以便補償電纜線之損失以及相位分散。進一步地，於其中電纜線長度可變化之那些應用，此等化必須依據於可相應地調適之互補轉移函數，因為電纜線之轉移函數隨電纜線長度而變化。這等化通常使用三個函數被完成：一過濾函數；一直流重建與切片函數；以及一適應性控制或伺服函數。

過濾函數使用互補(相關於複雜電纜線損失特性)濾波

器被進行，其合成電纜線轉移函數之反向功能。由於位元誤差率(BER)是直接地關聯於抖動，對於一等化器之重要效能指標是在輸出波形內之抖動。等化器可匹配複雜電纜線損失特性之反向功能的程度決定符號間干擾引起抖動被消除之程度。

習知等化器使用gm/C型式之連續時間濾波器或有限脈衝響應(FIR)濾波器。但是，這些型式的濾波器結構顯得複雜並且不易在所需的操作特性(例如，輸出抖動、補償處理與溫度變化)以及信號-對-雜訊比率(SNR)之最佳化之間維持所需的平衡。

【發明內容】

發明概要

本發明係關於一種包含用於具有粗調及微調推升控制之適應性信號等化的電路之裝置，該裝置包括：差分放大器電路，其依據一可變信號增益，藉由提供一差分輸出信號而回應於至少一控制供應電流以及一差分輸入信號；電流源電路，其耦合至該差分放大器電路並且藉由提供該至少一控制供應電流而回應於至少一第一控制信號；以及一可變阻抗，其耦合至該差分放大器電路並且藉由建立該可變信號增益而回應於至少一第二控制信號。

圖式簡單說明

第1圖是依據一較佳實施例之適應性信號等化器的功能方塊圖。

第2圖是第1圖之高率濾波器實施範例的功能方塊圖。

第3圖是第1圖之低率濾波器實施範例的功能方塊圖。

第4圖是第1圖之直流恢復以及切片器級實施範例的功能方塊圖。

第5圖是第1圖之調適級實施範例的功能方塊圖。

第6圖是第5圖之積分以及相加級之一不同實施例的功能方塊圖。

第7圖是第1圖供使用如第1圖之調適級部件的信號轉換級實施範例之功能方塊圖。

第8圖是第1圖之控制級實施範例的功能方塊圖。

第9圖是第8圖之有限狀態機器所使用的演算法實施範例的狀態圖。

第10圖是第2及3圖之等化電路實施範例的分解圖。

第11圖是第10圖等化電路級之交流部份實施範例的部份分解圖。

第12圖是描述用於等化微調之級距方式線性控制實施範例圖形。

第13圖是用於粗調以及微調推升等化調整之時序實施範例的時序圖。

第14圖是用於粗調以及微調拉降等化調整之時序實施範例的時序圖。

第15圖是第1圖之速率檢測級實施範例的功能方塊圖。

【實施方式】

較佳實施例之詳細說明

下面的詳細說明是參考附圖之實施範例。此說明是欲

作為展示並且不是限定有關所有可能實施例之範疇。此些實施例充分詳細地說明以使得熟習本技術者可實施它們，並且應了解，其他實施例亦可有一些變化地被實施而不脫離本發明主題之精神或範疇。

本發明所有揭示，並無與本文相反之明白指示，應了解，如上所述之分別的電路元件數目可以是單數的或複數的。例如，專有名詞“電路”以及“電路系統”可包含單一構件或多數個構件，其可以是主動式及/或被動式，並且被連接或耦接在一起(例如，作為一個或多個積體電路晶片)，以提供上述之功能。另外地，專有名詞“信號”可以是指示一個或多個電流、一個或多個電壓、或資料信號。在圖形之內，相同或相關元件將具有相同或相關指示之字母、數碼或文數字符號。進一步地，雖然本發明已經於實作例本文中使用的離散電子電路(最好是以一個或多個積體電路晶片之形式)加以討論，此電路任何部份之功能可依據將被處理之信號頻率或資料率而另外適當地使用一個或多個程式處理器被製實作。此外，對於附圖說明各種實施例之功能方塊圖形的程度，功能方塊不必定得是指示在硬體電路之間的分割。因此，例如，一個或多個功能方塊(例如，處理器、記憶體等等)可以單片之硬體(例如，一般目的信號處理器、隨機存取記憶體、硬碟驅動器等等)被實作。同樣地，任何所述之程式可以是獨立電腦程式、可以是包含在操作系統中之子程式、可以是安裝軟體封包中之功能等等。

依據一個或多個較佳實施例之一適應性信號等化器包

含一個或多個特點。適應式等化可具有分別之等化推升以及振幅控制迴路。適應式等化也可依據較高或較低的資料率是否被接收而具有不同的等化特性。適應式等化可進一步使用啟始二元搜尋被提供以在達到所需的等化之前降低將被分析之必要資料點的數目，並且可包含啟始等化設定(例如，依據儲存在查詢表中之控制資料)。等化電路結構包含粗調控制，並且也可包含微調控制，以及用以控制等化中在粗調以及微調之間的轉變之裝置。

等化適應是依據數位推升以及振幅碼之交錯連續近似。能量檢測點對於高資料率以及低資料率等化路徑被分開。不同的濾波帶寬依據高及低資料率被使用於調適。推升取向振幅校準提供較高的校準範圍。比較於習見之類比調適技術，電力消耗以及熱雜訊於等化資料路徑中被降低。進一步的電力消耗以及熱雜訊減少藉由避免使用對於DC振幅校準之自動增益控制(AGC)級被達成。在振幅與等化推升控制迴路之間的互動以及停頓被降低。線性等化被分段以允許供用於多數個頻道之最佳等化。當在粗調以及微調之間的轉變時以及當增加或減少數位推升數碼時，粗調以及微調兩等化推升以適當的時序被提供。資料率檢測以此速率檢測被提供以在高(例如，1.485Gbps)以及低(例如，270Mbps)資料率之間，區分被使用以控制適應性演算法。用於高以及低資料率路徑之分別的過濾帶寬獨立地使雜音最小化並且改進雜訊性能。

參看至第1圖，依據一實施例之適應性信號等化器100

包含大體上如所展示之多數個級互連以及互動：高(資料)速濾波器級102、高率直流恢復以及切分級104，高率調適級106、低(資料)速濾波器級112、低率直流恢復以及切分級114、低率調適級116、信號多工器118、速率檢測級130以及控制級120。如下面更詳細之討論，高資料率信號利用高率濾波器102，高率直流恢復以及切分器104與高率調適級107被處理，而低資料率信號利用低率濾波器112、低率直流恢復以及切分器114與低率調適級116被處理(例如，利用高率濾波級102，其被設定有較少之等化或沒有等化之單一信號增益)。依據一速率檢測信號131(其是指示進入的信號101是否具有高或低的資料率)，多工器118提供等化的高105或低115資料信號作為等化輸出信號119。

高率濾波器級102根據高率粗調125以及微調127控制信號而提供可控制之等化數量。產生的等化信號103依據振幅控制信號121利用直流恢復以及切分器級104被直流恢復並且被切分(在下面將更詳細地討論)。

這等化信號103根據低率粗調129以及微調127等化控制信號進一步利用低率濾波器112被等化(在下面將更詳細地討論)。產生的等化信號113依據振幅控制信號121利用直流恢復以及切分器級114被直流恢復。

速率檢測級130也使用第一等化信號103以決定進入的信號101，如利用第一等化信號103之表示，是否具有高資料率或低資料率。其之輸出信號131是指示資料率(例如，高的或低的)。

直流恢復以及切分信號105、115之一者根據速率檢測信號131利用多工器118被選擇，作為等化輸出信號119。例如，如果速率檢測信號131是指示具有高資料率之輸入信號101，則高率等化信號105被選擇。相反地，如果速率檢測信號131是指示具有低資料率之進入的信號101，則低率等化信號115被選擇。

高率調適級106處理等化輸入信號103以及第一直流恢復及切分器級104之直流恢復與切分信號105以提供回授信號107至控制級120(在下面將更詳細地討論)。同樣地，低率調適級116處理低率等化信號113以及第二直流恢復與切分器級114之直流恢復與切分的信號115以提供另一回授信號117至控制級120(在下面將更詳細地討論)。

如下面更詳細地討論，控制級120接收並且處理適應性回授信號107、117以及速率檢測信號131以提供振幅控制信號121、重置信號123以及等化器推升控制信號125、127、129。

參看至第2圖，高率濾波器級102之一實施範例包含四個等化器電路202a、202b、202e、202d以及一數位類比轉換器(DAC)202e，大體上如展示地被互連。進入的信號101依序地利用各等化器電路202a、202b、202e、202d被等化以產生第一等化信號103。各等化器電路202a、202b、202e、202d依據高率粗調等化控制信號125之一分別的子集合125a、125b、125c、125d被控制。於這實施範例中，24-位元控制信號125被劃分為四個分別的6-位元控制信號。微

調等化控制信號127利用DAC202e被轉換至類比控制電壓Vfine203e以供微調利用各等化電路202a、202b、202e、202d被進行之等化(在下面將更詳細地討論)。

依據一較佳實施例，這四個等化器電路202a、202b、202e、202d提供總計60dB的最大推升(例如，每個電路有15dB)，使用相當於每級距有2.5dB推升之六個粗調級距，以及32個微調級距，因而提供0.08dB的解析度。粗調推升控制信號125使用溫度計碼，因而微調推升信號127可越過所有的等化器電路202a、202b、202e、202d被共用，亦即，如轉換類比控制電壓203e。

參看至第3圖，低率濾波器級112之實施範例包含等化電路212a以及DAC 212b，其大體上如展示地被互連。第一等化信號103進一步利用等化電路212a被等化以產生第二等化信號113。等化之粗調是依據低率粗調控制信號129，而等化之微調則是依據微調控制信號127根據利用DAC 212b被提供之類比控制電壓213b而被完成。

這等化器電路212a包含7個內部級(在下面將更詳細地討論)，導致7個粗調級距，其各進一步被分割成為32個微調級距。如高率濾波器級102，粗調推升緊隨在溫度計碼之後，因此所有微調推升線可利用相同類比控制信號213b被驅動。

因此，依據一較佳實施例，在高率濾波器102之內的4個等化級提供768個微調級距($6 \times 32 \times 4 = 768$)，並且低率濾波器級112提供224個微調級距($7 \times 32 = 224$)，導致總計有992個

微調級距。

參看至第4圖，實作例直流恢復以及切分器級104、114之電路的一實施範例包含一切分器電路204a/214a、用於粗調控制之一偏壓電源204b/214b、用於微調電流控制之一偏壓電源204c/214c(例如，被實作如電流DAC)、以及一查詢表(LUT)204d/214d之分別的一者，所有大體上如展示地被互連。如上面之討論，輸入信號103/113利用切分器電路204a/214a被直流恢復並且被切分以提供直流恢復以及切分信號105/115。輸出信號105/115之振幅控制分別地依據提供LUT電流控制資料205d/215d之粗調推升控制信號125以及微調振幅控制信號121而藉由控制粗調 I_c 以及微調 I_f 偏壓電流被達成。在低資料率等化期間，微調振幅控制信號121被保持固定。

參看至第5圖，調適級106、116之實施範例包含帶通濾波器206a/216a、206b/216b，全波整流電路206c/216c、206d/216d、信號相加電路206e/216e、以及積分電路206f/216f，其大體上如展示地被互連。直流恢復以及切分器級104/114之輸入103/113以及輸出105/115信號藉由分別的帶通濾波器206a/216a、206b/216b被過濾。如在下面更詳細的討論，各濾波器206a/216a、206b/216b具有多數個可供用之帶寬(例如，二個)，其中之一依據一帶寬控制信號133/135被選擇。過濾的信號207a/217a、207b/217b利用整流電路206c/216c、206d/216d被全波整流。相加電路206e/216e被使用以找出在這些整流信號207c/217c、

207d/217d之間的差異，所產生的差量信號207e/217e利用積分電路206f/216f被積分以提供適應性回授信號107/117。

參看至第6圖，依據另一實施例，整流信號207e/217e、207d/217d之減算以及積分可如所展示地被反向，藉由整流信號207e/217e、207d/217d首先被積分並且接著被減算以提供適應性回授信號107/117。

參看至第7圖，依據一較佳實施例，第1圖之電路被實作如具有差分信號的差分電路。因此，適應性回授信號107、117包含分別的正向107p、117p和負向107n、117n信號相位，其當施加跨越一自動等化控制(AEC)電容304時則利用一差分-至-單端轉換電路302被轉換以產生一單端適應性回授信號107/117。重置信號123控制跨越AEC電容304之累積電荷之重置(如下面更詳細之討論)。

參看至第8圖，控制級120之實施範例包含多工器220a以及有限狀態機器(FSM)220b，其大體上如展示地被互連。依據輸入信號101是否利用速率檢測信號131被辨識如具有高的或低的資料率，多工器220a選擇高率107或低率117適應性回授信號作為被提供至FSM 220b之信號221a。根據選擇的適應性回授信號221a，FSM 220b提供振幅控制信號121、重置信號123與等化器推升控制信號125、127、129，以及適應性濾波器控制信號133、135(下面將更詳細地討論)。

參看至第9圖，有限狀態機器220b如下所述依據一演算法400操作。緊接在啟始化402之後，最佳等化器推升使用二元搜尋404數位地被選擇。如習知之技術，對於N組可規

劃等化器推升設定，其將採用 $\log_2(N)$ 個搜尋步驟以找出最佳等化推升。狀態機器202b控制對於二元搜尋處理程序之各個步驟的AEC電容304上之電荷的連續重置以及積分並且接著更新等化推升，亦即，為較高的或較低的。在二元搜尋404完成之後，演算法轉移405a至具有所選擇之調適級106、116中的濾波器206a、216a、206b、216b之較低帶寬的振幅調整406。這較低的帶寬攜帶振幅資訊並且一線性搜尋被使用於振幅迴路收斂而進行振幅調整406。直流恢復以及切分器級104、114之輸出信號105、115的振幅被調整以匹配它們分別的等化輸入信號103、113之振幅。這有利於避免等化器路徑中之AGC放大器的需求。振幅迴路之收斂利用振幅碼407之方向的改變被檢測出，於其之後狀態機器220b轉移407至推升調整408並且調適級106/116中帶通濾波器206a/216a、206b/216b的較高帶寬被選擇。有限狀態機器220b接著開始線性等化推升調整408。等化推升迴路中之方向改變或暫停導致狀態機器220b轉移返回409至振幅調整406。

依據另一實施例，在二元搜尋404完成之後，演算法可以所選擇之調適級106、116中之濾波器206a、216a、206b、216b之較高帶寬，替代首先轉變405b至推升調整408。

於收斂之後，AEC電容304上之電壓平均數值(第7圖)對於帶通濾波器206a/216a、206b/216b之振幅(低帶寬)以及等化推升(高帶寬)頻帶將是零。狀態機器220b將在精細地被間隔開的相鄰振幅以及等化推升設定之間往返觸發407、

409。

參看至第10圖，高率濾波器102以及低率濾波器112(第2以及3圖)之等化器電路202a、202b、202c、202d、212a實施範例包含用以接收差分輸入信號101之正101p/103p以及負101n/103n相位的多數級平行連接直流放大器502以及交流放大器504，並且提供如上面所討論地被等化的輸出信號103/113之正103p/113p以及負103n/113n信號相位。放大器502、504自電源供應VCC經由具有數值R之電阻器被偏壓。直流502以及交流504放大器皆如所展示地使用具有數值14R以及偏壓電源之射極衰退電阻的差分耦合NPN雙極性接合電晶體。(應注意到，第10圖這電路包含7個差分放大器級，其反映低率等化器電路212所使用之7個級。對於各個高率等化器電路，202a、202b、202e、202d，六個放大器級被使用，並且射極衰退電阻具有一共同數值12R。)交流放大器504也包含可調的阻抗Z1、Z2、Z3、Z4、Z5、Z6、Z7(Z1-Z6供用於高率等化器)，其利用精細調整電壓203e/212b被驅動，如在上面之討論(在下面將更詳細地討論)。交流放大器504之偏壓電流源，依據利用粗調控制信號125/129之位元b1、b2、b3、b4、b5、b6、b7(位元b1-b6供用於高率等化器)所表示之溫度計碼被控制，而直流放大器502之偏壓電源利用此些位元之反相被驅動。

參看至第11圖，交流放大器504之實施範例504a包含一可調阻抗，其被實作如耦合在N-型金屬氧化物場效電晶體(N-MOSFET)N1、N2之間的阻抗310，其閘極電極利用微調

控制電壓203e/212b被驅動。由於電晶體N1、N2在它們的線性操作區域中操作，具有極距式線性之微調推升尺度控制被提供(在下面將更詳細地討論)。阻抗310可被實作如任何形式之阻抗，例如，一個或多個另外的電阻以及一個或多個電容之組合。依據較佳實施例，阻抗310被實作為一電容。因而，依據溫度計編碼位元bn，等化器電路202a/202b/202c/202d/212a(第10圖)之增益將是如下所示：

b1	b2	b3	b4	b5	b6	b7	增益
0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	$1+\omega *R*C1$
1	1	0	0	0	0	0	$1+\omega *R*(C1+C2)$
1	1	1	0	0	0	0	$1+\omega *R*(C1+C2+C3)$
1	1	1	1	0	0	0	$1+\omega *R*(C1+C2+C3+C4)$
1	1	1	1	1	0	0	$1+\omega o *R*(C 1 +C2+C3+C4+C5$
1	1	1	1	1	1	0	$1+\omega *R*(C1+C2+C3+C4+C5+C6)$
1	1	1	1	1	1	1	$1+\omega *R*(C1+C2+C3+C4+C5+C6+C7)$

對於 $Z_n=1/(j\omega(0.5C_n))$ ，並且n=級數目

參看至第12圖，如上面之討論，微調位元之溫度計編碼提供等化之級距式線性調整，藉由這些32個微調級距提供在高率濾波器102中相鄰的768個粗調級距以及低率濾波器112中的224個粗調級距之間有0.08dB的解析度。

參看至第13以及14圖，微調控制電壓以及粗調位元之調整時序最好是如所指示。例如，微調電壓之調整應僅當

AC放大器504被引動並且DC放大器502不被引動時發生。

參看至第15圖，速率檢測級130之實施範例包含高帶寬帶通濾波器230a、低帶寬帶通濾波器230b、全波整流電路230c與230d、相加電路230e以及積分電路230f，其大體上相似於調適級106、116(第5圖)如所展示地被互連。高帶通濾波器230a提供高頻帶中之信號能量的過濾信號231a指示，而低帶通濾波器230b提供低頻帶中的能量之過濾信號231b指示。這些信號231a、231b利用整流電路230c、230d被全波整流，並且整流信號231c、231d於相加電路230e中被相減以產生信號231e而指示高頻帶或低頻帶是否包含更多能量。這信號231e利用積分電路230f被積分以產生速率檢測信號131。(依據另一實施例，由於它們的相似性，在等化器100之內具有適當的信號切換以及徑由線路，速率檢測級130可藉由與一個或兩個調適級106、116共用濾波器、整流電路、相加電路以及積分電路而被實作。)

依據上面之討論，應了解，等化推升中之改變將在被使用於振幅控制以及校準之低頻帶上具有一些影響。相反地，切分信號105、115的振幅中之改變將在高頻率推升調適中之能量上具有一些影響。這將形成二個互動迴路，其可能偏離並且導致等化調適離開鎖定或收斂。但是，這將藉由有限狀態機器220b之操作被避免，其使用交錯振幅以及等化推升迴路調適並且允許振幅校準迴路之不致動。振幅校準之早期飽和可被實作以超越一預定範圍而凍結振幅校準迴路。另外地，來自振幅以及等化推升迴路的一可規

劃暫停於頻率中是不同並且分開的。更進一步地，來自振幅以及等化推升迴路之一可規劃暫停於頻率中是不同並且分開的。更進一步地，來自振幅以及等化推升迴路之一可規劃暫停被使用在一預定時間區間在二個迴路之間沒有跳動觸發之情況中。這也確保使迴路不被困在次佳解決辦法中。

上面所討論的實施例已被國家半導體公司所設計以供實作如用於低電力適應性電纜等化之積體電路。對於此二個實作例之初步資料複製品以附件A以及B形式被包含作為這揭示中之部份(並且配合此處作為參考)。

【圖式簡單說明】

第1圖是依據一較佳實施例之適應性信號等化器的功能方塊圖。

第2圖是第1圖之高率濾波器實施範例的功能方塊圖。

第3圖是第1圖之低率濾波器實施範例的功能方塊圖。

第4圖是第1圖之直流恢復以及切片器級實施範例的功能方塊圖。

第5圖是第1圖之調適級實施範例的功能方塊圖。

第6圖是第5圖之積分以及相加級之一不同實施例的功能方塊圖。

第7圖是第1圖供使用如第1圖之調適級部件的信號轉換級實施範例之功能方塊圖。

第8圖是第1圖之控制級實施範例的功能方塊圖。

第9圖是第8圖之有限狀態機器所使用的演算法實施範例的狀態圖。

第10圖是第2及3圖之等化電路實施範例的分解圖。

第11圖是第10圖等化電路級之交流部份實施範例的部份分解圖。

第12圖是描述用於等化微調之級距方式線性控制實施範例圖形。

第13圖是用於粗調以及微調推升等化調整之時序實施範例的時序圖。

第14圖是用於粗調以及微調拉降等化調整之時序實施範例的時序圖。

第15圖是第1圖之速率檢測級實施範例的功能方塊圖。

【主要元件符號說明】

100…適應性信號等化器	107n、117n…負向信號相位
101…進入信號	112…低率濾波器級
102…高率濾波器級	113…等化信號
103…等化信號	114…低率直流恢復以及切分級
101p/103p…差分輸入信號正 相位	115…低資料信號
101n/103n…差分輸入信號負 相位	116…低率調適級
104…高率直流恢復及切分級	117…回授信號
105…高資料信號	118…信號多工器
106…高率調適級	119…等化輸出信號
107…高率調適級	120…控制級
107p、117p…正向信號相位	121…振幅控制信號
	123…重置信號
	125…高率粗調等化控制信號

125a、125b、125c、125d…高 率粗調等化控制信號	207c/217c、207d/217d…整流 信號
127…微調信號	207e/217e…差量信號
129…低率粗調信號	212a…等化電路
130…速率檢測級	212b…數位類比轉換器
131…速率檢測信號	213b…類比控制電壓
133、135…帶寬控制信號	220a…多工器
202a、202b、202e、202d…等 化器電路	220b…有限狀態機器(FSM)
202e…數位類比轉換器(DAC)	221a…適應性回授信號
203e…類比控制電壓 Vfine	230a、230b…帶通濾波器
204a/214a…切分器電路	230c、230d…全波整流電路
204b/214b…偏壓電源	230e…相加電路
204c/214c…偏壓電源	230f…積分電路
204d/214d…查詢表(LUT)	231a、231b…過濾信號
205d/215d…電流控制資料	231c、231d…整流信號
206a/216a、206b/216b…帶通 濾波器	231e…能量信號
206c/216c、206d/216d…全波 整流電路	302…差分-對-單端轉換器
206e/216e…信號相加電路	304…自動等化控制電容
206f/216f…積分電路	310…阻抗
207a/217a、207b/217b…過濾 信號	400…演算法操作
	402…啟始化操作
	404…二元搜尋
	405a…演算法轉變
	405b…轉變

406…振幅調整

407…振幅碼

408…推升調整

409…轉變操作

502…直流放大器

504…交流放大器

b1、b2、b3、b4、b5、b6、b7…

粗調控制信號位元

Z1、Z2、Z3、Z4、Z5、Z6、

Z7…阻抗

七、申請專利範圍：

1. 一種包括用於具有粗調及微調推升控制之適應性信號等

化的電路之裝置，該裝置包含：

差分放大器電路，其依據一可變信號增益，藉由提供一差分輸出信號而響應於至少一控制供應電流以及一差分輸入信號；

電流源電路，其耦合至該差分放大器電路並且藉由提供該至少一控制供應電流而響應於至少一第一控制信號；

一可變阻抗，其耦合至該差分放大器電路並且藉由建立該可變信號增益而響應於至少一第二控制信號；

其中該可變阻抗包含相互耦合之一可調諧阻抗以及一固定阻抗；

其中該等可調諧阻抗以及固定阻抗相互並聯耦合；

其中該可調諧阻抗包含相互耦合之一電容以及至少一電晶體；

其中該電容以及該至少一電晶體是相互串聯耦合；以及

其中該固定阻抗包含一電阻。

2. 如申請專利範圍第1項之裝置，其中該差分放大器電路包含耦合來接收該差分輸入信號之個別相位並且提供該差分輸出信號之個別相位之第一及第二電晶體。
3. 如申請專利範圍第1項之裝置，其中該電流源電路包含耦合來依據該至少一第一控制信號而提供該至少一控制供

應電流之個別部份的第一以及第二電流源電路。

4. 一種包括用於具有粗調及微調推升控制之適應性信號等化的電路之裝置，該裝置包含：

第一差分放大器電路，其藉由提供一差分輸出信號之一第一部份，而響應於至少一第一控制供應電流以及一差分輸入信號；

第一電流源電路，其耦合至該第一差分放大器電路並且藉由提供該至少一第一控制供應電流而響應於至少一第一控制信號；

第二差分放大器電路，其耦合至該第一差分放大器電路並且依據一可變信號增益，藉由提供該差分輸出信號之一第二部份而響應於至少一第二控制供應電流以及該差分輸入信號；

第二電流源電路，其耦合至該第二差分放大器電路並且藉由提供該至少一第二控制供應電流而響應於至少一第二控制信號；

一可變阻抗，其耦合至該第二差分放大器電路並且藉由建立該可變信號增益而響應於至少一第三控制信號；

其中該可變阻抗包含相互耦合之一可調諧阻抗以及一固定阻抗；

其中該可調諧阻抗以及固定阻抗相互並聯耦合；

其中該可調諧阻抗包含相互耦合之一電容以及至少一電晶體；

其中該電容以及該至少一電晶體相互串聯耦合；以

及

其中該固定阻抗包含一電阻。

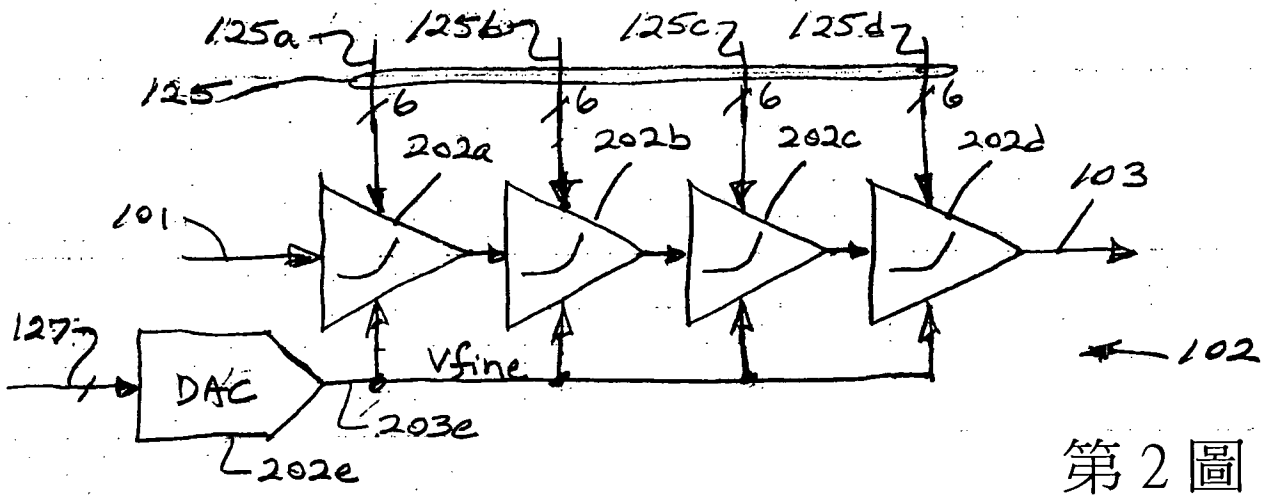
5. 如申請專利範圍第4項之裝置，其中該等第一及第二控制信號包括實質上相互排斥之信號斷定狀態。
6. 如申請專利範圍第4項之裝置，其中該第一差分放大器電路包含：

耦合來接收該差分輸入信號之個別相位並且提供該差分輸出信號的該第一部份之個別相位之第一及第二電晶體；以及

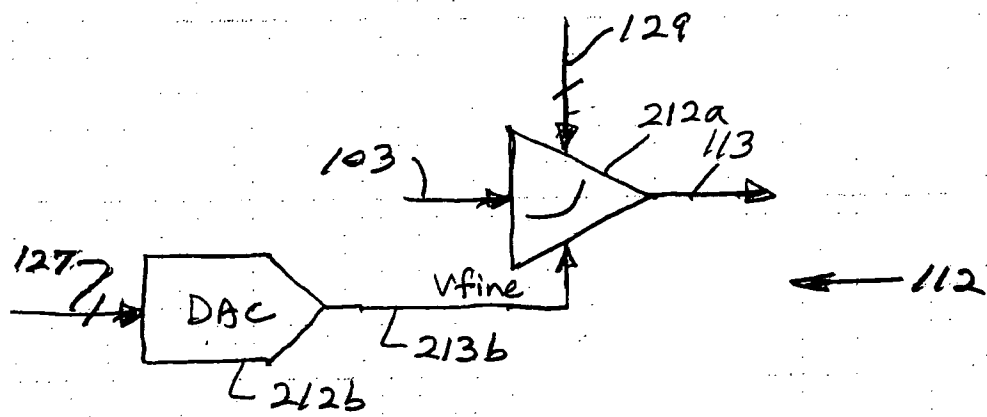
耦合在該等第一及第二電晶體之間的一固定阻抗。

7. 如申請專利範圍第6項之裝置，其中該固定阻抗包含一電阻。
8. 如申請專利範圍第4項之裝置，其中該第一電流源電路包含耦合來依據該至少一第一控制信號而提供該至少一第一控制供應電流之個別部份的第一及第二電流源電路。
9. 如申請專利範圍第4項之裝置，其中該第二差分放大器電路包含耦合來接收該差分輸入信號之個別相位並且提供該差分輸出信號的該第二部份之個別相位的第一及第二電晶體。
10. 如申請專利範圍第4項之裝置，其中該第二電流源電路包含耦合來依據該至少一第二控制信號而提供該至少一第二控制供應電流之個別部份的第一及第二電流源電路。

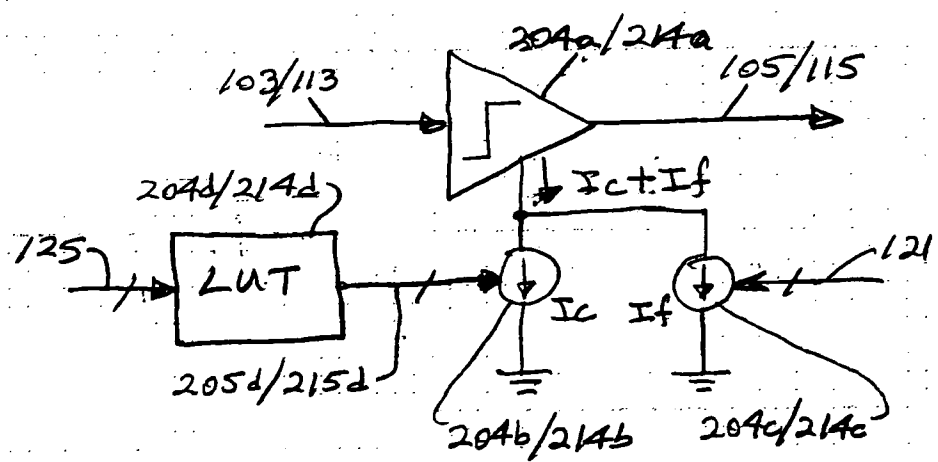
P07589



第2圖



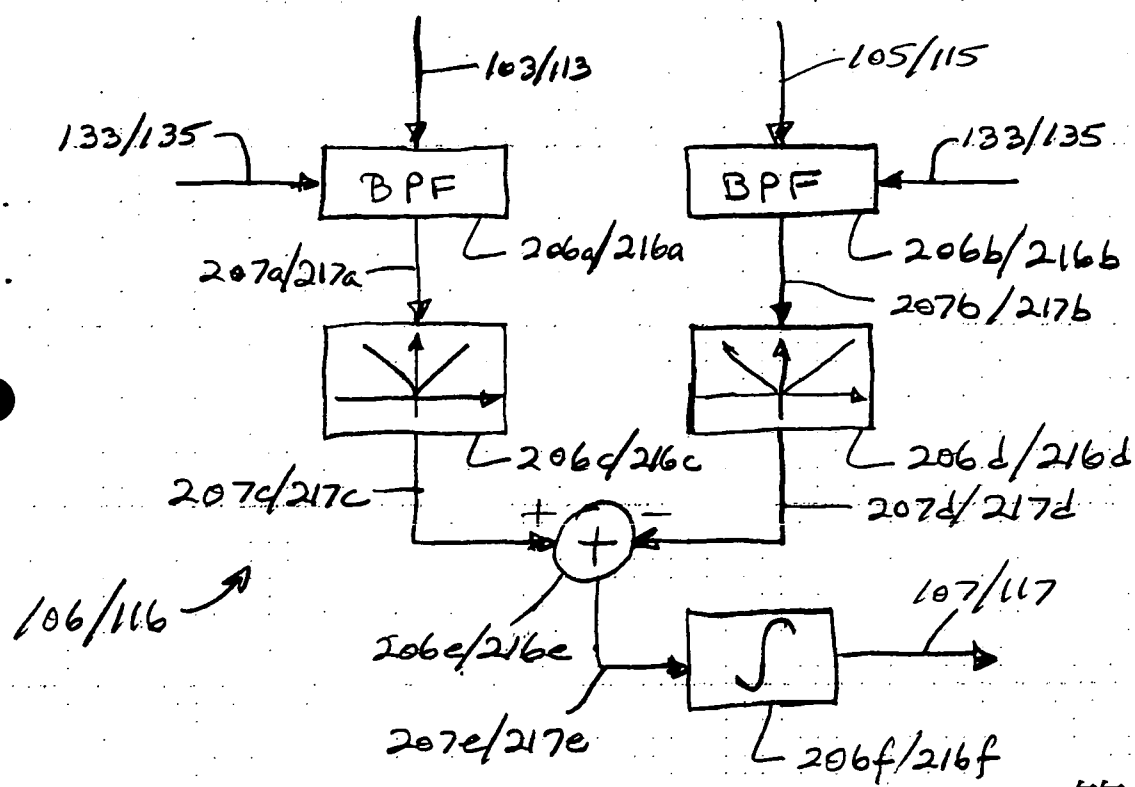
第3圖



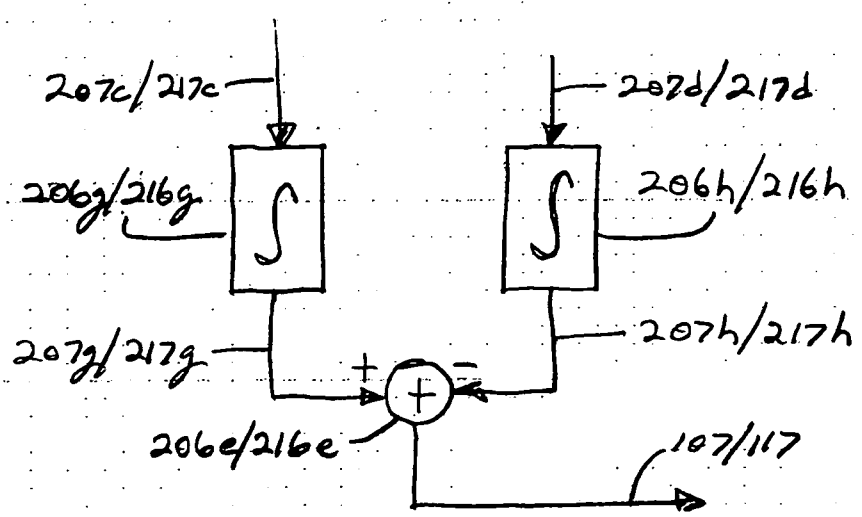
第4圖

104/114 ↗

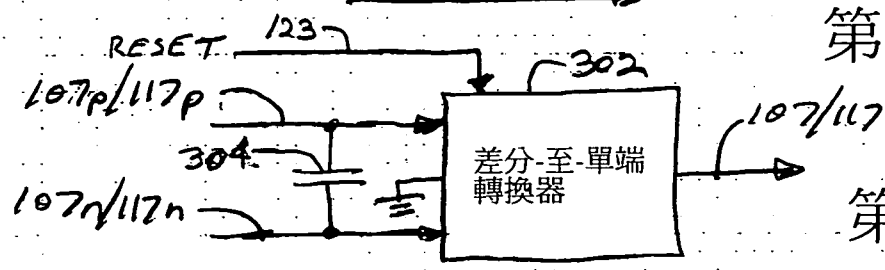
P07589



第 5 圖

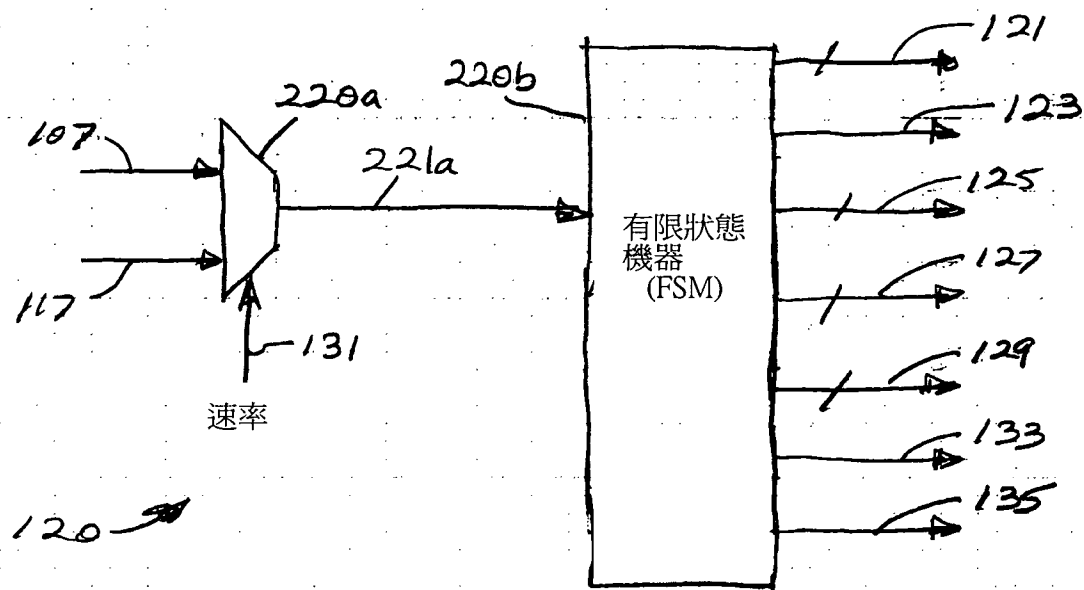


第 6 圖

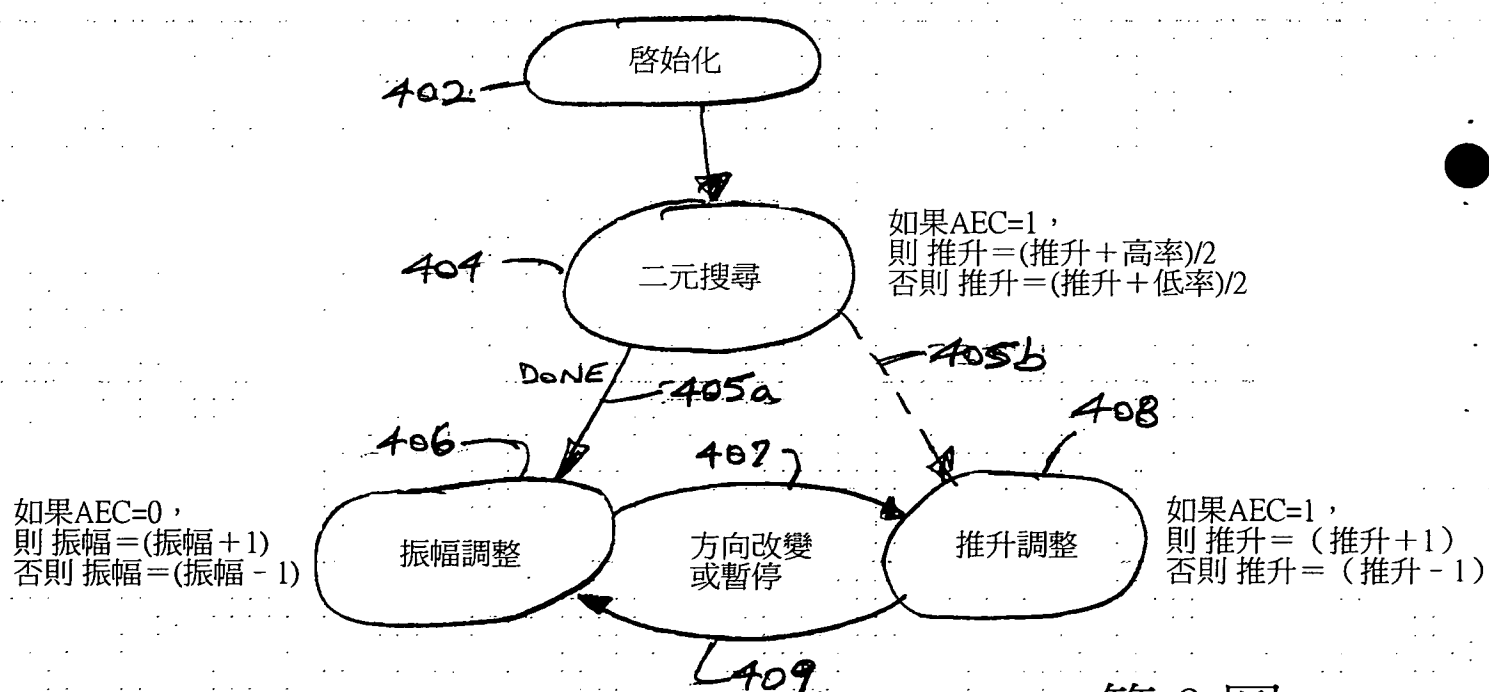


第 7 圖

P07589



第 8 圖

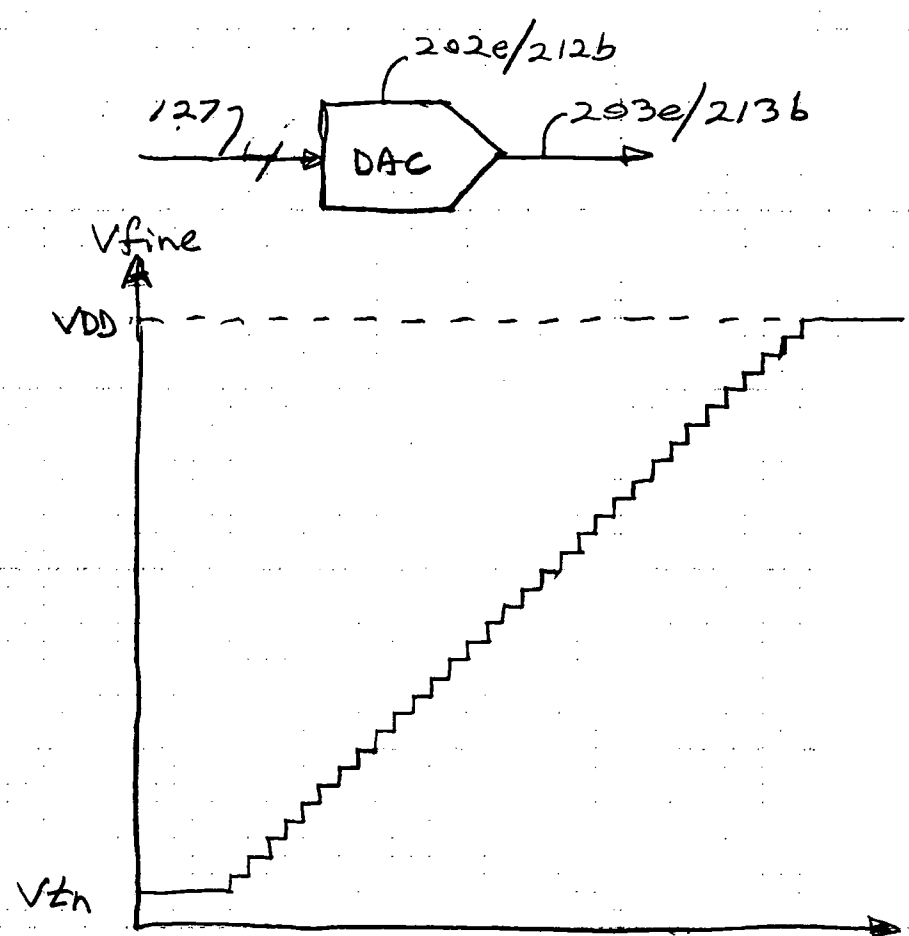


第 9 圖

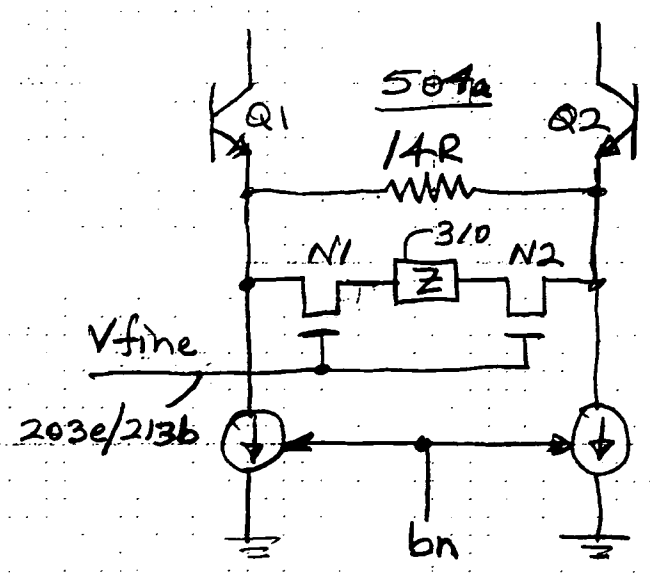


2029/2026/202c/202d/2/2a

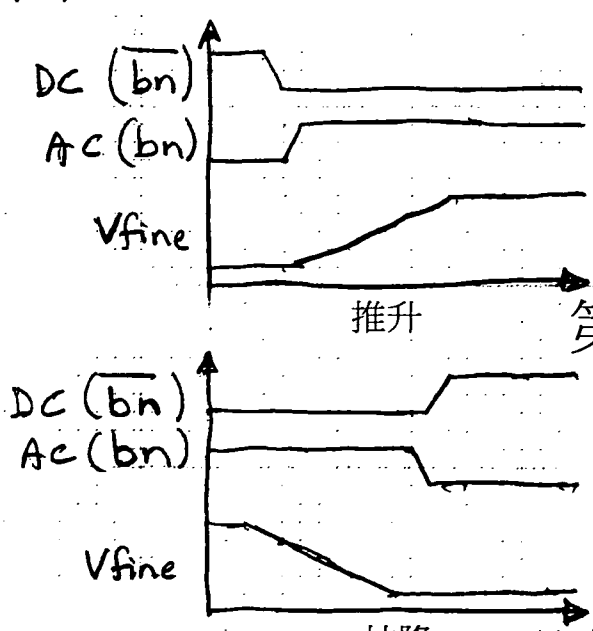
P07589



第 12 圖



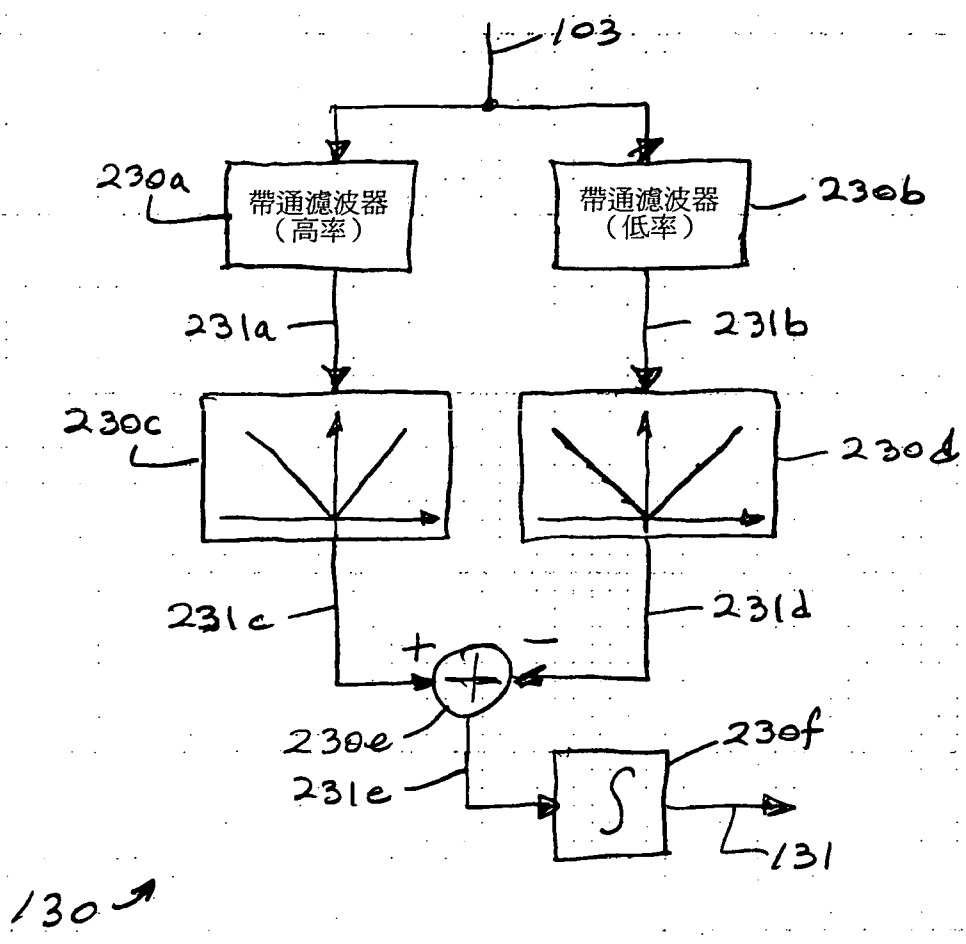
第 11 圖



第 13 圖

第 14 圖

PO 7589



第 15 圖