

**POLSKA  
RZECZPOSPOLITA  
LUDOWA**



**URZĄD  
PATENTOWY  
PRL**

# **O P I S   P A T E N T O W Y**

## **P A T E N T U   T Y M C Z A S O W E G O**

**81635**

Patent tymczasowy dodatkowy  
do patentu \_\_\_\_\_

**Kl. 21a<sup>2</sup>, 18/05**

Zgłoszono: 31.03.1971 (P. 147264)

Pierwszeństwo: \_\_\_\_\_

**MKP H03f 1/34**

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 30.09.1975

**Twórcy wynalazku: Bogusław Żyboriski, Janusz Stiasny**

**Uprawniony z patentu tymczasowego: Ośrodek Badawczo-Rozwojowy Pomiarów i Automatyki  
Elektronicznej, Wrocław (Polska)**

### **Układ logarytmicznego sprzężenia zwrotnego**

Przedmiotem wynalazku jest układ logarytmicznego sprzężenia zwrotnego, przeznaczony szczególnie do stosowania we wzmacniaczach mostkowych, w warunkach znacznej dynamiki sygnału wejściowego.

Znane są układy logarytmicznego sprzężenia zwrotnego utworzone ze wzmacniacza operacyjnego, który w pętli sprzężenia zwrotnego ma dwie diody połączone równolegle i dodatkowo zabocznikowane rezystorem bądź układy utworzone ze wzmacniacza operacyjnego, który pętlę sprzężenia zwrotnego ma utworzoną z dwóch diod spolaryzowanych zaporowo, przy czym wartości napięć zaporowych określają punkt przegięcia charakterystyki układu.

Wadą znanych układów jest zmienne obciążenie wzmacniacza przez układ pętli sprzężenia zwrotnego, co ogranicza zakres dynamiki sygnału wejściowego oraz stwarza niebezpieczeństwo przeciążenia wzmacniacza przez pętlę sprzężenia zwrotnego, w warunkach małej wartości rezystora, włączonego między wejście wzmacniacza, a punkt zerowy układu.

Celem wynalazku jest umożliwienie logarytmicznego sprzężenia zwrotnego o niezmiennym obciążeniu wzmacniacza tym układem w warunkach dużych gradientów dynamiki sygnału wejściowego. Zadaniem wynalazku jest skonstruowanie układu realizującego postawiony cel. Cel ten został osiągnięty przez skonstruowanie logarytmicznego układu sprzężenia zwrotnego zoapatrzonego we wzmacniacz operacyjny i diody, w którym to układzie wyjście operacyjnego wzmacniacza jest połączone z bazami dwóch tranzystorów typu npn i pnp, tworzących układy równoległych wtórników emiterowych, zaś wejście operacyjnego wzmacniacza jest połączone poprzez dwie naprzemiennie włączone diody z emiterami lub rezystorami potencjometrycznymi, załączonymi w obwodzie emiterów wspomnianych dwóch tranzystorów, tworzących układy wtórników emiterowych.

Wynalazek zostanie bliżej objaśniony w przykładzie wykonania przedstawionym na załączonym rysunku, na którym pokazano schemat elektryczny układu.

Układ według wynalazku ma operacyjny wzmacniacz 1, którego wyjście jest połączone z bazami dwóch tranzystorów 2 i 3, z których jeden jest typu npn zaś drugi typu pnp, a które to tranzystory tworzą dwa układy równoległe pracujących wtórników emiterowych. Wejście 4 operacyjnego wzmacniacza 1 jest połączone przez

dwie naprzemiennie załączone diody 5 i 6 bezpośrednio z emiterami tranzystorów 2 i 3 lub z potencjometrycznymi rezystorami 7 i 8 załączonymi w obwodach emiterów tranzystorów 2 i 3. Wejście 4 operacyjnego wzmacniacza 1 jest połączone z jego wyjściem poprzez rezystor 9, zaś z punktem zerowym układu przez drugi rezystor 10.

Układ według wynalazku umożliwia realizację logarytmicznego sprzężenia zwrotnego przy bardzo dużej dynamice sygnału wyjściowego i możliwości stosowania rezystora 10 włączonego między wejście operacyjnego wzmacniacza a punkt zerowy układu, o małej wartości rezystancji.

#### Zastrzeżenie patentowe

Układ logarytmicznego sprzężenia zwrotnego, zaopatrzony we wzmacniacz operacyjny, którego wejście jest połączone z wyjściem przez rezystor oraz w dwie diody, znamienny tym, że wyjście operacyjnego wzmacniacza (1) jest połączone z bazami dwóch tranzystorów (2, 3), z których jeden jest typu npn a drugi typu pnp, tworzących układ równoległe pracujących wtórników emiterowych, przy czym wejście (4) operacyjnego wzmacniacza (1) jest połączone przez dwie naprzemiennie włączone diody (5 i 6) bezpośrednio z emiterami wspomnianych tranzystorów (2 i 3) lub z potencjometrycznymi rezystorami (7 i 8) włączonymi w obwody emiterów tych tranzystorów.

