

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4719358号
(P4719358)

(45) 発行日 平成23年7月6日(2011.7.6)

(24) 登録日 平成23年4月8日(2011.4.8)

(51) Int.Cl.	F 1		
HO1L 21/285	(2006.01)	HO1L 21/285	C
HO1L 21/28	(2006.01)	HO1L 21/28	301S
HO1L 21/3205	(2006.01)	HO1L 21/88	Q
HO1L 23/52	(2006.01)	HO1L 21/90	C
HO1L 21/768	(2006.01)	HO1L 27/10	381

請求項の数 8 (全 14 頁) 最終頁に続く

(21) 出願番号	特願2000-568108 (P2000-568108)	(73) 特許権者	595168543
(86) (22) 出願日	平成11年8月10日(1999.8.10)		マイクロン テクノロジー, インク.
(65) 公表番号	特表2002-524847 (P2002-524847A)		アメリカ合衆国, アイダホ州 83716
(43) 公表日	平成14年8月6日(2002.8.6)		-9632, ボイズ, サウス フェデ
(86) 國際出願番号	PCT/US1999/018114		ラル ウェイ 8000
(87) 國際公開番号	W02000/013215	(74) 代理人	100089244
(87) 國際公開日	平成12年3月9日(2000.3.9)		弁理士 遠山 勉
審査請求日	平成17年10月5日(2005.10.5)	(74) 代理人	100090516
(31) 優先権主張番号	09/141,240		弁理士 松倉 秀実
(32) 優先日	平成10年8月27日(1998.8.27)	(74) 代理人	100100549
(33) 優先権主張国	米国(US)		弁理士 川口 嘉之
		(74) 代理人	100098268
			弁理士 永田 豊

最終頁に続く

(54) 【発明の名称】 キャパシターの製造方法

(57) 【特許請求の範囲】

【請求項 1】

基材アセンブリの一部に第1の電極を形成し、
 前記第1の電極の少なくとも一部の上に誘電性材料を供給し、
 前記誘電性材料の少なくとも一部の上に第2の電極を形成することを含む、キャパシタ
 ーの製造方法であって、
 前記第1及び第2の電極の少なくとも一方が、
ケイ素先駆物質と共に反応容器に導入されたルテニウム先駆物質を用いた化学気相堆積により形成された、 $RuSi_x$ (x は 0.01 ~ 1.0) でできた拡散バリアー層を含む、キャ
 パシターの製造方法。

【請求項 2】

前記基材アセンブリがケイ素含有量域を有し、且つ前記第1の電極の形成が、前記基材
 アセンブリのケイ素含有領域の少なくとも一部に前記第1の電極を形成することを含み、
 前記第1の電極が、前記拡散バリアー層を含む、請求項1に記載の方法。

【請求項 3】

前記第1の電極の形成が、
 $RuSi_x$ (x は 0.01 ~ 1.0) の拡散バリアー層を形成すること、及び
 前記拡散バリアー層上に金属又は導電性金属酸化物の少なくとも1つでできた1又は複
 数の追加の導電性層を形成することを含む、請求項2に記載の方法。

【請求項 4】

10

20

前記導電性層が、 RuO_2 、 RhO_2 、 MoO_2 、 IrO_2 、 Ru 、 Rh 、 Pd 、 Pt 及び Ir からなる群より選択される少なくとも1種の材料で形成される、請求項3に記載の方法。

【請求項5】

前記基材アセンブリが、1より大きいアスペクト比の開口を規定する表面を有し、且つ、前記第1の電極が、前記開口を規定する表面に形成された前記拡散バリアー層を含む、請求項1に記載の方法。

【請求項6】

前記拡散バリアー層が、開口の内部に形成される均一な厚さの層である、請求項5に記載の方法。

10

【請求項7】

前記xが1～3である、請求項1～6の何れか一項に記載の方法。

【請求項8】

前記xが2.0である、請求項7に記載の方法。

【発明の詳細な説明】

【0001】

[発明の分野]

本発明は、半導体デバイス及びその製造に関する。より特に本発明は、拡散バリアー層に関する。

【0002】

20

[発明の背景]

集積回路の製造では、様々な導電性層を使用する。例えば、ダイナミックランダムアクセスメモリ(DRAM)、静态ランダムアクセスメモリ(SRAM)、強誘電性(FE)メモリ等のような半導体デバイスの製造の間には、蓄積セルキャパシターの製造において導電性材料を使用し、また接触ホール、バイア等の導電性層のような相互接続構造においても導電性材料を使用する。多くの用途では、使用する導電性材料が、効果的な拡散バリアー特性を提供することが好ましい。

【0003】

例えば、効果的な拡散バリアー特性は、DRAMのようなメモリーデバイスの蓄積セルキャパシターの製造において使用される導電性材料で必要とされている。メモリーデバイスはより密になってきているので、そのようなデバイスを形成する回路部品の大きさを小さくすることが必要である。メモリーデバイスの蓄積セルキャパシターの蓄電容量を維持しながら、同時にメモリーデバイスの大きさを小さくする1つの方法は、蓄積セルキャパシターの誘電体層の誘電率を大きくすることである。従ってそのような用途では、誘電率が大きい材料を2つの電極の間で使用する。様々な誘電性材料の1又は複数の層を、電極材料として使用することができる。しかしながら一般に、電極(特にセルキャパシターの底部電極)のために使用する導電性材料の1又は複数の層は、ある種の拡散バリアー性、例えばケイ素拡散バリアー性を持たなければならない。そのような性質は、蓄積セルキャパシターの誘電体層のために、誘電率が大きい材料を使用する場合に特に必要とされる。これはそのような高誘電率材料の製造のために使用する方法、例えば高誘電率材料の堆積は通常、酸素含有雰囲気において高温(一般的に約500℃を超える温度)で行うことによる。

30

【0004】

一般に、様々な金属及び金属化合物、例えばパラジウムのような金属、及び酸化ルテニウムのような導電性金属酸化物を、高誘電率の材料を使用する電極積層体の少なくとも1つの層又は電極として使用することが提案されている。しかしながら、信頼可能な電気的な接触は一般に、高誘電率材料の有益な性質を減少させないように作るべきである。電極積層体の1つの層又は底部電極としてうまく機能するパラジウム又はルテニウム酸化物では、基材又は他のケイ素含有領域から電極上部へのケイ素拡散の効果的なバリアーを提供することが必要である。これは、電極積層体の表面のケイ素が、高誘電率材料、例えばTa

40

50

O_2 又は BaSrTiO_3 の酸素焼きなましの間に酸化する傾向があり、これが一連のキャパシタンスの減少をもたらし、それによってセルキャパシターの蓄電容量を減少させるためである。

【0005】

単独で電極として使用するプラチナ及びルテニウム酸化物は、ケイ素に対する透過性が高すぎて、ケイ素基材領域に製造される蓄積セルキャパシターの底部電極としては使用することができない。そのような材料のケイ素に対する透過性のために典型的に、ケイ素上に直接に作られたキャパシターの結合のための拡散バリアー及び電極として作用する電極積層体の層として使用する。例えば、文献「Novel High Temperature Multilayer Electrode-Barrier Structure for High Density Ferroelectric Memories」、H. D. Bhatt等、Appl. Phys. Letter, 71(5), 1997年8月4日で示されているように、電極バリアー構造体は、プラチナ：ロジウム酸化物層に加えて、プラチナ：ロジウム合金の層を有して、拡散バリアー性を有する電極を形成する。そのような合金層は、物理気相堆積(PVD)プロセス、例えば反応性高周波スパッタリングプロセスを使用して製造する。更に例えば、文献「(Ba, Sr)TiO₃ Films Prepared by Liquid Source Chemical Vapour Deposition on Ru Electrodes」、カワハラ等、Jpn. J. Appl. Phys., Vol. 35(1996) Pt. 1, No. 9B, p. 4880~4885は、高誘電率材料と関連して、電極の製造のためのルテニウム及び酸化ルテニウムの使用を説明している。

【0006】

多くの蓄積セルキャパシターが製造されており、これらは、小さい高アスペクト比の開口内での導電性材料の堆積によって製造された電極層を有する。典型的にスパッタリングは、そのような小さい高アスペクト比の開口内での電極層の製造に適当な十分に適合した層を提供しない。

【0007】

キャパシター電極の製造に加えて、相互接続の用途のような他の用途で使用するバリアー層の製造も望まれている。例えば、拡散バリアーは一般に、接触口での望ましくない反応を防ぐために使用されている。

【0008】

【発明の概略】

上述の問題を解決するために、 RuSi_x 拡散バリアー層、そのようなバリアー層を含む構造体、及びそれらに関連する方法をここで開示する。

【0009】

本発明の集積回路の製造で使用する方法は、表面を有する基材アセンブリを提供することを含む。拡散バリアー層を、この基材の少なくとも一部の上に作る。この拡散バリアー層は RuSi_x でできており、ここで x は約0.01~約1.0である。

【0010】

本発明の方法の1つの態様では、拡散バリアー層を RuSi_x で作る。ここで、 x は好ましくは約1~約3、好ましくは約2である。

【0011】

本発明の方法のもう1つの態様では、バリアー層を、化学気相堆積による RuSi_x の堆積によって作る。他の態様では、ケイ素含有領域に関してルテニウムの層を作り、焼きなまし処理(アニール処理)を行って、ルテニウム層とケイ素含有領域とから RuSi_x を作ることによってバリアー層を作る。

【0012】

本発明のキャパシター製造で使用する方法は、基材アセンブリの一部に第1の電極を作ることを含む。高誘電率材料を、この第1の電極の少なくとも一部の上に提供し、第2の電極をこの高誘電率材料の上に提供する。この第1の電極と第2の電極の少なくとも一方は

10

20

30

40

50

、 RuSi_x (x は約 0.01 ~ 約 1.0) でできたバリアー層を含む。

【0013】

キャパシターの製造で使用される本発明のもう 1 つの方法は、基材アセンブリのケイ素含有領域を提供することを含む。第 1 の電極は、この基材アセンブリのケイ素含有領域の少なくとも一部の上に作る。この第 1 の電極は、 RuSi_x のバリアー層を含み、ここで x は約 0.01 ~ 約 1.0 である。高誘電率材料は、第 1 の電極の少なくとも一部の上に提供し、第 2 の電極は高誘電率材料の上に提供する。

【0014】

この方法の 1 つの態様では、バリアー層の形成が、ケイ素含有領域の少なくとも一部の上にルテニウム層を作ることを含む。その後で、ケイ素含有領域の少なくとも一部の上に作られたルテニウム層を焼きなまし処理して、 RuSi_x バリアー層を得る。ルテニウムの層は、化学気相堆積によって、約 10 ~ 約 300 の厚さで堆積させることができる。

10

【0015】

この方法のもう 1 つの態様では、 RuSi_x バリアー層に関して 1 又は複数の導電性層を作る。この 1 又は複数の導電性層は、少なくとも 1 種の金属又は導電性金属酸化物、例えば RuO_2 、 RhO_2 、 MoO_2 、 IrO_2 、 Ru 、 Rh 、 Pd 、 Pt 、及び Ir の群から選択される材料で作る。

【0016】

本発明の半導体デバイス構造体は、表面を有する基材アセンブリ及びこの表面の少なくとも一部の上の拡散バリアー層を含む。この拡散バリアー層は、 RuSi_x でできており、ここで x は約 0.01 ~ 約 1.0 である。

20

【0017】

構造体の 1 つの態様では、表面の少なくとも一部はケイ素含有表面であり、構造体は、前記拡散バリアー層上に、金属及び導電性金属酸化物の少なくとも 1 つ、例えば RuO_2 、 RhO_2 、 MoO_2 、 IrO_2 、 Ru 、 Rh 、 Pd 、 Pt 、及び Ir の群から選択される材料でできた 1 又は複数の更なる導電性層を有する。

【0018】

本発明のキャパシター構造体も説明する。このキャパシター構造体は、第 1 の電極、この第 1 の電極の少なくとも一部の上の高誘電率材料、及びこの誘電性材料上の第 2 の電極を有する。この第 1 及び第 2 の電極の少なくとも一方は、 RuSi_x でできた拡散バリアー層を含む。ここで、 x は約 0.01 ~ 約 1.0 である。

30

【0019】

本発明の集積回路構造体は、少なくとも 1 つの活性デバイス及びケイ素含有領域を有する基材アセンブリを含む。相互接続は、少なくとも 1 つの活性デバイス及びケイ素含有領域に関して製造する。この相互接続は、ケイ素含有領域の少なくとも一部の上の拡散バリアー層を含む。ここでこの拡散バリアー層は、 RuSi_x (x は約 0.01 ~ 約 1.0) でできている。

【0020】

本発明は、添付の図面を参照して、以下の例示の態様を読むことによってよりよく理解される。

40

【0021】

[本発明の態様の詳細な説明]

図 1 ~ 2 を参照して、本発明を以下で一般的に説明する。その後で、図 3 ~ 6 を参照して本発明の態様及び用途を説明し、そして図 7 を参照して 1 つの例を説明する。

【0022】

図 1 は、構造体 10 を示しており、この構造体 10 は、基材アセンブリ 11 と、この基材アセンブリ 11 の表面 12、例えばケイ素含有表面上に作られた本発明の RuSi_x 拡散バリアー層 13 とを含む。表面 10 は、もう 1 つの導電性層 14 を更に有する。構造体 10 は、例えばケイ素含有表面からの拡散を防ぐために、効果的なバリアー層を必要とする任意の用途のための RuSi_x 拡散バリアー層の使用を例示している。言い換えると、R

50

RuSi_x 拡散バリアー層13は、1つの材料が隣接する材料に拡散することを防ぐことが必要なときは常に、半導体デバイスの製造で使用することができる。例えば、基材アセンブリ11は、ケイ素含有表面に向かって延びる開口を有する接触構造を示すものでよい。そのような構造体では、拡散バリアーを一般にそのような開口において使用して、望ましくない反応、例えばアルミニウムのような導電性接触材料とケイ素含有表面との反応を防ぐ。

【0023】

更に例えば、 RuSi_x 拡散バリアー層13を、メモリーデバイスのような半導体デバイスに使用する蓄積セルキャパシターの製造で使用することができる。ここで更に説明するように、 RuSi_x 拡散バリアー層は、キャパシターの電極を作る積層体で使用する。例えば、この積層体の他の層は、白金、ルテニウム酸化物等のような材料でできた層を含む。 CMOS デバイス、メモリーデバイス等のような様々なデバイスのための様々な構造体及び半導体プロセスが、本発明のバリアー層のバリアー特性で利益を受けること、並びに本発明はここで説明される態様に制限されないことが、当業者に理解される。

10

【0024】

ここで使用する場合、「基材アセンブリ」という用語は、ベース半導体層のような半導体基材、例えばウェハーのケイ素材料の最も下側の層、又はサファイア上のケイ素のような他の材料に堆積したケイ素の層、又は半導体基材上に作られた1若しくは複数の層若しくは構造体又は半導体基材に作られた領域を有する半導体基材に言及している。以下の説明の基材アセンブリを参照すると、領域、接合、様々な構造又は特徴、及び開口、例えばバリア、接触口、高アスペクト比開口等を作る又は定めるために、様々な処理工程が既に使用されている。

20

【0025】

RuSi_x 拡散バリアー層13に組み込まれるケイ素の量は、半導体デバイスのためのバリアー特性、特にケイ素の拡散のためのバリアー特性を達成するのに十分な量である。好ましくは、本発明の RuSi_x 拡散バリアー層13は、 x が約0.01～約1.0の範囲の原子組成を有する。より好ましくは x は、約1～約3、更により好ましくは、 x は約2である。

【0026】

RuSi_x 拡散バリアー層13の厚さは、使用する用途に依存している。好ましくはこの厚さは、約10～約300である。より好ましくは RuSi_x 拡散バリアー層13の厚さは、約50～約200である。例えば、約50～約200のこの好ましい厚さは、キャパシター構造体の底部電極積層体を作るために使用する RuSi_x 拡散バリアー層に適当である。

30

【0027】

図1の一般的な説明では、導電性層14は、単一の層又は1若しくは複数の層を表すものである。例えば、この導電性層は、金属若しくは金属酸化物、又はそれらの組み合わせでできた1又は複数の層を含むことができる。例えば電極積層体で RuSi_x 拡散バリアー層を使用する場合には、そのような層は例えば、 RuO_2 、 MoO_2 、 Rh 、 RhO_2 、 IrO_2 、 Ru 、 Pt 、 Pd 及び Ir のうちの1つを含むことができる。更に例えば、 RuSi_x 拡散バリアー層を接触又は相互接続の用途で使用する場合、導電性層14は、アルミニウムの様な接触材料であってもよい。そのような導電性層は、当業者に既知の任意の方法で作ることができる。本発明は、任意の特定の導電性層又はそのような特定の導電性層の製造方法に限定されない。

40

【0028】

RuSi_x 拡散バリアー層13は、1又は複数の様々なプロセスによって製造することができる。例えば、 RuSi_x 拡散バリアー層の製造は、 RuSi_x 堆積ターゲットからのスパッタリング堆積によって、ルテニウム堆積ターゲットからケイ素含有表面へのスパッタリングによる堆積、それに続く焼きなまし処理によって、並びにルテニウム先駆物質及びケイ素先駆物質を使用する化学気相堆積(CVD)、例えば大気圧化学気相堆積、低圧化

50

学気相堆積 (LPCVD)、プラズマ促進化学気相堆積 (PECVD)、又は他の化学気相堆積技術による堆積によって行うことができる。更に、 RuSi_x 拡散バリアー層は、ケイ素含有表面への、CVDを使用するルテニウム層の堆積、それに続く焼きなまし処理によって作ることもできる。好ましくは、 RuSi_x 拡散バリアー層の形成は、CVDの使用によって達成する。

【0029】

そのようなCVDプロセスは、化学気相堆積反応器、例えばGenus社(カリフォルニア州サニーバレー)から商品名7000で入手可能な反応容器、Applied Materials社(カリフォルニア州サンタカララ)から商品名5000で入手可能な反応容器、又はNovelus社(カリフォルニア州サンジョーズ)から商品名Prismで入手可能な反応容器で行うことができる。しかしながら、CVDを行うのに適当な任意の反応容器を使用することができる。

10

【0030】

化学気相堆積 (CVD) は、蒸気相反応体の反応、すなわち所望の成分を含有する反応体ガスの反応によって、基材上に不揮発性固体のフィルムを形成するものとして定義される。反応体ガスは、反応容器に導入する。ガスは、加熱されたウェハー表面において分解及び反応して、所望の層を形成する。化学気相堆積は、半導体ウェハー上の薄い層、例えば白金、ルテニウム酸化物、イリジウム、モリブデン酸化物等のような元素の金属又は化合物のフィルムを提供するための1つの方法である。化学気相堆積プロセスは多くの点で好ましい。これは、このプロセスが、深い接触又は他の開口内にさえ、高度に適合した層を提供する能力を有することによる。従って、図5及び6に関して下で更に説明するようになりましくはCVD処理を使用して、蓄積セルキャピシタ下側電極のような深い接触及び他の開口内に、高度に適合した層を提供する。CVDは好ましいプロセスであるが、プラズマ促進、光促進、レーザー促進、及び他の技術のような関連する様々な技術によって、CVDプロセスを促進できることは、当業者に明らかである。

20

【0031】

RuSi_x 拡散バリアー層13を作る1つの好ましい方法は、化学気相堆積 (CVD) によって RuSi_x を堆積させることによる。CVDプロセスは、ケイ素先駆物質と共に反応容器に導入されるルテニウム先駆物質を用いて行う。

【0032】

30

一般に、ルテニウム先駆物質は液体先駆物質である。ルテニウム先駆物質は、バブラー (bubbler) 貯蔵容器に保持し、先駆物質を保持するこの貯蔵容器に、ヘリウム又は任意の他の不活性ガスのようなキャリアーガス、すなわちプロセスの他のガス(例えば窒素、アルゴン、ネオン、及びキセノン)と反応性ではないガスを通して、先駆物質を反応容器に送る。例えば、流量が約1sccm～約500sccmのキャリアーガスを、約30～約70の温度及び約0.5Torr～約50Torrの圧力のバブラー貯蔵容器において使用して、ルテニウム先駆物質を反応容器に送ることができる。

【0033】

任意のルテニウム含有先駆物質を、本発明で使用することができる。好ましくは、ルテニウム含有先駆物質は、(ジエン) $\text{Ru}(\text{CO})_3$ の式(式I)の液体ルテニウム錯体である。ここで、「ジエン」とは、直鎖の、枝分かれした若しくは環状のジエン、二環式ジエン、三環式ジエン、それらのフッ素化誘導体、それらの組み合わせ、及びハロゲン化物、Si、S、Se、P、As又はNのようなヘテロ原子を更に有するそれらの誘導体に言及している。これらの先駆物質錯体及び他のものは、本出願人の「Precursor Chemistry for Chemical Vapor Deposition of Ruthenium and Ruthenium Oxide」、米国特許出願第 号明細書(Micron社参照番号No. 97-0675)、及び本出願人の「Methods for Preparing Ruthenium and Osmium Compounds」、米国特許出願第 号明細書(Micron社参照番号No. 97-0861)で説明されている。更に例えば、更なる先

40

50

駆物質及びルテニウム層の堆積方法は一般的に、McCormick等の米国特許第5,372,849号明細書で開示されている。より好ましくは、本発明で使用するルテニウム先駆物質は、 $C_6H_8Ru(CO)_3$ 、ビス(シクロペニタジエニル)ルテニウム(II)、トリルテニウムドデカルボニル、及びシクロペニタジエニルジカルボニルルテニウム(II)二量体のうちの1つを含む。

【0034】

ケイ素先駆物質も、反応容器に提供することができる。例えば、ケイ素先駆物質は、ジクロロシラン(DCS、 SiH_2Cl_2)、シラン(SiH_4)、ジシラン(H_3SiSiH_3)、トリクロロシラン(TCS、 $SiHCl_3$)のような水素化ケイ素又はシラン、又は当業者が認識するような任意の他のケイ素先駆物質を含むことができる。例えば、ケイ素先駆物質は約5sccm～約500sccmの範囲の流量で反応容器に提供することができる。好ましくは約100sccmの流量で供給する。

10

【0035】

当業者は、反応容器にガスを導入する様式が様々な技術を含めることを認識している。例えば、バブリングの技術による提供に加えて、導入は、室温において気体である化合物を使用して、又は揮発性化合物を加熱し、この揮発性化合物をキャリアーガスで反応容器に輸送して達成することができる。更に、固体先駆物質及びそのような固体先駆物質を気化させる様々な方法を、反応容器に反応性化合物を導入するために使用することができる。このように、本発明は任意の特定の技術に制限されない。更に、典型的に、反応体ガスを別々の入口で供給することができる。反応容器に供給される他のガスに加えて、随意の希釈ガス(すなわち、反応体ガスと反応しないガス)を、例えば反応容器内のガスの濃度を変更するために、容器に導入することも可能である。例えばアルゴンガスを、様々な流量で容器に導入することができる。

20

【0036】

従って、 $RuSi_x$ 拡散バリアー層を製造する1つの方法では、ルテニウム先駆物質ガス、ケイ素先駆物質ガス、及び随意の希釈ガスを、反応容器に提供する。この好ましいCVDプロセスでは、反応容器圧力は好ましくは約0.1Torr～約10Torrの堆積圧力に維持する。 $RuSi_x$ 拡散バリアー層13を堆積させるウェハー表面の堆積温度は、好ましくは約100～約700の温度に維持し、より好ましくは約200～約500の温度に維持する。

30

【0037】

本発明の $RuSi_x$ 拡散バリアー層19を作るもう1つの好ましい方法を、図2A～2Cに示す。この方法は、図2Aに示すようにして、CVDを使用して、基材アセンブリ16のケイ素含有領域にルテニウム層18を堆積させることによって、 $RuSi_x$ 拡散バリアー層19を作る。ルテニウム層18の堆積の後で焼きなまし処理を行って、ケイ素含有表面17を有するケイ素含有領域と、ルテニウム層18とを反応させて、 $RuSi_x$ 拡散バリアー層19を、図2Bに示すようにして作る。その後で、導電性層21(例えば、図1の導電性層と同様な1又は複数の導電性層)を、 $RuSi_x$ 拡散バリアー層19上に作る。

30

【0038】

ルテニウム層18を堆積させるCVDプロセスは好ましくは、 $RuSi_x$ の堆積に関して先に説明したのとほぼ同様な様式で、反応容器に導入されるルテニウム先駆物質を用いて行う。上述のように、ルテニウム先駆物質は一般に液体先駆物質である。このルテニウム先駆物質はバブラー貯蔵容器に保持されており、この先駆物質を保持する貯蔵容器に、ヘリウム又は任意の他の不活性ガス、すなわちプロセスの他のガス(例えば窒素、アルゴン、ネオン、及びキセノン)と反応しないガスのようなキャリアーガスを気泡で通して、先駆物質を反応容器に送出する。上述のように、任意のルテニウム含有先駆物質を、本発明で使用することができる。

40

【0039】

従って、 $RuSi_x$ 拡散バリアー層を作るこの方法では、ルテニウム先駆物質ガス及び隨

50

意に希釈ガスを反応容器に提供する。この特定の好ましいCVDプロセスでは、反応容器圧力は好ましくは、約0.1 Torr ~ 約10 Torr の堆積圧力に維持する。ルテニウム層18を堆積させるウェハー表面の堆積温度は、好ましくは約100 ~ 約700、より好ましく約200 ~ 約500 の温度に維持する。

【0040】

CVDを使用してルテニウム層18を適合させて堆積させた後で、焼きなまし処理を行つて、ルテニウム層18と基材アセンブリ16のケイ素含有領域とからRuSi_x拡散バリアー層19を作る。好ましくは焼きなまし処理は、窒素雰囲気の反応容器においてその場で行うが、アルゴンのような任意の他の非反応性雰囲気を使用することができる。好ましくは、焼きなまし処理温度は約400 ~ 約1000、より好ましくは約500 である。好ましくは焼きなまし処理は、約0.5分 ~ 約60分の期間にわたって行う。当業者は、そのような温度及び期間を変更できること、及び焼きなまし処理のパラメータが、ルテニウム層18をRuSi_x19 (xは上述のような値) にするのに十分であるべきだということを認識する。例えば、炉での焼きなまし処理及び迅速な熱焼きなまし処理を使用することができ、また更にそのような焼きなまし処理は、1又は複数の焼きなまし処理工程で行うことができる。同様に、十分なバリアー性質が転化したルテニウムの量で得られるのならば、ルテニウム層全体をRuSi_xに転化させる必要はない。

【0041】

RuSi_x拡散バリアー層19を作るために堆積させるルテニウム層18は好ましくは、厚さが約10 ~ 約300 である。より好ましくはこの厚さは、約50 ~ 約200 、更により好ましくはこの厚さは約100 である。

【0042】

図3は、ケイ素基材領域のような基材アセンブリ22及び積層体24を含む構造体20を示している。この積層体24は、導電性層31 ~ 34を含む。この導電性層31 ~ 34のうちの1又は複数は、本発明のRuSi_x拡散バリアー層である。

【0043】

1又は複数の導電性層は、1又は複数のRuSi_x拡散バリアー層を含むのに加えて、様々な導電性材料でできた導電性層を含むことができる。例えば、導電性層は限定するわけではないが、好ましくは金属、金属酸化物、又はそれらの組み合わせでできた層を含むことができる。例えば、そのような層は、ロジウム、パラジウム、ルテニウム、白金、及びイリジウムのような金属、又は酸化ルテニウム、酸化モリブデン、及び酸化イリジウムのような金属酸化物を含むことができる。

【0044】

積層体24は、1又はそれよりも多い非常に多くの用途、例えば相互接続の用途、キャパシターの用途等で使用することができる。例えば積層体24は、ケイ素含有表面23を有する基材アセンブリ22と共に蓄積セルキャパシターの電極として使用することができる。そのように、積層体24のバリアー性能は、ケイ素含有表面23からのケイ素の拡散を妨げる。本発明では層31を、RuSi_x拡散バリアー層として作って、ケイ素含有表面23から、積層体24を通って隣接する1又は複数の層29、又は積層体24の表面に達するケイ素の拡散を妨げることができ、またケイ素含有表面への酸素の拡散を妨げることができる。

【0045】

図4は、ケイ素基材のような基材アセンブリ52及びこれに関して作られたキャパシター構造体54を含む構造体50を示している。キャパシター構造体54は、第1の電極56、第2の電極60、及びこれらに挟まれた高誘電率層58を含む。例えば、この誘電体層は所望の誘電率の任意の適当な材料でよい。この材料は例えば、Ta₂O₅、Ba_xSr_(1-x)TiO₃ [BST]、BaTiO₃、SrTiO₃、PbTiO₃、Pb(Zr, Ti)O₃ [PZT]、(Pb, La)(Zr, Ti)O₃ [PLZT]、(Pb, La)TiO₃ [PLT]、KNO₃、及びLiNbO₃である。高誘電率層58を使用する場合、電極の拡散バリアー性は特に重要である。例えば、キャパシター構造体の底部電極をうまく機能

10

20

30

40

50

させるために、電極層又は電極積層体は、ケイ素の拡散に対する効果的なバリアーとして機能しなければならない。このことは特に、高誘電率材料を作るために使用する処理で言える。基材アセンブリ 52 が、その上にキャパシターを形成されるケイ素含有表面 53、例えばポリシリコン、ケイ素基材材料、N でドープしたケイ素、P でドープしたケイ素等を有する場合に、そのよう拡散バリアー性が必要とされる。これは、拡散したケイ素の酸化が、キャパシタンスの低下、例えばメモリーデバイスのためのキャパシタンスの低下をもたらすことによる。加えて、電極積層体は酸素バリアーとして機能して、積層体の下のケイ素含有表面を酸化から保護しなければならない。RuSi_x拡散バリアー層の形成は、積層体のバリアー性能を促進する。図 3 を参照して説明されるように、積層体電極 56 が 1 又は複数の RuSi_x拡散バリアー層及び 1 又は複数の追加の導電性層を含むことを、当業者は認識する。

10

【0046】

上述のような RuSi_x拡散バリアー層を使用する 2 つの例を、図 5 及び 6 に関して以下で示して説明する。本発明の RuSi_x拡散バリアー層の使用を図 5 に関して説明する。ここでは、示されるように、蓄積セルの高誘電率キャパシターの底部電極が、1 又は複数の RuSi_x拡散バリアー層を含む。更に、本発明の RuSi_x拡散バリアー層の使用を、図 6 を参照して説明する。ここでは、拡散バリアー特性を必要とする接触ライニングを示している。単純にするために、例示のための説明を、これら 2 つの例示の構造で説明される RuSi_x拡散バリアー層の使用に限定する。本発明の利益を受ける CMOS デバイス、メモリーデバイス、ロジカルデバイス等のような様々なデバイスのための他の半導体プロセス及び構造が存在し、また本発明は、接触ライニング及び電極構造体のようなここで説明する例示の態様に限定されない。RuSi_x拡散バリアー層は、拡散バリアー特性を必要とする任意の用途、特に隣接する層へのケイ素及び / 又は酸素の拡散を妨げる用途のために使用することができる。

20

【0047】

図 5 で示すように、開口 184 を形成し、その後でケイ素含有表面のような表面 185 及び開口 184 を形成する表面 186 に底部電極構造体 187 を堆積させることによって、従来の処理技術でデバイス構造体 100 を作る。RuSi_x拡散バリアー層及び 1 又は複数の他の導電性層を含む底部電極積層体 187 を、上述のように本発明に従って開口 184 に作る。基材アセンブリ 181 は、電界 (field) 酸化物領域、活性領域、すなわちケイ素基材に作られた電界酸化物、ワードライン、電界効果トランジスタ (FET)、ソース / ドレイン領域によって覆われていないケイ素基材の領域のような、様々な素子を有することができる。酸化物材料の絶縁層 183 が基材アセンブリ上に作られている。絶縁層 183 の開口 184 は、小さい高アスペクト比の開口である。上述のように、小さい高アスペクト比の開口は、特徴サイズ又は臨界寸法が約 1 μm 未満 (例えば、開口の直径又は幅が約 1 μm 未満) でアスペクト比が約 1 よりも大きい。そのようなアスペクト比は、接触ホール、バイア、トレーナー、及び任意の他の設計開口に適用可能である。例えば、開口が 1 μm で深さが 3 μm のトレーナーは、アスペクト比が 3 である。本発明は小さいアスペクト比の構造物に拡散バリアー層を作るのに特に有益である。これは、ステップ構造上の適合した RuSi_x拡散バリアー層を製造するために、CVD プロセスを使用することによる。

30

【0048】

図 5 に示されるように、RuSi_x拡散バリアー層を含む積層体電極 187 は、開口 184 を作る底部表面 185 及び 1 又は複数の側壁 186 を作る。電極積層体層は、底部表面 185 及び側壁 186 を含む構造体全体の上に作る。その後、層を下側電極 187 にする。例えば、積層体層は、エッチング又は平滑化して、底部電極 187 を作るために所望の領域を除去することができる。その後で、誘電体層 191 を、積層体電極 187 に関して製造する。更にその後で、第 2 の電極 192 を、誘電体材料 191 に関して製造する。例えば、そのような電極は、窒化タンゲステン、窒化チタン、窒化タンタル、ルテニウム、ロジウム、イリジウム、酸化ルテニウム、酸化イリジウム、任意のそれらの組み合わせ、

40

50

又は蓄積セルキャパシターの電極層又は電極として典型的に使用される任意の他の導電性材料のような任意の導電性材料であってよい。本発明を使用する場合、 RuSi_x 拡散バリアー層を含む積層体でできた底部電極は、ここで説明するようなCVDプロセスを使用して、開口184内に均一な厚さで適合して作られる。 RuSi_x 拡散バリアー層は、適当なバリアー性質を提供する。

【0049】

拡散バリアー性を必要とする及び/又は適合して作られた導電性層を必要とするケイ素含有表面のような表面に関して作られる任意のキャパシターが、本発明の利益を受けることを当業者は認識する。例えば、コンテナ(container)キャパシターは典型的に表面上に作られた電極を含み、これは底部電極を適合させて作ることを必要とする。そのようなコンテナキャパシター蓄積セルは、Dennison等の米国特許第5,270,241号明細書「Optimized Container Stack Capacitor DRAM Cell Utilizing Sacrificial Oxide Deposition and Chemical Mechanical Polishing」(1993年12月4日)で説明されている。

10

【0050】

図6で示されているように、デバイス構造体200は、接触開口部259の製造、そして基材207の接触領域255の金属化によって、従来の処理技術で作られている。このように金属化の前では、デバイス構造体200は、電界酸化物領域205、及び活性領域、すなわち電界酸化物によって覆われていない基材207の領域を含む。活性領域の電界酸化物領域205に関して作られているものは、ワードライン221(word line)221とFET222である。適当にドープされたソース/ドレイン領域225,230は、当業者に既知のようにして作られる。その上に酸化物材料の適合層240を作り、接触開口部259をそこに提供して、ケイ素基材207のドープされた領域230の接触領域255に接触させる。その後で、1又は複数の金属化又は導電性層を、接触開口部259に作り、基材領域230に電気的な接触を提供する。例えば、窒化チタン又は他の拡散バリアー材料のような様々な材料を、接触開口部259に提供することができる。好ましくは接触ライナー258は、開口部259を作る底部表面260及び1又は複数の側壁261に作られた本発明の RuSi_x 拡散バリアー層である。 RuSi_x 拡散バリアー層は一般に、基材アセンブリ全体に堆積させ、その後で平滑化して、接触ライナー285を作る。その後、アルミニウムのような導電性材料276を、接触開口部に提供して、基材207のドープされた領域230への接続を提供する。

20

【0051】

[例1]

図7Aは、 RuSi_x 拡散バリアー層上に作られた厚さが約500の白金層を含む試料ウェハーの深さでの分布を示している。この RuSi_x 拡散バリアー層は、ケイ素基材に堆積させた厚さが約100のルテニウム層の焼きなまし処理によって作る。この焼きなまし処理は、約5分間にわたって約500の温度で行っている。この深さでの分布は、約30秒間にわたって約850の温度の迅速な熱酸化を構造体に行った後の試料ウェハーに関するものである。 RuSi_x 拡散バリアー層を通るケイ素拡散はあったとしても少なく、従って二酸化ケイ素の形成又はプラチナのケイ素化は示されなかった。

30

【0052】

この試料ウェハーの製造のために使用された反応容器は、MDC Vacuum Products社(カリフォルニア州ハイワード)が製造するCVD容器であり、使用したバブラーは、Technical Glass Service(アイダホ州、ボイズ)のガラス研究用バブラーであった。 RuSi_x 拡散バリアー層を得るために使用したルテニウム層の製造条件は、以下の条件を含む。

40

ルテニウム先駆物質: $\text{C}_6\text{H}_8\text{Ru}(\text{CO})_3$

バブラーに通すために使用するルテニウムのキャリアーガス: ヘリウム5 sccm

ルテニウムバブラー条件: 圧力3 Torr、温度25

50

反応容器条件：圧力 0.5 Torr、ウェハー表面での堆積温度 300

堆積時間：1 分間

【0053】

白金層を製造するために使用した条件は以下の条件を含む。

白金先駆物質：(メチルシクロペンタジエニル) PtMe₃

バブラーに通すために使用する白金のキャリアーガス：ヘリウム 10 sccm

白金バブラー条件：圧力 10 Torr、温度 25

反応容器条件：圧力 5 Torr、ウェハー表面での堆積温度 350

堆積時間：6 分間

【0054】

深さでの分布は、Physical Electronics (ミネソタ州、エデンプレーリー) から商品名 PhI () 5600 で入手可能な XPS 装置を使用して得た。分布を得るための操作条件は、350W で単色の Alk (hV = 1486.6 eV) の x 線源、45°での抽出、800 μm の抽出穿孔を含む。スパッタリングは、3 mm の領域への 3 keV のアルゴンイオンビームによって行った。図 7 の深さ分布のためのスパッタリング時間は、20 分間であった。

【0055】

図 7B は、図 7A で行ったのと違って、RuSi_x 拡散バリアー層を作るための焼きなまし処理工程を行わずに直接にケイ素基材上に形成した厚さが約 100 のルテニウム層上に、厚さが 450 の白金層が作られた試料ウェハーについての深さでの分布を示している。この深さでの分布は、30 秒間にわたって約 850 の温度で構造体に迅速な熱酸化を行った後の、試料ウェハーに関するものである。ルテニウム及び白金層は、図 7A に関して説明したのと同じ様式及び条件で製造する。更に、深さでの分布は、上記の様式と同様な様式で得た。

【0056】

図 7A と 7B とを比較すると、図 7B では、RuSi_x 拡散バリアー層がないと白金が完全にケイ素化して、表面において二酸化ケイ素が形成されることを示している。他方で図 7A は、迅速な熱酸化工程の後で、白金フィルムがケイ素化に対する抵抗性を示している。

【0057】

ここで挙げられた全ての特許明細書及び参考文献は、それぞれが独立に本明細書の記載に含まれるようにして、その全体を本明細書の記載に含める。本発明は、例示の態様について説明してきたが、これらの態様に限定されることを意味していない。上述のように当業者は、様々な他の用途で、ここで説明された RuSi_x 拡散バリアー層を使用して、その有益なバリアー特性の利益を得られることを認識する。例示の態様の様々な変更及び本発明の追加の態様が、この説明を参照すると、当業者に明らかである。従って、特許請求の範囲の記載は、特許請求の範囲に示される本発明の範囲に含まれる全てのそのような変更及び態様を包含することを意図している。

【図面の簡単な説明】

【図 1】 図 1 は、本発明の RuSi_x 拡散バリアー層を含むデバイス構造体を示している。

【図 2A】 図 2A は、本発明の RuSi_x 拡散バリアー層を製造する 1 つの方法を示している。

【図 2B】 図 2B は、本発明の RuSi_x 拡散バリアー層を製造する 1 つの方法を示している。

【図 2C】 図 2C は、本発明の RuSi_x 拡散バリアー層を製造する 1 つの方法を示している。

【図 3】 図 3 は、複数導電性層積層体の一部として、本発明の RuSi_x 拡散バリアー層を含む構造体を示している。

【図 4】 図 4 は、本発明の RuSi_x 拡散バリアー層を有する電極を含む、高誘電率キ

10

20

30

40

50

ヤパシターの構造を示している。

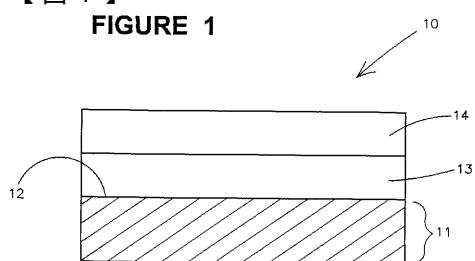
【図5】 図5は、蓄積セルキャパシターの用途での、 RuSi_x 拡散バリアー層の使用を示している。

【図6】 図6は、接触の用途での RuSi_x 拡散バリアー層の使用を示している。

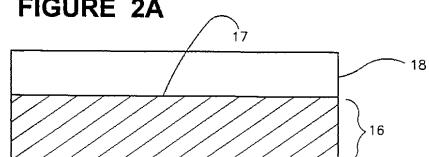
【図7A】 図7Aは、ケイ素上に作られた Pt/RuSi_x 積層体を使用する例の結果を示している。

【図7B】 図7Bは、ケイ素上に作られた Pt/RuSi_x 積層体を使用する例の結果を示している。

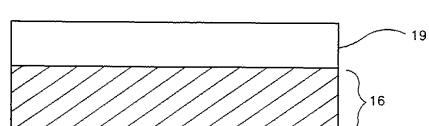
【図1】
FIGURE 1



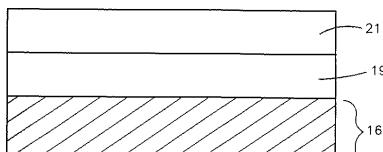
【図2A】
FIGURE 2A



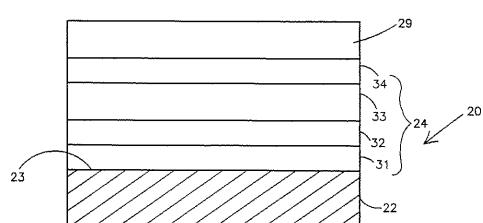
【図2B】
FIGURE 2B



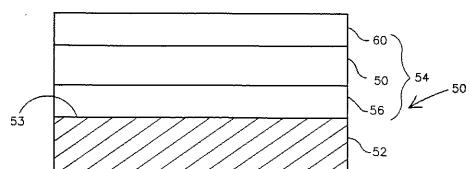
【図2C】
FIGURE 2C



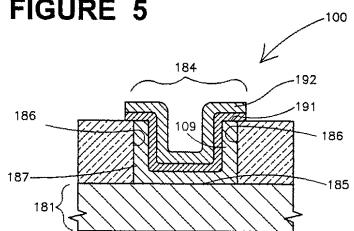
【図3】
FIGURE 3



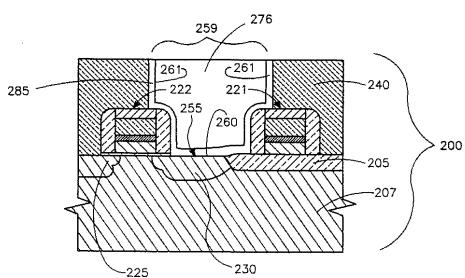
【図4】
FIGURE 4



【図5】
FIGURE 5

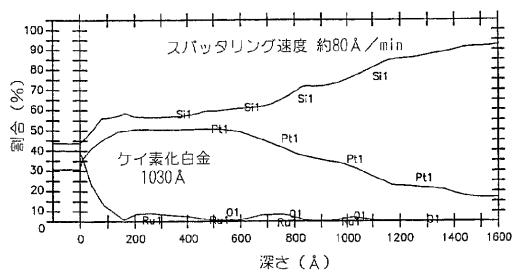


【図6】
FIGURE 6



【図7B】

FIGURE 7B



【図7A】

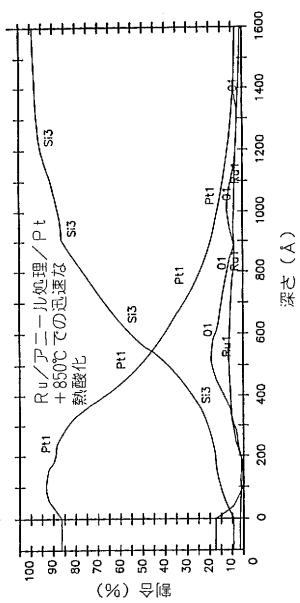


FIGURE 7A

フロントページの続き

(51)Int.Cl.		F I
H 01 L	27/11 (2006.01)	H 01 L 27/10 4 4 4 B
H 01 L	21/8244 (2006.01)	H 01 L 27/10 6 5 1
H 01 L	27/105 (2006.01)	H 01 L 27/10 6 2 1 C
H 01 L	21/8246 (2006.01)	H 01 L 27/10 6 2 1 Z
H 01 L	27/108 (2006.01)	
H 01 L	21/8242 (2006.01)	

(72)発明者 バートストラ , ブライアン エー .

アメリカ合衆国 , アイダホ 83686 , ボイス , ブラデン レーン 3417

(72)発明者 マーシュ , ユージーン ピー .

アメリカ合衆国 , アイダホ 83716 , ボイス , ピカボ コート 1722

審査官 長谷山 健

(56)参考文献 特開平03-087055 (JP, A)

特開平07-221298 (JP, A)

特開平10-229084 (JP, A)

特開平03-257857 (JP, A)

特開平10-223863 (JP, A)

特開平08-335681 (JP, A)

米国特許第05491365 (US, A)

(58)調査した分野(Int.Cl. , DB名)

H01L 21/285

H01L 21/28

H01L 21/3205

H01L 21/768

H01L 21/8242

H01L 21/8244

H01L 21/8246

H01L 23/52

H01L 27/105

H01L 27/108

H01L 27/11