



(12)发明专利

(10)授权公告号 CN 106888552 B

(45)授权公告日 2020.05.19

(21)申请号 201611043463.1

(51)Int.Cl.

(22)申请日 2016.11.23

H05K 1/18(2006.01)

(65)同一申请的已公布的文献号

H05K 3/46(2006.01)

申请公布号 CN 106888552 A

(56)对比文件

(43)申请公布日 2017.06.23

CN 105027691 A, 2015.11.04,

(30)优先权数据

CN 105027691 A, 2015.11.04,

10-2015-0180330 2015.12.16 KR

CN 101951733 A, 2011.01.19,

(73)专利权人 三星电机株式会社

CN 102017821 A, 2011.04.13,

地址 韩国京畿道水原市

CN 102461350 A, 2012.05.16,

(72)发明人 朴帝相

US 2015223341 A1, 2015.08.06,

(74)专利代理机构 北京铭硕知识产权代理有限公司

CN 101998772 A, 2011.03.30,

11286

审查员 王欣

代理人 金光军 王春芝

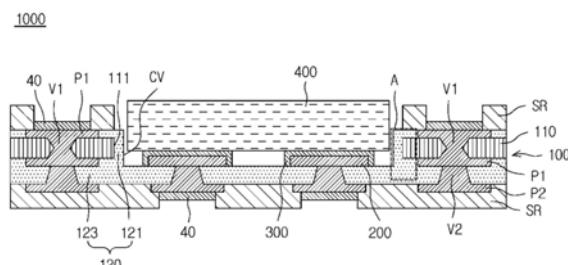
权利要求书1页 说明书7页 附图5页

(54)发明名称

印刷电路板及其制造方法

(57)摘要

公开一种印刷电路板及制造该印刷电路板的方法。根据本发明的一方面的印刷电路板包括：层压件；空腔，形成在所述层压件中；连接端子，形成在所述层压件上并突出到所述空腔；抗蚀层，覆盖连接端子的突出到所述空腔的被暴露的表面以防止所述连接端子被蚀刻。



1. 一种印刷电路板，包括：

层压件；

空腔，形成在所述层压件中；

连接端子，形成在所述层压件上并突出到所述空腔；以及

抗蚀层，覆盖连接端子的突出到所述空腔的被暴露的表面以防止所述连接端子被蚀刻，

其中，所述层压件包括第一绝缘层和第二绝缘层，所述第一绝缘层中形成有容纳槽，所述第二绝缘层覆盖所述第一绝缘层，所述第二绝缘层填充所述容纳槽的一部分，以在所述容纳槽中形成所述空腔，其中，所述空腔向外敞开。

2. 根据权利要求1所述的印刷电路板，其中，所述抗蚀层包含金。

3. 根据权利要求1所述的印刷电路板，其中，所述抗蚀层包括：

第一覆盖层，覆盖连接端子的所述被暴露的表面；以及

第二覆盖层，覆盖所述第一覆盖层。

4. 根据权利要求3所述的印刷电路板，其中，所述第一覆盖层包含镍，

其中，所述第二覆盖层包含金。

5. 根据权利要求1所述的印刷电路板，其中，所述第二绝缘层包括填充部和支撑部，所述填充部形成在所述容纳槽中，所述支撑部支撑所述填充部。

6. 根据权利要求5所述的印刷电路板，其中，所述第一绝缘层包含第一增强料，

其中，所述第一增强料暴露到所述容纳槽的内周表面。

7. 根据权利要求5所述的印刷电路板，其中，所述第二绝缘层包含第二增强料，

其中，填充部中包含的第二增强料的重量百分比小于支撑部中包含的第二增强料的重量百分比。

8. 根据权利要求1所述的印刷电路板，所述印刷电路板还包括安装在所述空腔中的电子装置。

9. 一种制造印刷电路板的方法，包括：

在第一绝缘层中形成容纳槽；

在容纳槽中设置虚设件，使所述虚设件的一个表面中嵌有连接端子和抗蚀层；

在第一绝缘层的一个表面上和虚设件的所述一个表面上形成第二绝缘层，使得第二绝缘层填充容纳槽的内表面与虚设件的表面之间的间隙；以及

通过蚀刻虚设件曝光抗蚀层。

10. 根据权利要求9所述的方法，所述方法还包括：在形成第二绝缘层之后，在第二绝缘层中形成通路并在第二绝缘层上形成外部连接焊盘使所述通路与连接端子连接、所述外部连接焊盘与所述通路连接。

印刷电路板及其制造方法

技术领域

[0001] 本发明涉及一种印刷电路板及制造该印刷电路板的方法。

背景技术

[0002] 随着电子产品逐渐变得更小,对使其中电子组件安装在印刷电路板上的封装件或模块变得更轻、更薄和更小的要求越来越高。

[0003] 在电子组件安装在印刷电路板的表面上的情况下,封装件或模块将变得更厚。因此,可在印刷电路板中形成空腔,并且可在空腔中安装电子组件。

[0004] 在第10-2014-0104909号韩国专利公开(于2014年8月29日公开)中描述了该现有技术。

发明内容

[0005] 本发明的实施例提供了一种其中形成有更精密的尺寸的空腔的印刷电路板。

[0006] 根据本发明的一方面,一种印刷电路板包括:层压件;空腔,形成在所述层压件中;连接端子,形成在所述层压件上并突出到所述空腔;抗蚀层,覆盖连接端子的突出到所述空腔的被暴露的表面以防止所述连接端子被蚀刻。

[0007] 根据本发明的另一方面,一种制造印刷电路板的方法包括:在第一绝缘层中形成容纳槽;在容纳槽中设置虚设件,在所述虚设件的一个表面中嵌有连接端子和抗蚀层;在第一绝缘层的一个表面上和虚设件的一个表面上形成第二绝缘层,使得第二绝缘层填充容纳槽的内表面与虚设件的表面之间的间隙;通过蚀刻虚设件曝光抗蚀层。

附图说明

[0008] 图1示出根据本发明的实施例的印刷电路板。

[0009] 图2是图1中标记“A”的部分的放大示图。

[0010] 图3和图9至图16示出根据本发明的实施例的在制造印刷电路板的方法中使用的制造工艺。

[0011] 图4至图8示出根据本发明的实施例的在制造印刷电路板的方法中使用的虚设件的制造工艺。

具体实施方式

[0012] 在描述中使用的术语仅意图描述特定的实施例,而并不应该限制本发明。除非另外清楚地使用,否则以单数形式的表述包括复数形式的意义。在本描述中,诸如“包含”或“包括”的表述意图指示特征、数量、步骤、操作、元件、部分或他们的组合,而不应该被解释为排除任何存在或可能的一个或更多个其他特征、数量、步骤、操作、元件、部分或他们的组合。此外,在整个描述中,当元件被描述为在物体“之上”时,应该意指该元件放置在物体之上或之下,而不一定意指该元件放置在物体在重力方向上的上侧。

[0013] 当一个元件被描述为与另一元件“结合”时,不仅指所述元件之间物理地直接接触,而是也应该包括所述元件之间可能插设有另一元件并且所述元件中的每个元件与所述另一元件接触。

[0014] 提供附图中所示的每个元件的尺寸和厚度是为了方便描述和说明,本发明不应限于所示的尺寸和厚度。

[0015] 在下文中,将参照附图详细描述根据本发明的印刷电路板及其制造方法的特定实施例。在参照附图对本发明进行描述时,将以相同的参考标号指示任何相同或相应的元件,并且将不提供多余的描述。

[0016] 印刷电路板

[0017] 图1是示出根据本发明的实施例的印刷电路板。图2是图1中标记“A”的部分的放大示图。

[0018] 参照图1和图2,根据本发明的实施例的印刷电路板1000包括层压件100、空腔CV、连接端子200和抗蚀层300。

[0019] 层压件100中形成有导电图案P1、P2,在导电图案P1、P2之间形成绝缘材料,以使导电图案P1、P2彼此绝缘。也就是说,导电图案P1、P2中的每个和绝缘材料交替地堆叠,以形成层压件100。此外,层压件100中形成有用于穿透绝缘材料的通路V1、V2,以使导电图案P1、P2的至少一部分彼此电连接。

[0020] 导电图案P1、P2和通路V1、V2可分别由导电材料制成。例如,第一导电图案P1可由铜(Cu)或任何的诸如镍(Ni)和铝(Al)的各种导电材料制成,但不限于此。导电图案P1、P2和通路V1、V2可由相同的导电材料制成,但不限于此,并且导电图案P1、P2和通路V1、V2由不同的导电材料制成也是可能的。

[0021] 绝缘材料可使用具有浸渍在绝缘树脂中的玻璃纤维的半固化片(PPG)或具有包含在绝缘树脂中的无机填充料的积膜(build-up film)来形成,但不限于此。换句话说,可使用任何导电材料来形成本发明的绝缘材料。

[0022] 形成在层压件100中的空腔CV是用于在层压件100中安装电子装置400的空间。空腔CV可根据电子装置400的厚度或按照设计的需要以各种形状和深度形成。

[0023] 这里,层压件100可包括:第一绝缘层110,其中形成有容纳槽111;第二绝缘层120,覆盖第一绝缘层110且包括填充部121和支撑部123,所述填充部121形成在容纳槽111中用于在容纳槽111中形成空腔CV,所述支撑部123用于支撑填充部121。换句话说,层压件100可包括第一绝缘层110和第二绝缘层120,第一绝缘层110中形成有容纳槽111,包括填充部121和支撑部123的第二绝缘层120覆盖第一绝缘层110。这里,空腔CV可通过使第二绝缘层120的填充部121填充容纳槽111的至少一部分而形成在容纳槽111中。

[0024] 由于空腔CV形成在容纳槽111内,因此容纳槽111具有比空腔CV大的直径。这里,容纳槽111的直径可以指横穿容纳槽111的横截面的最长直线的长度。类似地,空腔CV的直径可以指相同的含义。

[0025] 第一绝缘层110可包括第一增强料SF1,第一增强料SF1可暴露于容纳槽111的内周表面。通过在包含第一增强料SF1的第一绝缘层110中形成容纳槽111,第一增强料SF1暴露于容纳槽111的内周表面。在示例中,第一绝缘层110可以是具有浸渍在绝缘树脂中的玻璃纤维(为第一增强料SF1)的半固化片(PPG),在这种情况下,作为第一增强料SF1的玻璃纤维

的截面暴露于容纳槽111的内周表面。

[0026] 第二绝缘层120可包括第二增强料SF2，填充部121中的第二增强料SF2的重量百分比(wt%)可小于支撑部123中的第二增强料SF2的重量百分比(wt%)。也就是说，填充部121中包含的第二增强料SF2的量可小于支撑部123中包含的第二增强料SF2的量。在示例中，第二绝缘层120可以是具有浸渍在绝缘树脂中的玻璃纤维(为第一增强料SF1)的半固化片，通过填充容纳槽111来限定空腔CV的填充部121中包含的玻璃纤维的量可小于支撑部123中包含的玻璃纤维的量。

[0027] 通过使用具有流动性的B-阶段半固化片，第二绝缘层120可覆盖第一绝缘层110。也就是说，第二绝缘层120填充容纳槽111的内周表面与设置在容纳槽111中的虚设件(dummy)(图3中的D)的表面之间的空间。由于第二增强料SF2的流动性低于绝缘树脂的流动性，因此绝缘树脂形成填充部121。当描述根据本发明的实施例的制造印刷电路板的方法时，将详细描述虚设件(图3中的D)。

[0028] 第二绝缘层120上可形成有第二导电图案P2，并且第二绝缘层120中可形成有第二通路V2。形成在第二绝缘层120上的第二导电图案P2可通过第二通路V2与形成在第一绝缘层110上的第一导电图案P1或连接端子200电连接。

[0029] 连接端子200形成在层压件100中，并且突出到空腔CV。通过突出到空腔CV，连接端子将安装在空腔CV中的电子装置400与层压件100电连接。连接端子200的形状和间距可根据将要安装在空腔CV中的电子装置400的形状和间距而改变。

[0030] 连接端子200可由导电材料制成。例如，连接端子200可由铜(Cu)或任何的诸如镍(Ni)和铝(Al)的各种导电材料制成，但不限于此。

[0031] 抗蚀层300覆盖连接端子200的突出到空腔CV的被暴露的表面，以防止连接端子200被蚀刻。也就是说，当空腔CV和连接端子200通过蚀刻虚设件D(见图3)而形成在层压件100中时，抗蚀层300通过完全覆盖连接端子200的被暴露的表面来防止连接端子200被蚀刻。

[0032] 抗蚀层300由不与用于蚀刻虚设件D的蚀刻剂反应的材料制成。具体地说，在虚设件D由铜(Cu)制成的情况下，抗蚀层300由不与铜蚀刻剂反应的材料制成。

[0033] 抗蚀层300可由包含金(Au)的材料制成。由于金(Au)具有低离子化倾向，因此当蚀刻虚设件D时，能够选择各种蚀刻剂，并且能够防止连接端子200被氧化。此外，由于金(Au)具有优异的导电性，因此当设计电子装置400的外部端子和连接端子200时，能够允许较大范围的公差，并且能够防止信号损失。

[0034] 抗蚀层300可包括覆盖连接端子200的被暴露的第一覆盖层和覆盖第一覆盖层的第二覆盖层。换句话说，抗蚀层300可形成为双层结构。在这样的情况下，形成第一覆盖层和第二覆盖层的材料可通过考虑与形成连接端子200和第一覆盖层的材料的结合来选择。

[0035] 第一覆盖层可包含镍(Ni)，第二覆盖层可包含金(Au)。在连接端子200由铜(Cu)制成的情况下，第一覆盖层可由镍(Ni)制成，第二覆盖层可由金(Au)制成，在此情况下，第一覆盖层可用作使连接端子200与第二覆盖层结合的结合层。

[0036] 电子装置400可以是诸如电容器或电感器的有源器件和/或诸如IC芯片的无源器件。电子装置400可安装在空腔CV中。

[0037] 制造印刷电路板的方法

[0038] 图3和图9至图16示出根据本发明的实施例的在制造印刷电路板的方法中使用的制造工艺。

[0039] 图4至图8示出根据本发明的实施例的在制造印刷电路板的方法中使用的虚设件的制造工艺。

[0040] 参照图3,根据本实施例的制造印刷电路板的方法包括:在第一绝缘层中形成容纳槽;在容纳槽中设置虚设件,所述虚设件形成为使连接端子和抗蚀层从其一个表面嵌入。

[0041] 首先,在第一绝缘层110中形成容纳槽111。第一绝缘层110可以是包含第一增强料SF1(诸如,以玻璃纤维为例)的半固化片(PPG)。

[0042] 可通过利用蚀刻或钻孔(在下文中,指的是机械钻孔和激光钻孔)除去第一绝缘层110的一部分来形成容纳槽111。例如,可通过以下步骤形成容纳槽111:在第一绝缘层110的一个表面上形成抗蚀剂,所述抗蚀剂使第一绝缘层110的所述一个表面的与将要形成容纳槽111的区域相对应的区域敞开并且使第一绝缘层110的所述一个表面的剩余区域封闭,然后蚀刻未形成抗蚀剂的敞开区域。

[0043] 第一绝缘层110上可形成有第一导电图案P1。这里,可在形成容纳槽111之前在第一绝缘层110上形成第一导电图案P1,或者可在形成第一导电图案P1之前形成容纳槽111。可利用形成电路图案的常用方法中的任何一种方法来形成第一导电图案P1。例如,第一导电图案P1可利用覆铜箔层压板(CCL)和减成工艺来形成,但不限于此。在另一示例中,可利用加成工艺、半加成工艺或改进的半加成工艺在第一绝缘层110上形成第一导电图案P1。

[0044] 在第一导电图案P1形成在第一绝缘层110的两个表面上的情况下,可在第一绝缘层110中形成第一通路V1,使得第一导电图案P1的分别形成在第一绝缘层110的两个表面上的至少一部分彼此连接。可通过在第一绝缘层110中加工通路孔并在通路孔中形成导电材料来形成第一通路V1。可通过钻孔在第一绝缘层110中形成通路孔。可通过在通路孔中填充导电膏或用导电材料镀覆通路孔来形成第一通路V1。在通过镀覆形成第一通路V1的情况下,第一通路V1和第一导电图案P1可通过相同的镀覆工艺同时形成。

[0045] 尽管图3中示出第一绝缘层110是单层,但是根据将要形成的空腔CV的设计或深度,第一绝缘层110可形成为多层。在这种情况下,第一导电图案P1也可形成为多层。

[0046] 接着,将其中形成有容纳槽111和第一导电图案P1的第一绝缘层110附着到可拆芯(detachable core)10的一个表面和另一表面。尽管图3中示出了出于有效加工的目的而使第一绝缘层110形成在可拆芯10之上和之下,但是这仅是一种示例,仅使第一绝缘层110形成在可拆芯10之上或之下的情况也应该由本发明的范围覆盖。此外,不管如何命名,用于临时支撑第一绝缘层110的任何构件可用作本发明的可拆芯10。

[0047] 然后,在第一绝缘层110的容纳槽111中设置虚设件D。这里,在虚设件D的一个表面中嵌有连接端子200和抗蚀层300。

[0048] 在下文中,将参照图4至图8简要描述根据本实施例的虚设件D的制造工艺。

[0049] 首先,如图4中所示,准备在其一个表面上形成有金属箔30的载体20。载体20可具有形成在载体膜21上的载体金属箔22。金属箔30可由铜(Cu)或任何的诸如镍(Ni)和铝(Al)的各种导电材料制成,但不限于此。

[0050] 然后,如图5中所示,在金属箔30的一个表面上形成连接端子200。可通过利用例如

干膜在金属箔30上形成图案化掩膜、然后沿掩膜填充、镀覆或沉积导电材料来形成连接端子200。在本实施例中，利用干膜作为抗镀层且利用金属箔30作为种子层通过电镀铜形成连接端子200，但不限于此。

[0051] 接着，如图6中所示，在除去形成在金属箔30的一个表面上的掩膜后，在连接端子200的被暴露的表面上形成抗蚀层300。抗蚀层300可利用电镀或无电镀形成，但不限于此。在虚设件D由铜(Cu)制成的情况下，抗蚀层300可由不与铜蚀刻剂反应的材料制成。此外，抗蚀层300可形成为多层结构，在这种情况下，抗蚀层300的多层结构可通过每次使用不同镀覆液的多次镀覆工艺来形成，并且抗蚀层300的多层结构的最外层可由不与铜蚀刻剂反应的材料制成。

[0052] 然后，如图7中所示，以抗蚀层300和连接端子200被嵌入的方式在金属箔30的一个表面上形成虚设件D。由于虚设件D的形状与容纳槽111的形状相对应，因此虚设件D的直径小于容纳槽111的直径，具有与虚设件D的形状和尺寸相对应的开口的抗镀层形成在金属箔30的所述一个表面上，然后进行镀覆以形成虚设件D。虚设件D可通过电镀铜来形成。

[0053] 然后，如图8中所示，通过使虚设件D与金属箔30分开而完成供本实施例中使用的虚设件D。尽管图8中示出金属箔30首先与载体20分开，但是可根据设计或按照工艺中的需要进行改变。在本实施例中，使金属箔30与载体20分开，然后使金属箔30与虚设件D分开。

[0054] 参照图9，根据本实施例的制造印刷电路板的方法包括：以第二绝缘层填充容纳槽的内表面与虚设件的表面之间的间隙的方式在第一绝缘层的一个表面和虚设件的一个表面上形成第二绝缘层。

[0055] 第二绝缘层120可以是具有浸渍在绝缘树脂中的玻璃纤维(为第二增强料SF2)的半固化片。由于B-阶段半固化片具有流动性，因此如果在第一绝缘层110的一个表面和虚设件D的一个表面上层压B-阶段半固化片，则绝缘树脂被填充在容纳槽111的内表面与虚设件D的表面之间的间隙中。

[0056] 同时，如图9中所示，为了更容易处理B-阶段第二绝缘层120，可以使用在其一个表面上形成有B-阶段第二绝缘层120的金属单面层压件。例如，可以利用具有形成在铜箔的一个表面上的B-阶段绝缘材料的涂树脂铜(RCC)而在第一绝缘层110的一个表面和虚设件D的一个表面上形成第二绝缘层120。

[0057] 参照图10和图11，根据本实施例的制造印刷电路板的方法包括：在第二绝缘层中形成第二通路并在第二绝缘层上形成第二导电图案。首先，在第二绝缘层120中形成通路孔VH。可通过利用钻孔在第二绝缘层120中形成通路孔VH。在第二绝缘层120是光敏绝缘树脂的情况下，可利用光刻来形成通路孔VH。然后，通过镀覆形成第二通路V2和第二导电图案P2。

[0058] 参照图12，根据本实施例的制造印刷电路板的方法包括：使包含虚设件的层压件与可拆芯分开。在下文中，为了方便描述，将对与可拆芯10分开的下侧层压件100进行描述，应该理解的是，相同的描述适用于上侧层压件100。

[0059] 参照图13和图14，根据本实施例的制造印刷电路板的方法包括：在层压件100上形成图案化的阻焊剂SR和表面处理层40。

[0060] 首先，如图13所示，在层压件100的两个表面上形成被形成为具有开口的图案化的阻焊剂SR。可通过用阻焊剂SR整个地涂覆层压件100的两个表面、然后将光刻或激光钻孔施

用到所涂覆的阻焊剂SR来形成图案化的阻焊剂SR。可仅在作为外部连接焊盘的第一导电图案P1和/或第二导电图案P2中形成开口。

[0061] 然后,如图14所示,在阻焊剂SR的开口中形成表面处理层40。在根据本实施例的制造印刷电路板的方法中,表面处理层40可由不与用于蚀刻虚设件D的蚀刻剂反应的材料制成。也就是说,表面处理层40可由包含金(Au)的材料制成。

[0062] 尽管描述了在形成表面处理层40之前先形成图案化的阻焊剂SR,但是也可以在形成图案化的阻焊剂SR之前形成表面处理层40。

[0063] 参照图15,根据本实施例的制造印刷电路板的方法包括:通过蚀刻虚设件曝光抗蚀层。也就是说,通过除去虚设件D而在层压件100中形成空腔CV。由于在根据本实施例的制造印刷电路板的方法中,虚设件D由铜(Cu)制成,因此利用铜蚀刻剂除去虚设件D。由于铜蚀刻剂不与抗蚀层300反应,因此在空腔CV中不会除去由抗蚀层300保护的连接端子200。

[0064] 参照图16,在空腔中安装电子装置。形成在空腔CV中的连接端子200与电子装置400的外部端子电连接。

[0065] 尽管上面已经描述了本发明的特定实施例,但是本发明所属技术领域的普通技术人员应该理解的是,在不脱离应由附加的权利要求限定的本发明的技术构思和范围的情况下,可以存在本发明的各种变换和变型。还应理解的是,本发明的权利要求除了包括上述实施例之外,还包括大量的其他实施例。

[0066] 参考标号的描述

[0067] CV:空腔

[0068] D:虚设件

[0069] P1:第一导电图案

[0070] P2:第二导电图案

[0071] SF1:第一增强料

[0072] SF2:第二增强料

[0073] SR:阻焊剂

[0074] V1:第一通路

[0075] V2:第二通路

[0076] VH:通路孔

[0077] 10:可拆芯

[0078] 20:载体

[0079] 21:载体膜

[0080] 22:载体金属箔

[0081] 30:金属箔

[0082] 40:表面处理层

[0083] 100:层压件

[0084] 110:第一绝缘层

[0085] 111:容纳槽

[0086] 120:第二绝缘层

[0087] 121:填充部

- [0088] 123:支撑部
- [0089] 200:连接端子
- [0090] 300:抗蚀层
- [0091] 400:电子装置
- [0092] 1000:印刷电路板

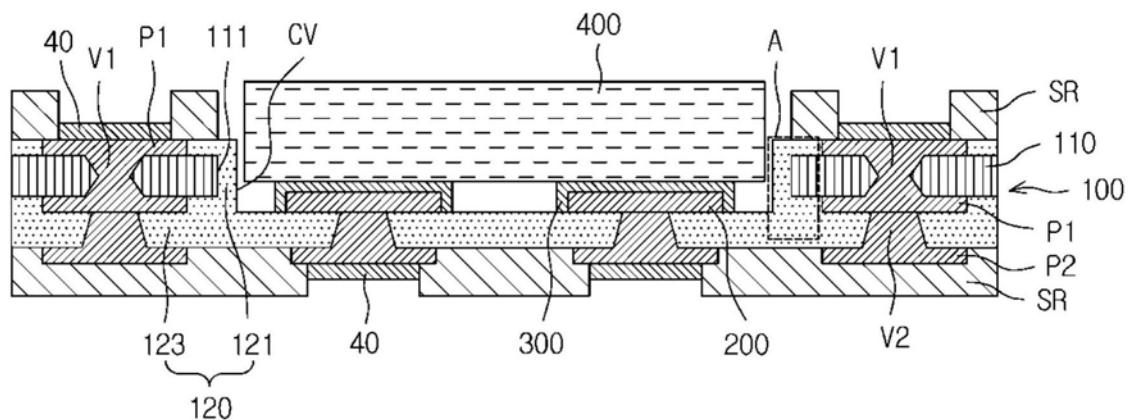
1000

图1

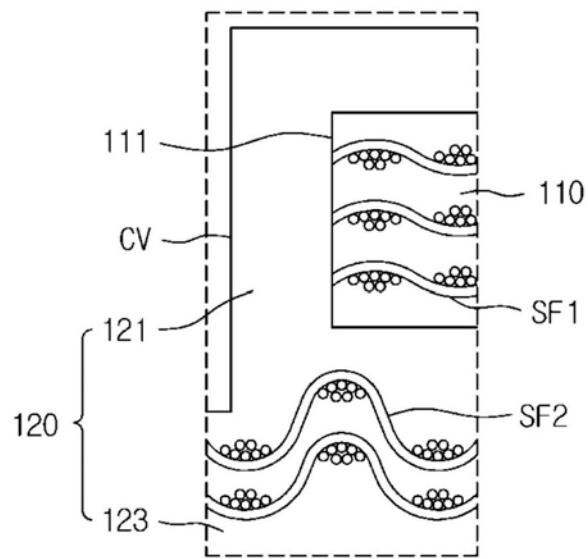


图2

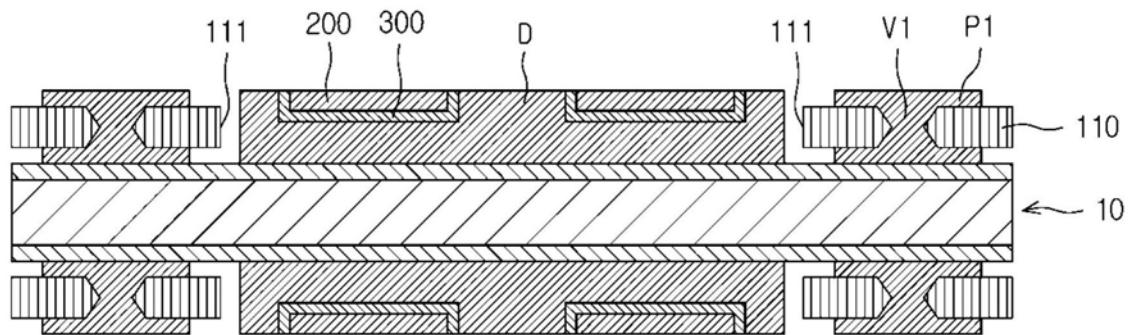


图3

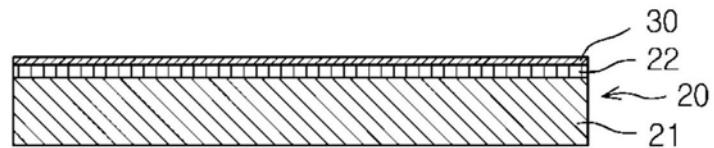


图4

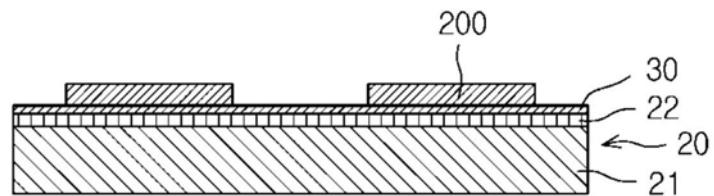


图5

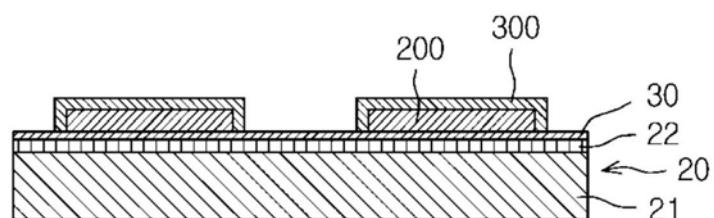


图6

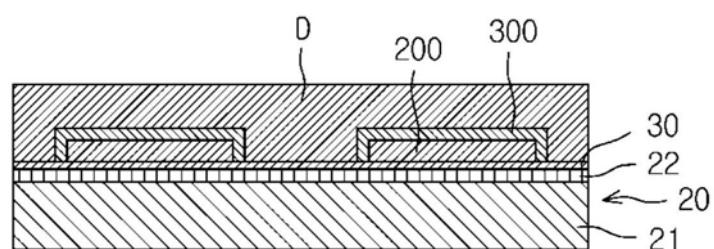


图7

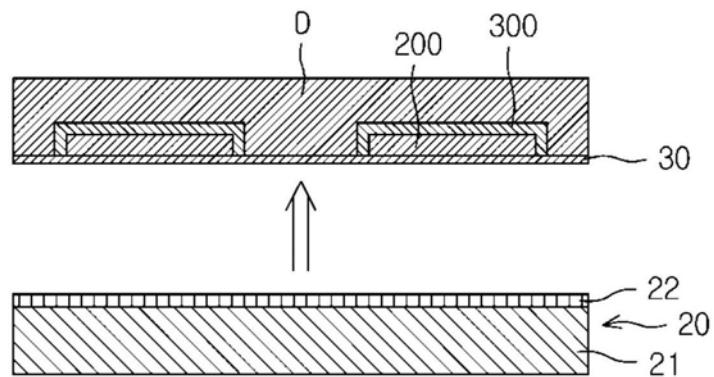


图8

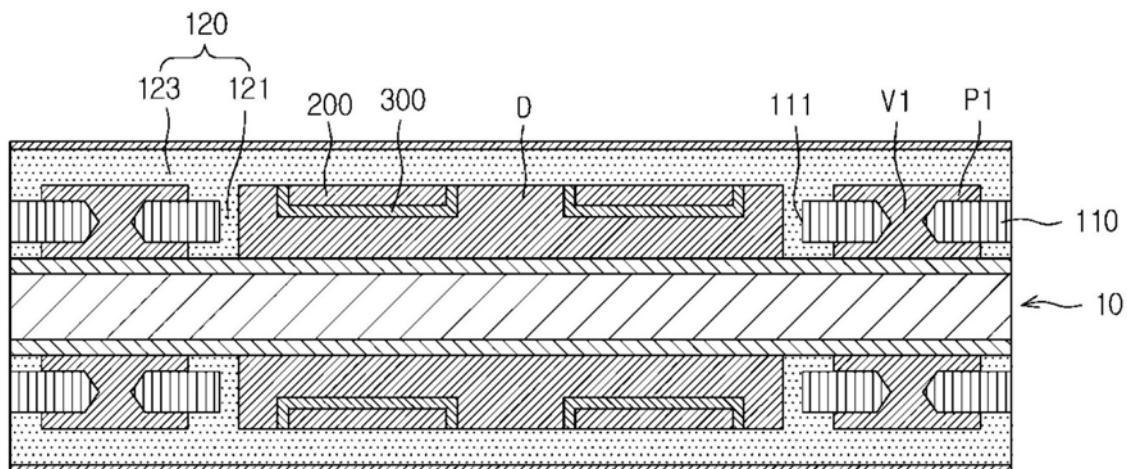


图9

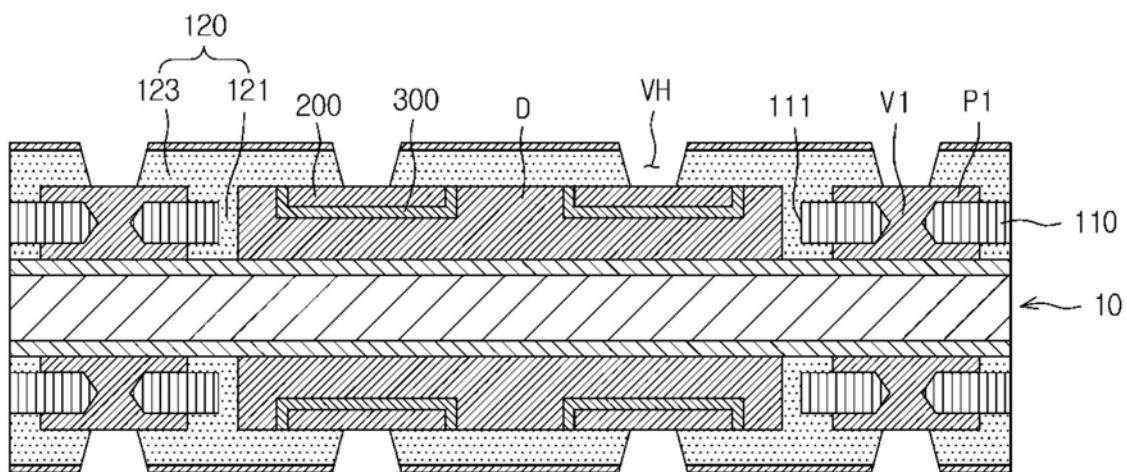


图10

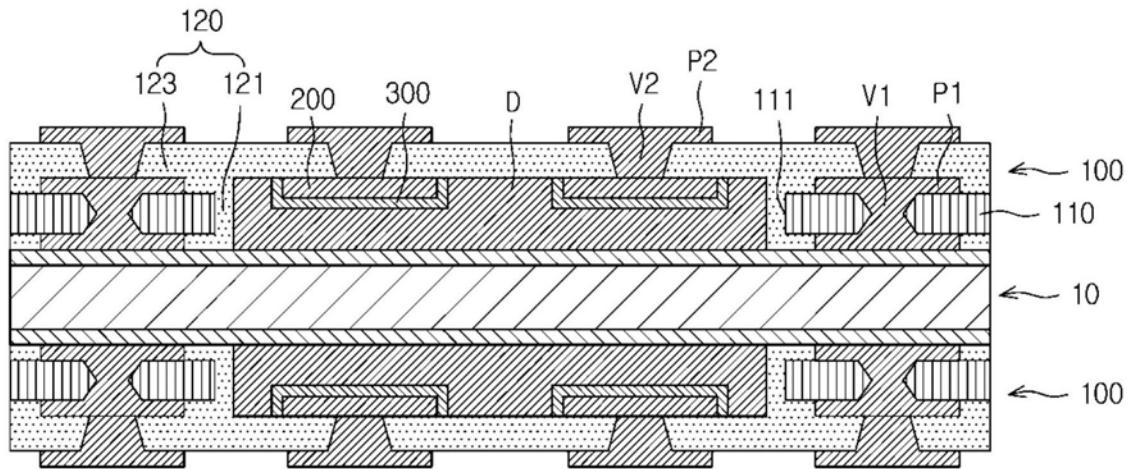


图11

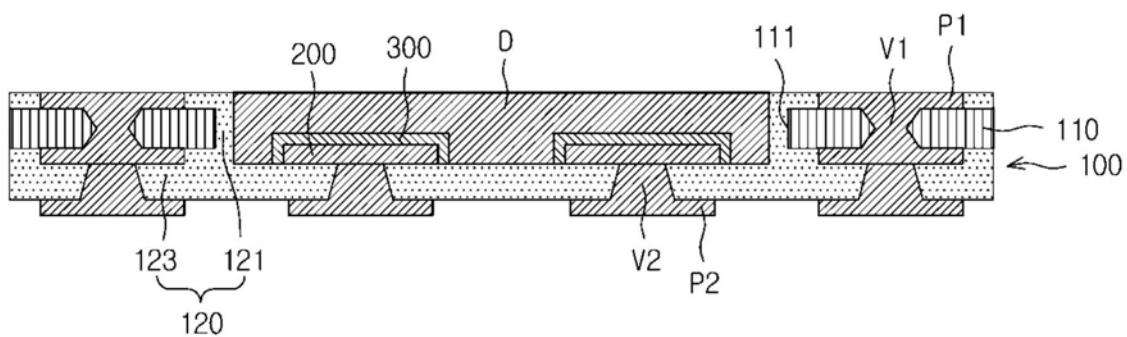


图12

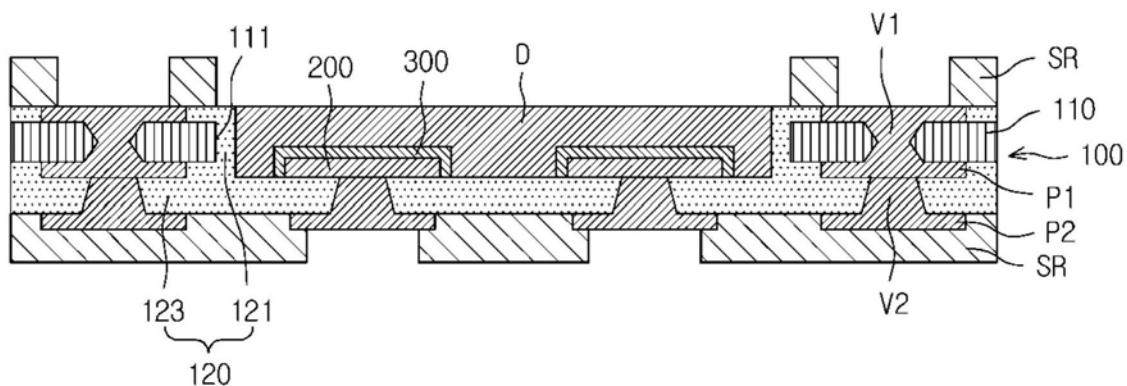


图13

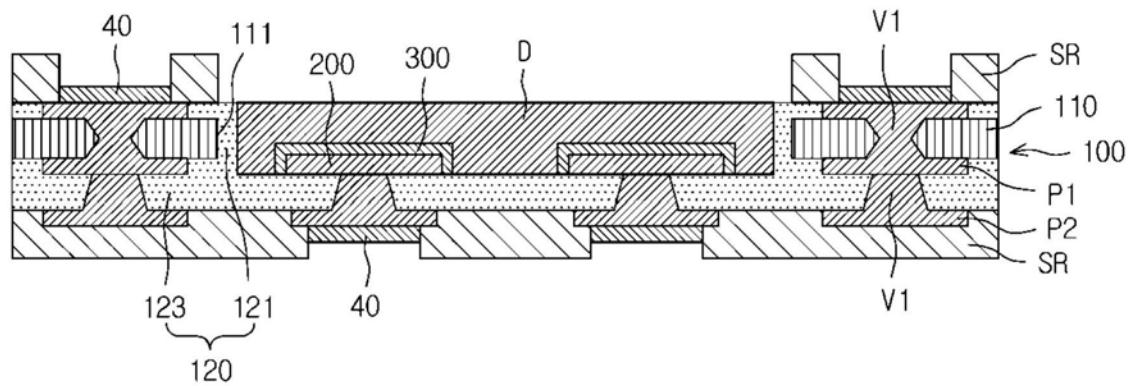


图14

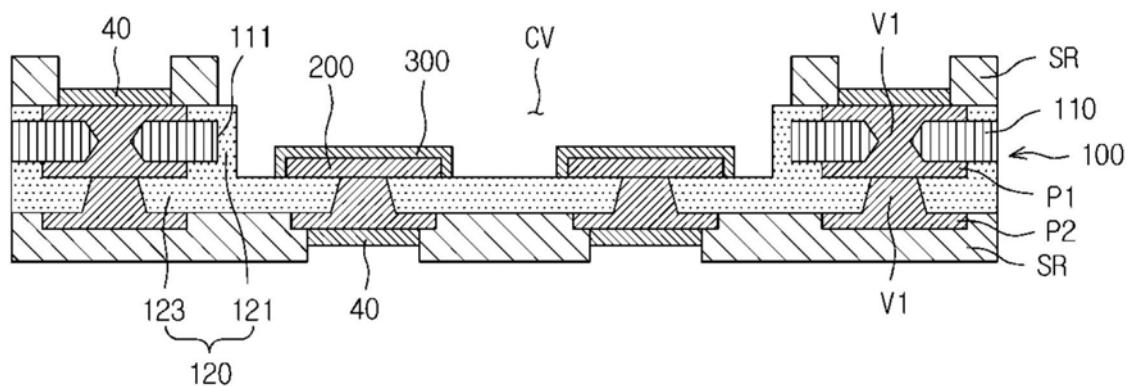


图15

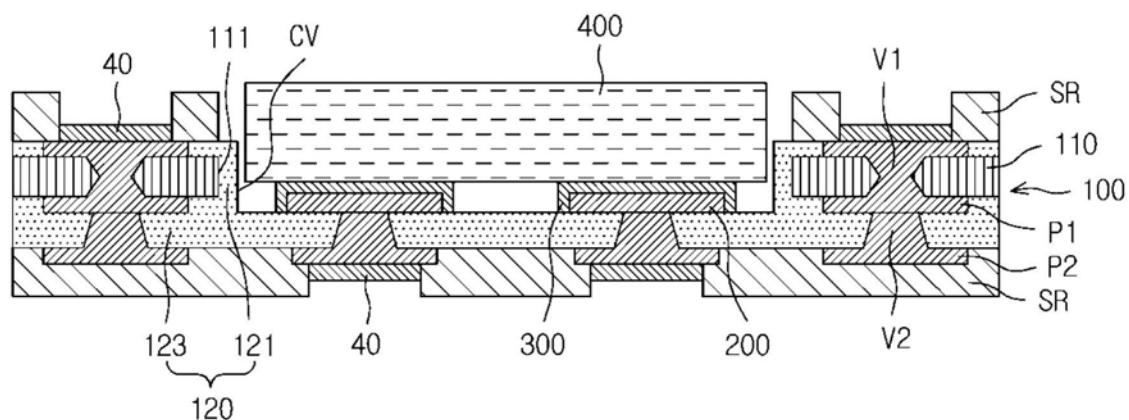


图16