

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 12 月 13 日(13.12.2012)



(10) 国際公開番号

WO 2012/169053 A1

(51) 国際特許分類:

H01L 21/336 (2006.01) H01L 27/06 (2006.01)
H01L 21/322 (2006.01) H01L 29/739 (2006.01)
H01L 21/8234 (2006.01) H01L 29/78 (2006.01)
H01L 27/04 (2006.01)

(21) 国際出願番号: PCT/JP2011/063280

(22) 国際出願日: 2011 年 6 月 9 日(09.06.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人(米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 Aichi (JP).

(72) 発明者: および

(75) 発明者/出願人(米国についてのみ): 妹尾 賢 (SENOO Masaru) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内 Aichi (JP). 山茸 倫央(YAMABUKI Tomoo) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内 Aichi (JP).

(74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4500002 愛知県名古屋市中村区名駅二丁目 4 5 番 1 4 号 日石名駅ビル 7 階 Aichi (JP).

名古屋市中村区名駅二丁目 4 5 番 1 4 号 日石名駅ビル 7 階 Aichi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

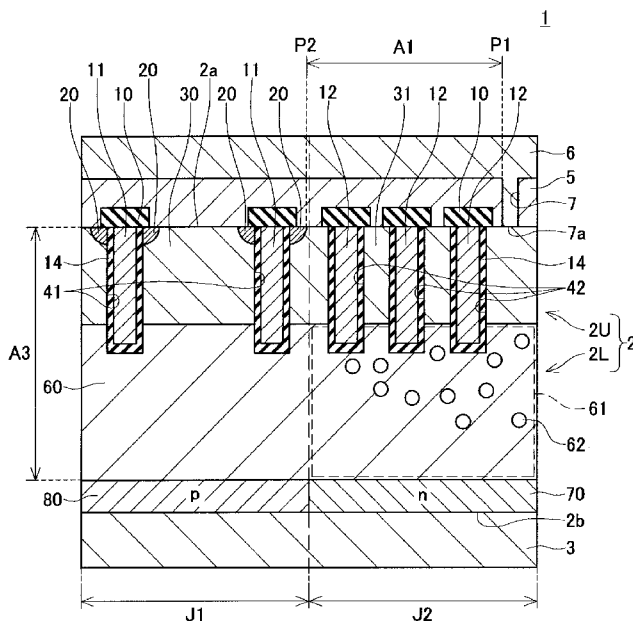
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法

【図2】



(57) Abstract: [Problem] To provide a method for producing a semiconductor device whereby it is possible to form a lifetime control region within predetermined confines, with high accuracy of positioning. In a semiconductor device (1), an IGBT element region (J1) and a diode element region (J2) are present in combination on the same semiconductor substrate. The IGBT element region (J1) is provided with a drift layer (60) of a second conduction type, and a body layer (30) of a first conduction type. The diode element region (J2) is provided with a drift layer (60) of a second conduction type, and an anode layer (31) of a first conduction type. The density of a heavy metal layer (62) contained in the drift layer (60) of the diode element region (J2) is higher than the density of a heavy metal layer (62) contained in the drift layer (60) of the IGBT element region (J1).

(57) 要約: 【課題】高い位置決め精度でライフタイム制御領域を所定範囲に形成することが可能な半導体装置の製造方法を提供する。半導体装置 1 では、同一半導体基板に IGBT 素子領域 J1 とダイオード素子領域 J2 が混在している。IGBT 素子領域 J1 は、第 2 導電型のドリフト層 60 と第 1 導電型のボディ層 30 を備えている。ダイオード素子領域 J2 は、第 2 導電型のドリフト層 60 と第 1 導電型のアノード層 31 を備えている。ダイオード素子領域 J2 のドリフト層 60 に含まれる重金属 62 の密度が、IGBT 素子領域

J1 のドリフト層 60 に含まれる重金属 62 の密度に比して高い。

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] 本願は、同一半導体基板にＩＧＢＴ素子領域とダイオード素子領域が混在している逆導通型の半導体装置に関する。

背景技術

[0002] 特開２００８－１９２７３７号公報には、ＩＧＢＴ（insulated gate bipolar transistor）とＦＷＤ（free wheel diode）が同一半導体基板に混在している半導体装置が開示されている。この半導体装置では、ＦＷＤ領域に選択的にイオン照射を行なうことにより、他の領域に比して結晶欠陥を多く有する欠陥領域をＦＷＤ領域のみに形成している。欠陥領域は、キャリアのライフタイムを制御することができる領域（ライフタイム制御領域）として機能する。

発明の概要

発明が解決しようとする課題

[0003] イオン照射による結晶欠陥の導入では、照射イオンの飛程や分布の制御が難しいため、結晶欠陥の分布制御を高精度に行うことが困難である。例えば、ＦＷＤ領域に選択的にイオン照射を行なう方法として、ＦＷＤ領域に対応する部分に予め開口部が形成された照射用マスクをウェハ表面に形成し、照射用マスクを介してイオン照射を行なう方法が挙げられる。しかし、ウェハ表面へ照射用マスクを形成する際には、ウェハと照射用マスクとの位置合わせを行なう必要があるが、位置合わせを精度高く行なうことは困難である。結晶欠陥の分布制御の精度を高めることができないことによって、ＩＧＢＴ領域に欠陥領域が形成されてしまうと、ＩＧＢＴが高抵抗化してしまう。また、ＦＷＤ領域に欠陥領域が形成されないと、ダイオードの逆回復電荷の増大が発生してしまう。

[0004] 本願の技術は、上記の問題を解決するために創案された。すなわち、本願

は、同一半導体基板に I G B T 素子領域とダイオード素子領域が混在している半導体装置において、より高精度にライフタイム制御領域の位置制御を行うことが可能な技術を提供する。

課題を解決するための手段

- [0005] 本願に開示される半導体装置は、同一半導体基板に I G B T 素子領域とダイオード素子領域が混在している半導体装置である。I G B T 素子領域は、第 2 導電型のドリフト層と第 1 導電型のボディ層を備えている。ダイオード素子領域は、第 2 導電型のドリフト層と第 1 導電型のアノード層を備えている。ダイオード素子領域のドリフト層に含まれる重金属の密度が、I G B T 素子領域のドリフト層に含まれる重金属の密度に比して高くされている。
- [0006] 本願に係る半導体装置では、ダイオード素子領域のドリフト層に含まれる重金属の密度の方が、I G B T 素子領域のドリフト層に含まれる重金属の密度に比して高くされている。そして、ドリフト層に含まれる重金属は、キャリアのライフタイムを短くする効果を有している。これにより、ダイオード素子領域に、キャリアのライフタイムを制御するライフタイム制御領域を形成することができる。そして、重金属の分布制御は、温度と物理定数だけで行うことができる。よって、照射による結晶欠陥の導入を用いる場合に比して、より高精度にライフタイムキラーの分布制御を行うことが可能となる。
- [0007] また、本願に開示される半導体装置は、I G B T 素子領域では、第 1 導電型のコレクタ層と第 2 導電型のドリフト層と第 1 導電型のボディ層が順に積層されていてもよい。ボディ層の表面からボディ層を貫通してドリフト層内に突出しているとともに絶縁膜で囲まれている第 1 トレンチ電極が形成されていてもよい。その絶縁膜を介して第 1 トレンチ電極に接しているとともに半導体基板の表面に臨む範囲に第 2 導電型のエミッタ領域が形成されており、そのエミッタ領域がボディ層によってドリフト層から分離されていてもよい。ダイオード素子領域では、第 2 導電型のカソード層と第 2 導電型のドリフト層と第 1 導電型のアノード層が順に積層されていてもよい。アノード層の表面からアノード層を貫通してドリフト層内に突出しているとともに絶縁

膜で囲まれている第2トレンチ電極が形成されていてもよい。第1トレンチ電極の開口部が形成されているボディ層の表面、および、第2トレンチ電極の開口部が形成されているアノード層の表面を観測したときに、ダイオード素子領域の単位面積あたりの第2トレンチ電極の開口部を形成する開口部境界線の合計長さが、IGBT素子領域の単位面積あたりの第1トレンチ電極の開口部を形成する開口部境界線の合計長さに比して長くされていてもよい。

[0008] 半導体装置が加熱されると、トレンチ全体に応力が発生し、トレンチ周囲の半導体領域に微小な結晶欠陥が形成される。このとき、応力は、トレンチと半導体領域との境界面を起点として発生する。本願に開示される半導体装置では、ダイオード素子領域の単位面積あたりに形成されている第2トレンチ電極の開口部境界線の合計長さが、IGBT素子領域の単位面積あたりに形成されている第1トレンチ電極の開口部境界線の合計長さに比して長くされている。よって、IGBT素子領域よりもダイオード素子領域の方が、トレンチと半導体領域との境界面の存在密度が高いため、より高密度で結晶欠陥が発生する。すなわち、ダイオード素子領域内のドリフト層の結晶欠陥数の方が、IGBT素子領域内のドリフト層の結晶欠陥数よりも多くなる。そして、結晶欠陥は、重金属をゲッタリング（捕獲・固着）する。よって、ダイオード素子領域は、IGBT素子領域よりも高密度で重金属をゲッタリングすることができる。これにより、IGBT素子領域よりもダイオード素子領域の方が、キャリアのライフタイムを短くすることができるため、ダイオード素子領域でのリカバリ損失を低減することができる。

[0009] また、本願に開示される半導体装置は、重金属を含む電極をさらに備え、ダイオード領域内の半導体層の少なくとも一部と電極とが接触していてもよい。重金属を含む電極と半導体層とが接触することによって、ダイオード領域内の半導体層に重金属を導入することができる。この方法では、イオン照射によって結晶欠陥を導入することでライフタイム制御領域を形成する場合に比して、イオン照射などの工程を行う必要がないため、ライフタイム制御

領域を形成する工程を簡略化することが可能となる。

[0010] また、本願に開示される半導体装置では、重金属を含む電極とダイオード素子領域内の半導体層とが接触する接触領域と、ＩＧＢＴ素子領域内のエミッタ領域との間の第１距離が、電極に含まれる重金属の拡散距離以上であってもよい。重金属は、電極と半導体層との接触領域を起点として、略同心円状に拡散する。また、重金属の拡散距離は、温度と物理定数で決まる。本願に開示される半導体装置では、ＩＧＢＴ素子領域内のエミッタ領域と接触領域との間の第１距離が、拡散距離以上であるため、エミッタ領域まで重金属が拡散してしまうことを防止できる。よって、エミッタ領域近傍に重金属が存在することでＩＧＢＴのオン抵抗が増加してしまう事態を防止することができる。

[0011] また、本願に開示される半導体装置では、第１距離が、ダイオード素子領域のカソード層の厚さとドリフト層の厚さの和によって定まる第２距離以上であってもよい。これにより、エミッタ領域まで重金属が拡散してしまうことを確実に防止できるため、ＩＧＢＴのオン抵抗が増加してしまう事態を防止できる。

[0012] また、本願に開示される半導体装置では、ダイオード領域内の半導体層と重金属を含む電極とが、重金属を拡散する性質を有する中間層を介して接触しており、中間層の厚さは、電極に含まれている重金属の拡散距離よりも小さくされていてもよい。中間層の例としては、シリコン酸化膜などが挙げられる。これにより、中間層が存在する場合においても、電極形成後の熱工程によって、重金属が中間層を通過することが可能となる。よって、半導体層内に重金属を十分に拡散させることができる。

[0013] また、本願に開示される半導体装置の製造方法は、同一半導体基板にＩＧＢＴ素子領域とダイオード素子領域が混在している半導体装置の製造方法である。重金属を含むウェハ保持台にウェハを接触させる接触工程と、接触工程の後に、ウェハを加熱する加熱工程と、を備える。これにより、ウェハ保持台とウェハの裏面とを接触させることによって、半導体層に重金属を導入

することができる。この製造方法では、イオン照射によって結晶欠陥を導入することでライフタイム制御領域を形成する場合に比して、イオン照射などの工程を行う必要がないため、ライフタイム制御領域を形成する工程を簡略化することが可能となる。

[0014] また、本願に開示される半導体装置の製造方法は、ＩＧＢＴ素子領域に第１トレンチ電極を形成する第１形成工程と、ダイオード素子領域に第２トレンチ電極を形成する第２形成工程と、をさらに備えていてもよい。第１形成工程と第２形成工程が行われたウェハを表面から観測したときに、ダイオード素子領域の単位面積あたりの第２トレンチ電極の開口部を形成する開口部境界線の合計長さが、ＩＧＢＴ素子領域の単位面積あたりの第１トレンチ電極の開口部を形成する開口部境界線の合計長さに比して長くされていてもよい。第１形成工程および第２形成工程は、加熱工程の前に行われてもよい。加熱工程によって、ウェハ裏面から導入された重金属が、半導体層内を拡散する。また、ＩＧＢＴ素子領域よりもダイオード素子領域の方が、トレンチと半導体領域との境界面の存在密度が高いため、より高密度で結晶欠陥が発生する。よって、ダイオード素子領域は、ＩＧＢＴ素子領域よりも高密度で重金属をゲッタリングすることができる。これにより、ＩＧＢＴ素子領域よりもダイオード素子領域の方が、キャリアのライフタイムを短くすることができるため、ダイオード素子領域でのリカバリ損失を低減することができる。

[0015] また、本願に開示される半導体装置の製造方法は、ウェハの裏面を研磨する研磨工程をさらに備えてもよい。研磨工程は、接触工程の前に行われてもよい。研磨工程を接触工程の前に行うことにより、ウェハ裏面に不純物を捕獲するためのゲッタリング層などが形成されている場合においても、研磨によりゲッタリング層が除去された状態で、重金属を導入することができる。よって、半導体層内に重金属を十分に拡散させることができる。

発明の効果

[0016] 本願に開示される半導体装置の製造方法によれば、ライフタイム制御領域

を所定範囲に備えている半導体装置の製造方法において、高い位置決め精度でライフタイム制御領域を形成することが可能となる。

図面の簡単な説明

- [0017] [図1]半導体装置 1 の平面図である。
- [図2]半導体装置 1 の一部断面図である。
- [図3]半導体装置 1 a の一部断面図である。
- [図4]半導体装置 1 b の一部断面図である。
- [図5]半導体装置 1 c の一部断面図である。
- [図6]半導体装置 1 の製造工程を説明する図である。
- [図7]半導体装置 1 の一部断面図である。
- [図8]半導体装置 1 の一部断面図である。
- [図9]半導体装置 1 d の一部断面図である。
- [図10]半導体装置 1 e の一部断面図である。
- [図11]半導体装置 1 f の平面図である。
- [図12]半導体装置 1 g の平面図である。
- [図13]半導体装置 1 h の平面図である。
- [図14]半導体装置 1 i の平面図である。
- [図15]半導体装置 1 j の一部断面図である。
- [図16]半導体装置 1 k の一部断面図である。
- [図17]半導体装置 1 m の一部断面図である。
- [図18]半導体装置 1 n の一部断面図である。
- [図19]半導体装置 1 p の上面図である。
- [図20]半導体装置 1 r の上面図である。

発明を実施するための形態

- [0018] 以下に説明する実施例の主要な特徴を列記しておく。

(特徴 1) 重金属を含む電極は、ダイオード素子領域内のアノード層の一部と接触している。

(特徴 2) 重金属を含む電極は、ダイオード素子領域内のカソード領域の一

部と接触している。

(特徴3) 第1トレンチ電極の深さに比して、第2トレンチ電極の深さが深くされている。

(特徴4) IGBT素子領域は、プレーナ型の電極を備えている。

(特徴5) ウェハ保持台は、搬送ステージである。

(特徴6) 重金属は、金、白金、銀、銅、クロム、カドミウム、水銀、亜鉛、ヒ素、マンガン、コバルト、ニッケル、モリブデン、タングステン等が用いられる。

実施例 1

[0019] 図1は、実施例1に係る半導体装置1の平面図である。半導体装置1は、IGBTとダイオードが同一半導体基板に混在している、逆導通型の半導体装置である。なお図1では、見易さのため、トレンチ上の絶縁膜や電極の表示を省略している。半導体装置1は、図1に示すように、外周104を有する半導体基板102を利用して製造されている。半導体基板102は、IGBT素子領域J1とダイオード素子領域J2が作り込まれているセルエリアと、そのセルエリアを取り囲む終端エリア107に区分されている。

[0020] ここで、セルエリアおよび終端エリア107の定義を説明する。セルエリアは、IGBT素子領域J1やダイオード素子領域J2を駆動するための電極が、半導体基板102の表面に形成されている領域である。このような電極の一例としては、第1電極5や第2電極6(図2参照)が挙げられる。一方、終端エリア107は、IGBT素子領域J1やダイオード素子領域J2を駆動するための電極が形成されていない領域である。図1の半導体装置1では、点線で囲まれた領域内(IGBT素子領域J1およびダイオード素子領域J2)には、電極(不図示)が形成されている。一方、点線で囲まれた領域外(終端エリア107)には、電極は形成されていない。なお、半導体基板102の表面に、フローティングされた電極が形成されている領域が存在する場合がある。これらの領域は、IGBT素子領域J1やダイオード素子領域J2を駆動するための電極ではないため、セルエリアには該当しない。

。また、セルエリアと終端エリア１０７の境界に、トレンチが形成されている場合や、不純物濃度が他の領域よりも高くされている領域が形成されている場合も存在するが、これらの領域もセルエリアには該当しない。

[0021] ＩＧＢＴ素子領域Ｊ１には、２本の第１トレンチ４１が、図１の上下方向に伸びるように形成されている。また、ダイオード素子領域Ｊ２には、３本の第２トレンチ４２が、図１の上下方向に伸びるように形成されている。図１に示すように、第１トレンチ４１および第２トレンチ４２の開口部は、矩形の閉ループ形状となっている。

[0022] ここで、ＩＧＢＴ素子領域Ｊ１の単位面積あたりの、第１トレンチ４１の開口部を形成する開口部境界線の合計長さを、長さＬ１と定義する。また、ダイオード素子領域Ｊ２の単位面積あたりの、第２トレンチ４２の開口部を形成する開口部境界線の合計長さを、長さＬ２と定義する。図１に示すように、ＩＧＢＴ素子領域Ｊ１の面積とダイオード素子領域Ｊ２の面積は、略同一とされている。また、ＩＧＢＴ素子領域Ｊ１内には２本の第１トレンチ４１が存在し、ダイオード素子領域Ｊ２内には３本の第２トレンチ４２が存在している。また、図１に示すように、第１トレンチ４１の開口部の面積と第２トレンチ４２の開口部の面積は、略同一とされている。よって、長さＬ２の方が、長さＬ１よりも長い状態である。換言すると、ダイオード素子領域Ｊ２の方が、ＩＧＢＴ素子領域Ｊ１よりも高密度にトレンチが形成されている状態である。

[0023] なお、セルエリア内に含まれるＩＧＢＴ素子領域Ｊ１やダイオード素子領域Ｊ２の数は、本実施形態の説明例に限られず、任意の数に設定することが可能である。また、ＩＧＢＴ素子領域Ｊ１に含まれる第１トレンチ４１の数や、ダイオード素子領域Ｊ２に含まれる第２トレンチ４２の数は、本実施形態の説明例に限られず、任意の数に設定することが可能である。

[0024] 図２は、図１のII-II線の一部断面図である。半導体装置１は、シリコンを材料とする半導体層２と、半導体層２の裏面２ｂに形成されている裏面電極３と、第１電極５と、第２電極６を備えている。第１電極５は、半導体層

2の表面2aに形成されている。また第1電極5には、トレンチ7が形成されている。第2電極6は、第1電極5の表面およびトレンチ7の内部に形成されている。よって、第2電極6は、ダイオード素子領域J2内の浅部2Uの一部と、接触面7aを介して接触している。第1電極5は、重金属を含んでいない電極である。第2電極6は、重金属を含んでいる電極である。重金属は、比重が4～5以上の金属元素であり、例えばNiが挙げられる。また第1電極5の材料の一例としては、Alが挙げられる。

[0025] 裏面電極3は、IGBT素子領域J1の裏面とダイオード素子領域J2の裏面に連続して伸びている。半導体層2は、浅部2Uと深部2Lを備えている。深部2Lは、p型のコレクタ領域80と、n型のカソード領域70を備えている。コレクタ領域80は、半導体層2の裏面2bのうち、IGBT素子領域J1の範囲に形成されている。カソード領域70は、裏面2bのうち、ダイオード素子領域J2の範囲に形成されている。前述した裏面電極3は、コレクタ領域80とカソード領域70に共通に接続されている。また、深部2Lは、n⁻型のドリフト層60を備えており、ドリフト層60はコレクタ領域80とカソード領域70の上部に共通に形成されている。

[0026] ドリフト層60には重金属62が含まれている。重金属62は、図2において白丸の記号で表されている。半導体装置1では、ダイオード素子領域J2のドリフト層60に含まれる重金属の密度が、IGBT素子領域J1のドリフト層60に含まれる重金属の密度に比して高くされている。これにより、ダイオード素子領域J2のドリフト層60の少なくとも一部の領域に、低ライフタイム領域61が形成されている。また、低ライフタイム領域61は、隣接する第2トレンチ42間に亘って伸びている。低ライフタイム領域61は、ドリフト層60の他の領域と比較して、重金属62を高濃度に含んでいる領域である。そして重金属62は、キャリアのライフタイムを短くする効果を有している。よって、低ライフタイム領域61におけるホールのライフタイムは、低ライフタイム領域61と同一深さにおけるIGBT素子領域J1内のドリフト層60におけるホールのライフタイムよりも短くなる。な

お、重金属 62 は、ドリフト層 60 内に必ずしも均等に分布している必要はなく、不均等に分布している場合においても低ライフタイム領域 61 としての効果を発揮する。

[0027] また、IGBT 素子領域 J1 にも重金属が含まれている場合がある。しかし、前述のように、ダイオード素子領域 J2 のドリフト層 60 に含まれる重金属の密度が、IGBT 素子領域 J1 のドリフト層 60 に含まれる重金属の密度に比して高くされていることから、IGBT 素子領域 J1 内の重金属を無視することが可能である。よって以後の図では、IGBT 素子領域 J1 中の重金属の表記（白丸の記号）を省略する。

[0028] 半導体層 2 には、複数本の第 1 トレンチ 41 および第 2 トレンチ 42 が形成されている。第 1 トレンチ 41 および第 2 トレンチ 42 の各々は、その長手方向を図 2 に示す奥行き方向に揃えて伸びている。また、各々のトレンチは、半導体層 2 の表面 2a から半導体層 2 の深さ方向に伸びている。第 1 トレンチ 41 内には、絶縁膜 14 に囲まれている状態で、第 1 トレンチ電極 11 が収容されている。第 2 トレンチ 42 内には、絶縁膜 14 に囲まれている状態で、第 2 トレンチ電極 12 が収容されている。IGBT 素子領域 J1 内の浅部 2U は、第 1 トレンチ 41 によって、複数個の p 型のボディ層 30 に区画されている。ダイオード素子領域 J2 内の浅部 2U は、第 2 トレンチ 42 によって、複数個の p 型のアノード層 31 に区画されている。

[0029] IGBT 素子領域 J1 内のボディ層 30 には、n⁺型のエミッタ領域 20 が備えられている。エミッタ領域 20 は、半導体層 2 の表面 2a の一部に露出するとともに、第 1 トレンチ 41 と接している。したがって、エミッタ領域 20 は、絶縁膜 14 を介して第 2 トレンチ電極 12 と対向している。また、エミッタ領域 20 は、ボディ層 30 によってドリフト層 60 から分離されている。ダイオード素子領域 J2 内のアノード層 31 は、半導体層 2 の表面 2a の一部に露出するとともに、第 2 トレンチ 42 と接している。

[0030] 半導体層 2 の表面 2a に形成されている第 1 電極 5 は、IGBT 素子領域 J1 の表面とダイオード素子領域 J2 の表面に連続して伸びている。IGB

T素子領域J 1では、第1電極5は、エミッタ領域20およびボディ層30と導通している。またダイオード素子領域J 2では、第1電極5は、アノード層31と導通している。第1トレンチ電極11および第2トレンチ電極12と第1電極5との間には絶縁膜10が形成されており、両者は電氣的に接続されていない。第1トレンチ電極11および第2トレンチ電極12は、第1電極5が形成されていない領域（図1の奥行き方向のいずれかの断面）で、図示していないゲート配線と接続されている。

[0031] これにより、逆導通IGBTとして機能する半導体装置1が構成されている。半導体装置1は、IGBT素子領域J 1で構成されるIGBTの一对の主電極間（コレクタ・エミッタ間）に、ダイオード素子領域J 2で構成されるダイオードが逆並列に接続されている回路として機能する。半導体装置1は、モータに代表されるような電気負荷を駆動するために用いられる。

[0032] 結晶欠陥について説明する。半導体装置1の製造工程中には、加熱工程が存在する。加熱工程では、第1トレンチ41および第2トレンチ42において、トレンチ内部の材料とトレンチ外部の材料との熱膨張率の差に起因して、トレンチ全体に熱応力が発生する。そして、トレンチ周囲の半導体領域に微小な結晶欠陥が形成される。

[0033] また、半導体装置1では、長さL2（ダイオード素子領域J 2の単位面積あたりの、第2トレンチ42の開口部境界線の合計長さ）が、長さL1（IGBT素子領域J 1の単位面積あたりの、第1トレンチ41の開口部境界線の合計長さ）に比して長くされている。そして、上述した熱応力は、トレンチと半導体領域との境界面を起点として発生するため、開口部境界線の合計長さが長い方が、より広い領域に熱応力が発生する。よって、IGBT素子領域J 1よりもダイオード素子領域J 2の方が、より高密度で結晶欠陥が発生する。すなわち、IGBT素子領域J 1内のドリフト層60の結晶欠陥数よりも、ダイオード素子領域J 2内のドリフト層60の結晶欠陥数の方を、多くすることができる。

[0034] 重金属62の導入について説明する。第2電極6は、ダイオード素子領域

J 2内の浅部2 Uの一部と、接触面7 aで接触している。これにより、接触面7 aを介して、ダイオード素子領域J 2内のドリフト層6 0に重金属6 2を導入することができる。また、結晶欠陥は、重金属6 2をゲッタリング（捕獲・固着）する性質を有している。そして、ダイオード素子領域J 2内のドリフト層6 0の結晶欠陥数の方が、I G B T素子領域J 1内のドリフト層6 0の結晶欠陥数よりも多くされているため、ダイオード素子領域J 2は、I G B T素子領域J 1よりも高密度で重金属6 2をゲッタリングすることができる。

[0035] 第2電極6と浅部2 Uとの接触面7 aの位置について説明する。図2の接触面7 aにおける、I G B T素子領域J 1側の端部位置を、位置P 1と定義する。また、I G B T素子領域J 1内のエミッタ領域2 0の、ダイオード素子領域J 2側の端部位置を、位置P 2と定義する。位置P 1と位置P 2との間の距離を、離反距離A 1と定義する。重金属6 2は、接触面7 aを起点として、浅部2 Uおよび深部2 L内に略同心円状に拡散する。このときの重金属6 2の拡散距離を、拡散距離A 2と定義する。

[0036] 拡散距離A 2は、下式（1）（アレニウスの関係式）で求められる。

$$A 2 = (D \times t)^{1/2} \cdots \text{式 (1)}$$

ここで、tは拡散時間、Dは拡散係数である。また、拡散係数Dは、下式（2）で求められる。

$$D = D 0 \times \exp(-E a / k \times T) \cdots \text{式 (2)}$$

ここで、D 0 (c m²/s)は拡散定数、E a (e V)は活性化エネルギー、k (e V/K)はボルツマン定数、T (K)は絶対温度、である。式（1）および式（2）により、重金属の拡散距離A 2は、第2電極6を形成した後の熱履歴と、物理定数により決定されることが分かる。

[0037] そして実施例1に係る半導体装置1では、離反距離A 1が、拡散距離A 2以上とされている。これにより、エミッタ領域2 0まで重金属6 2が拡散し、まうことを防止できる。よって、エミッタ領域2 0近傍に重金属6 2が存在してしまうことで、I G B T素子領域J 1のオン抵抗が増加してしまう事態

を防止することができる。

[0038] 例えば、重金属62がNiであり、第2電極6を形成した後の熱履歴が400℃、1時間である場合を考える。この場合、重金属62は約40μm拡散する計算になるため、離反距離A1を40μm程度以上とすればよい。

[0039] IGBT素子領域J1およびダイオード素子領域J2の定義を説明する。図3に、逆導通型の半導体装置1aの一部断面図を示す。図3の半導体装置1aにおいて、ドリフト層60（n型）と同一導電型の半導体領域（カソード領域70）が裏面電極3と接する領域を、コレクタショート領域C1と定義する。半導体装置1aの動作時には、図3の矢印Y1に示すように、ダイオード素子領域J2側のみならずIGBT素子領域J1側からも、コレクタショート領域C1に向かってキャリアが注入される。すなわち、IGBT素子領域J1もダイオードとして動作する。よって、IGBT素子領域J1とダイオード素子領域J2との境界を明確に特定することが困難である。

[0040] そこで、本願では、半導体装置を縦方向（図2～図5などの上下方向）に見たときに、コレクタショート領域（カソード領域70）が存在し、かつ、エミッタ領域20が存在しない領域を、ダイオード素子領域J2と定義する。図3の半導体装置1aでは、コレクタショート領域C1の全領域に亘って、その上方側にエミッタ領域20が存在しない。よって半導体装置1aでは、コレクタショート領域C1の全てを含む領域が、ダイオード素子領域J2となる。

[0041] また、図4に、半導体装置1bの一部断面図を示す。半導体装置1bにおいて、コレクタショート領域C1の一部の領域において、その上方側にエミッタ領域20が存在しない。よって、半導体装置1bでは、コレクタショート領域C1の一部の領域が、ダイオード素子領域J2となる。このように、本願の技術は、コレクタショート領域C1よりも狭い幅を有するダイオード素子領域J2を備えた半導体装置に対しても、適用可能である。

[0042] また、図5に、半導体装置1cの一部断面図を示す。半導体装置1cでは、IGBT素子領域J1内に、ダミートレンチ43が形成されている。ダミ

ートレンチ43は、エミッタ領域20が形成されていないトレンチである。ダミートレンチ43の垂直下方（図5の下側）には、コレクタ領域80が存在しており、コレクタショート領域C1は存在していない。よってダミートレンチ43は、ダイオード素子領域J2とはみなされない。なお、ダミートレンチの形態は、図5の形態に限られない。ダミートレンチには、ゲート電位に代えて、フローティング電位もしくはエミッタ電位がトレンチ電極に印加されるトレンチも含まれる。

[0043] 半導体装置1の動作を説明する。IGBT素子領域J1がオン状態となる場合を説明する。この場合、図2において、半導体装置1の裏面電極3に、第1電極5よりも高い電圧が印加される。また、第1トレンチ電極11および第2トレンチ電極12に、閾値以上のゲート電圧（ゲートオン電圧）が印加される。この場合には、IGBT素子領域J1で、第2トレンチ電極12に絶縁膜14を介して対向しているボディ層30がn型に反転して、n型チャネルが形成される。これにより、エミッタ領域20から流出した電子が、n型チャネルを介してドリフト層60に注入される。この結果、IGBT素子領域J1のコレクタ領域80からドリフト層60に向けて、ホールが移動する。ドリフト層60には電子とホールが注入されて伝導度変調現象が起こり、IGBT素子領域J1が、低いオン電圧でオン状態となる。そして、裏面電極3から第1電極5に電流が流れる。

[0044] また、ダイオード素子領域J2が導通状態となる場合を説明する。この場合、半導体装置1の第1電極5に、裏面電極3よりも高い順方向電圧が印加される。また、第1トレンチ電極11および第2トレンチ電極12には、ゲートオン電圧が印加されない。この場合には、ダイオード素子領域J2とIGBT素子領域J1の双方で、ボディ層30およびアノード層31側からドリフト層60側へ、ホールが流出する。その一方において、カソード領域70からドリフト層60に向けて、電子が移動する。その結果、ダイオード素子領域J2が導通状態になる。そして、第1電極5から裏面電極3に電流が流れる。

[0045] また、ダイオード素子領域 J 2 が導通状態から非導通状態となる場合を説明する。第 1 電極 5 に裏面電極 3 よりも高い順方向電圧が印加されている状態から、第 1 電極 5 の電圧を裏面電極 3 の電圧よりも低くすると、アノード層 3 1 側からドリフト層 6 0 側にホールが流出しなくなる。これにより、ダイオード素子領域 J 2 が非導通状態となる。ダイオード素子領域 J 2 が導通状態から非導通状態に移行する際に、ドリフト層 6 0 に注入されたホールがアノード層 3 1 に戻ろうとする。この現象に起因して、ダイオード素子領域 J 2 に、導通状態のときとは逆方向（裏面電極 3 から第 1 電極 5 側へ向かう方向）のリカバリ電流が流れようとする。ここで、図 2 の半導体装置 1 は、ダイオード素子領域 J 2 内のドリフト層 6 0 に、低ライフタイム領域 6 1 を備えている。これにより、ダイオード素子領域 J 2 のリカバリ動作時に、アノード層 3 1 に戻るホールの一部が、低ライフタイム領域 6 1 で消失する。よって、ダイオード素子領域 J 2 のリカバリ電流を低減化することができ、ダイオード素子領域 J 2 でのリカバリ損失を低減化することができる。

[0046] また、図 2 の半導体装置 1 では、I G B T 素子領域 J 1 には、低ライフタイム領域 6 1 が形成されていない。I G B T 素子領域 J 1 では、I G B T 素子領域 J 1 がオン状態のときにドリフト層 6 0 に存在するホールが消失し難く、伝導度変調が活発に行われる。I G B T 素子領域 J 1 のオン電圧は、低ライフタイム領域 6 1 が形成されていない場合と同様に低い。よって、図 2 の半導体装置 1 によると、I G B T 素子領域 J 1 のオン電圧を増大させることなくリカバリ損失を低減化することができる。

[0047] 以下に、本願の実施例 1 に係る半導体装置の効果を説明する。ダイオード素子領域 J 2 に選択的に結晶欠陥を導入する際に、例えば、イオン照射を用いる場合には、照射イオンの飛程や分布の制御が難しいため、結晶欠陥の分布制御を高精度に行うことが困難である。また、照射用マスクをウェハ表面に形成してイオン照射を行なう場合には、マスクの形成工程が必要であるため、製造コストが高くなってしまう。一方、実施例 1 に係る半導体装置では、トレンチの開口部境界線の合計長さを、I G B T 素子領域 J 1 に比してダ

イオード素子領域 J 2 の方を長くすることで、ダイオード素子領域 J 2 により高濃度で結晶欠陥を導入することができる。そして、トレンチを形成する際の形状等の制御は、照射イオンの飛程や分布の制御に比して高精度に行うことができる。よって、結晶欠陥の分布制御をより高精度に行うことができる。また、実施例 1 に係る半導体装置では、トレンチ電極を形成する工程と、欠陥を導入するための工程とを共用化することができる。よって、照射用マスクを形成する工程など、欠陥導入のための工程を別途備える必要を無くすることができるため、製造コストを抑えることが可能となる。

[0048] また、ライフタイムキラー（結晶欠陥）を、イオン照射によって分布させる場合には、照射イオンの飛程や分布に関するパラメータが多いことなどから、ライフタイムキラーの分布制御を高精度に行うことが困難である。一方、実施例 1 に係る半導体装置 1 では、ライフタイムキラー（重金属）を、熱拡散によって分布させる。すると、ライフタイムキラーの分布制御を、熱履歴と物理定数とにより行うことができる。よって、取り扱うパラメータが少ないため、ライフタイムキラーの分布制御をより高精度に行うことが可能となる。

[0049] また、実施例 1 に係る半導体装置では、ライフタイムキラーとして重金属を用いている。そして重金属は、結晶欠陥に比して、ライフタイムキラーとしての効果が高い。よって、ダイオード素子領域 J 2 でのリカバリ損失をより効果的に低減することができる。また、重金属は、半導体において通常用いられる不純物（例：ボロン（B）など）に比して、拡散係数が大きい。例えば、拡散層で使われるボロン（B）などは、加熱工程によりマイクロメートルオーダーで移動する。一方、重金属は、加熱工程によりミリメートルオーダーで移動する。トレンチ密度の制御により、I G B T 素子領域 J 1 に比してダイオード素子領域 J 2 により高密度に結晶欠陥を形成すれば、重金属はダイオード素子領域 J 2 により高密度にゲッタリングされる。よって、I G B T 素子領域 J 1 側に重金属が導入されてしまった場合においても、製造工程中の熱で重金属がダイオード素子領域 J 2 まで移動し、ダイオード素子

領域 J 2 の結晶欠陥に重金属がゲッタリングされる。すなわち、加熱工程によって、ダイオード素子領域 J 2 のドリフト層 6 0 に含まれる重金属の密度が、I G B T 素子領域 J 1 のドリフト層 6 0 に含まれる重金属の密度に比して高くなるように、重金属を移動させることができる。よってダイオード素子領域 J 2 に高精度に低ライフタイム領域を与えるため、ダイオード素子領域 J 2 を低リカバリ化できる。

[0050] また、実施例 1 に係る半導体装置では、重金属を含む第 2 電極 6 が、ダイオード素子領域 J 2 の一部と、接触面 7 a で接触した構造を有している。これにより、第 2 電極 6 を、重金属を導入するための部材としても使用することができる。よって、重金属を導入するための専用の部材を別途備える必要を無くすることができるため、製造コストを抑えることが可能となる。

[0051] また従来、ダイオード素子領域 J 2 において、トレンチの先端近傍に集中して結晶欠陥を形成する構成がある。しかし、トレンチの先端は電界が最も高くなる部位の一つである。よって、トレンチの先端近傍に集中して結晶欠陥を形成すると、リーク電流が増大する恐れや、高電界でキャリアが加速されアバランシェ破壊が発生しやすくなる恐れがある。一方、実施例 1 に係る半導体装置では、I G B T 素子領域 J 1 のトレンチ間隔に比してダイオード素子領域 J 2 のトレンチ間隔が狭くされている。よってダイオード素子領域 J 2 では、第 2 トレンチ 4 2 全体に発生する熱応力によって、第 2 トレンチ 4 2 の先端近傍のみならず、第 2 トレンチ 4 2 の周囲に広範囲に亘って結晶欠陥を形成することができる。これにより、リーク電流やアバランシェ破壊の発生を防止することが可能となる。

[0052] また、実施例 1 に係る半導体装置では、I G B T 素子領域 J 1 のトレンチ間隔に比して、ダイオード素子領域 J 2 のトレンチ間隔の方が狭くされている。よって、ダイオード素子領域 J 2 の方が、隣接するトレンチ間で空乏層が繋がりやすくなっているため、トレンチ先端の電界を上がりにくくすることができる。これにより、基板抵抗等を用いることなく、I G B T 素子領域 J 1 の耐圧とダイオード素子領域 J 2 の耐圧とを個別に調整することができ

る。すなわち、ＩＧＢＴ素子領域Ｊ１の耐圧に比して、ダイオード素子領域Ｊ２の耐圧をより高くすることができる。よって、アバランシェ耐量（破壊耐量）（熱マス）を確保しつつ、ダイオード素子領域Ｊ２の面積を縮小することが可能となるため、チップサイズの小型化が実現できる。

実施例 ２

[0053] 本願に係る半導体装置の製造方法を、図６のフロー図と、図７および図８の要部断面図を参照して説明する。図６のステップＳ１１において、ＩＧＢＴ素子領域Ｊ１およびダイオード素子領域Ｊ２に、ウェハ表面側からトレンチが形成される。このとき、ダイオード素子領域Ｊ２に形成される第２トレンチ４２の形成密度が、ＩＧＢＴ素子領域Ｊ１に形成される第１トレンチ４１の形成密度よりも高くされる。また、トレンチの形成は、ウェハ裏面に重金属ゲッタリング層が存在する状態で行われる。ゲッタリング層とは、重金属等の不純物を捕獲するための層である。ゲッタリング層により、デバイス活性領域の重金属汚染を防止することができる。なお、ウェハ表面に素子構造を形成する工程は、従来公知の工程を用いることができるため、ここでは説明を省略する。

[0054] ステップＳ１２において、ウェハ表面に表面保護テープが貼付される。これにより、ウェハ表面側をステージ等に接触させることができるため、ウェハ裏面側を表出させるようにウェハをステージ上に載置することが可能となる。ステップＳ１３において、ウェハの裏面研磨が行われる。これにより、ウェハ裏面に形成されていた重金属ゲッタリング層が除去される。ステップＳ１４において、ウエットエッチングが行われ、ウェハの研磨面が洗浄される。また、ウェハ裏面からイオン打ち込みが行われることで、カソード領域７０およびコレクタ領域８０（図２）が形成される。

[0055] ステップＳ１５において、表面保護テープの剥離工程が行われる。剥離工程では、図７に示すように、ウェハ２０１の裏面２０２がステージ２１１の表面２１２に接触するように、ウェハ２０１がステージ２１１上に載置される。また、ステージ２１１において、ウェハ２０１の裏面２０２と接触する

部分は、重金属を含む材料で形成されている。これにより図 7 に示すように、ウェハ 201 の裏面 202 とステージ 211 の表面 212 との接触部を介して、ステージ 211 の重金属 262 がウェハ 201 内に導入される。なお、重金属 262 は、図 7 において白丸の記号で表されている。

[0056] ステップ S 16 において、加熱工程が行われる。加熱工程により、ウェハ 201 内の重金属 262 が拡散する。また、前述したステップ S 11 によるトレンチ密度の制御により、ダイオード素子領域 J 2 により高い密度で結晶欠陥が形成されている。よって図 8 に示すように、重金属 262 は、ダイオード素子領域 J 2 側により高密度にゲッタリングされる。すなわち、加熱工程によって、ダイオード素子領域 J 2 のドリフト層 60 に含まれる重金属の密度が、I G B T 素子領域 J 1 のドリフト層 60 に含まれる重金属の密度に比して高くなるように、重金属 262 を移動させることができる。また、加熱工程により、ウェハ裏面のイオン注入が行われた領域（カソード領域 70、コレクタ領域 80）の活性化を行うことができる。

[0057] 以下に、本願の実施例 2 に係る半導体装置の製造方法の効果を説明する。従来、ライフタイムキラー（炭素や酸素等）を導入するために、打ち込み工程などの別工程を必要とする場合があった。一方、実施例 2 に係る製造方法では、表面保護テープの剥離工程（ステップ S 15）において、重金属材料を用いたステージをウェハに接触させる。これにより、表面保護テープの剥離工程において、ライフタイムキラーである重金属を、ウェハ内に自動的に導入することができる。よって、ライフタイムキラーを導入するための専用の工程を別途備える必要を無くすることができるため、製造コストを抑えることが可能となる。

[0058] また、実施例 2 に係る製造方法では、重金属材料を用いたステージにウェハを接触させる工程（ステップ S 15）の後に、加熱工程（ステップ S 16）が備えられている。これにより、ステージから導入された重金属を拡散させ、微小欠陥にゲッタリングさせることができる。よって、加熱工程によって、ダイオード素子領域 J 2 のドリフト層 60 に含まれる重金属の密度が、

I G B T素子領域 J 1 のドリフト層 6 0 に含まれる重金属の密度に比して高くなるように、重金属を移動させることができる。

[0059] また、実施例 2 に係る製造方法では、ウェハ裏面にゲッタリング層が形成されている場合においても、ウェハを裏面研磨する工程（ステップ S 1 3）によりゲッタリング層が除去された状態で、重金属をウェハ内に導入することができる。よって、半導体層内に重金属を十分に拡散させることができる。

[0060] 以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。

[0061] <実施例 1 の変形例>

実施例 1 に係る半導体装置の変形例を、以下に説明する。図 9 に、半導体装置 1 d の一部断面図を示す。半導体装置 1 d は、I G B T素子領域 J 1 内の第 1 トレンチ 4 1 の深さ B 1 に比して、ダイオード素子領域 J 2 内の第 2 トレンチ 4 2 の深さ B 2 が深くされている点が、半導体装置 1（図 2）と異なっている。これにより、I G B T素子領域 J 1 よりもダイオード素子領域 J 2の方が、深さ方向についても、より広い領域に熱応力を発生させることができる。よって、ダイオード素子領域 J 2 に、より高密度で結晶欠陥を形成することができる。

[0062] また図 1 0 に、半導体装置 1 e の一部断面図を示す。半導体装置 1 e は、I G B T素子領域 J 1 がプレーナ型の第 1 電極 1 1 e を備えている点が、半導体装置 1（図 2）と異なっている。第 1 電極 1 1 e は、絶縁膜 1 4 e に囲まれている状態で、半導体層 2 の表面 2 a 上に形成されている。エミッタ領域 2 0 e は、一部が半導体層 2 の表面 2 a に露出するとともに、一部が第 1 電極 1 1 e と接している。これにより、I G B T素子領域 J 1 にトレンチが形成されず、ダイオード素子領域 J 2 にのみトレンチが形成されている構造とすることができる。よって、ダイオード素子領域 J 2 にのみトレンチによる結晶欠陥を形成することができるため、I G B T素子領域 J 1 よりもダイ

オード素子領域 J 2 の方に、さらに高密度で結晶欠陥を発生させることができる。

[0063] また、実施例 1 では、図 1 の平面図に示すように、第 1 トレンチ 4 1 および第 2 トレンチ 4 2 をストライプ状に配置する場合を説明したが、この形態に限られない。トレンチの配置は、以下の半導体装置 1 f (図 1 1) ないし半導体装置 1 i (図 1 4) の例に示すように、様々な構成とすることができる。なお、図 1 1 ないし図 1 4 では、トレンチ部分がハッチングで示されている。そして、半導体装置 1 f ないし 1 i では、ダイオード素子領域 J 2 の方が、I G B T 素子領域 J 1 よりも高密度にトレンチが形成されている。

[0064] 図 1 1 に示す半導体装置 1 f は、トレンチがドット形状に配置されている例である。半導体装置 1 f では、第 1 トレンチ 4 1 f および第 2 トレンチ 4 2 f の開口部が、円形状とされている。そして、I G B T 素子領域 J 1 内には 4 つの第 1 トレンチ 4 1 f が形成され、ダイオード素子領域 J 2 内には 9 つの第 2 トレンチ 4 2 f が形成されている。

[0065] 図 1 2 に示す半導体装置 1 g は、トレンチが格子形状に配置されている例である。そして、ダイオード素子領域 J 2 の方が、I G B T 素子領域 J 1 よりも格子の密度が高くされている。よって、第 2 トレンチ 4 2 g の開口部境界線の合計長さが、第 1 トレンチ 4 1 g の開口部境界線の合計長さに比して長い状態である。

[0066] 図 1 3 に示す半導体装置 1 h は、ドット形状の第 1 トレンチ 4 1 f (図 1 1) と、格子形状の第 2 トレンチ 4 2 g (図 1 2) とが組み合わされて配置されている例である。

[0067] 図 1 4 に示す半導体装置 1 i は、トレンチが不連続な格子形状に配置されている例である。そして、ダイオード素子領域 J 2 の方が、I G B T 素子領域 J 1 よりも格子の密度が高くされている。よって、第 2 トレンチ 4 2 i の開口部境界線の合計長さが、第 1 トレンチ 4 1 i の開口部境界線の合計長さに比して長い状態である。

[0068] また、離反距離 A 1 (図 2) の決定方法は、拡散距離 A 2 に基づく方法に

限られない。例えば、離反距離 A 1 が、ダイオード素子領域 J 2 のアノード層 3 1 の厚さとドリフト層 6 0 の厚さの和によって定まる距離 A 3（図 2）以上であるように決定されてもよい。これにより、I G B T 素子領域 J 1 のエミッタ領域 2 0 まで重金属が拡散してしまうことを防止できるため、I G B T 素子領域 J 1 のオン抵抗が増加してしまう事態を防止できる。

[0069] また、重金属を含んだ第 2 電極の配置形態は、図 2 の例に限られない。図 1 5 に示す半導体装置 1 j では、第 2 電極 6 j は、裏面電極 3 の表面およびトレンチ 8 の内部に形成されている。よって、第 2 電極 6 j は、ダイオード素子領域 J 2 内のカソード領域 7 0 の一部と、接触面 8 a を介して接触している。また、図 1 6 に示す半導体装置 1 k では、第 2 電極 6 k は、第 1 電極 5 の空洞部 9 の内部に形成されている。よって第 2 電極 6 k は、半導体装置 1 k の表面に露出していない状態である。また第 2 電極 6 k は、ダイオード素子領域 J 2 内の浅部 2 U の一部と、接触面 9 a を介して接触している。

[0070] 図 1 7 に示す半導体装置 1 m では、第 2 電極 6 m は、ダイオード素子領域 J 2 内の第 1 電極 5 の表面およびトレンチ 5 1 の内部に形成されている。そして第 2 電極 6 m は、ダイオード素子領域 J 2 内の浅部 2 U の一部と、接触面 5 1 a を介して接触している。図 1 8 に示す半導体装置 1 n では、第 2 電極 6 n は、ダイオード素子領域 J 2 内の裏面電極 3 の表面およびトレンチ 5 2 の内部に形成されている。そして第 2 電極 6 n は、ダイオード素子領域 J 2 内のカソード領域 7 0 の一部と、接触面 5 2 a を介して接触している。

[0071] また、本願の半導体装置では、ダイオード素子領域 J 2 のドリフト層 6 0 に含まれる重金属の密度が、I G B T 素子領域 J 1 のドリフト層 6 0 に含まれる重金属の密度に比して高くされていることが重要である。従って、ダイオード素子領域 J 2 内のドリフト層 6 0 内に、結晶欠陥を必ずしも導入する必要はない。よって、図 1 6 ないし図 1 8 に示すように、ダイオード素子領域 J 2 にトレンチを形成しない態様とすることも可能である。

[0072] また、半導体装置の表面における、第 2 電極、I G B T 素子領域 J 1、ダイオード素子領域 J 2 等の配置形態は、様々な形態であってよい。図 1 9 に

、分離型の逆導通型の半導体装置 1 p の上面図を示す。分離型の半導体装置とは、I G B T 素子領域 J 1 とダイオード素子領域 J 2 とが、それぞれ 1 つの領域にまとめて形成されている半導体装置である。ダイオード素子領域 J 2 内には、重金属を含んでいる第 2 電極と接触する接触面 5 3 が、2 つ形成されている。また I G B T 素子領域 J 1 内には、複数のエミッタ領域 2 0 p が形成されている。ここで、接触面 5 3 とエミッタ領域 2 0 p との最短距離を離反距離 A 1 1 と定義すると、離反距離 A 1 1 は、前述した拡散距離 A 2 や距離 A 3 以上とされていることが好ましい。なお、接触面 5 3 やエミッタ領域 2 0 p の形状は多様であってよく、例えばドット形状やストライプ形状であってもよいし、各種形状が混在していても良い。

[0073] 図 2 0 に、混在型の逆導通型の半導体装置 1 r の上面図を示す。混在型の半導体装置とは、I G B T 素子領域 J 1 とダイオード素子領域 J 2 とが、それぞれ複数の領域に分かれている半導体装置である。半導体装置 1 r では、3 つの I G B T 素子領域 J 1 と 2 つのダイオード素子領域 J 2 とが、交互に並んで配置されている。ダイオード素子領域 J 2 の各々には、重金属を含んでいる第 2 電極と接触する接触面 5 4 が、3 つ形成されている。また I G B T 素子領域 J 1 内には、エミッタ領域 2 0 r が形成されている。ここで、接触面 5 4 とエミッタ領域 2 0 r との最短距離を離反距離 A 2 1 と定義すると、離反距離 A 2 1 は、前述した拡散距離 A 2 や距離 A 3 以上とされていることが好ましい。

[0074] また、重金属を含む第 2 電極として、他の用途に用いられる電極を流用することが可能である。例えばモールド実装においては、はんだと素子の間に、共晶をとるための N i を含んだ電極が必要となる。この場合、A 1 により形成されている電極（図 2 の第 1 電極 5 に相当）の表面に、N i により形成されている電極（図 2 の第 2 電極 6 に相当）が形成される。これにより、重金属を導入するための専用の電極を別途形成する必要を無くすることができるため、製造コストを抑えることが可能となる。なお、N i により形成されている電極は、メッキやスパッタなど、各種の方法によって形成することがで

きる。

[0075] また、図2、図7、図15－図18において、重金属を含む第2電極は、ダイオード素子領域J2内の半導体層と中間層を介して接触する形態であってもよい。中間層は、重金属を拡散する性質を有する層である。また中間層の厚さは、電極に含まれている重金属の拡散距離A2よりも小さくされている。中間層の例としては、シリコン酸化膜などが挙げられる。これにより、自然酸化膜などの中間層が存在する場合においても、電極形成後の加熱工程によって、半導体層内に重金属を十分に拡散させることができる。

[0076] また、第2電極に含まれる重金属は、比重が4以上の金属であればよい。例えば、鉄、鉛、金、白金、銀、銅、クロム、カドミウム、水銀、亜鉛、ヒ素、マンガ、コバルト、ニッケル、モリブデン、タングステン、錫、ビスマス、ウラン、プルトニウムなどがある。

[0077] <実施例2の変形例>

実施例2に係る半導体装置の変形例を、以下に説明する。図6のステップS13において裏面研磨が行われた後において、重金属導入用の搬送ステージを使用する形態であってもよい。当該搬送ステージは、ウェハの裏面の全面と接触する保持面を備える、全面保持ステージである。また保持面は、重金属を含む材料で形成されている。これにより、ウェハの搬送時において、保持面とウェハ裏面とを接触させることで、ウェハ内に重金属を導入することができる。また、ウェハの全面を保持することでウェハに反りやたわみを発生させにくくすることができるため、大口径ウェハや薄化されたウェハを確実に搬送することが可能となる。なお、重金属導入用の搬送ステージを使用するタイミングは、ウェハ裏面の重金属ゲッタリング層が除去されてから、熱工程による重金属ゲッタリングが完了するまでの間であれば、何れのタイミングでもよい。

[0078] 以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず特許請求の範囲を限定するものではない。また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するも

のであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書又は図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

符号の説明

[0079] 1 : 半導体装置、30 : ボディ層、31 : アノード層、60 : ドリフト層、62 : 重金属、J1 : IGBT素子領域、J2 : ダイオード素子領域

請求の範囲

[請求項1] 同一半導体基板に I G B T 素子領域とダイオード素子領域が混在している半導体装置であり、

I G B T 素子領域は、第2導電型のドリフト層と第1導電型のボディ層を備えており、

ダイオード素子領域は、第2導電型のドリフト層と第1導電型のアノード層を備えており、

ダイオード素子領域のドリフト層に含まれる重金属の密度が、I G B T 素子領域のドリフト層に含まれる重金属の密度に比して高いことを特徴とする半導体装置。

[請求項2] I G B T 素子領域では、第1導電型のコレクタ層と第2導電型のドリフト層と第1導電型のボディ層が順に積層されており、

ボディ層の表面からボディ層を貫通してドリフト層内に突出しているとともに絶縁膜で囲まれている第1トレンチ電極が形成されており、

その絶縁膜を介して第1トレンチ電極に接しているとともに半導体基板の表面に臨む範囲に第2導電型のエミッタ領域が形成されており、そのエミッタ領域がボディ層によってドリフト層から分離されており、

ダイオード素子領域では、第2導電型のカソード層と第2導電型のドリフト層と第1導電型のアノード層が順に積層されており、

アノード層の表面からアノード層を貫通してドリフト層内に突出しているとともに絶縁膜で囲まれている第2トレンチ電極が形成されており、

第1トレンチ電極の開口部が形成されているボディ層の表面、および、第2トレンチ電極の開口部が形成されているアノード層の表面を観測したときに、ダイオード素子領域の単位面積あたりの第2トレンチ電極の開口部を形成する開口部境界線の合計長さが、I G B T 素子

領域の単位面積あたりの第1トレンチ電極の開口部を形成する開口部境界線の合計長さに比して長くされていることを特徴とする請求項1に記載の半導体装置。

[請求項3] 重金属を含む電極をさらに備え、
ダイオード領域内の半導体層の少なくとも一部と電極とが接触していることを特徴とする請求項1または2に記載の半導体装置。

[請求項4] 重金属を含む電極とダイオード素子領域内の半導体層とが接触する接触領域と、IGBT素子領域内のエミッタ領域との間の第1距離が、電極に含まれる重金属の拡散距離以上であることを特徴とする請求項3に記載の半導体装置。

[請求項5] 第1距離が、ダイオード素子領域のカソード層の厚さとドリフト層の厚さの和によって定まる第2距離以上であることを特徴とする請求項4に記載の半導体装置。

[請求項6] ダイオード領域内の半導体層と重金属を含む電極とが、重金属を拡散する性質を有する中間層を介して接触しており、
中間層の厚さは、電極に含まれている重金属の拡散距離よりも小さくされていることを特徴とする請求項3ないし5の何れか1項に記載の半導体装置。

[請求項7] 同一半導体基板にIGBT素子領域とダイオード素子領域が混在している半導体装置であり、

IGBT素子領域では、第1導電型のコレクタ層と第2導電型のドリフト層と第1導電型のボディ層が順に積層されており、

ボディ層の表面からボディ層を貫通してドリフト層内に突出しているとともに絶縁膜で囲まれている第1トレンチ電極が形成されており、

その絶縁膜を介して第1トレンチ電極に接しているとともに半導体基板の表面に臨む範囲に第2導電型のエミッタ領域が形成されており、そのエミッタ領域がボディ層によってドリフト層から分離されてお

り、

ダイオード素子領域では、第2導電型のカソード層と第2導電型のドリフト層と第1導電型のアノード層が順に積層されており、

アノード層の表面からアノード層を貫通してドリフト層内に突出しているとともに絶縁膜で囲まれている第2トレンチ電極が形成されており、

第1トレンチ電極の開口部が形成されているボディ層の表面、および、第2トレンチ電極の開口部が形成されているアノード層の表面を観測したときに、ダイオード素子領域の単位面積あたりの第2トレンチ電極の開口部を形成する開口部境界線の合計長さが、IGBT素子領域の単位面積あたりの第1トレンチ電極の開口部を形成する開口部境界線の合計長さに比して長くされていることを特徴とする半導体装置。

[請求項8] 同一半導体基板にIGBT素子領域とダイオード素子領域が混在している半導体装置の製造方法であって、

重金属を含むウェハ保持台にウェハを接触させる接触工程と、
接触工程の後に、ウェハを加熱する加熱工程と、
を備えることを特徴とする半導体装置の製造方法。

[請求項9] IGBT素子領域に第1トレンチ電極を形成する第1形成工程と、
ダイオード素子領域に第2トレンチ電極を形成する第2形成工程と

、

をさらに備え、

第1形成工程と第2形成工程が行われたウェハを表面から観測したときに、ダイオード素子領域の単位面積あたりの第2トレンチ電極の開口部を形成する開口部境界線の合計長さが、IGBT素子領域の単位面積あたりの第1トレンチ電極の開口部を形成する開口部境界線の合計長さに比して長くされており、

第1形成工程および第2形成工程は、加熱工程の前に行われること

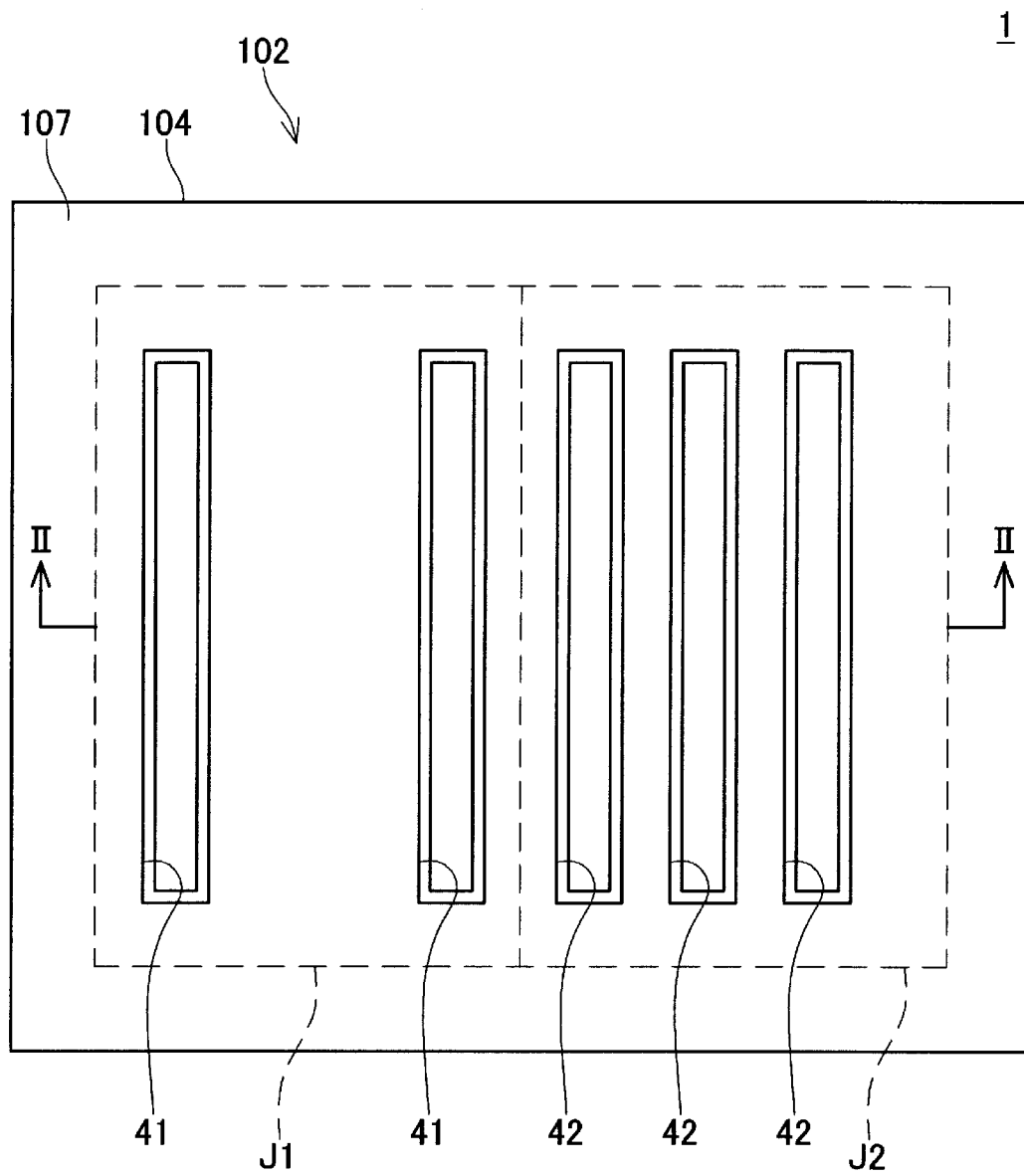
を特徴とする請求項 8 に記載の製造方法。

[請求項10]

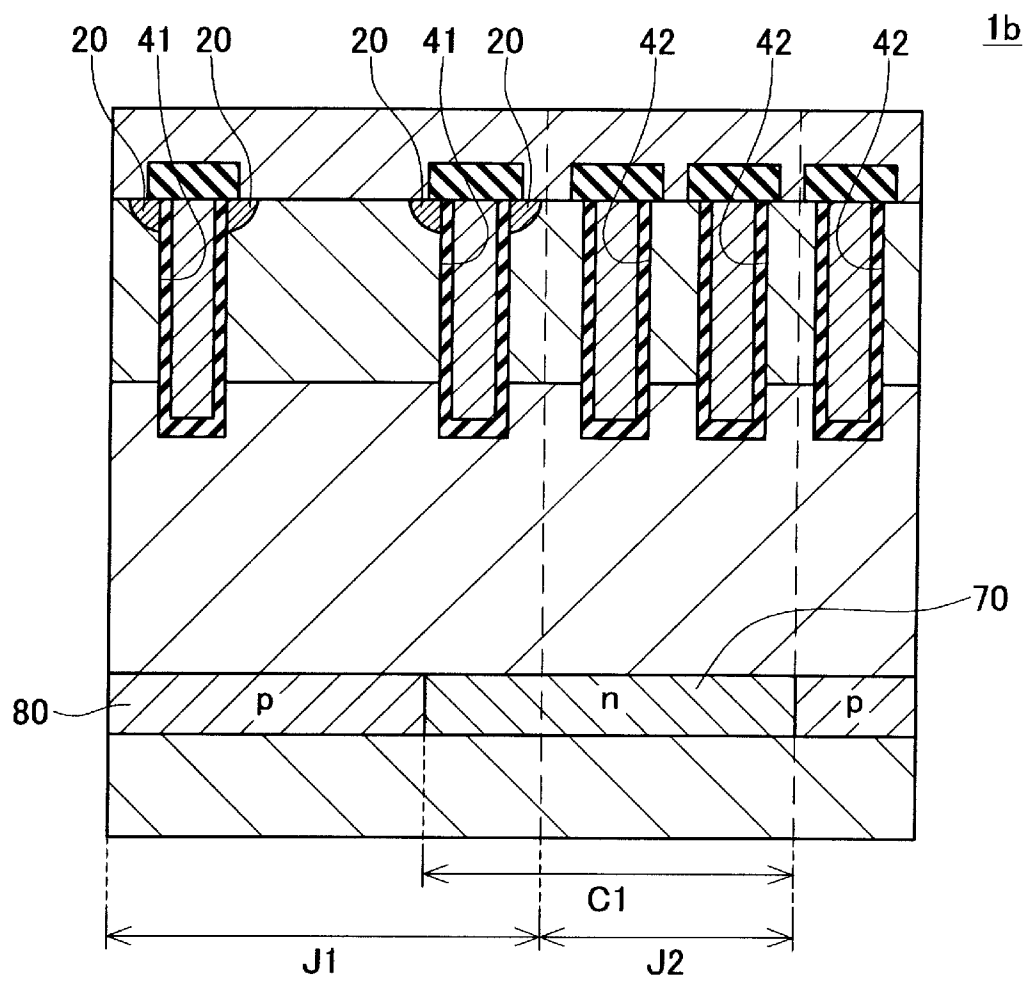
ウェハの裏面を研磨する研磨工程をさらに備え、

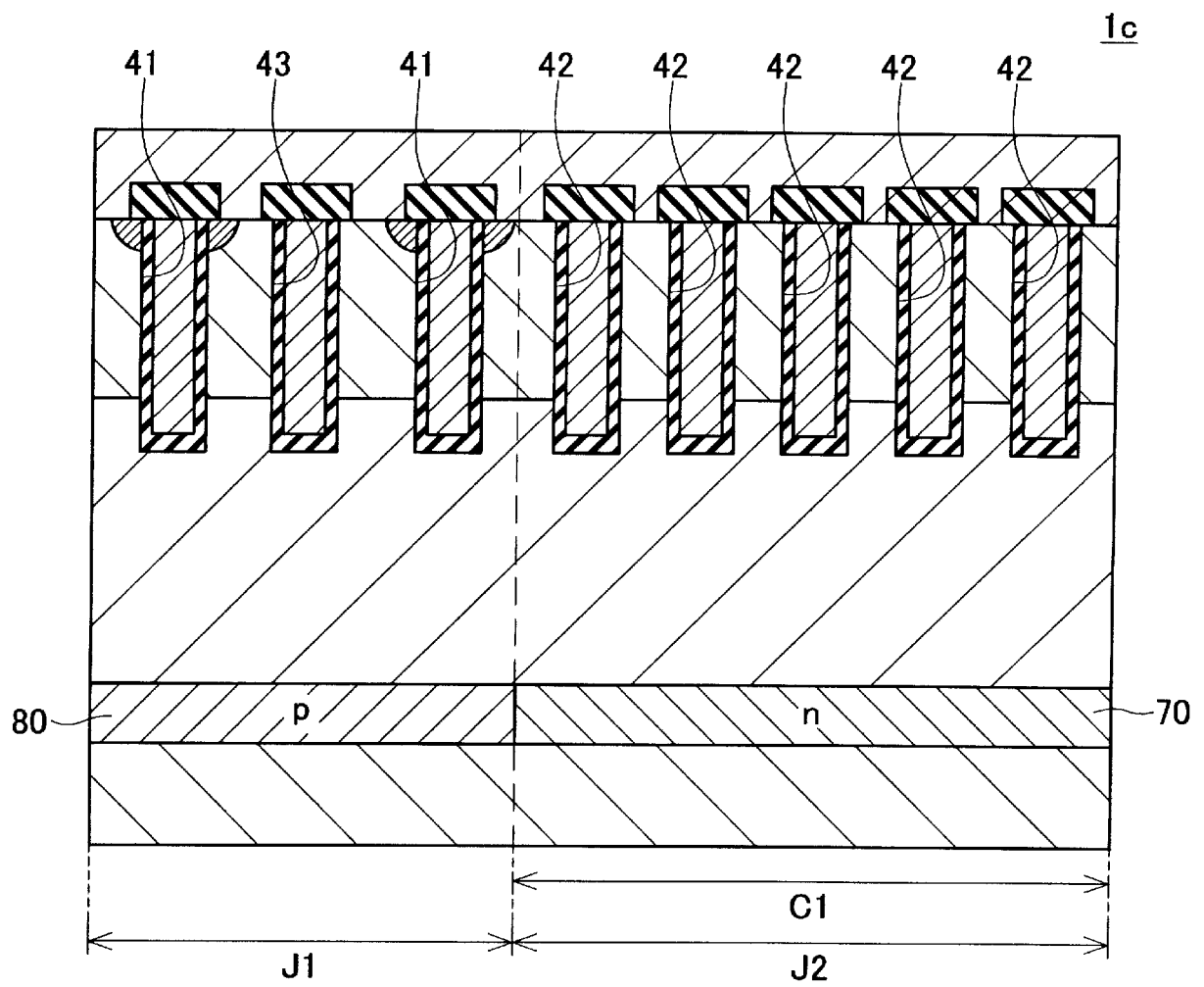
研磨工程は、接触工程の前に行われることを特徴とする請求項 8 または 9 に記載の製造方法。

[図1]

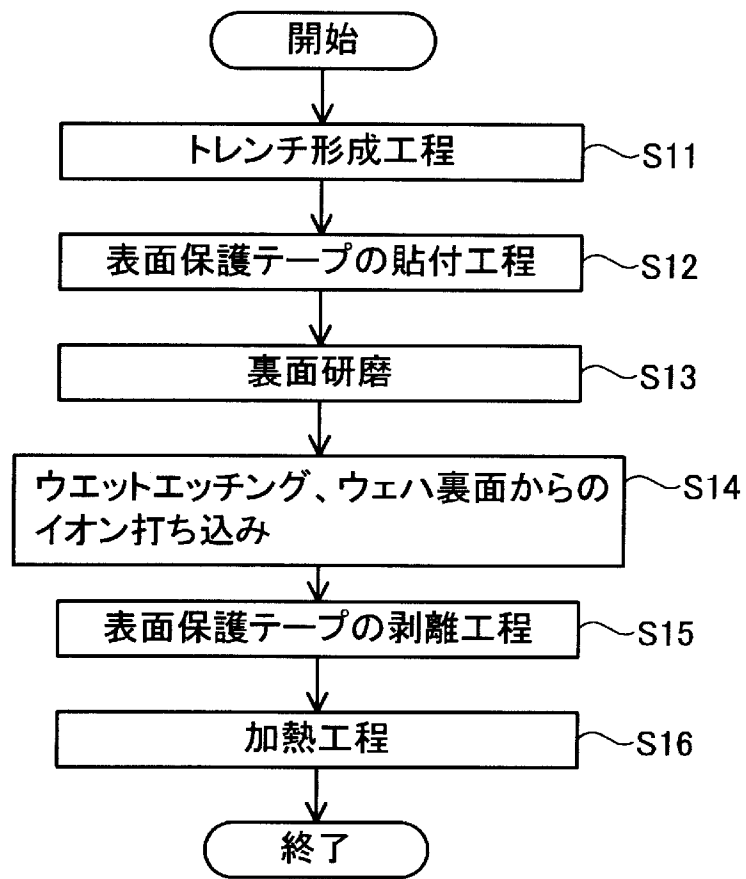


[図4]





[図6]



[図7]

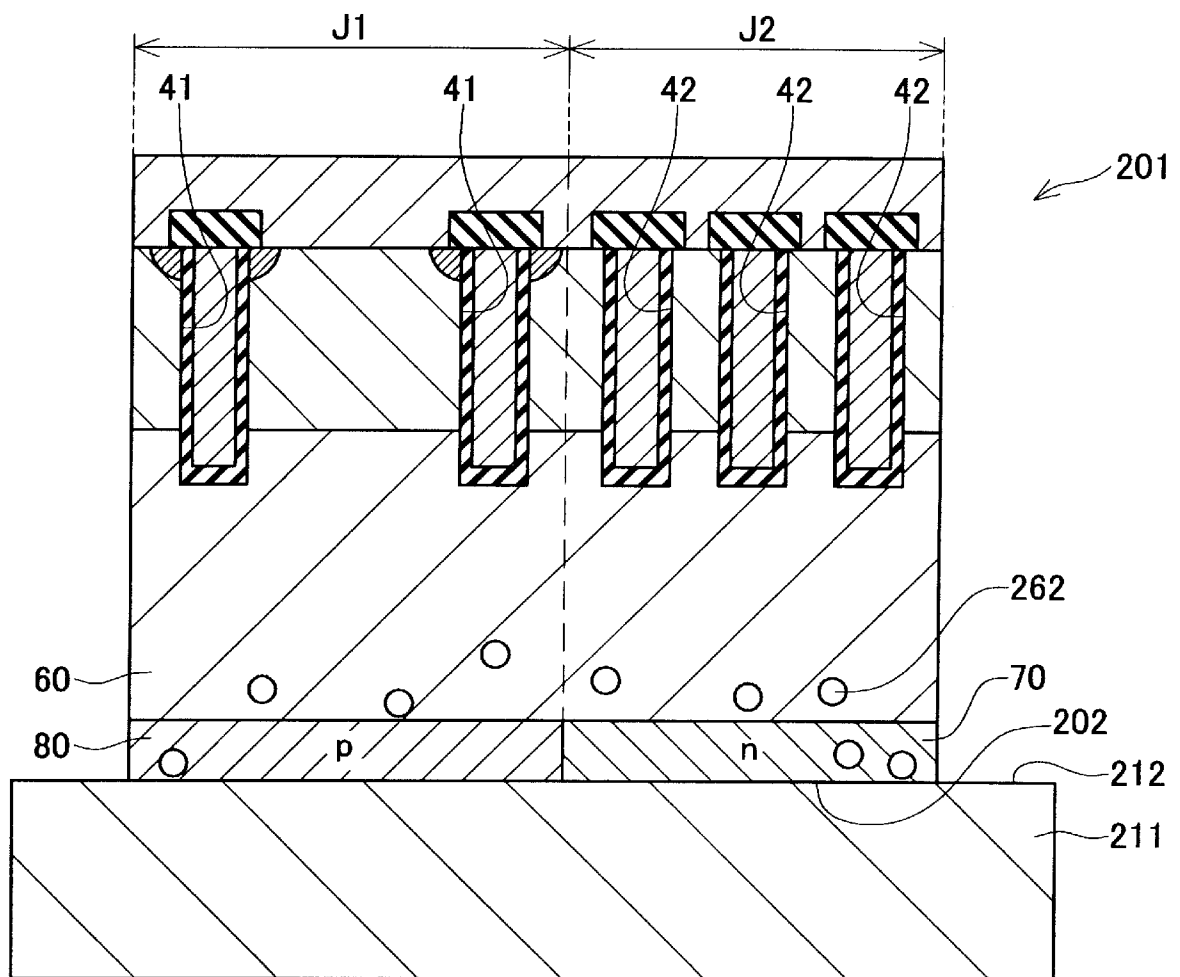
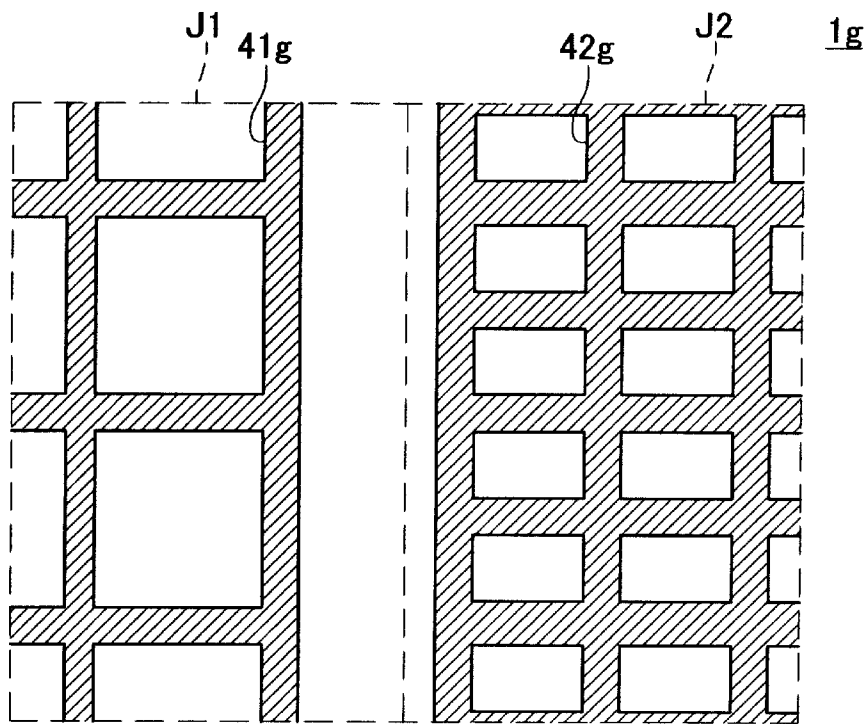


Figure 1d is a cross-sectional view of a semiconductor device. It shows a substrate with a p-n junction, labeled 'p' for the p-type region and 'n' for the n-type region. A vertical dashed line indicates the junction position. On the p-type side, there are two vertical structures, each labeled '41'. On the n-type side, there are three vertical structures, each labeled '42'. The structures 41 and 42 are shown in cross-section with diagonal hatching. The height of the structures 41 is indicated by dimension 'B1', and the height of the structures 42 is indicated by dimension 'B2'. The width of the p-type region is indicated by dimension 'J1', and the width of the n-type region is indicated by dimension 'J2'. The overall width of the device is indicated by dimension '1d'.

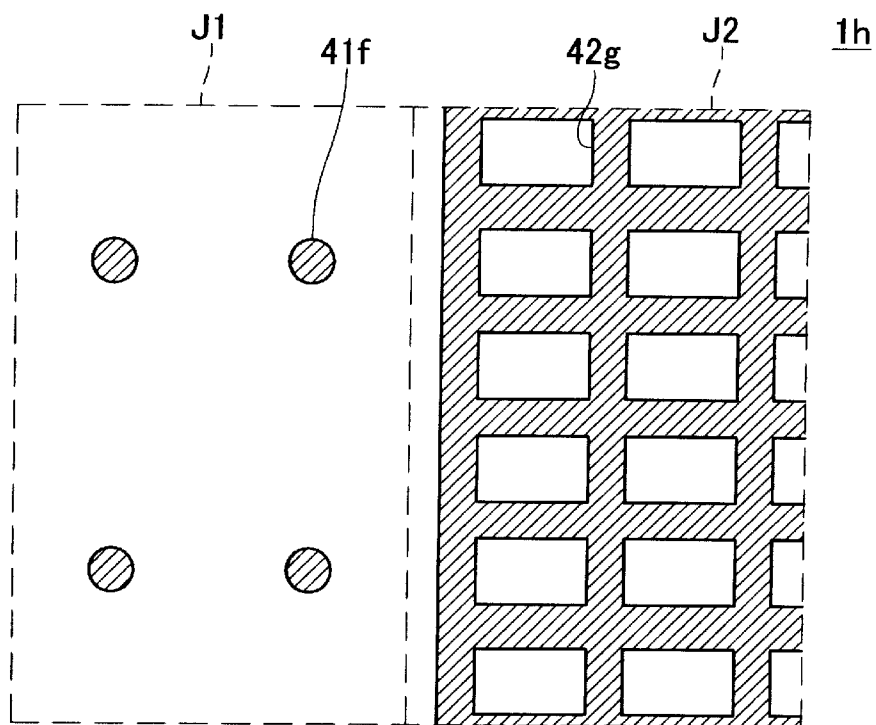
Figure 1e is a cross-sectional view of a semiconductor device. It shows a substrate with a p-n junction. The p-region is labeled 'p' and the n-region is labeled 'n'. A layer 2a is formed on the surface. Under layer 2a, there are regions 20e, 14e, and 11e. To the right, there are three vertical structures labeled 42. A dashed vertical line separates the left and right portions of the device. The left portion is labeled J1 and the right portion is labeled J2. A bracket on the right side indicates a region containing 2U and 2L. The entire device is labeled 1e.

The diagram shows a 2x2 grid of cells, each containing a shaded circle. The cells are labeled as follows: the top-left cell is labeled 'J1', the top-right cell is labeled '41f', the bottom-left cell is labeled '42f', and the bottom-right cell is labeled 'J2'. A label '1f' is positioned to the right of the grid, with a dashed line pointing to the right edge of the grid.

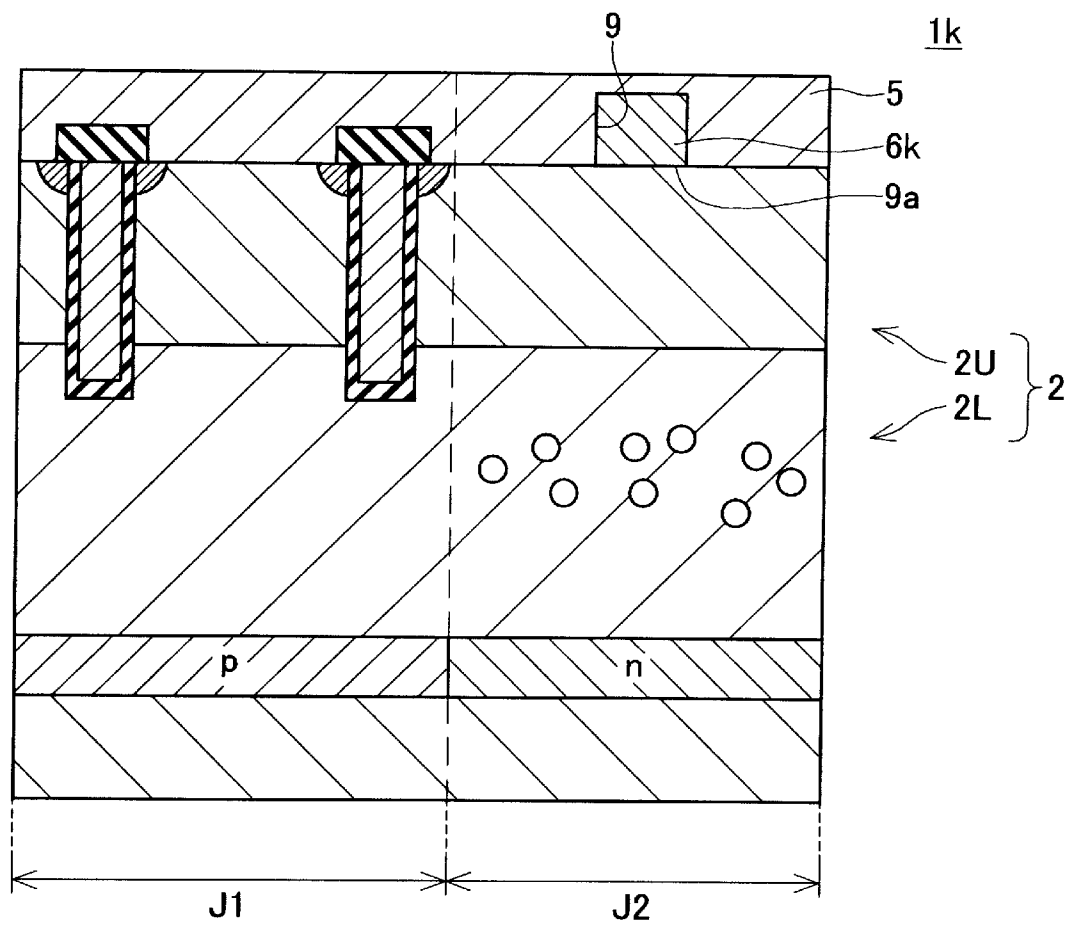
[図12]



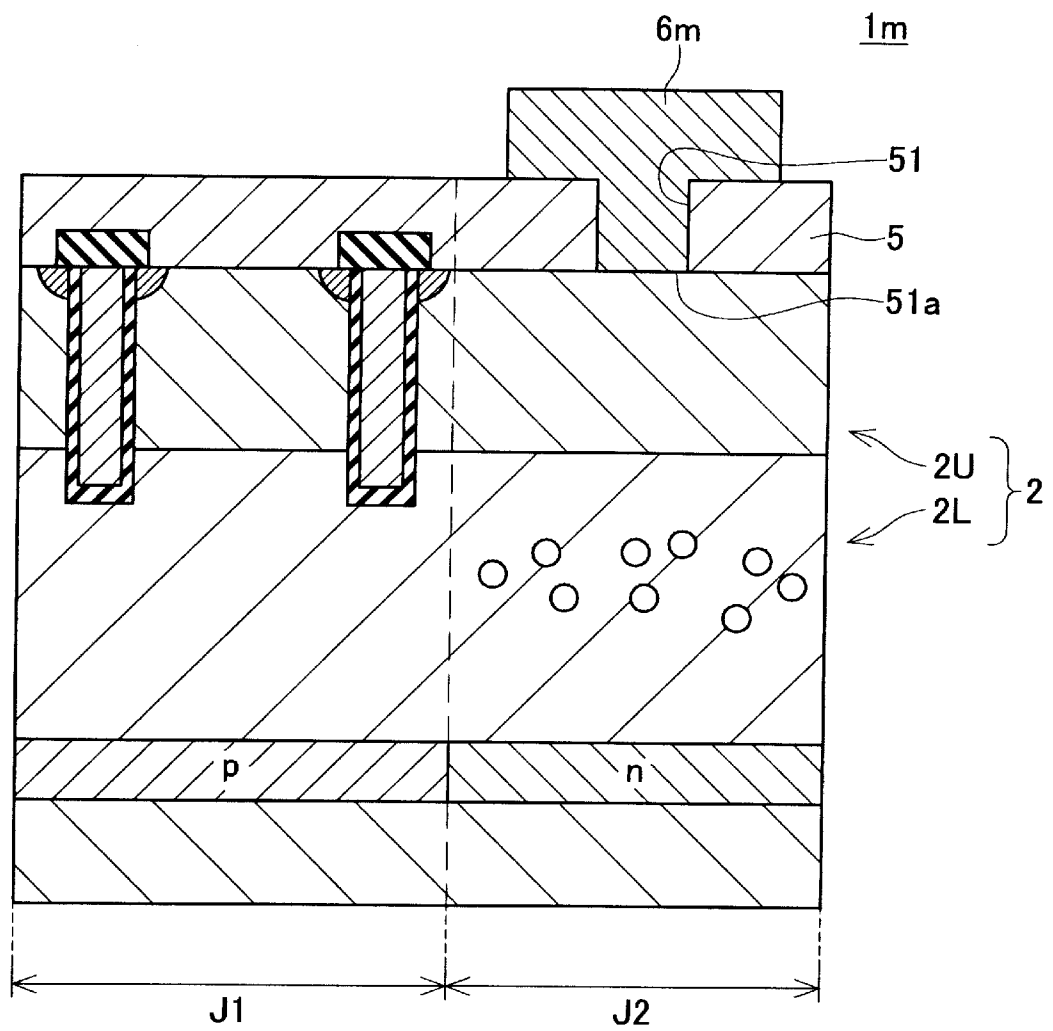
[図13]



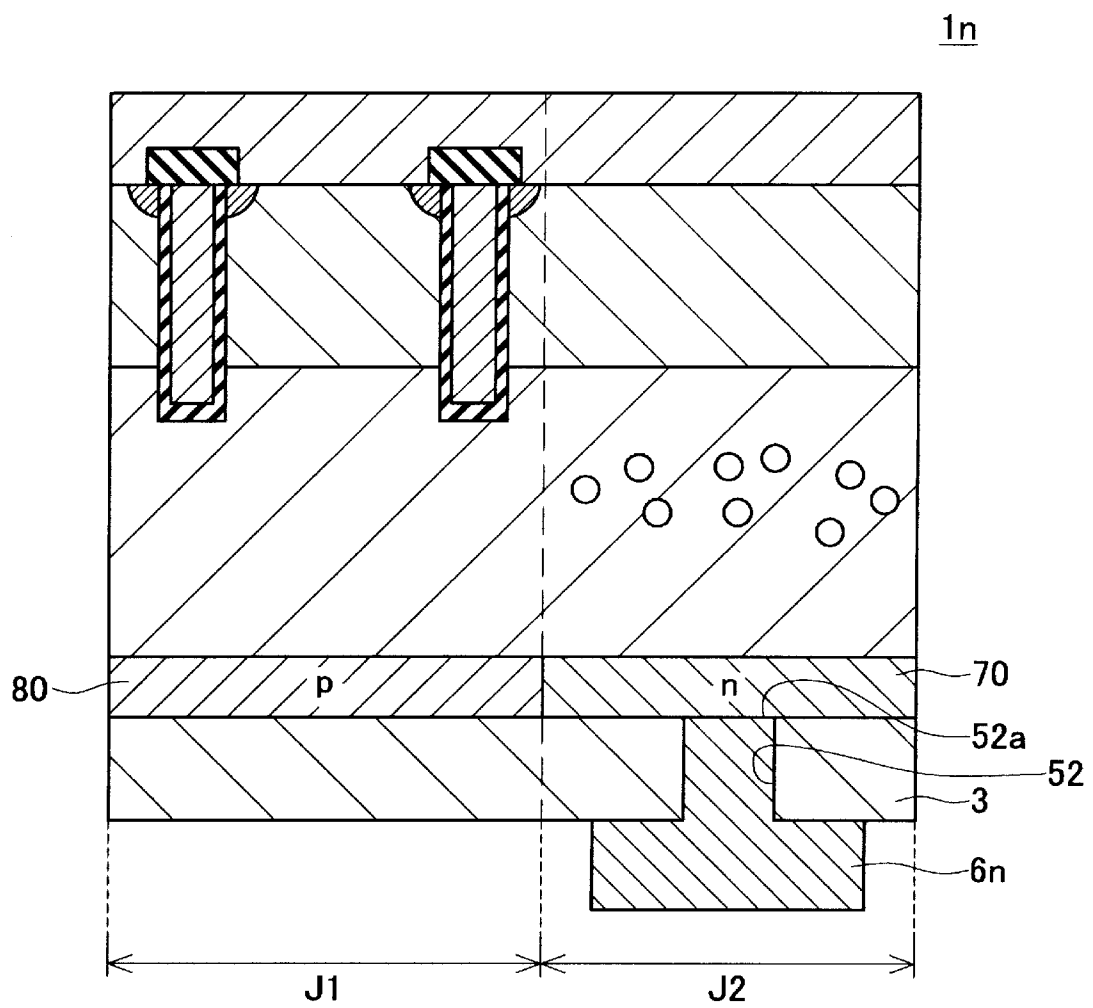
[図16]



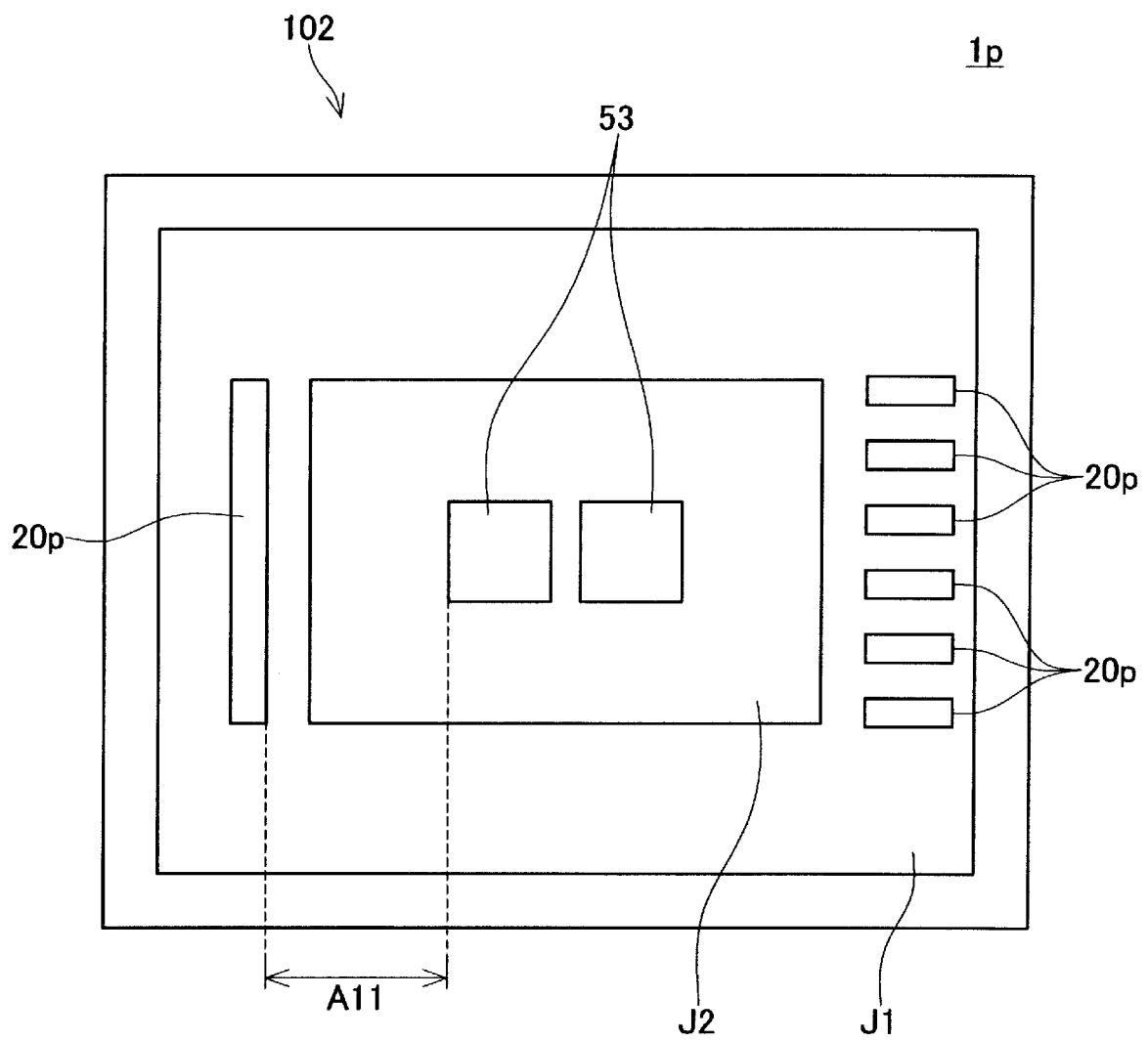
[図17]



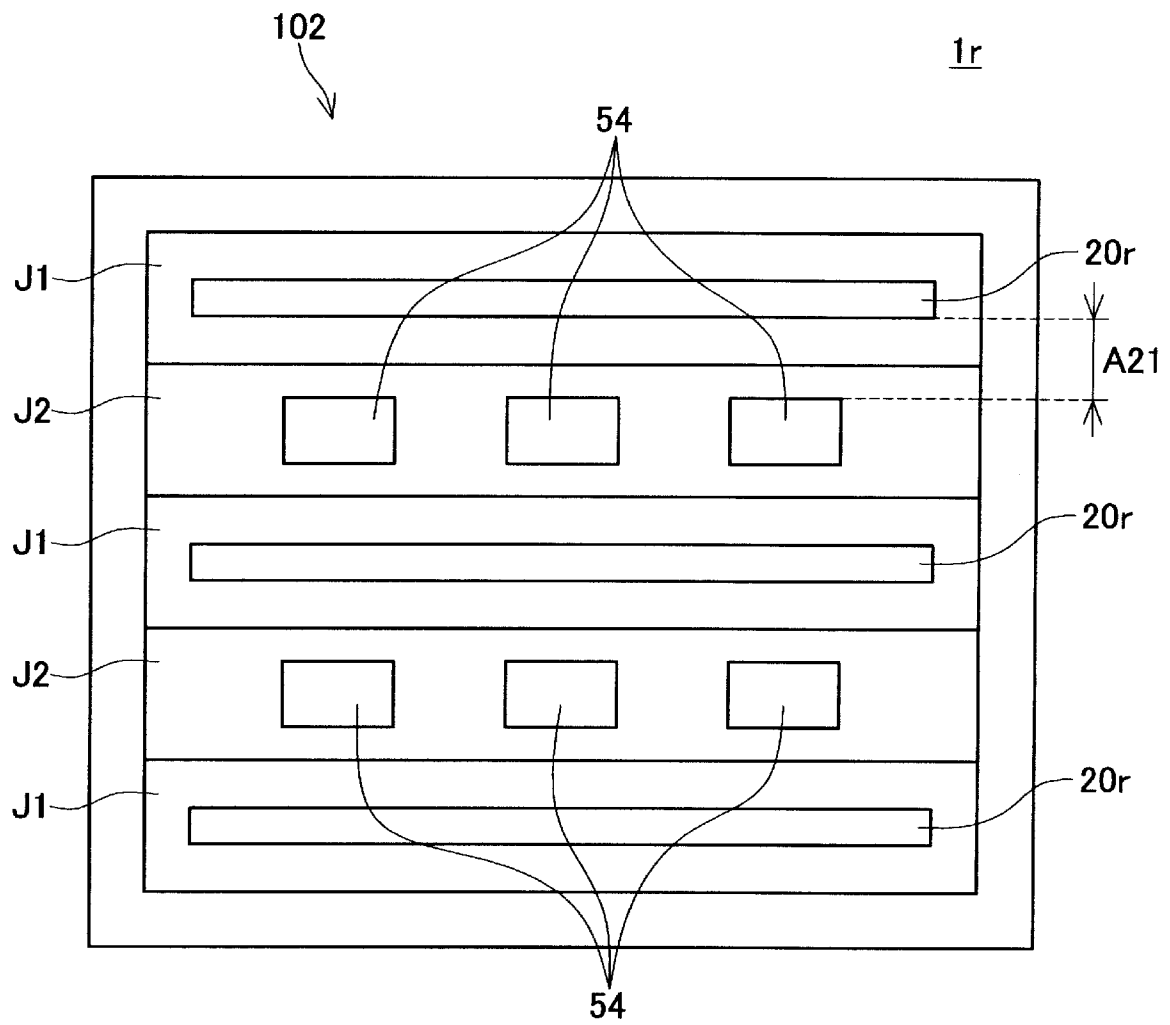
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/063280

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336(2006.01)i, H01L21/322(2006.01)i, H01L21/8234(2006.01)i,
H01L27/04(2006.01)i, H01L27/06(2006.01)i, H01L29/739(2006.01)i, H01L29/78
(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336, H01L21/322, H01L21/8234, H01L27/04, H01L27/06, H01L29/739,
H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2009-272550 A (Toyota Motor Corp.), 19 November 2009 (19.11.2009), paragraphs [0019] to [0025], [0041]; fig. 1 & US 2009/0278166 A1	1 3, 8, 10 2, 4-7, 9
Y A	JP 63-76456 A (Hitachi, Ltd.), 06 April 1988 (06.04.1988), page 2, lower left column; fig. 2 (Family: none)	3 4-6
Y A	JP 2007-317883 A (Toyota Motor Corp.), 06 December 2007 (06.12.2007), paragraphs [0016] to [0029]; fig. 1 to 3 (Family: none)	8, 10 9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 August, 2011 (11.08.11)

Date of mailing of the international search report
23 August, 2011 (23.08.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/063280

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-171385 A (Denso Corp.), 05 August 2010 (05.08.2010), paragraphs [0049] to [0070]; fig. 5 to 6 & US 2010/0156506 A1	2-7, 9-10
A	JP 2004-363327 A (Fuji Electric Device Technology Co., Ltd.), 24 December 2004 (24.12.2004), fig. 1, 3; paragraphs [0015], [0017] (Family: none)	2-7, 9-10

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/336(2006.01)i, H01L21/322(2006.01)i, H01L21/8234(2006.01)i, H01L27/04(2006.01)i, H01L27/06(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/336, H01L21/322, H01L21/8234, H01L27/04, H01L27/06, H01L29/739, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2009-272550 A（トヨタ自動車株式会社） 2009.11.19, [0019]-[0025], [0041], 図 1 & US 2009/0278166 A1	1 3, 8, 10 2, 4-7, 9
Y A	JP 63-76456 A（株式会社日立製作所） 1988.04.06, 第 2 頁左下欄、第 2 図 (ファミリーなし)	3 4-6

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 8 . 2 0 1 1

国際調査報告の発送日

2 3 . 0 8 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

崎間 伸洋

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

4 M

3 5 7 0

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2007-317883 A (トヨタ自動車株式会社) 2007. 12. 06, [0016]-[0029], 図 1-図 3 (ファミリーなし)	8, 10 9
A	JP 2010-171385 A (株式会社デンソー) 2010. 08. 05, [0049]-[0070], 図 5-図 6 & US 2010/0156506 A1	2-7, 9-10
A	JP 2004-363327 A (富士電機デバイステクノロジー株式会社) 2004. 12. 24, 図 1, 図 3, [0015], [0017] (ファミリーなし)	2-7, 9-10