

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成30年11月22日(2018.11.22)

【公表番号】特表2017-534228(P2017-534228A)

【公表日】平成29年11月16日(2017.11.16)

【年通号数】公開・登録公報2017-044

【出願番号】特願2017-542820(P2017-542820)

【国際特許分類】

H 03 H 7/38 (2006.01)

H 03 F 1/07 (2006.01)

H 03 H 11/28 (2006.01)

【F I】

H 03 H 7/38 Z

H 03 F 1/07

H 03 H 11/28

【手続補正書】

【提出日】平成30年10月5日(2018.10.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

回路であつて、

第1の端子および第2の端子を有する第1の四分の一波線路と、ここにおいて、前記第1の四分の一波線路の前記第1の端子は、入力信号を受信し、

第1の端子および第2の端子を有する第2の四分の一波線路と、ここにおいて、前記第2の四分の一波線路の前記第1の端子は、前記入力信号を受信し、

前記第1の四分の一波線路の前記第2の端子と、前記第2の四分の一波線路の前記第2の端子間で結合された可変インピーダンス回路と、前記可変インピーダンス回路は、前記可変インピーダンス回路のインピーダンスを調整するための制御入力を有することにより特徴付けられ、

第1の信号に応答して、前記可変インピーダンス回路の前記インピーダンスを調整するために、前記第1の信号と、前記可変インピーダンス回路の前記制御入力に結合された出力とを受信するように構成された電力制御回路と、を備え、

ここにおいて、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における電力を増加するために、前記入力信号の電力が増加するとき、減少させられ、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における前記電力を減少するために、前記入力信号の前記電力が減少するとき、増加させられる、回路。

【請求項2】

前記第1の四分の一波線路の前記第2の端子は、第1の電力増幅器ステージに結合され、前記第2の四分の一波線路の前記第2の端子は、第2の電力増幅器ステージに結合され、ここにおいて、前記第1の電力増幅器ステージおよび前記第2の電力増幅器ステージは、アンテナを駆動する、請求項1の回路。

【請求項3】

前記第1の電力増幅器ステージおよび前記第2の電力増幅器ステージは、ドハティー電

力増幅器を備える、請求項 2 の回路。

【請求項 4】

調整可能な L C 回路をさらに備え、ここにおいて、第 1 の構成で前記調整可能な L C 回路は、前記第 2 の四分の一波線路の前記第 2 の端子における第 1 のインピーダンス、および前記第 2 の四分の一波線路の前記第 1 の端子における対応する第 2 のインピーダンスを生成し、ここにおいて、前記第 1 のインピーダンスは、前記第 2 のインピーダンスよりも小さく、また、ここにおいて、第 2 の構成で前記調整可能な L C 回路は、前記第 2 の四分の一波線路の前記第 2 の端子における第 3 のインピーダンス、および前記第 2 の四分の一波線路の前記第 1 の端子における対応する第 4 のインピーダンスを生成し、ここにおいて、前記第 3 のインピーダンスは、前記第 4 のインピーダンスよりも大きい、請求項 1 の回路。

【請求項 5】

前記調整可能な L C 回路は、前記第 2 の四分の一波線路の前記第 1 の端子から前記第 2 の四分の一波線路の前記第 2 の端子に転送される前記入力信号の前記電力を減少させるために、前記入力信号の電力が減少するとき、前記第 1 のインピーダンスを生成するように構成され、また、ここにおいて、前記調整可能な L C 回路は、前記第 2 の四分の一波線路の前記第 1 の端子から前記第 2 の四分の一波線路の前記第 2 の端子に転送される前記入力信号の前記電力を増加させるために、前記入力信号の電力が増加するとき、前記第 3 のインピーダンスを生成するように構成される、請求項 4 の回路。

【請求項 6】

前記調整可能なインピーダンス回路は、プログラム可能な抵抗器ネットワークを備える、請求項 1 の回路。

【請求項 7】

前記調整可能なインピーダンス回路は、少なくとも 1 つの半導体デバイスを備える、請求項 1 の回路。

【請求項 8】

前記半導体デバイスは、PIN ダイオードを備え、ここにおいて、前記制御入力は前記 PIN ダイオードを通して電流を調整する、請求項 7 の回路。

【請求項 9】

前記半導体デバイスは、前記第 1 の四分の一波線路の前記第 2 の端子に結合された第 1 の端子、前記第 2 の四分の一波線路の前記第 2 の端子に結合された第 2 の端子、および前記制御入力を備える制御端子、を有するトランジスタを備える、請求項 7 の回路。

【請求項 10】

前記調整可能なインピーダンス回路は、プログラム可能な抵抗器ネットワークをさらに備える、請求項 7 の回路。

【請求項 11】

前記電力制御回路は、

包絡線検知器と、ここにおいて、前記電力制御回路の出力は、前記入力信号の包絡線のレートで前記インピーダンスを変化させるために、少なくとも 1 つの半導体デバイスに結合された第 1 の出力を備え、

平均電力ジェネレータと、ここにおいて、前記電力制御回路の前記出力は、前記入力信号の平均電力により、プログラムされた抵抗を変化させるための前記プログラム可能な抵抗器ネットワークに結合された第 2 の出力をさらに備え、を備える、請求項 10 の回路。

【請求項 12】

前記電力制御回路は、包絡線検知器を備える、請求項 1 の回路。

【請求項 13】

前記第 1 の四分の一波線路は、少なくとも 1 つのインダクタを備え、前記第 2 の四分の一波線路は、少なくとも 1 つのインダクタを備える、請求項 1 の回路。

【請求項 14】

前記電力制御回路により受信された前記第 1 の信号は、モデムからの電力制御信号であ

る、請求項 1 の回路。

【請求項 1 5】

方法であって、

第 1 の四分の一波線路の第 2 の端子上で、入力信号の電力の第 1 の部分を有する第 2 の信号を生成するために、前記第 1 の四分の一波線路の第 1 の端子上で、前記入力信号を受信することと、

第 2 の四分の一波線路の第 2 の端子上で、前記入力信号の前記電力の第 2 の部分を有する第 3 の信号を生成するために、前記第 2 の四分の一波線路の第 1 の端子上で、前記入力信号を受信することとを有し、

前記入力信号の電力特質を表示する第 1 の信号に応答して、前記第 1 の四分の一波線路の前記第 2 の端子、および前記第 2 の四分の一波線路の前記第 2 の端子間で結合された、可変インピーダンス回路のインピーダンスを調整することにより特徴付けられ、

ここにおいて、前記可変インピーダンス回路の前記インピーダンスは、前記第 2 の四分の一波線路の前記第 2 の端子における前記第 2 の信号の電力を増加させるために、前記入力信号の電力が増加するとき、減少させられ、前記可変インピーダンス回路の前記インピーダンスは、前記第 2 の四分の一波線路の前記第 2 の端子における前記第 2 の信号の前記電力を減少させるために、前記入力信号の前記電力が減少するとき、増加させられる、方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

[0037] 上記の説明は、どのように特定の実施形態の態様がインプリメントされ得るかの例とともに、本開示の様々な実施形態を例証する。上記の例は、唯一の実施形態であると見なされるべきではなく、以下の特許請求の範囲により定義される特定の実施形態の柔軟性および利点を例証するために提示された。上記の開示および以下の特許請求の範囲に基づいて、他の配置、実施形態、インプリメンテーションおよび同等物が、特許請求の範囲により定義される本開示の範囲から逸脱することなしに用いられ得る。

以下に、本出願時の特許請求の範囲に記載された発明を付記する。

[付記 1]

回路であって、

第 1 の端子および第 2 の端子を有する第 1 の四分の一波線路と、ここにおいて、前記第 1 の四分の一波線路の前記第 1 の端子は、入力信号を受信し、

第 1 の端子および第 2 の端子を有する第 2 の四分の一波線路と、ここにおいて、前記第 2 の四分の一波線路の前記第 1 の端子は、前記入力信号を受信し、

前記第 1 の四分の一波線路の前記第 2 の端子と、前記第 2 の四分の一波線路の前記第 2 の端子間で結合された可変インピーダンス回路と、前記可変インピーダンス回路は、前記可変インピーダンス回路のインピーダンスを調整するための制御入力を有し、

第 1 の信号に応答して、前記可変インピーダンス回路の前記インピーダンスを調整するために、前記第 1 の信号と、前記可変インピーダンス回路の前記制御入力に結合された出力とを受信するように構成された電力制御回路と、を備え、

ここにおいて、前記可変インピーダンス回路の前記インピーダンスは、前記第 2 の四分の一波線路の前記第 2 の端子における電力を増加するために、前記入力信号の電力が増加するとき、減少させられ、前記可変インピーダンス回路の前記インピーダンスは、前記第 2 の四分の一波線路の前記第 2 の端子における前記電力を減少するために、前記入力信号の前記電力が減少するとき、増加させられる、回路。

[付記 2]

前記第 1 の四分の一波線路の前記第 2 の端子は、第 1 の電力増幅器ステージに結合され

、前記第2の四分の一波線路の前記第2の端子は、第2の電力増幅器ステージに結合され、ここにおいて、前記第1の電力増幅器ステージおよび前記第2の電力増幅器ステージは、アンテナを駆動する、付記1の回路。

[付記3]

前記第1の電力増幅器ステージおよび前記第2の電力増幅器ステージは、ドハティ電力増幅器を備える、付記2の回路。

[付記4]

調整可能なLC回路をさらに備え、ここにおいて、第1の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第1のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第2のインピーダンスを生成し、ここにおいて、前記第1のインピーダンスは、前記第2のインピーダンスよりも小さく、また、ここにおいて、第2の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第3のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第4のインピーダンスを生成し、ここにおいて、前記第3のインピーダンスは、前記第4のインピーダンスよりも大きい、付記1の回路。

[付記5]

前記調整可能なLC回路は、前記第2の四分の一波線路の前記第1の端子から前記第2の四分の一波線路の前記第2の端子に転送される前記入力信号の前記電力を減少させるために、前記入力信号の電力が減少するとき、前記第1のインピーダンスを生成するように構成され、また、ここにおいて、前記調整可能なLC回路は、前記第2の四分の一波線路の前記第1の端子から前記第2の四分の一波線路の前記第2の端子に転送される前記入力信号の前記電力を増加させるために、前記入力信号の電力が増加するとき、前記第3のインピーダンスを生成するように構成される、付記4の回路。

[付記6]

前記調整可能なインピーダンス回路は、プログラム可能な抵抗器ネットワークを備える、付記1の回路。

[付記7]

前記調整可能なインピーダンス回路は、少なくとも1つの半導体デバイスを備える、付記1の回路。

[付記8]

前記半導体デバイスは、PINダイオードを備え、ここにおいて、前記制御入力は前記PINダイオードを通して電流を調整する、付記7の回路。

[付記9]

前記半導体デバイスは、前記第1の四分の一波線路の前記第2の端子に結合された第1の端子、前記第2の四分の一波線路の前記第2の端子に結合された第2の端子、および前記制御入力を備える制御端子、を有するトランジスタを備える、付記7の回路。

[付記10]

前記調整可能なインピーダンス回路は、プログラム可能な抵抗器ネットワークをさらに備える、付記7の回路。

[付記11]

前記電力制御回路は、

包絡線検知器と、ここにおいて、前記電力制御回路の出力は、前記入力信号の包絡線のレートで前記インピーダンスを変化させるために、少なくとも1つの半導体デバイスに結合された第1の出力を備え、

平均電力ジェネレータと、ここにおいて、前記電力制御回路の前記出力は、前記入力信号の平均電力により、プログラムされた抵抗を変化させるための前記プログラム可能な抵抗器ネットワークに結合された第2の出力をさらに備え、を備える、付記10の回路。

[付記12]

前記電力制御回路は、包絡線検知器を備える、付記1の回路。

[ 付記 1 3 ]

前記第1の四分の一波線路は、少なくとも1つのインダクタを備え、前記第2の四分の一波線路は、少なくとも1つのインダクタを備える、付記1の回路。

[ 付記 1 4 ]

前記電力制御回路は、前記入力信号の包絡線に対応する前記制御信号を生成する、付記1の回路。

[ 付記 1 5 ]

前記電力制御回路は、前記入力信号の平均電力に対応する前記制御信号を生成する、付記1の回路。

[ 付記 1 6 ]

前記電力制御回路により受信された前記第1の信号は、モデムからの電力制御信号である、付記1の回路。

[ 付記 1 7 ]

方法であって、

第1の四分の一波線路の第2の端子上で、入力信号の電力の第1の部分を有する第2の信号を生成するために、前記第1の四分の一波線路の第1の端子上で、前記入力信号を受信することと、

第2の四分の一波線路の第2の端子上で、前記入力信号の前記電力の第2の部分を有する第3の信号を生成するために、前記第2の四分の一波線路の第1の端子上で、前記入力信号を受信することと、

前記入力信号の電力特質を表示する第1の信号に応答して、前記第1の四分の一波線路の前記第2の端子、および前記第2の四分の一波線路の前記第2の端子間で結合された、可変インピーダンス回路のインピーダンスを調整することと、

ここにおいて、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における前記第2の信号の電力を増加させるために、前記入力信号の電力が増加するとき、減少させられ、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における前記第2の信号の前記電力を減少させるために、前記入力信号の前記電力が減少するとき、増加させられる、方法。

[ 付記 1 8 ]

調整可能なLC回路を使用して前記第2の四分の一波線路の前記第2の端子におけるインピーダンスを調整することをさらに備え、ここにおいて、第1の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第1のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第2のインピーダンスを生成し、ここにおいて、前記第1のインピーダンスは、前記第2のインピーダンスよりも小さく、また、ここにおいて、第2の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第3のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第4のインピーダンスを生成し、ここにおいて、前記第3のインピーダンスは、前記第4のインピーダンスよりも大きい、付記17の方法。

[ 付記 1 9 ]

回路であって、

第1の四分の一波線路の第2の端子上で、入力信号の電力の第1の部分を有する第2の信号を生成するために、前記第1の四分の一波線路の第1の端子上で、前記入力信号を受信する手段と、

第2の四分の一波線路の第2の端子上で、前記入力信号の前記電力の第2の部分を有する第3の信号を生成するために、前記第2の四分の一波線路の第1の端子上で、前記入力信号を受信する手段と、

前記入力信号の電力特質を表示する第1の信号に応答して、前記第1の四分の一波線路の前記第2の端子、および前記第2の四分の一波線路の前記第2の端子間で結合された、

可変インピーダンス回路のインピーダンスを調整する手段と、

ここにおいて、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における前記第2の信号の電力を増加させるために、前記入力信号の電力が増加するとき、減少させられ、前記可変インピーダンス回路の前記インピーダンスは、前記第2の四分の一波線路の前記第2の端子における前記第2の信号の前記電力を減少させるために、前記入力信号の前記電力が減少するとき、増加させられる、回路。

[付記20]

調整可能なLC回路を使用して前記第2の四分の一波線路の前記第2の端子におけるインピーダンスを調整する手段をさらに備え、ここにおいて、第1の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第1のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第2のインピーダンスを生成し、ここにおいて、前記第1のインピーダンスは、前記第2のインピーダンスよりも小さく、また、ここにおいて、第2の構成で前記調整可能なLC回路は、前記第2の四分の一波線路の前記第2の端子における第3のインピーダンス、および前記第2の四分の一波線路の前記第1の端子における対応する第4のインピーダンスを生成し、ここにおいて、前記第3のインピーダンスは、前記第4のインピーダンスよりも大きい、付記19の方法。