

| | |
|------|----------------------|
| 申請日期 | 90 9 12 |
| 案 號 | 90122538 |
| 類 別 | G02F 1/36, G09G 3/36 |

A4
C4

594329

(以上各欄由本局填註)

發 明 專 利 說 明 書

| | | |
|-------------|--------------|---|
| 一、發明 名稱 | 中 文 | 動態矩陣型顯示裝置 |
| | 英 文 | ACTIVE MATRIX TYPE DISPLAY DEVICE |
| 二、發明人 創作 | 姓 名 | 1. 上原久夫 HISAO UEHARA 2. 米田清 KIYOSHI YONEDA 3. 宮島康志 YASUSHI MIYAJIMA 4. 橫山良一 RYOICHI YOKOYAMA |
| | 國 籍 | 1. 2. 3. 4. 日本國 |
| 三、申請人 | 住、居所 | 1. 日本國岐阜縣大垣市萬石 1 丁目 4 之 1 1-4-1, Mangoku, Ogaki-shi, Gifu, Japan 2. 日本國岐阜縣本巢郡巢南町古橋 1495-6 1495-6, Furuhashi, Sunami-cho, Motosu-gun, Gifu, Japan 3. 日本國岐阜縣岐阜市萬代町 1 丁目 34 番地 1 1-23-1, Bandai-cho, Gifu-shi, Gifu, Japan 4. 日本國岐阜縣大垣市綾野 5 丁目 125-176 5-125-176, Ayano, Ogaki-shi, Gifu, Japan |
| | 代 表 人 姓 名 | 桑野幸德 YUKINORI KUWANO |

經濟部智慧財產局員工消費合作社印製

裝

訂

線

(由本局填寫)

| |
|---------|
| 承辦人代碼： |
| 大類： |
| IPC 分類： |

A6
B6

本案已向：

日本 國(地區)申請專利，申請日期： 案號： ， 有 無主張優先權

2000年9月18日 特願 2000-282165 (主張優先權)

2000年9月18日 特願 2000-282169 (主張優先權)

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

發明之背景

1.發明之技術領域

本發明係關於一種動態矩陣型顯示裝置，尤其是關於一種對應畫素而設有複數個保持電路的動態矩陣型顯示裝置。

2.背景技術

近年來，顯示裝置應市場之需求而有可攜式之顯示裝置，例如可攜式電視機、及行動電話等。為了因應該種要求而盛行為了因應顯示裝置之小型化、輕量化、省消耗電力化的研究開發。

第 6 圖係顯示習知例之液晶顯示裝置(Liquid Crystal Display; LCD)之一顯示畫素的電路構成圖。在絕緣性基板(未圖示)上，交叉形成有閘極信號線 51、汲極信號線 61，且在該交叉部附近設有連接於兩信號線 51、61 之選擇畫素選擇 TFT 65。選擇畫素選擇 TFT 65 之源極 65s 係連接在液晶 21 之畫素電極 17 上。

又，設有在 1 圖場(field)期間用以保持畫素電極 17 之電壓的輔助電容 85，該輔助電容 85 之一方的端子 86 係連接在選擇畫素選擇 TFT 65 之源極 65s 上，而在另一方之電極 87 上施加各顯示畫素共同的電位。

在此，當對閘極信號線 51 施加閘極信號時，選擇畫素選擇 TFT 70 就會變成導通(ON)狀態，且從汲極信號線 61 傳遞類比影像信號至畫素電極 17，同時由輔助電容 85 保持。施加在畫素電極 17 上的影像信號係施加在液晶 21 上，

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(2)

而液晶 21 可依該電壓而定向。藉由將該種顯示畫素配置成矩陣狀即可獲得 LCD。

以往之 LCD，係可與動畫像、靜止畫像無關地獲得顯示。在該種 LCD 上顯示靜止畫像的情況，例如在行動電話之液晶顯示部的一部分上顯示乾電池之畫像，以作為用以驅動行動電話之電池的剩餘量顯示。

然而，在上述構成之液晶顯示裝置中，即使顯示靜止畫像的情況，亦與顯示動畫像的情況相同，產生以閘極信號使選擇畫素選擇 TFT 70 呈導通狀態，並將影像信號再次寫入各顯示畫素上的必要。

因此，用以產生閘極信號及影像信號等之驅動信號的驅動電路、及產生用以控制驅動電路之動作時序(timing)之各種信號的外部 LSI，由於係經常動作，所以常要消耗很大的電力。因此，對於只備有受限電源之行動電話等而言，就有其可使用時間變短的缺點。

相對於此，有一種在各顯示畫素上具備靜態型記憶體的液晶顯示裝置已揭示於日本專利特開平 8-194205 號中。引用同公報之一部分加以說明。第 7 圖係日本專利特開平 8-194205 號中所揭示之具有保持電路之動態矩陣型顯示裝置的平面電路構成圖。分別將複數條之閘極信號線 51 和參照線 52 配置於列方向上，而將複數條之汲極信號線 61 配置在行方向上。然後，在保持電路 54 與畫素電極 17 之間設有 TFT 53。藉由根據保持電路 54 所保持的資料進行顯示，以停止閘極驅動器 50、汲極驅動器 60 而減低

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(3)

消耗電力者。

第 8 圖係顯示該液晶顯示裝置之一畫素的電路構成圖。在基板上將畫素電極配置成矩陣狀，在畫素電極 17 間於紙面左右方向上配置有閘極信號線 51，而在上下方向配置有汲極信號線 61。然後與閘極信號線 51 平行配置有參照線 52，在閘極信號線 51 與汲極信號線 61 之交叉部上設有保持電路 54，在保持電路 54 與畫素電極 17 間設有開關元件 53。保持電路 54 係將使 2 級反相器 55、56 正反饋的形式之記憶體，即靜態型記憶體(Static Random Access Memory; SRAM)當作數位影像信號之保持電路來使用。尤其是，SRAM 與 DRAM 不同，由於在資料之保持方面不需要更新(refresh)所以佳。

在此，按照靜態型記憶體所保持之 2 值數位信號，開關元件 53 就可依保持電路 54 之輸出，控制參照線 V_{ref} 與畫素電極 17 之間的電阻值，並調整液晶 21 之偏壓狀態。另一方面，在共用電極上輸入交流信號 V_{com} 。理想上，本裝置若在如靜止畫像之顯示畫像上沒有變化的話，則不需要對記憶體更新。

然而，當在保持電路 54 上使用靜態 RAM 時，構成保持電路之電晶體的數量就會多到 4 個或 6 個，且電路面積很大。當將該種的靜態 RAM 配置在畫素電極 17 之間時，就有畫素電極 17 之面積會變小且液晶顯示裝置之開口率會降低，或不得不增大一個畫素尺寸以致難以高精細化的問題。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(4)

發明之概述

本發明係可使具有按照畫素電壓記憶資料之保持電路的顯示裝置更高精細化或開口率更高者。本案所揭示之發明中，若說明其主要之概要則如以下所示。

亦即，第一構成之動態矩陣型顯示裝置，係包含有：配置成矩陣狀的複數個畫素電極；與該畫素電極相對的相對電極；及對應畫素電極而配置，並記憶按照所對應之畫素的畫素電壓之資料之保持電路，並具有在畫素電極與相對電極之間施加預定的畫素電壓而進行顯示之通常動作模式，以記按照保持電路所記憶的資料而進行顯示之記憶動作模式；其特徵為：保持電路，係重疊配置於畫素電極上。

若依據該種構成，則由於並非將需要較多面積之保持電路配置於鄰接的畫素電極之間，而是重疊配置於畫素電極上，所以可將畫素電極設為最大的面積。亦即，由於一個畫素中所需要之面積變成最小，所以可謀求顯示裝置之高精細化。又，由於一個顯示裝置中可對應通常顯示模式(例如，全彩之動畫像顯示)、及記憶顯示模式之情況(例如，低消耗電力之數位階調顯示)之2種類的顯示所以其便利性變高。

又，第二構成之動態矩陣型顯示裝置，包含有：閘極信號線，延伸於列方向上，且配置有複數條於行方向上；複數個畫素選擇電晶體，其閘極連接於上述閘極信號線之1條上；複數個畫素電極，分別連接於由上述畫素選擇電晶體，且配置成矩陣狀；與上述複數個畫素電極相對的相

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (5)

對電極；及保持電路，對應畫素電極而配置，且記憶按照影像信號之資料，而按照保持電路所記憶的資料進行顯示，其特徵為：保持電路之至少一部分，係重疊配置於鄰接的畫素之上述畫素電極上。

若依據該種構成，則由於將保持電路之至少一部分重疊配置於鄰接的畫素之上述畫素電極上，所以不需要配線之迂迴等而可提高空間之利用效率，藉此可更縮小保持電路所需要的面積。由於保持電路於畫素中所佔的面積可支配，所以可使顯示裝置高精度化。

上述第二構成中，較佳者為，畫素電極係將光予以反射的反射電極。藉此，即使在畫素電極下配置有何種的電路亦不會影響開口率。又，在使用該種反射電極之液晶顯示裝置中，由於與透過型之液晶顯示裝置不同，不需要背光源，所以可適於低耗電力化。

又，上述第二構成中，較佳者為，畫素選擇電晶體及保持電路，係在鄰接的畫素彼此之間互相以點對稱方式配置。若以此方式配置的話，則可設計一個畫素之電路，並將該電路設計成米勒環(Miller ring)，則其電路設計之效率佳。

又，上述第二構成中，較佳者為，鄰接之畫素係共同具有至少 1 條之配線，該共同具有之配線，係配置在畫素電極及鄰接之其他畫素電極之間的實質中央。

又，上述第二構成中，較佳者為，畫素選擇電晶體及保持電路，係在鄰接的畫素彼此之間以所共同具有之配線

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(6)

的預定點為中心而互相以點對稱方式配置。若以此方式配置的話，則可設計一個畫素之電路，並將該電路設計成米勒環，則其電路之效率佳。又，由於共同具有配線所以可刪減配線條數。

又，上述第二構成中，較佳者為，共同具有之配線條開極信號線。開極信號線可為各列 1 條，且無增加之必要。藉此，可縮小電路面積，獲得更高精細的顯示裝置。

又，第三構成之動態矩陣型顯示裝置，包含有：第一基板，形成有延伸於列方向上，且配置有複數條於行方向上的開極信號線、開極連接於開極信號線之 1 條上的複數個畫素選擇電晶體、分別連接於上述畫素選擇電晶體且配置成矩陣狀的複數個畫素電極、及分別連接於上述畫素電極的輔助電容；第二基板，形成有與上述複數個畫素電極相對的相對電極；封入於上述第一及第二基板間的液晶層；及保持電路，對應上述畫素電極而配置，且記憶按照影像信號之資料，並具有在上述畫素電極及上述相對電極之間隨時施加按照隨時輸入的影像信號之畫素電壓以驅動上述液晶層而進行顯示之通常動作模式，以及按照保持電路所記憶的資料進行顯示之記憶動作模式，其特徵為：保持電路之至少一部分，係重疊配置於鄰接之畫素電極上。

若依據該種構成，則由於一個顯示裝置中可對應通常顯示模式(例如，全彩之動畫像顯示)、及記憶顯示模式之情況(例如，低消耗電力之數位階調顯示)之 2 種類的顯示所以其便利性變高，同時與第二構成同樣，可謀求顯示裝

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(7)

置之高精細化。

又，上述第三構成中，較佳者為，保持電路，係配置在由反射顯示電極構成之畫素電極及第一基板之間。如此即使在該種畫素電極之下方配置有何種的元件亦不會影響開口率。而且，藉由將需要大面積之保持電路配置於畫素電極之下，亦可使畫素之間隔與通常之液晶顯示裝置相同。

又，上述第三構成中，較佳者為，構成對應各畫素之電路的各元件、輔助電容、配線與畫素電極所形成之電容的每一畫素之差 ΔCC ，相對於畫素電極與相對電極隔著液晶而形成的電容 CLC 、及輔助電容 CSC 所合計之電容 $(CLC+CSC)$ ，係滿足 $\Delta CC \leq (CLC+CSC)/50$ 者。藉由該種構成，則因每一畫素之相對面積的差所造成的顯示品質之降低就不會那麼地顯著。

圖式之簡單說明

第1圖係顯示本發明之第一實施形態的電路圖。

第2圖係顯示本發明之第一實施形態之平面佈局的概念圖。

第3圖係本發明之實施形態的截面圖。

第4圖係顯示本發明之第二實施形態之平面佈局的概念圖。

第5圖係顯示本發明之第三實施形態之平面佈局的概念圖。

第6圖係顯示液晶顯示裝置之1畫素的電路圖。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(8)

第 7 圖係顯示以往之具有保持電路之顯示裝置的電路圖。

第 8 圖係顯示以往之具有保持電路之液晶顯示裝置之 1 畫素的電路圖。

發明之說明

其次，就本發明之實施形態的顯示裝置加以說明。第 1 圖係顯示將本發明之顯示裝置應用於液晶顯示裝置之情況的電路構成圖。

在液晶顯示面板 100 上，配置有在絕緣基板 10 上呈矩陣狀的複數個畫素電極 17。然後，連接在用以供給閘極信號之閘極驅動器 50 的複數個閘極信號線 51 係配置於一方向上，且在與該等閘極信號線 51 相交叉的方向上配置有複數條的汲極信號線 61。

在汲極信號線 61 上，係按照由汲極驅動器 60 輸出的抽樣脈衝之定時，使抽樣電晶體 SP1、SP2、…、SPn 導通，而供給資料信號線 62 之資料信號(類比影像信號或數位影像信號)。

閘極驅動器 50，係選擇某一閘極信號線 51，而對之供給閘極信號。在被選擇之列的畫素電極 17 上從汲極信號線 61 供給資料信號。

以下，就各畫素之詳細的構成加以說明。在閘極信號線 51 與汲極信號線 61 之交叉部附近，設有由 P 通道型電路選擇 TFT 41 及 N 通道型電路選擇 TFT 42 所組成的電路選擇電路 40。電路選擇 TFT 41、42 之兩汲極係連接在汲

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(9)

極信號線 61 上，同時該等之兩閘極係連接在電路選擇信號線 88 上。電路選擇 TFT 41、42，係按照來自選擇信號線 88 之選擇信號而使其中一方導通。又，如後述般，與電路選擇電路 40 成對，設有電路選擇電路 43。電路選擇電路 40、43，只要各自之電晶體互補地動作即可，且 P 通道、N 通道當然可為相反。又，電路選擇電路 40、43 亦可省略其中之一方。

藉此，可選擇切換作為後述之通常動作模式的類比影像信號顯示(對應全彩動畫像)與作為記憶動作模式的數位影像顯示(對應低消耗電力、靜止畫像)。又，鄰接電路選擇電路 40，而配置有由 N 通道型畫素選擇 TFT 71 及 N 通道型 TFT 72 所組成的畫素選擇電路 70。畫素選擇 TFT 71、72 係分別與電路選擇電路 40 之電路選擇 TFT 41、42 成縱列連接，同時使該等的閘極連接於閘極信號線 51。畫素選擇 TFT 71、72 係構成為按照來自閘極信號線 51 之閘極信號而雙方同時導通。

又，設有用以保持類比影像信號之輔助電容 85。輔助電容 85 之一方的電極係連接在畫素選擇 TFT 71 的源極上。另一方之電極係連接在共用的輔助電容線 87 上，並供給偏向電壓 V_{sc} 。又，畫素選擇 TFT 71 係經由電路選擇 TFT 44 及接點 16 連接在畫素電極 17 上。當畫素選擇 TFT 70 之閘極依閘極信號而打開時，由汲極信號線 61 供給的類比影像信號就可經由接點 16 而輸入畫素電極 17，並當作畫素電壓而驅動液晶。雖然畫素電壓必須在畫素選擇

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(10)

TFT 71 之選擇被解除，至下一次再次被選擇為止的 1 圖框期間內保持，但是只有液晶之電容，使畫素電壓會隨著時間經過而逐次降低，故無法在 1 圖框期間內充分保持。如此，因其畫素電壓之降低會出現顯示不均而無法獲得良好的顯示。因此，為了在 1 圖框期間保持畫素電壓而設置輔助電容 85。

在該輔助電容 85 與畫素電極 17 之間，設有電路選擇電路 43 之 P 通道型 TFT 44，且構成為與電路選擇電路 40 之電路選擇 TFT 41 同時導通截止(ON、OFF)。將電路選擇 TFT 41 導通，隨時供給類比信號並驅動液晶的動作模式稱為通常動作模式、或類比動作模式。

又，在畫素選擇電路 70 之 TFT 72 與畫素電極 17 之間，設有保持電路 110。保持電路 110，係由正反饋之 2 個反相器電路與信號選擇電路 120 所組成，並構成用以保持數位 2 值的靜態型記憶體。

又，信號選擇電路 120，係按照來自 2 個反相器之信號而選擇信號的電路，且由 2 個 N 通道型 TFT 121、122 所構成。由於在 TFT 121、122 之閘極上分別施加有來自 2 個反相器之互補的輸出信號，所以 TFT 121、122 會互補地導通截止。

在此，當 TFT 122 導通時就選擇交流驅動信號 V_{COM} (信號 B)，而當 TFT 121 導通時就選擇與該相對電極信號 V_{COM} 相等的交流驅動信號(信號 A)，並經由電路選擇電路 43 之 TFT 45，供至液晶 21 之畫素電極 17。將電路選擇 TFT 42

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (11)

導通，並根據保持電路 110 所保持之資料而顯示的動作模式稱為記憶動作模式或數位動作模式。

對上述之構成要言之，就是將由作為畫素選擇元件之畫素選擇 TFT 71 及用以保持類比影像信號之輔助電容 85 所組成的電路(類比顯示電路)、與由作為畫素選擇元件之 TFT 72 及用以保持 2 值之數位影像信號的保持電路 110 所組成的電路(數位顯示電路)設在 1 個顯示畫素內，更設有用以選擇該等 2 個電路的電路選擇電路 40、43。

其次，就液晶面板 100 之周邊電路加以說明。在與液晶面板 100 之絕緣性基板 10 不同的基板之外裝電路基板 90 上，設有面板驅動用 LSI 91。從該外裝電路基板 90 之面板驅動用 LSI 91 輸入垂直啟動信號 STV 至閘極驅動器 50，輸入水平啟動信號 STH 至汲極驅動器 60。又輸入影像信號至資料信號線 62。

其次，就上述構成之顯示裝置的驅動方法加以說明。

(1)通常動作模式(類比顯示模式)之情況

當按照模式信號選擇類比顯示模式時，LSI 91 可設定在對資料信號線 62 供給類比信號的狀態，同時電路選擇信號線 88 之電位會變成「L」，且電路選擇電路 40、43 之電路選擇 TFT 41、43 會導通(ON)，而電路選擇 TFT 42、45 會截止(OFF)。

又，抽樣電晶體 SP 可按照水平啟動信號 STH 之抽樣信號依序導通，而資料信號線 62 之類比影像信號可供至汲極信號線 61。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (12)

又，根據垂直啟動信號 STV，閘極信號會供給至閘極信號線 51。當畫素選擇 TFT 71 按照閘極信號而導通時，可從汲極信號線 61 傳遞類比影像信號 An.Sig 至畫素電極 17，同時由輔助電容 85 加以保持。施加至畫素電極 17 之影像信號電壓係施加至液晶 21 上，藉由液晶 21 依該電壓而定向即可獲得液晶顯示。

在該類比顯示模式中，由於係按照隨時輸入之類比信號而隨時驅動液晶，所以很適於用以顯示全彩之動畫像。但是，在外裝電路基板 90 之 LSI 91、各驅動器 50、60 上會因驅動該等而不斷地消耗電力。

(2)記憶動作模式(數位顯示模式)之情況

當按照模式信號選擇數位顯示模式時，LSI 91 可設定在將影像信號進行數位變換並抽出上位 1 位元的數位資料輸出至資料信號線 62 的狀態，同時電路選擇信號線 88 之電位變成「H」。如此，由於電路選擇電路 40、43 之電路選擇 TFT 40、43 之電路選擇 TFT 41、44 會截止(OFF)，同時電路選擇 TFT 42、45 會導通(ON)，所以保持電路 110 會呈有效的狀態。

又，從外裝電路基板 90 之面板驅動用 LSI 91，輸入啟動信號 STH 至閘極驅動器 50 及汲極驅動器 60。按照此可依序產生抽樣信號，並按照各自的抽樣信號使抽樣電晶體 SP1、SP2、...、SPn 依序導通並對數位影像信號 D.Sig 做抽樣而供給至各汲極信號線 61。

在此係就第 1 列，即施加有閘極信號 G1 之閘極信號

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (13)

線 51 加以說明。首先，依閘極信號 G1，連接於閘極信號線 51 的各顯示畫素之各畫素選擇 TFT 72 係在 1 水平掃描期間導通。當著眼於第 1 列第 1 行之顯示畫素時，依抽樣信號 SP1 而抽樣的數位影像信號 S11 係輸入汲極信號線 61。然後當選擇畫素選擇 TFT 72 依閘極信號而呈導通狀態時，該數位信號 D.Sig 就會輸入保持電路 110，並由 2 個反相器加以保持。

由該反相器保持的信號，係輸入信號選擇電路 120，且利用該信號選擇電路 120 而選擇信號 A 或信號 B，其選擇之信號係施加在畫素電極 17 上，而其電壓則施加在液晶 21 上。

如此，藉由從第 1 列之閘極信號線掃描至最後 1 列之閘極信號線為止，即可結束 1 畫面份(1 圖框期間)的掃描，即結束全點掃描而顯示 1 畫面。

在此，當顯示 1 畫面時，就會對閘極驅動器 50、汲極驅動器 60 及外裝之面板驅動用 LSI 91 停止電壓供給並停止該等的驅動。在保持電路 110 上經常供給電壓 V_{DD} 、 V_{SS} 來驅動，且將相對電極電壓供至相對電極 32，將各信號 A 及 B 供至選擇電路 120。

亦即，在對保持電路 110 供給用以驅動該保持電路的 V_{DD} 、 V_{SS} ，並對相對電極施加相對電極電壓 V_{COM} ，而液晶顯示面板 100 為正常白(NW, normal white)之情況，就只對信號 A 施加與相對電極電壓相同電位的交流驅動電壓，而對信號 B 施加用以驅動液晶的交流電壓(例如 60Hz)。藉

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (14)

此，即可保持 1 畫面份而以靜止畫像來顯示。又在其他的閘極驅動器 50、汲極驅動器 60 及外裝 LSI 91 上係為沒有施加電壓的狀態。

此時，在汲極信號線 61 上以數位影像信號輸入「H(高)」至保持電路 110 的情況，由於在信號選擇電路 120 中第一 TFT 121 上輸入有「L」，所以第一 TFT 121 會截止(OFF)，而另一方之第二 TFT 122 由於輸入「H」所以第二 TFT 122 會導通(ON)。如此，信號 B 會被選擇並對液晶施加信號 B 之電壓。亦即，由於施加有信號 B 之交流電壓，且液晶可依電場而立起，所以在 NW 之顯示面板的顯示上可以觀察到黑顯示。

在汲極信號線 61 上以數位影像信號輸入「L」至保持電路 110 的情況，由於在信號選擇電路 120 中第一 TFT 121 上輸入有「H」，所以第一 TFT 121 會導通(ON)，而另一方之第二 TFT 122 由於輸入「L」所以第二 TFT 122 會截止(OFF)。如此，信號 A 會被選擇並對液晶施加信號 A 之電壓。亦即，由於施加有與相對電極 32 相同的電壓，不會產生電場而液晶不會立起，所以在 NW 之顯示面板的顯示上可以觀察到白顯示。

如此，藉由寫入 1 畫面份並保持而可顯示靜止畫像，而且在該情況，由於停止各驅動器 50、60 及 LSI 91 之驅動，所以該部分可低消耗電力化。

在上述實施形態中，保持電路 110 雖只保持 1 位元，但是當然若將保持電路 110 多位元化的話，則亦可在記憶

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (15)

動作模式下進行階調顯示，而若將保持電路 110 當作用以記憶類比值之記憶體的話，則亦可進行記憶動作模式中的全彩顯示。

如上述，若依據本發明之實施形態，則可以 1 個液晶顯示面板 100 對應全彩之動畫像顯示(類比顯示模式之情況)、及低消電力之數位階調顯示(數位顯示模式之情況)之 2 種類的顯示。

其次，有關本實施形態之佈局(layout)，係使用第 2 圖加以說明。第 2 圖係顯示本實施形態之佈局的概念圖。串聯連接電路選擇電路之 P 通道電路選擇 TFT 41、畫素選擇電路之 N 通道畫素選擇 TFT 71、電路選擇電路之 P 通道 TFT 44，然後經由接點 16 連接至畫素電極 17 同時連接至輔助電容 85。

又，電路選擇 TFT 42、保持電路 110、電路選擇電路之 N 通道 TFT 45 係透過接點 16 連接畫素電極 17。以上之構成皆係重疊配置在畫素電極 17 上。尤其是，由於不將需要較多面積之保持電路 110 配置在鄰接之畫素電極 17 之間，而是重疊於畫素電極 17 上，所以可將畫素電極 17 形成最大面積。反言之，由於一個畫素所需要的面積變成最小，所以可獲得高精細的 LCD。

然而，本實施形態之 LCD 係為反射型 LCD。第 3 圖係顯示本實施形態之反射型 LCD 的第 2 圖 A-A' 線截面圖。在一方之絕緣性基板 10 上，配置有由多晶矽構成且島型化的半導體層 11，並在其上覆蓋配置有閘極絕緣膜 12。在半

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (16)

導體層 11 之上方且閘極絕緣膜 12 上配置有閘極 13，而在位於該閘極 13 之兩側的下層半導體層 11 上，形成有源極及汲極。閘極 13 及閘極絕緣膜 12 上係形成有用以覆蓋該等的層間絕緣膜 14。然後在對應該汲極及源極的位置上形成有接點(contact)，分別透過該接點將汲極連接在畫素選擇 TFT 71 上，透過接點 16 將源極連接在畫素電極 17 上。形成於平坦化絕緣膜 15 上的各畫素電極 17 係由鋁(Al)等的反射材料所構成。各畫素電極 17 及平坦化絕緣膜 15 上形成有用以將液晶 21 定向之聚亞醯胺等所構成的定向膜 20。

在另一方之絕緣性基板 30 上，依序形成有呈紅(R)、綠(G)、藍(B)之各色的彩色濾光片 31、氧化銦錫 ITO(Indium Tin Oxide)等透明導電性膜所構成的相對電極 32，及用以將液晶 21 定向的定向膜 33。當然在不作彩色顯示的情況，就不需要彩色濾光片 31。

利用黏著性密封材料將如此所形成的一對絕緣性基板 10、30 之周邊予以黏著，即可在由此所形成的空隙中填充液晶 21。

在反射型 LCD 方面，如圖中點線箭號所示，由絕緣性基板 30 側入射的外光係可藉由畫素電極 17 而反射，且朝觀察者 1 側射出，而可觀察到顯示。

反射型 LCD 由於畫素電極 17 並無光透過，所以即使在畫素電極 17 之下方配置何種的元件亦不會影響到開口率。然後，藉由將需要大面積之保持電路 110 配置在畫素

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (17)

電極 17 之下方，即可將畫素間隔形成為與通常之 LCD 相同。又，如本實施形態所示，無須將所有的構成配置在畫素電極之下方，亦可將一部分之構成配置在畫素電極間。

其次使用第 4 圖說明本發明之第二實施形態。本實施形態係一種對齊配置有 RGB 各色之畫素的條狀排列，在各自的畫素電極 17 上對應配置有 RGB 之任一個彩色濾光片，將之以 17R、17G、17B 表示。RGB 各自的畫素，係具有與第 2 圖相同的電路，可在各自之畫素中將其畫素之資料保持於保持電路 110 中。

本實施形態之特徵點，係在於畫素電極 17 之佈局、與保持電路及選擇電路、輔助電容等的電路佈局不一致。在該點方面，以下有詳細說明。首先著眼於畫素電極 17R。畫素電極 17R 係配置在圖式左端，上下方向為較長的矩形狀。用以連接畫素電極 17R 與該電路的接點係以 16R 表示。然後，電路選擇 TFT 41R、44R 及畫素選擇 TFT 71R 係串聯連接，其一部分係延伸至作為鄰接畫素之畫素電極 17G。同樣地，輔助電容 85R、保持電路 110R 亦延伸至畫素電極 17G。然後，畫素電極 17G，係透過接點 16G 而連接在所對應的電路上，電路選擇 TFT 41G、畫素選擇 TFT 71G、輔助電容 85G、保持電路 110G，係重疊配置在作為鄰接畫素的畫素電極 17R 上。

然後，對應畫素電極 17R、17G 的電路係共同具有閘極信號線 51，並以閘極信號線上的一點為中心而互相以點對稱方式配置。以下，同樣地，對應畫素電極 17B 之電路，

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (18)

更延伸至相鄰的但未圖示的畫素電極。當將該畫素當作畫素電極 17R'時，則對應畫素電極 17R'的電路，會相反地重疊在畫素電極 17B 上。

如此所配置之優點將於以下說明。例如將 RGB 3 色當作一個繪素，且將該繪素使用成大致正方形時，RGB 各個的畫素就會成為縱長 3:1 的長方形。一般而言條狀排列之 RGB 各個的畫素係在一方向上呈較長的矩形。該種細長的矩形畫素電極 17 之下方，當欲配合佈局而配置保持電路 110 等時，電路之設計就會變得很困難。相對於此若為本發明的話，則由於畫素電極 17 之佈局與電路之佈局不同，所以不需要多餘的配線迂迴等且可提高空間效率，更可縮小保持電路所需要的面積。在具有保持電路之 LCD 的情況，1 畫素之最小面積，由於主要由保持電路所佔的面積來支配，所以縮小保持電路，可以說與 LCD 之高精細化有直接關聯。

其次，就隔著閘極信號線而對稱配置電路的優點說明如下。在鄰接畫素彼此之間互相分享區域的情況，雖然會產生在每一畫素調整電路內之佈局的必要，但是若在鄰接畫素彼此之間以點對稱方式配置的話，則可設計一個畫素之電路，且將該電路設計成米勒環，且電路設計之效率亦佳。但是，有需要調整圖中顯示於畫素上下端之 4 條電源線 (VDD、VSS 信號 A、信號 B) 的接線。又，當不以點對稱方式進行電路佈局，而將之平行移動時，鄰接畫素彼此之間的閘極信號線，就會有互相離開配置之必要，且有各

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (19)

列配置 2 條閘極信號線的必要。相對於此，在本實施形態中，由於係以對稱方式配置電路，所以閘極信號線可為各列 1 條，而沒有增加之必要。又，保持電路 110 若為 SRAM 的話，則需要高低 2 種類之電源線 (VDD、VSS)、高低 2 種類的參照電源線 (信號 A、信號 B) 合計 4 條的電源線。該等係在全畫素中共同使用的電源。該等的電源線，亦可藉由以對稱方式配置電路而在鄰接行方向上的畫素彼此之間共同具有。如此，藉由以複數個畫素共同具有各種配線即可縮小電路面積，形成更高精細的 LCD。另外，本實施形態之 LCD 係與第一實施形態同樣，係以反射型 LCD 較佳。

其次，使用第 5 圖說明第三實施形態之第 5 圖係在佈局方面與第二實施形態不同，比較第二實施形態以 2 畫素共同具有畫素區域並配置電路方面，本實施形態係以 3 畫素 17R、17G、17B 共同具有畫素區域並配置電路者。在本實施形態中，有關電路構成由於係與第二實施形態完全相同，所以為了簡化圖式起見，將電路選擇 TFT 41、42、44、45、接點 16、輔助電容 85、保持電路 110 及連結該等的配線以電路 200 來表示，並將畫素選擇 TFT 71、接點 16 分別以 R、G、B 表示。在本實施形態中，各畫素之電路 200R、200G、200B，係分別跨接配置在鄰接之 3 畫素的區域上。如此，若跨接配置更多的畫素上的話，則由於可利用更多的空間，並可減少每一電路之死空間 (dead space) 而更提高空間效率，所以更可縮小電路 200 之面積。但是，本實施

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (20)

形態，由於係跨接形成於 3 畫素上，所以與上述實施形態不同，無法以點對稱方式配置。因而，本實施形態之電路 200 的配置，有必要在每一畫素上作個別設計，且如第二實施形態般，以 2 畫素共同具有電路區域的方式，其電路設計之效率較佳。然後，畫素選擇 TFT 71、與畫素電極之接點 16，係以重疊在 RGB 各自的畫素上較佳。因而，必然的會使電路 200 在每一 RGB 的內部配置不同。

此時，就有必要在各畫素上使各畫素電極與構成電路 200 之各元件、輔助電容、配線等與畫素電極相對的面積盡量相等。當每一畫素上與電路元件或配線之相對面積不同，且因此產生的寄生電容在每一畫素上不同，而顯示畫面時，就會造成畫像若隱若現地浮現等降低顯示品質的原因。雖然將每一電路 200 之相對面積形成完全相等為理想，但是卻很困難。因此，構成對應電路 200 的各元件、輔助電容、配線與畫素電極所形成之電容的每一畫素之差 ΔCC ，較佳者係相對於上述畫素電極與上述相對電極隔著液晶而形成的電容 CLC 、及上述輔助電容 CSC 所合計之電容 $(CLC+CSC)$ ，設計成小於 $1/50$ ，即 $\Delta CC \leq (CLC+CSC)/50$ 。若如此配置的話，則因每一畫素之相對面積的差而造成顯示品質之降低就不會那麼地顯著。又，若設為 $\Delta CC \leq (CLC+CSC)/100$ 的話，則幾乎看不到顯示品質之降低情形。更且，若設為 $\Delta CC \leq (CLC+CSC)/200$ 的話，則實質上沒有顯示品質降低的情形。另外，本實施形態之 LCD 係與第一實施形態同樣，較佳者為反射型 LCD。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(21)

在上述實施形態中，雖係使用反射型 LCD 加以說明，但是當然亦適用於透過型 LCD，而重疊配置透明之畫素電極及保持電路。但是在透過型 LCD 中，由於配置有金屬配線之處未被遮光，所以無法避免會降低開口率。又，當在透過型 LCD 之畫素電極的下方配置保持電路時，由於恐有因透過之光而使保持電路或選擇電路之電晶體產生誤動作之虞，所以就有需要在所有的電晶體之閘極上設置遮光膜。因而，在透過型 LCD 中很難提高開口率。相對於此，反射型 LCD，即使在其畫素電極下配置何種的電路亦不會影響其開口率。更且，如透過型之液晶顯示裝置所示，由於沒有必要在觀察者側之相反側使用所謂的背光源，所以不需要用以點亮背光源的電力。由於具有保持電路之 LCD 的本身目的係在於刪減消耗電力，所以本發明之顯示裝置，較佳者係為不需要背光源且適於低消耗電力化的反射型 LCD。

又，上述實施形態，雖係使用液晶顯示裝置加以說明，但是本發明並非被限定於此，亦可適用於有機 EL 顯示裝置、或 LED 顯示裝置等各式各樣的顯示裝置。

如以上說明，本發明之動態矩陣型顯示裝置，由於保持電路之至少一部分，係重疊配置在鄰接畫素之畫素電極上，且畫素電極 17 之佈局與電路之佈局不同，所以不需要多餘配線之迂迴等而可提高空間效率，且可更縮小保持電路所需要的面積。藉此，就可獲得更高精細之具有保持電路的顯示裝置。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (22)

然後，由於畫素電極為用以將光予以反射的反射電極，所以即使在由畫素電極之顯示面觀看的側面上配置記憶體電路亦不會降低開口率。

又，畫素選擇電晶體及保持電路，由於係在鄰接畫素彼此之間互相以點對稱方式配置，且將鄰接畫素內之電路配置設為各畫素共通，所以可效率佳地進行電路設計。

又，由於鄰接之畫素具有至少 1 條之配線，且共有的配線，被配置於畫素電極之實質中央，所以即使以點對稱方式配置電路，只要隔開 1 列之畫素電極配置 1 條之閘極信號線，即可縮小電路面積。

又，畫素選擇電晶體及保持電路，由於係以在鄰接畫素彼此之間所共有之配線的預定點為中心而互相以點對稱方式配置，所以可容易進行電路設計。

又，構成對應各畫素之電路的各元件、輔助電容、配線與畫素電極所形成之電容的每一畫素之差 ΔCC ，由於係相對於畫素電極與相對電極隔著液晶而形成的電容 CLC 、及輔助電容 CSC 所合計之電容 $(CLC+CSC)$ ，滿足 $\Delta CC \leq (CLC+CSC)/50$ ，所以即使將電路佈局跨接配置於複數個畫素上亦可減少顯示品質之降低。

[元件符號說明]

| | | | |
|----|--------|-------|-------|
| 1 | 觀察者 | 10、30 | 絕緣性基板 |
| 11 | 半導體層 | 12 | 閘極絕緣膜 |
| 13 | 閘極 | 14 | 層間絕緣膜 |
| 15 | 平坦化絕緣膜 | 16 | 接點 |

(請先閱讀背面之注意事項再填寫本頁)

訂 · 線

五、發明說明 (23)

| | |
|---------------------|----------------|
| 17、17B、17G、17R | 畫素電極 |
| 20、33 定向膜 | 21 液晶 |
| 31 彩色濾光片 | 32 相對電極 |
| 40、43 電路選擇電路 | |
| 41、42、41R、42R、44、45 | 電路選擇 TFT |
| 50 閘極驅動器 | 51 閘極信號線 |
| 52 參照線 | 53、121、122 TFT |
| 54 保持電路 | 55、56 反相器 |
| 60 汲極驅動器 | 61 汲極信號線 |
| 62 資料信號線 | 65 選擇畫素選擇 TFT |
| 65 源極 | 70 畫素選擇電路 |
| 71、72 畫素選擇 TFT | 85、85R 輔助電容 |
| 86 端子 | 87 電極 |
| 90 外裝電路基板 | 91 面板驅動用 LSI |
| 100 液晶面板 | 110、110R 保持電路 |
| 120 信號選擇電路 | |
| 200、200B、200G、200R | 電路 |

(請先閱讀背面之注意事項再填寫本頁)

訂
線

四、中文發明摘要(發明之名稱: 動態矩陣型顯示裝置)

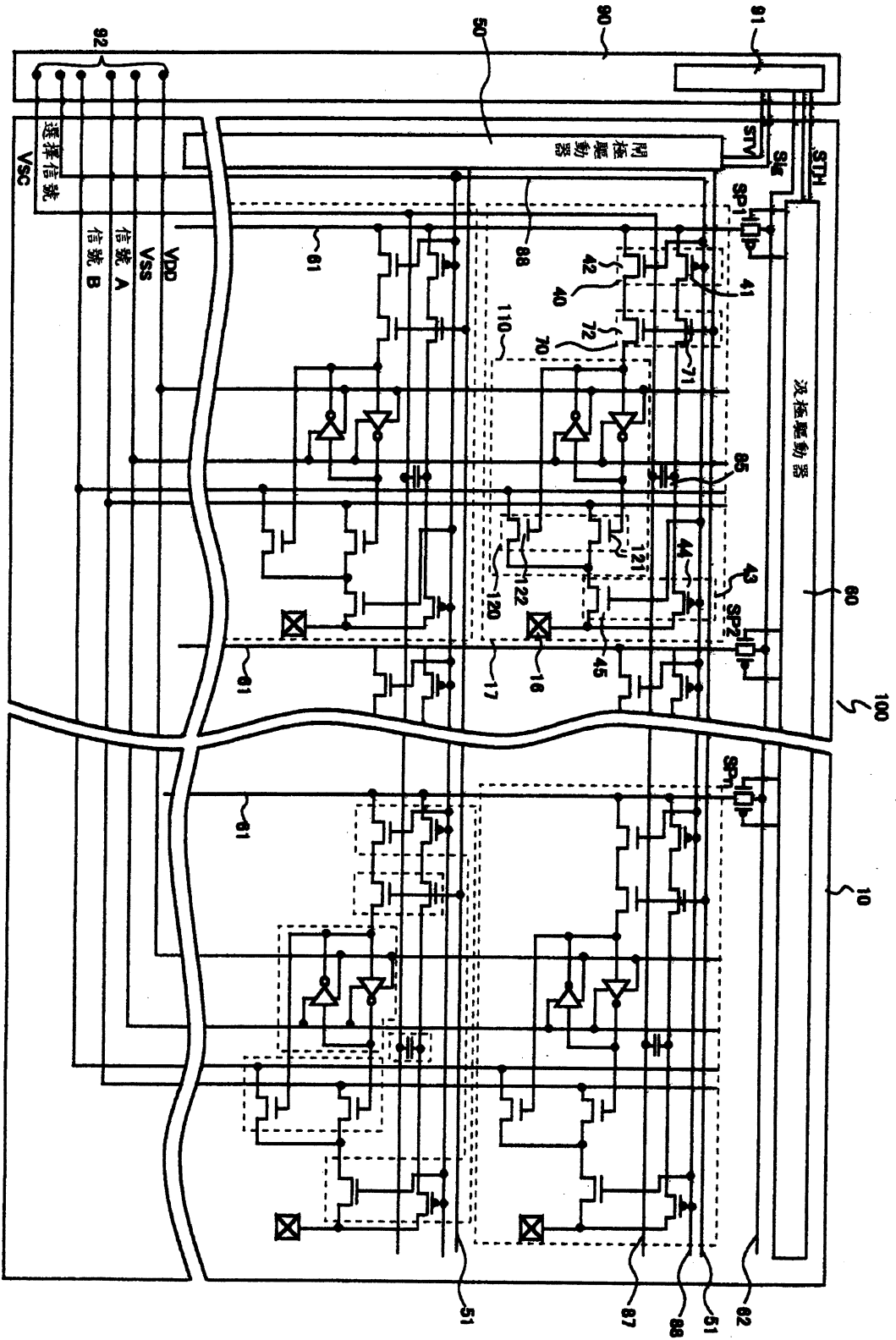
本發明之動態矩陣型顯示裝置，其係在每一畫素上配置用以保持影像信號的保持電路 110，並切換通常動作模式及記憶動作模式之後予以顯示者。由於其並非將需要較多面積之保持電路 110 配置於鄰接的畫素電極 17 之間，而是重疊配置於畫素電極 17 上，所以在一個畫素中所需要的面積就會變成最小，而可謀求液晶顯示裝置之高精細化。又，藉由將保持電路 110 之至少一部分，重疊配置於鄰接的畫素之畫素電極 17 上，即可不需要配線之迂迴作業等而可提高空間之利用效率。藉此，由於可更縮小保持電路 110 所需要的面積，所以可直接將液晶顯示裝置予以高精細化。

(請先閱讀背面之注意事項再填寫本頁各欄)

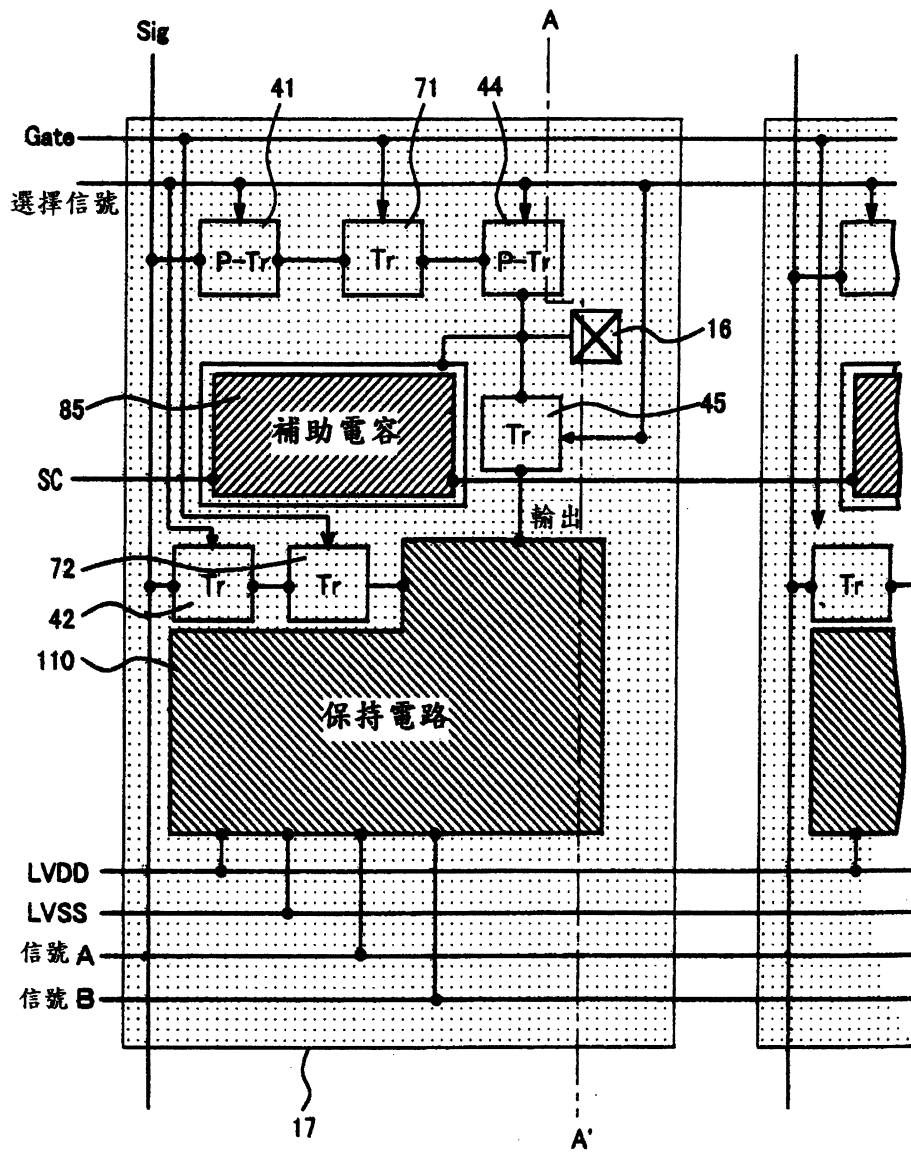
裝

訂

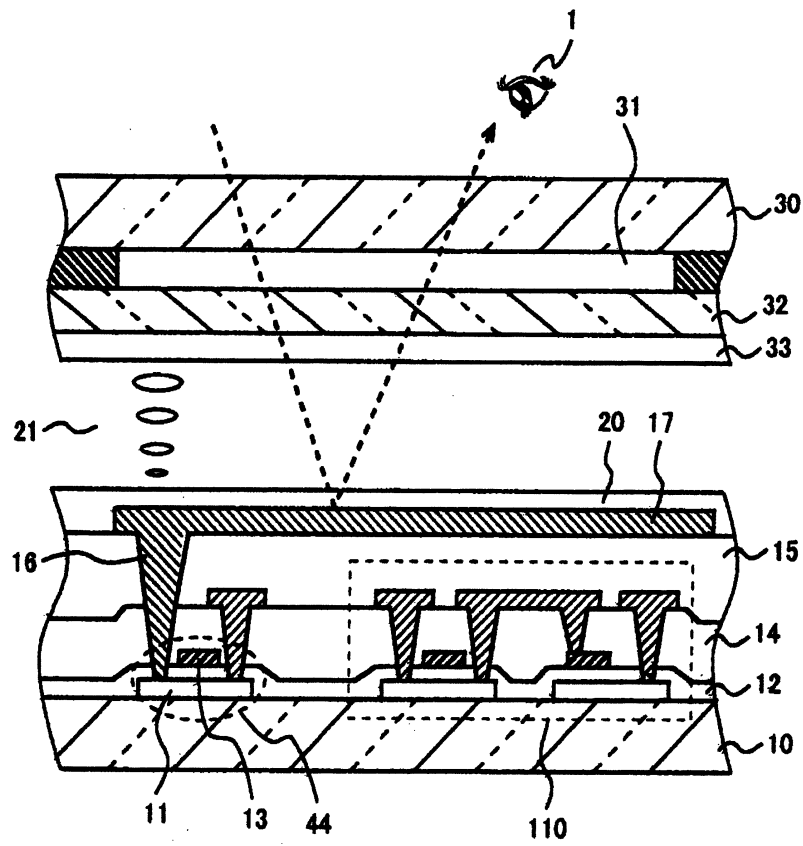
英文發明摘要(發明之名稱:)



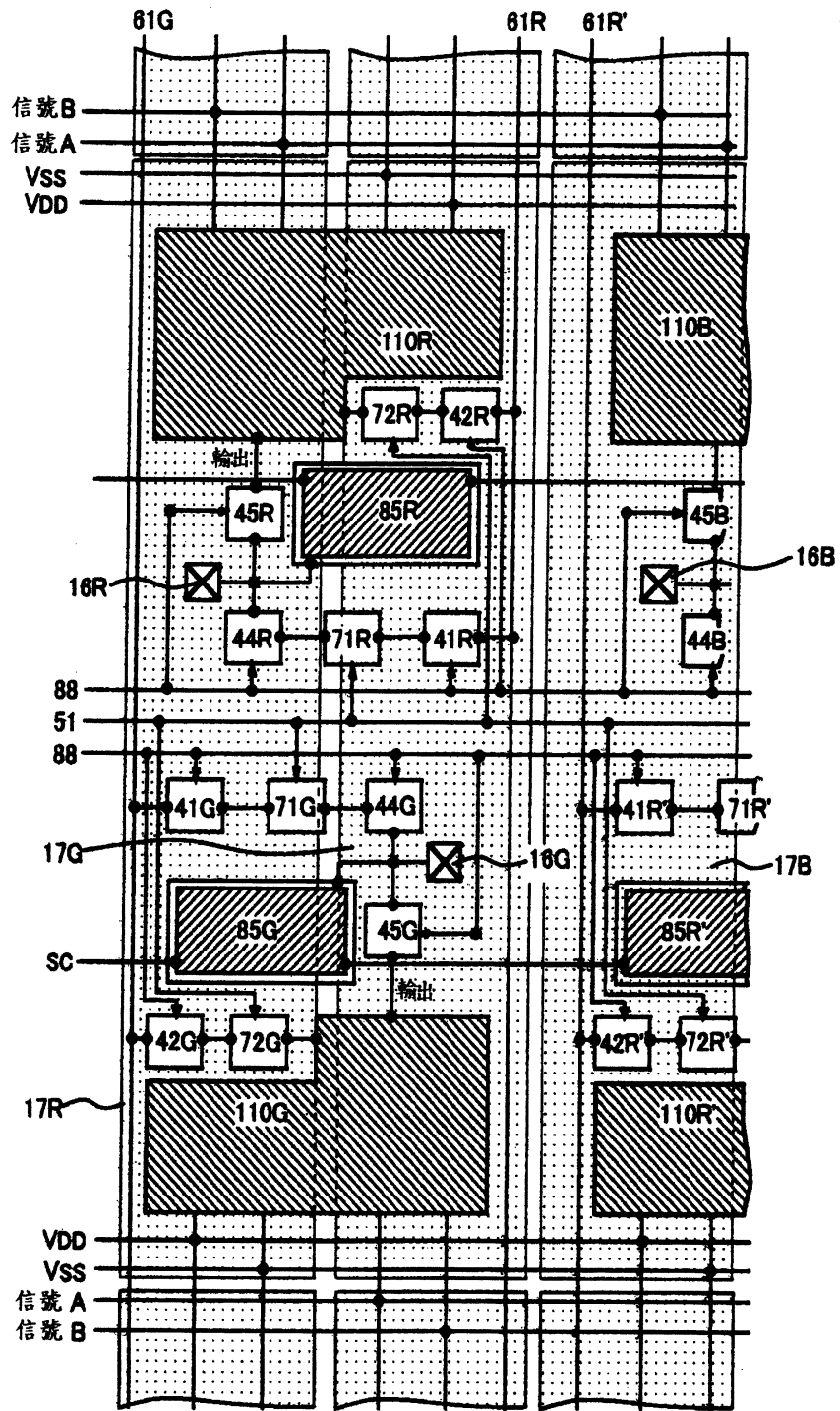
第 1 圖



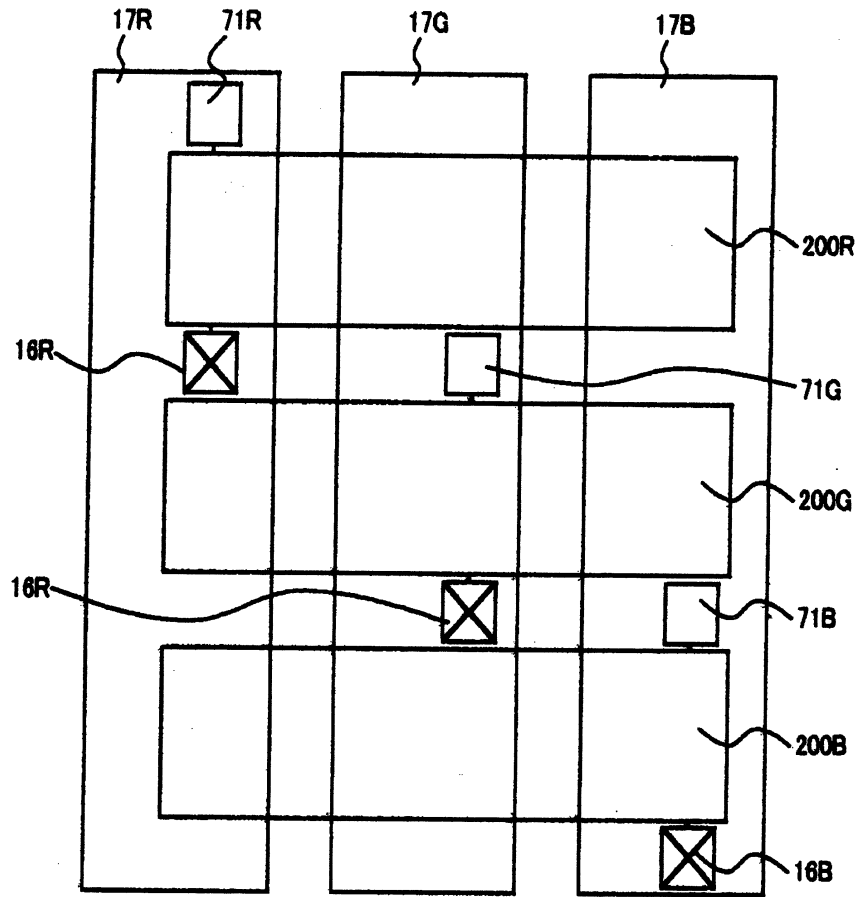
第 2 圖



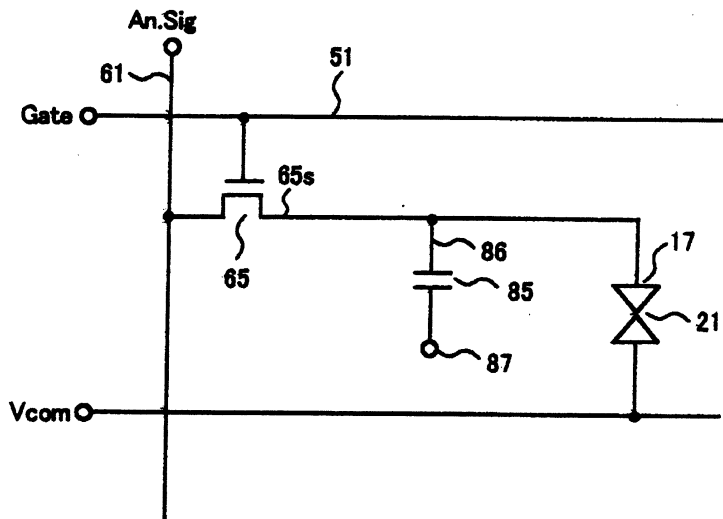
第 3 圖



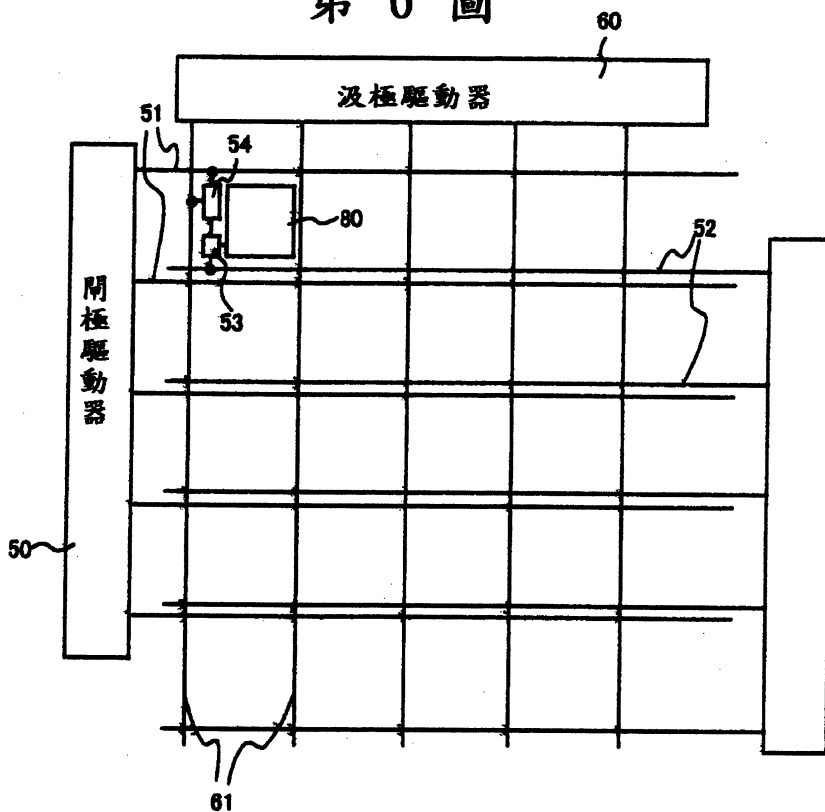
第 4 圖



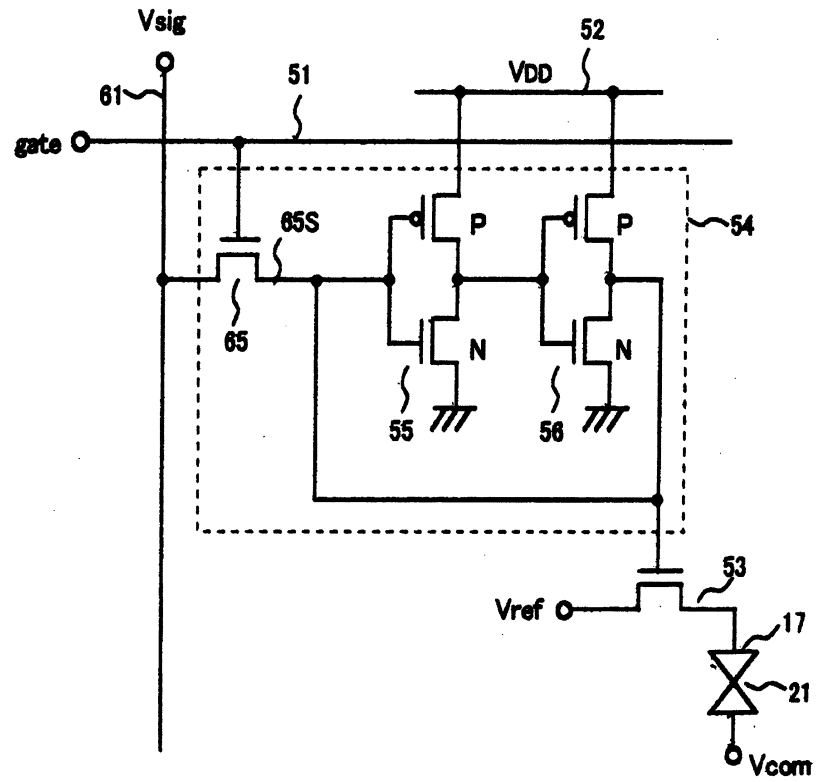
第 5 圖



第 6 圖



第 7 圖



第 8 圖



第 90122538 號專利申請案

申請專利範圍修正本

(92 年 10 月 31 日)

1. 一種動態矩陣型顯示裝置，其係包含有：
 - 配置成矩陣狀的複數個畫素電極；
 - 與上述複數個畫素電極相對的相對電極；及
 - 保持電路，對應上述畫素電極而配置，並記憶按照所對應之畫素的畫素電壓之資料，並具有隨時施加按照隨時輸入的影像信號之畫素電壓而進行顯示之通常動作模式，以及按照上述保持電路所記憶的資料而進行顯示之記憶動作模式，其特徵為：
 - 上述保持電路，係重疊配置於上述畫素電極上。
2. 一種動態矩陣型顯示裝置，其係包含有：
 - 第一基板，配置成矩陣狀，且形成有將光予以反射的複數個反射畫素電極；
 - 第二基板，形成有與上述複數個反射畫素電極相對的相對電極；
 - 封入於上述第一及第二之基板間的液晶層；及
 - 保持電路，對應上述反射畫素電極而配置，且記憶按照所對應之畫素的畫素電壓之資料，並具有
 - 在上述畫素電極與上述相對電極之間施加按照影像信號之預定的畫素電壓以驅動上述液晶層而進行顯示之通常動作模式，以及

按照上述保持電路所記憶的資料而進行顯示之記憶動作模式，其特徵為：

上述保持電路，係重疊配置於上述反射畫素電極上。

3. 一種動態矩陣型顯示裝置，包含有：

配置成矩陣狀的複數個畫素電極；

與上述複數個畫素電極相對的相對電極；及

保持電路，對應上述畫素電極而配置，並記憶按照所對應之畫素的畫素電壓之資料，

而按照上述保持電路所記憶的資料進行顯示，其特徵為：

上述保持電路，係重疊配置於上述畫素電極上。

4. 一種動態矩陣型顯示裝置，包含有：

第一基板，配置成矩陣狀，且形成有將光予以反射的複數個反射畫素電極；

第二基板，形成有與上述複數個反射畫素電極相對的相對電極；

封入於上述第一及第二之基板間的液晶層；及

保持電路，對應上述反射畫素電極而配置，且記憶按照所對應之畫素的畫素電壓之資料，

而按照上述保持電路所記憶的資料進行顯示，其特徵為：

上述保持電路，係重疊配置於上述反射畫素電極上。

5. 如申請專利範圍第 2 或 4 項之動態矩陣型顯示裝置，其中上述保持電路，係配置於上述反射畫素電極與上述第一基板之間。

6. 一種動態矩陣型顯示裝置，包含有：

閘極信號線，延伸於列方向上，且配置有複數條於行方向上；

複數個畫素選擇電晶體，其閘極連接於上述閘極信號線之 1 條上；

複數個畫素電極，分別連接於上述畫素選擇電晶體，且配置成矩陣狀；

與上述複數個畫素電極相對的相對電極；及

保持電路，對應上述畫素電極而配置，且記憶按照影像信號之資料，

而按照上述保持電路所記憶的資料進行顯示，其特徵為：

上述保持電路之至少一部分，係重疊配置於鄰接的畫素之上述畫素電極上。

7. 一種動態矩陣型顯示裝置，其係包含有：

閘極信號線，延伸於列方向上，且配置有複數條於行方向上；

複數個畫素選擇電晶體，其閘極連接於上述閘極信號線之 1 條上；

複數個畫素電極，分別連接於上述畫素選擇電晶體，且配置成矩陣狀；

與上述複數個畫素電極相對的相對電極；及

保持電路，對應上述畫素電極而配置，且記憶按照影像信號之資料，並具有

隨時施加按照隨時輸入之影像信號之畫素電壓而進行顯示之通常動作模式，以及

按照上述保持電路所記憶的資料而進行顯示之記憶動作模式，其特徵為：

上述保持電路之至少一部分，係重疊配置於鄰接的畫素之上述畫素電極上。

8. 一種動態矩陣型顯示裝置，包含有：

第一基板，形成有延伸於列方向上，且配置有複數條於行方向上的閘極信號線、閘極連接於上述閘極信號線之 1 條上的複數個畫素選擇電晶體、分別連接於上述畫素選擇電晶體且配置成矩陣狀的複數個畫素電極、及分別連接於上述畫素電極的輔助電容；

第二基板，形成有與上述複數個畫素電極相對的相對電極；

封入於上述第一及第二基板間的液晶層；及

保持電路，對應上述畫素電極而配置，且記憶按照影像信號之資料，並具有

在上述畫素電極及上述相對電極之間隨時施加按照隨時輸入的影像信號之預定的畫素電壓以驅動上述液晶層而進行顯示之通常動作模式，以及

按照上述保持電路所記憶的資料而進行顯示之記

憶動作模式，其特徵為：

上述保持電路之至少一部分，係重疊配置於鄰接之上述畫素電極上。

9. 一種動態矩陣型顯示裝置，包含有：

第一基板，形成有延伸於列方向上，且配置有複數條於行方向上的閘極信號線、閘極連接於上述閘極信號線之 1 條上的複數個畫素選擇電晶體、分別連接於上述畫素選擇電晶體且配置成矩陣狀的複數個畫素電極、及分別連接於上述畫素電極的輔助電容；

第二基板，形成有與上述複數個畫素電極相對的相對電極；

封入於上述第一及第二之基板間的液晶層；及

保持電路，對應上述畫素電極而配置，且記憶按照影像信號之資料，

而按照上述保持電路所記憶的資料進行顯示，其特徵為：

上述保持電路之至少一部分，係重疊配置於鄰接之上述畫素電極上。

10. 如申請專利範圍第 6 至 9 項中任一項之動態矩陣型顯示裝置，其中上述畫素電極，係將光予以反射的反射電極。

11. 如申請專利範圍第 6 至 9 項中任一項之動態矩陣型顯示裝置，其中上述畫素選擇電晶體及上述保持電路，係在鄰接畫素彼此之間互相以點對稱方式配置。

12. 如申請專利範圍第 6 至 9 項中任一項之動態矩陣型顯示裝置，其中，鄰接之畫素係共同具有至少 1 條之配線，該共同具有之配線，係配置在上述畫素電極及鄰接之其他畫素電極之間的實質中央。
13. 如申請專利範圍第 12 項之動態矩陣型顯示裝置，其中上述畫素選擇電晶體及上述保持電路，係在鄰接畫素彼此之間以上述所共同具有之配線的預定點為中心而互相以點對稱方式配置。
14. 如申請專利範圍第 12 項之動態矩陣型顯示裝置，其中上述共同具有之配線係閘極信號線。
15. 如申請專利範圍第 8 或 9 項之動態矩陣型顯示裝置，其中上述保持電路，係配置在上述由反射畫素電極構成之畫素電極及上述第一基板之間。
16. 如申請專利範圍第 8 或 9 項之動態矩陣型顯示裝置，其中，構成對應上述各畫素之電路的各元件、輔助電容、配線與畫素電極所形成之電容的每一畫素之差 ΔCC ，相對於上述畫素電極與上述相對電極隔著液晶而形成的電容 CLC 、及上述輔助電容 CSC 所合計之電容 $(CLC+CSC)$ ，係滿足 $\Delta CC \leq (CLC+CSC)/50$ 者。