



76：重設飽和解析器  
電路

78：參考 OR 閘極

80：反相器

82：VCO OR 閘極

84：反相器

86：線

88：線

90：線

92：線

94：線

96：線

114：線



## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種頻率合成器中防止週期差異之改良式方法及系統。

### 相關申請案

本申請案主張根據U.S.C.第35條第119、120、363、365款及C.F.R.第37條第1.55與1.78款於2008年5月6日申請的美國臨時申請案序號61/126,702之權利及優先權，其係以此引用的方式併入於此。

### 【先前技術】

頻率合成器實際上係用於所有無線裝置中以建立該無線裝置操作之基本頻率。無線通信常常需要改變該操作頻率。改變該無線裝置的頻率所需要之時間量一般係期間該無線裝置無法正常發揮功能(即，其無法在改變頻率時發送或接收資料)之時間。無線應用對成本極敏感，因此用於實現頻率的快速切換之一方法極重要。無線器件之可靠性亦極重要，而類比方法趨向於更大、成本更大且常常不及其數位對應物可靠。大多數現代的整合式頻率合成器使用稱為一相位頻率偵測器(PFD)之一裝置，其測量該參考(REF)與該壓控振盪器(VCO)之間的相位及頻率之差異。經典的PFD受困於一稱為週期差異之問題，其導致改變頻率之時間更長。建立輸出向上與向下切換信號之PFD遵照該等REF及VCO輸入來行動，該等切換信號進而將電流驅動至控制該壓控振盪器之一迴路濾波器上。當該等REF與

VCO信號係同相時，向上與向下脈衝兩者皆短暫而相等。當該合成器改變頻率時，最初該VCO信號頻率不再等於該REF信號頻率。若該VCO頻率略不同於該REF，則該相位誤差將積聚而該等向上/向下脈衝將具有不同的持續時間，此與該相位誤差成比例。隨著該誤差增加，該充電幫浦將開啟更長時間，因此抽吸至該迴路濾波器內的電荷將成比例增加。但是，當該相位誤差超過360度時，其繞回至零，而總結果係將該充電幫浦接通很短的時間週期，因此受推動至迴路濾波器內的校正電荷往回朝零下降，而無關於在頻率方面存在明顯誤差之事實。此導致該經VCO分割的信號相對於該REF相差一週期，而在所需新頻率之方向上調諧該VCO之速率將減小或甚至可以暫時反轉。淨結果係該VCO從開始頻率改變為最終頻率之時間增加，而鎖定至該新頻率之總時間亦增加。一方法偵測到一週期差異即將出現而接通一額外的充電幫浦電流單元。此向該迴路濾波器輸出一恆定電流或從該迴路濾波器移除一恆定電流(取決於該VCO調諧電壓是否需要增加或減小以獲取新的頻率)。效果係增加該PFD之線性範圍。由於該電流係恆定而非一脈動電流而保持穩定性。若該相位誤差再次增加至另一週期差異係可能之一點，則其接通另一充電幫浦單元。此一直繼續到偵測到該VCO頻率已越過所需頻率為止。接著開始逐個切斷該等額外的充電幫浦單元直至已將其全部切斷，而使得該頻率安定。此方法之一缺點係其需要給該幫浦添加成本、複雜性及寄生電容而因此限制其上

部操作頻率之額外的類比電路。在大多數應用中，將週期差異一起消除而產生快得多之鎖定時間便足矣。其他方法應用可能相當複雜之類似技術。一些方法需要該VCO之更複雜而敏感的時序，其他則需要多工器與計數器之一複雜的混合。

### 【發明內容】

因此，本發明之一目的係提供一種頻率合成器中防止週期差異之改良式系統及方法。

本發明之另一目的係提供不需任何額外類比電路之用於防止週期差異之此一改良式系統及方法。

本發明之另一目的係提供可在數位電路中實施之用於防止週期差異之此一改良式系統及方法。

本發明之另一目的係提供無需額外之大而昂貴的類比硬體而實現頻率獲取時間的明顯減少之用於防止週期差異之此一改良式系統及方法。

本發明之另一目的係提供其中所添加的數位電路在面積及成本方面係最小之用於防止週期差異之此一改良式系統及方法。

本發明係由以下認識產生，即可藉由決定經分割的VCO與該參考之間的相位誤差及一週期差異是否即將出現及在哪一方向上、接著在數量及方向方面修改經分割的VCO之相位以將該相位誤差減小至小於一週期來防止在一頻率合成器中的週期差異；可藉由暫時修改該VCO除數來實現相移。淨效果係令該充電幫浦在所需極性保持處於或接近其

最大增益。

但是，在其他具體實施例中，本標的發明無需實現所有此等目的，而其申請專利範圍不會受限於能夠實現此等目的之結構或方法。

本發明之特徵係一種具有防止週期差異之頻率合成器系統，其包括一壓控振盪器(VCO)、一VCO除法器及用於為該VCO除法器定義一預定除數之一VCO除法器控制器。一相位頻率偵測器(PFD)係回應於一參考及該VCO除法器輸出以決定在該參考與VCO除法器輸出之間的任何相位誤差、一完整週期差異之一相位誤差是否已出現及該週期差異之方向。一狀態機係回應於該週期差異之方向以重設該相位頻率偵測器並驅動該VCO除法器控制器來修改該預定除數以在該方向上改變在該相位偵測器處的經分割信號之相位以將該相位誤差減小為小於一參考週期。

在較佳具體實施例中，該相位頻率偵測器可包括用於指示一週期差異何時已出現及其方向之一飽和電路。該相位頻率偵測器可包括一用於識別在一重設週期期間出現之一週期差異飽和的重設飽和解析器電路。該相位頻率偵測器可包括用於回應於一參考脈衝來設定之一主參考正反器、用於回應於一VCO脈衝來設定之一主VCO正反器及用於重設該等主正反器之一重設電路。該飽和電路可包括：一飽和參考正反器，其係用於回應於在將該主參考正反器設定用以提供識別一向上週期差異之一向上飽和信號時出現之一第二參考脈衝來進行設定；一飽和VCO正反器，其係用

於回應於在將該主VCO正反器設定用以提供指示一向下週期差異之一向下飽和信號時出現之一第二VCO脈衝來進行設定。該重設飽和解析器電路可包括：一參考飽和OR閘極，其具有來自該主參考正反器的設定輸出之一輸入與來自用於在該第二參考脈衝出現於該重設期間時設定該飽和參考正反器的重設電路之一第二反相輸入；及一VCO飽和OR閘極，其具有來自該主VCO正反器的設定輸出之一輸入與來自用於在該第二VCO脈衝出現於該重設期間時設定該VCO飽和正反器的重設電路之一第二反相輸入。

本發明之特徵還係一種頻率合成器中防止週期差異之改良式方法，其包括：決定在一經分割的VCO與參考之間的相差誤差；決定一完整週期差異之一相位誤差是否已出現及在哪一方向上；以及在數量及方向上改變該經VCO分割的相位以將該相位誤差減小為小於一參考週期以令該充電幫浦保持處於或接近最大增益直至該VCO接近鎖定而該相位誤差保持低於 $2 * \text{PI}$ 為止。

在較佳具體實施例中，可藉由修改該VCO除數來偏移該經分割的VCO之相位，從而改變該相位。

本發明之特徵還係一種防止週期差異之改良式方法，其包括：決定在一經分割的VCO與一參考之間的相位誤差；驅動一主動迴路濾波器來提供大小與在範圍 $\pm 2 * \text{PI}$ 內的相位誤差成比例之一輸出；以及令該經分割的VCO相位誤差接近但小於絕對值 $(2 * \text{PI})$ ，從而使得當該VCO係失鎖時在正確極性該控制信號之輸出保持處於或接近最大值而僅

在該 VCO 接近鎖定且經分割的相位誤差係小於絕對值  $(2 \cdot \text{PI})$  時減小該校正信號。

在一較佳具體實施例中，該主動迴路濾波器可包括一充電幫浦。

### 【實施方式】

除較佳具體實施例或下面揭示的具體實施例外，本發明能夠採取其他具體實施例而且能夠以各種方式來實作或實施。因此，應瞭解本發明在其應用方面不限於下面說明中所提出或圖中所解說的組件構造及配置之細節。若本文僅說明一具體實施例，則本發明之申請專利範圍不限於該具體實施例。此外，除非有明確而令人信服的證據表示一特定的排除、限制或否認，否則不應從限制的角度來解讀其申請專利範圍。

圖 1 中顯示一先前技術的相位頻率偵測器 (PFD) 10，其包括一對正反器：主參考正反器 12 及主 VCO 正反器 14，連同 NAND 閘極 16 及延遲電路 18。在正常操作中，一參考信號在線 20 上呈現於主參考正反器 12 處並將其設定為在輸出 22 上提供該向上信號。該 VCO 信號呈現於線 24 上，而此進而設定 VCO 正反器 14，該 VCO 正反器 14 進而在輸出 26 上提供該向下信號。當該參考輸入與 VCO 輸入同相出現，在輸出 22 與 26 上該等向上與向下信號亦會如此，從而使得該迴路濾波器中的電荷幫浦受到同樣影響。當其係異相時，例如，當在輸入 24 上的 VCO 信號落後於在輸入 20 上的參考信號時，則在輸出 22 上的向上信號將開始得較早而因此比在

輸出26上稍後呈現的向下信號更長。此透過在該迴路濾波器中的充電幫浦提供一更大電荷，而稍快一點地驅動該VCO信號24以再一次趕上該參考信號20。在該向上與向下信號兩者皆出現後，在NAND閘極16的每一輸入28與30處存在一邏輯一，該NAND閘極16在其輸出32處提供一邏輯零，此透過延遲18重設主正反器12及14。此先前技術相位頻率偵測器所存在之一問題係若在輸入20與24上的參考信號與經VCO分割信號之間的相位差或相位誤差變成大於一完整週期，則該相位頻率偵測器10仍然不知道此點而一所謂的週期差異將出現。例如，若該相位誤差低於 $360^\circ$ ，則該系統按設計來工作。但是，若該相位誤差超過 $360^\circ$ ，例如 $365^\circ$ ，則該系統僅看見一 $5^\circ$ 誤差，並回應於僅一 $5^\circ$ 誤差而仍然不知道一額外的 $360^\circ$ 完整週期差異已出現之事實。換言之，PFD至CP的輸出電流係與輸入相位差成比例，較大的相位誤差引起大輸出電流來校正該VCO。但是，當該相位誤差超過 $360^\circ$ 時，該輸出電流下降至零而其係與相位誤差模數 $2 * \text{PI}$ 成比例。

可參考圖2A及2B來看出此點，圖中該經VCO分割的信號40係顯示為越來越落後於該參考信號42。用於該頻率合成器44之除法器比率係設定於某一值，例如100，如圖2A所示。由於該經VCO分割的信號40越來越落後於該參考信號42，因此該向上信號46變得越來越大直至最後在一完整週期差異處(如在48處)，該系統反轉來僅針對該完整週期與剩餘誤差之間的差進行補償而忽略已相差一完整週期之

事實。向下信號50已對應於該VCO除法器信號40如平常一樣繼續。在迴路52中的圖2A之區域在圖2B中係顯示為放大。在該圖中可看出隨著該向上信號46隨每一增加的脈衝54、56、58、60變得越大，其最終超過一完整週期(如在48處，在此58與60合併)而該系統再次作出反應而忽略該完整週期差異。當在相同的經VCO分割週期期間接收兩個參考時脈或在相同的參考週期期間接收來自該VCO除法器的兩個VCO時脈時，此週期差異問題出現。來自該充電幫浦之所得輸出電流61(圖2C)增加至 $I_{max}$ ，接著在週期差異出現時往回下降至零。

若採用一相位頻率偵測器10a(圖3)，則依據本發明藉由包括飽和參考正反器72與飽和VCO正反器74之飽和電路70來與主正反器12a、14a、NAND閘極16a及延遲18a之習知的相位頻率偵測器組件互補。亦可存在一重設飽和解析器電路76，其包括參考OR閘極78與反相器80及具有反相器84之VCO OR閘極82。藉由此電路，當滿足該兩個條件(即在相同VCO週期期間接收的兩個參考時脈或在相同參考週期期間接收的兩個VCO時脈)之任一者時，適當的互補飽和正反器72、74係設定並令在輸出22a與26a處之適當的向上與向下脈衝保持為高。其亦提供傳出至一小狀態機之up sat(向上飽和)與down sat(向下飽和)旗標(將相對於圖4來說明)，其通知該狀態機該相位頻率偵測器已在哪一方向上飽和。

在操作中，在輸入20a上之一第一參考脈衝設定主參考

正反器 12a，該主參考正反器 12a 接著向飽和參考正反器 72 在輸出 22a 上提供一般的向上信號且還透過 OR 閘極 78 提供一信號。若在藉由一 VCO 脈衝之呈現來重設該系統以致能 NAND 閘極 16a 並透過延遲 18a 來向主參考正反器 12a 以及主 VCO 正反器 14a 提供重設之前出現一第二參考脈衝，則該第二參考脈衝會向飽和參考正反器 72 提供在線 86 上之第二輸入。此接著提供在線 88 上之 up sat 信號並提供在線 90 上之一設定信號，該設定信號係回授至主參考正反器 12a 以將其保持於開啟位置。該第二參考脈衝之此呈現指示該 VCO 信號係落後於該參考信號。

相反，若當在線 20a 上僅存在一參考脈衝時出現在線 24a 上的兩個 VCO 脈衝而指示該 VCO 信號正領先於該參考信號，則在該第二 VCO 信號出現於線 92 上後隨即透過 OR 閘極 82 設定該飽和 VCO 正反器 74。因此，飽和 VCO 正反器 74 提供在線 94 上之向下飽和信號且還提供在線 96 上之設定信號以將主 VCO 正反器 14a 保持於該設定狀態。如先前一樣，在輸出 22a 及 26a 上的向上及向下信號去往在該迴路濾波器中的充電幫浦。但是，在線 88 及 94 上的 up sat 及 down sat 信號去往該狀態機。因此，依據本發明之相位頻率偵測器 10a 可識別一週期差異已於何時出現及在哪一方向上並通知該狀態機，該狀態機接著會藉由控制該 VCO 除法器來補償，相對於圖 4 來說明此點。另一改良係由包括 OR 閘極 78 及 82 連同其反相器 80 及 84 的重設飽和解析器電路 70 之實施而產生。重設飽和解析器電路 70 確保出現於線 86 上之一

第二參考脈衝或出現於線92上之一第二VCO脈衝可真正設定相關聯的飽和正反器72、74，即使可能已藉由延遲18a設定一重設信號以重設主正反器12a及14a。該問題之產生係由於，在佔據一有限時間週期的主正反器12a、14a之此重設期間，該第二脈衝(無論其係參考還係VCO)可能出現而該系統可能對其茫然不知。為防止此情況，將該零邏輯重設信號提交給反相器80及84，該等反相器將邏輯一提交給OR閘極78及82。因此，若該第二脈衝出現於線86或92上(實際情況可能如此)，則在一重設期間，透過反相器80或84及相關聯的OR閘極78及82之重設本身將分別向相關聯的飽和正反器72、74提供另一輸入以使得不會忽視該第二脈衝而遺失完整的週期差異。為實現此點，主正反器12a、14a必須係可安定而在線90、96上的setb必須具有比來自延遲18a的rstb更高之優先權。

圖4中顯示依據本發明具有相位頻率偵測器10a之一頻率合成器100連同一壓控振盪器VCO 102與VCO除法器104。圖4中還顯示VCO除法器控制器106與狀態機108。在正常操作中，VCO 102向VCO除法器104提供該信號，在VCO除法器104中藉由除數 $N_0$ 來分割該信號：在此處之說明中 $N_0$ 等於100。此一般呈現於線110上且係多工器112向VCO除法器104之預設輸出。但是，隨著向上信號46脈衝(圖5)變得越來越長，最終當處於48時，超過完整週期。此刻，由於該VCO信號落後於該參考信號，因此藉由飽和參考正反器72(圖3)之操作來提供該up sat信號，該飽和參考正反

器 72 已辨識一完整週期差異。此立即從飽和參考正反器 72(圖 3)提供該信號  $ffR1$  130(圖 5)，其係該 up sat 信號。繼接收此信號後，狀態機 108(圖 4)將該除數從顯示於 44 處的 100(圖 5)切換為顯示於 44' 處的 84。在 132 處之接下來參考信號 42 的負向部分後，狀態機 108(圖 4)隨即將該除數從在 44' 處的 84 改變回到在 44'' 處的 100(圖 5)， $ffR1$  返回至在 131 處的零而該系統再次開始以一正常方式操作。當該問題再次出現時(例如在 48' 處)，再次產生該 up sat( $FFR1$ )信號 130'，狀態機 108(圖 4)從在 44'' 處的 100 切換至在 44''' 處的 84(圖 5)，而再一次於參考時脈 42 之負向斜坡 132' 上藉由狀態機 108(圖 4)將在 44''' 處的 84 切換回到在 44'''' 處的 100(圖 5)。此時，狀態機 108(圖 4)再次傳送出在線 114 上的飽和重設信號，該信號亦將飽和參考正反器 72 重設於 131'。當藉由在線 88、94 上之一 up sat/down sat 信號來通知狀態機 108 該飽和及其方向時，該狀態機 108 向多工器 112 傳送在線 116 上之一控制信號以從在線 110 上之正常輸入偏移至在線 118 上之輸入。其亦傳送在線 119 上之符號信號以設定在加總器 121 中的正確符號來加或減在線 120 上的  $N_1$  輸入。例如，若該 VCO 信號落後於該參考信號，則命令加法器 121 採用一減號，而正常除數比率  $N_0$ (例如 100)已從其減去  $N_1$ (例如 16)以透過多工器 112 向 VCO 除法器 104 提供一 84 之除數。

本發明還涉及一種頻率合成器中防止週期差異之方法，其係藉由：決定在一經分割的 VCO 與參考信號之間的相差

誤差；決定一完整週期之一相位誤差是否已出現及在哪一方向上；以及接著在數量及方向上改變該經VCO分割的信號以將該相位誤差減小為小於一參考週期以將該充電幫浦保持處於或接近最大增益直至該VCO接近鎖定而該相位誤差保持低於 $2*PI$ 為止。此係顯示於圖6中，其中方法150藉由偵測在該經分割的VCO與參考信號152之間的相位誤差而開始。就該相位誤差是否大於一週期而作一決定154。若否，則以正常方式對該等充電幫浦作一調整156而該系統返回至步驟152。若其大於一週期(即，該PFD相差一週期)，則決定該週期差異之方向158。若該VCO領先於該參考信號，則增加該除數，即，在步驟160中將 $N_1$ 與 $N_0$ 相加。若VCO落後於該參考信號，則減小該除數而從 $N_0$ 減去該相位調整 $N_1$ ，162。在一典型的具體實施例中，決定在一經分割的VCO與一參考之間的相位誤差。一輸出控制信號將一充電幫浦或其他類型的主動迴路濾波器驅動成使得該輸出之大小與在範圍 $+/-2*PI$ 內的相位誤差成比例。接著，藉由修改該VCO除法器並將該經分割的VCO相位誤差保持接近但小於絕對值 $(2*PI)$ 而使得當該VCO係失鎖時在正確極性該控制信號之輸出停止於或接近最大值而僅在該VCO係接近鎖定且該經分割的相位誤差係小於絕對值 $(2*PI)$ 時減小該校正信號，來控制在該PFD處的相位誤差。

在200處解說習知的週期差異(圖7)，連同隨附的VCO頻率202、經相位分割的VCO 204及充電幫浦電流206。圖7A

中顯示所得轉移函數208。相反，在210處顯示對依據本發明之防止週期差異的解說(圖8)，連同隨附的VCO頻率212、經相位分割的VCO 214及充電幫浦電流216。所得之改良式轉移函數218呈現於圖8A中。

儘管在一些圖面而未在其他圖面中顯示本發明之特定特徵，但此僅係為方便起見，因為依據本發明可將每一特徵與其他特徵之任何或所有特徵組合。本文中所使用之詞彙「包括」、「包含」、「有」及「具有」應作廣義及涵蓋的解釋而不限於任何實體互連。此外，不應將標的申請案中所揭示之任何具體實施例視作唯一可行的具體實施例。

此外，在提交本專利之專利申請案期間提出的任何修正案並不否認所申請的申請案中提出之任何請求元件：在合理範圍內預期熟習此項技術者無法草擬一會從字面上涵蓋所有可能等效物之申請專利範圍，許多等效物在修正時係不可預見的而且超出對要提交內容(若有)的合理解釋，作為該修正案之基礎的基本原理與許多等效物可能僅有一切線關係，且/或基於許多其他原因而預期申請者無法說明任何所修正請求項元件之特定非實質替代物。

其他具體實施例將為熟習此項技術者所明白且在隨附申請專利範圍內。

### 【圖式簡單說明】

熟習此項技術者從上文關於一較佳具體實施例的說明及附圖中可明白其他目的、特徵及優點，圖中：

圖1係在一習知的頻率合成器中使用之一先前技術的相

位頻率偵測器(PFD)之一示意性方塊圖；

圖 2A 顯示在解說週期差異的圖 1 之 PFD 中出現的特定波形；

圖 2B 係圖 2A 之波形之一部分的一放大視圖；

圖 2C 顯示來自該充電幫浦之所得輸出電流之一極大放大視圖，其增加至  $I_{max}$ ，接著在週期差異出現時往回下降至零；

圖 3 係用於克服週期差異之一依據本發明的改良式 PFD 之一示意性方塊圖；

圖 4 係使用依據本發明之圖 3 的改良式 PFD 之一改良式頻率合成器之一示意性方塊圖；

圖 5 顯示在圖 3 之 PFD 中出現的特定波形；

圖 6 係顯示依據本發明防止週期差異之改良式方法之一流程圖；

圖 7 顯示 PFD、充電幫浦、經分割 VCO 之相位及採用習知 PFD 之 VCO 的頻率；

圖 7A 顯示針對一習知 PFD 之一轉移函數；

圖 8 顯示 PFD、CP、經分割 VCO 之相位及採用此防止週期差異之發明的 VCO 之頻率；及

圖 8A 顯示針對本發明之改良式系統之一轉移函數。

### 【主要元件符號說明】

10a	相位頻率偵測器
12	主參考正反器
12a	主參考正反器

14	主 VCO 正反器
14a	主 VCO 正反器
16	NAND 閘極
16a	NAND 閘極
18	延遲電路/延遲
18a	延遲
20	參考信號
20a	輸出
22	輸出
22a	輸出
24	線
24a	線
26	輸出
26a	輸出
28	NAND 閘極 16 的輸入
30	NAND 閘極 16 的輸入
32	NAND 閘極 16 的輸出
40	VCO 分割器信號
42	參考信號
44	頻率合成器
44'	頻率合成器
44''	頻率合成器
44'''	頻率合成器
46	向上信號

48	完整週期差異處
50	向下信號
54、56、58、	脈衝
60	
61	輸出電流
70	重設飽和解析器電路
72	飽和參考正反器
74	飽和VCO正反器
76	重設飽和解析器電路
78	參考OR閘極
80	反相器
82	VCO OR閘極
84	反相器
86	線
88	線
90	線
92	線
94	線
96	線
100	頻率合成器
102	壓控振盪器VCO
104	VCO除法器
106	VCO分割器控制器
108	狀態機

110	線
112	多工器
114	線
116	線
118	線
119	線
120	線
121	加總器
130	信號 $ffR1$
152	參考信號
202	隨附的 VCO 頻率
204	經相位分割的 VCO
206	充電幫浦電流
214	經相位分割的 VCO
216	充電幫浦電流

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：98115034

※申請日：98.5.6

※IPC 分類：H03L 7/183 (2006.01)

H03L 7/089 (2006.01)

## 一、發明名稱：(中文/英文)

頻率合成器中防止週期差異之改良式系統及方法

IMPROVED SYSTEM AND METHOD FOR CYCLE SLIP

PREVENTION IN A FREQUENCY SYNTHESIZER

## 二、中文發明摘要：

本發明揭示一種藉由決定在一經分割的VCO與參考之間的相位誤差、決定一完整週期差異之一相位誤差是否已出現及在哪一方向上並在數量及方向上改變經VCO分割的信號之相位以將該相位誤差減小至小於一參考週期來實現頻率合成器中防止週期差異之改良式方法。結果係該PFD之一改良式轉移函數，其與在區域 $-2\pi$ 至 $2\pi$ 中的相位誤差成比例，且在該相位誤差超過上述間隔時係固定為接近最大值。本發明係藉由添加數位電路以監視並控制該PFD及該VCO除法器來實現，而不需要額外的類比充電幫浦電路。

### 三、英文發明摘要：

An improved method of cycle slip prevention in a frequency synthesizer is achieved by determining phase error between a divided VCO and reference, determining whether a phase error of a full cycle slip has occurred and in which direction and altering the phase of the VCO divided signal in the amount and direction to reduce the phase error to less than one reference cycle. The result is an improved transfer function of the PFD, proportional to the phase error in the region  $-2\pi$  to  $2\pi$ , and fixed close to maximum when the phase error exceeds the above interval. This invention is achieved with the addition of digital circuitry to monitor and control the PFD and the VCO divider, and does not require additional analog charge pump circuitry.

## 七、申請專利範圍：

1. 一種具有防止週期差異之頻率合成器系統，其包含：
  - 一壓控振盪器(VCO)；
  - 一VCO除法器；
  - 一VCO除法器控制器，其用於為該VCO除法器定義一預定除數；
  - 一相位頻率偵測器(PFD)，其係回應於一參考及該VCO除法器輸出以決定在該參考與VCO除法器輸出之間的任何相位誤差、一完整週期差異之一相位誤差是否已出現及該週期差異之方向；以及
  - 一狀態機，其係回應於該週期差異之該方向以重設該相位頻率偵測器並驅動該VCO除法器控制器來修改該預定除數以在該方向上改變在該相位偵測器處的該經分割信號之相位以將該相位誤差減小為小於一參考週期。
2. 如請求項1之頻率合成器系統，其中該相位頻率偵測器包括用於指示一週期差異已於何時出現及其方向之一飽和電路。
3. 如請求項2之頻率合成器系統，其中該相位頻率偵測器包括一用於識別在一重設週期期間出現之一週期差異飽和的重設飽和解析器電路。
4. 如請求項3之頻率合成器系統，其中該相位頻率偵測器包括：
  - 一主參考正反器，其用於回應於一參考脈衝來設定；
  - 一重設電路，其用於回應於一VCO脈衝來設定之一主VCO正反器及用於重設該等主正反器。

5. 如請求項4之頻率合成器系統，其中該飽和電路包括：  
一飽和參考正反器，其係用於回應於在將該主參考正反器設定用以提供識別一向上週期差異之一向上飽和信號時出現之一第二參考脈衝來進行設定；及一飽和VCO正反器，其係用於回應於在將該主VCO正反器設定用以提供指示一向下週期差異之一向下飽和信號時出現之一第二VCO脈衝來進行設定。
6. 如請求項5之頻率合成器系統，其中該重設飽和解析器電路包括：一參考飽和OR閘極，其具有來自該主參考正反器的該設定輸出之一輸入與來自用於在一該第二參考脈衝出現於該重設期間時設定該飽和參考正反器的該重設電路之一第二反相輸入；及一VCO飽和OR閘極，其具有來自該主VCO正反器的該設定輸出之一輸入與來自用於在一該第二VCO脈衝出現於該重設期間時設定該VCO飽和正反器的該重設電路之一第二反相輸入。
7. 一種頻率合成器中防止週期差異之改良式方法，其包含：  
決定在一經分割的VCO與參考之間的相位誤差；  
決定一完整週期差異之一相位誤差是否已出現及在哪一方向上；以及  
在數量及方向上改變該經VCO分割的相位以將該相位誤差減小為小於一參考週期，以將該充電幫浦保持處於或接近最大增益直至該VCO係接近鎖定而該相位誤差保持低於 $2*PI$ 。

8. 如請求項7之頻率合成器中防止週期差異之改良式方法，其中藉由修改該VCO除數以偏移該經分割的VCO之該相位來改變該相位。
9. 一種防止週期差異之改良式方法，其包含：
  - 決定在一經分割的VCO與一參考之間的該相位誤差；
  - 驅動一主動迴路濾波器來提供大小與在該範圍 $\pm 2\pi$ 內的該相位誤差成比例之一輸出；以及
  - 將該經分割的VCO相位誤差保持接近但小於絕對值 $(2\pi)$ 以使得當該VCO係失鎖時在正確極性該控制信號之該輸出保持處於或接近最大值而僅在該VCO係接近鎖定且該經分割的相位誤差係小於絕對值 $(2\pi)$ 時減小該校正信號。
10. 如請求項9之防止週期差異之改良式方法，其中該主動迴路濾波器包括一充電幫浦。

八、圖式：

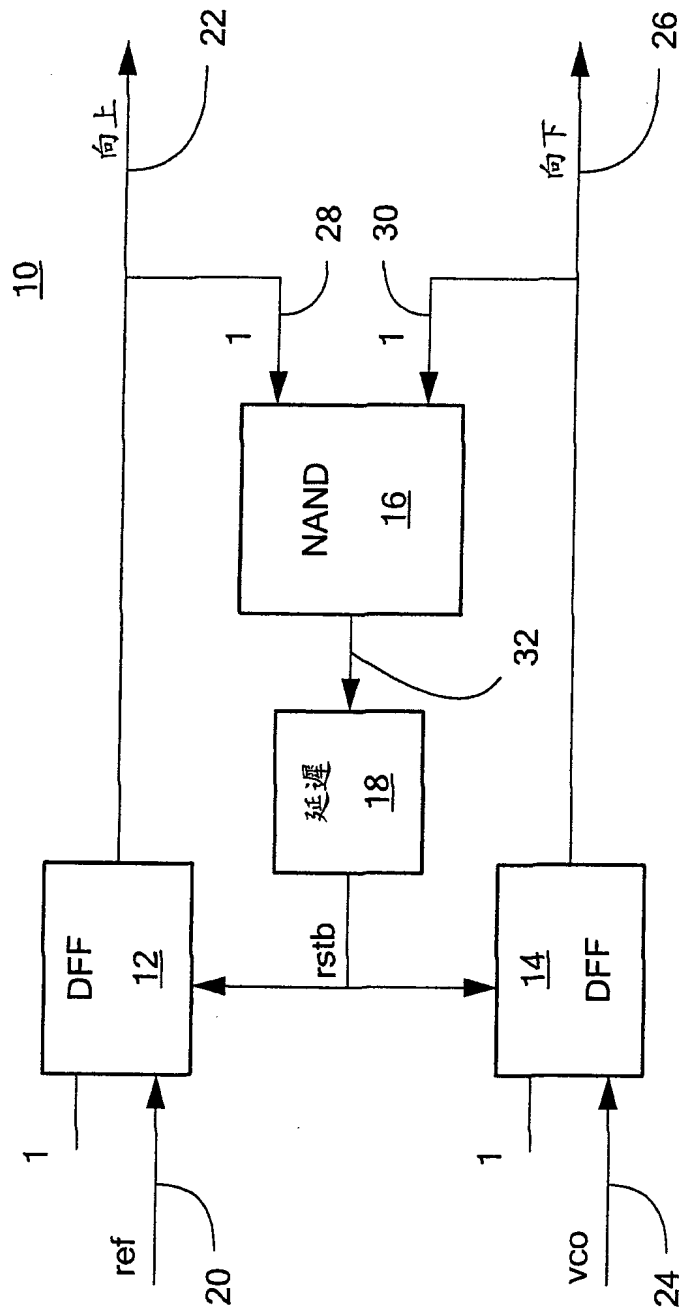


圖 1

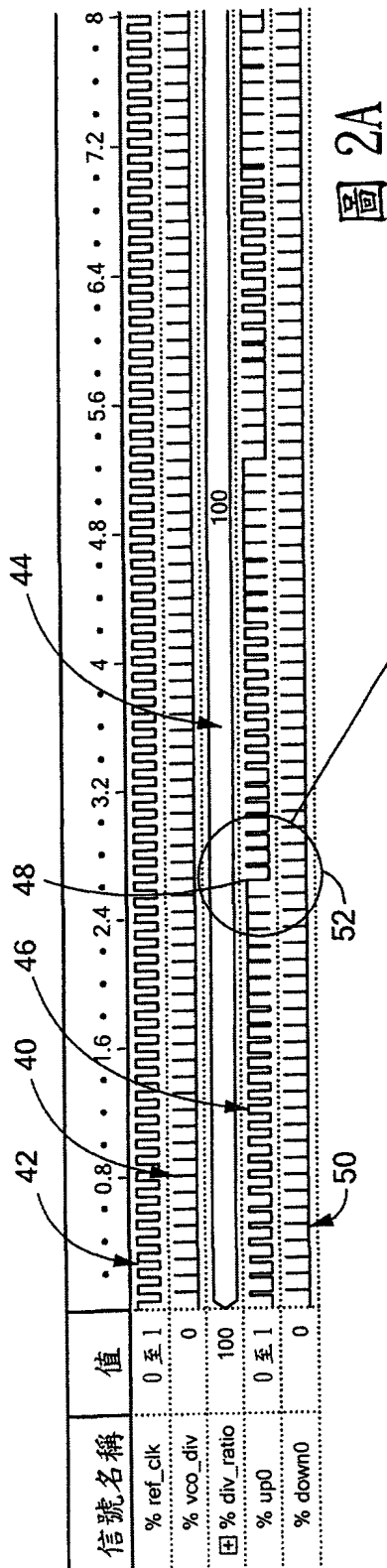


圖 2A

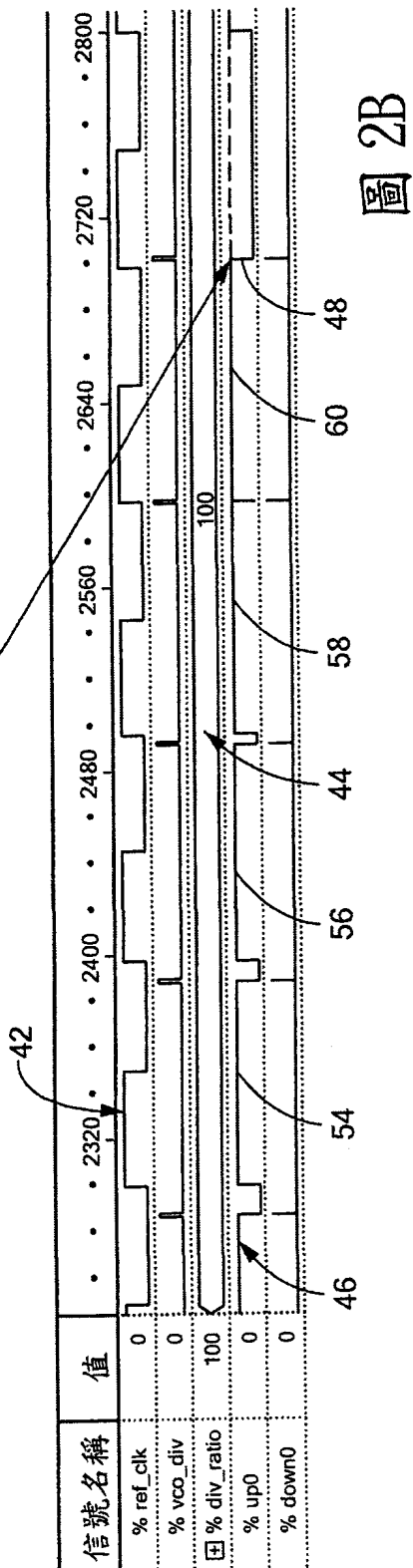


圖 2B

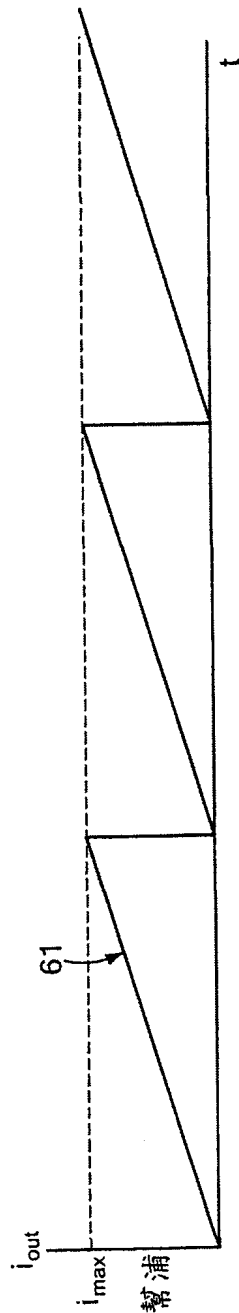


圖 2C

10a

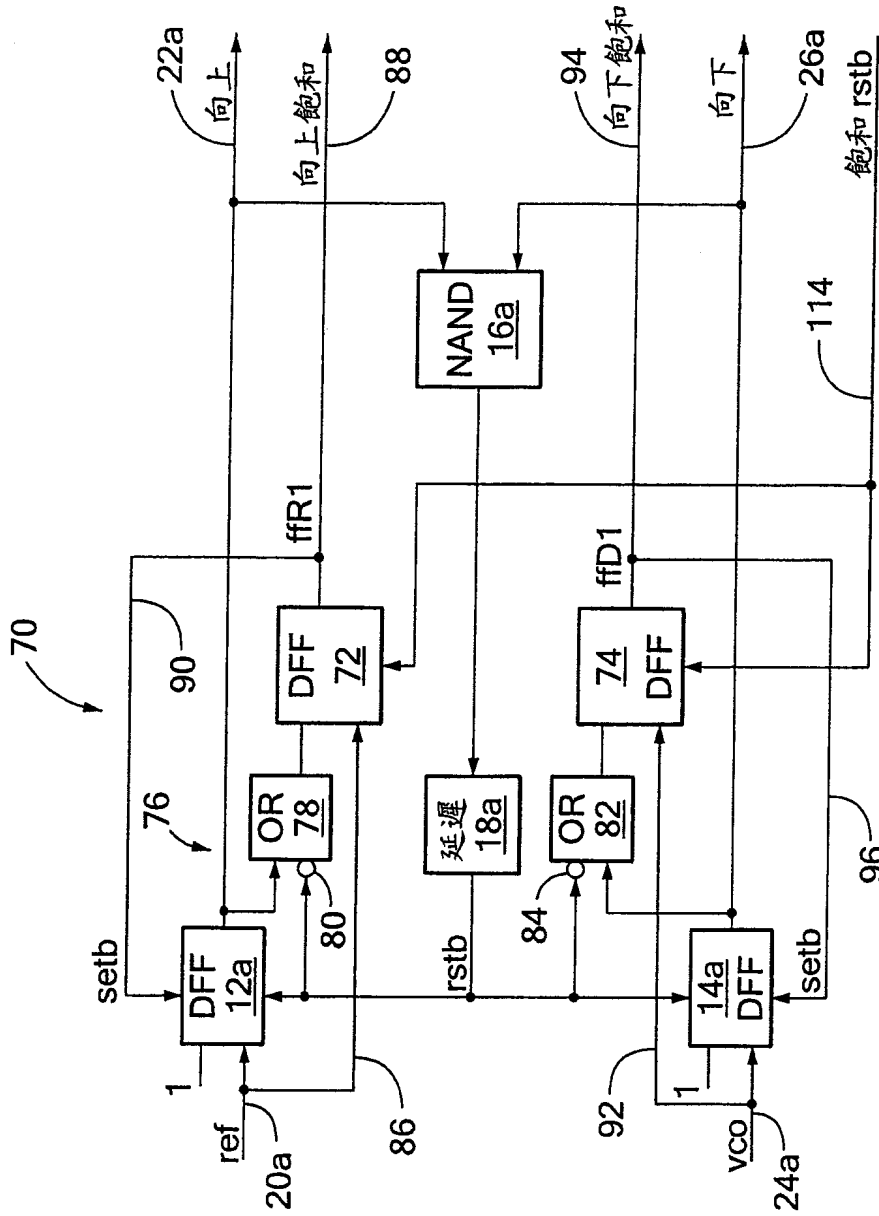


圖 3

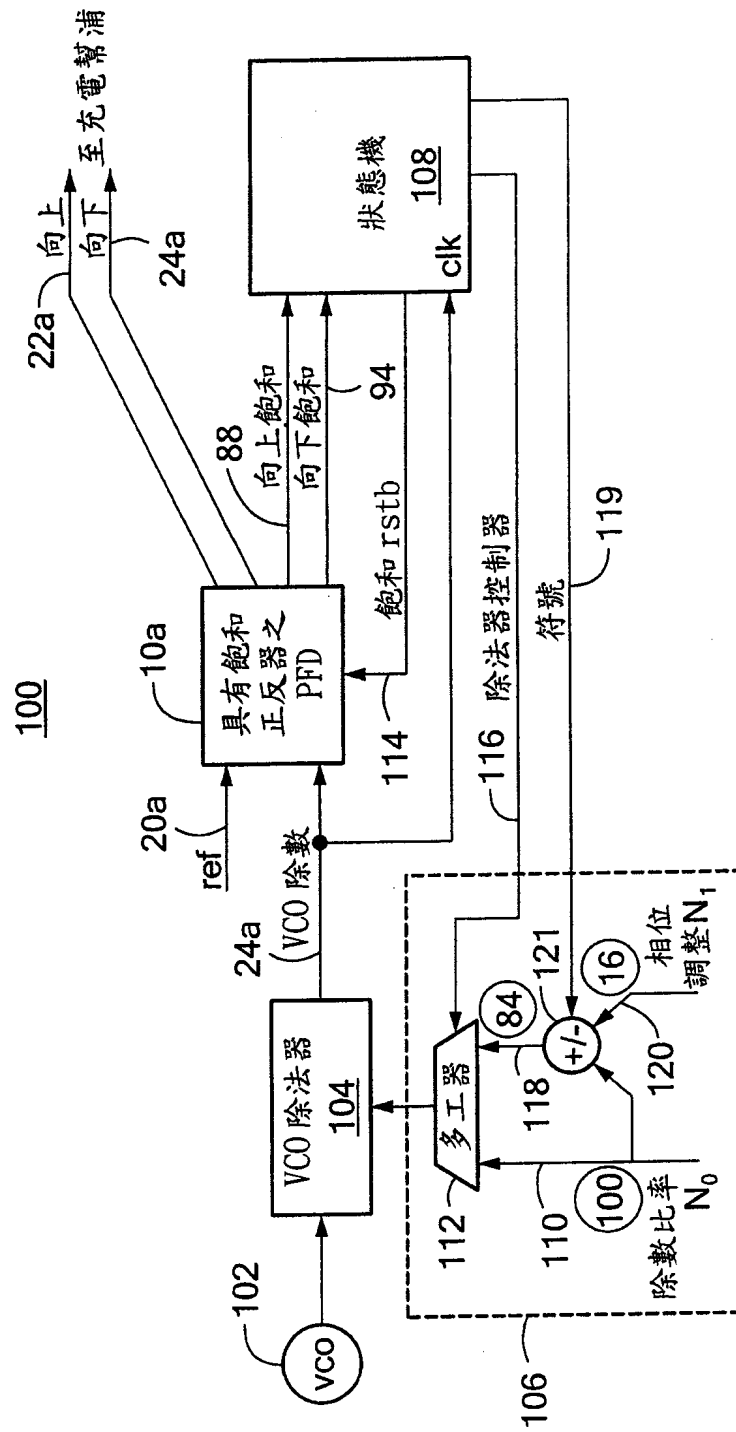


圖 4

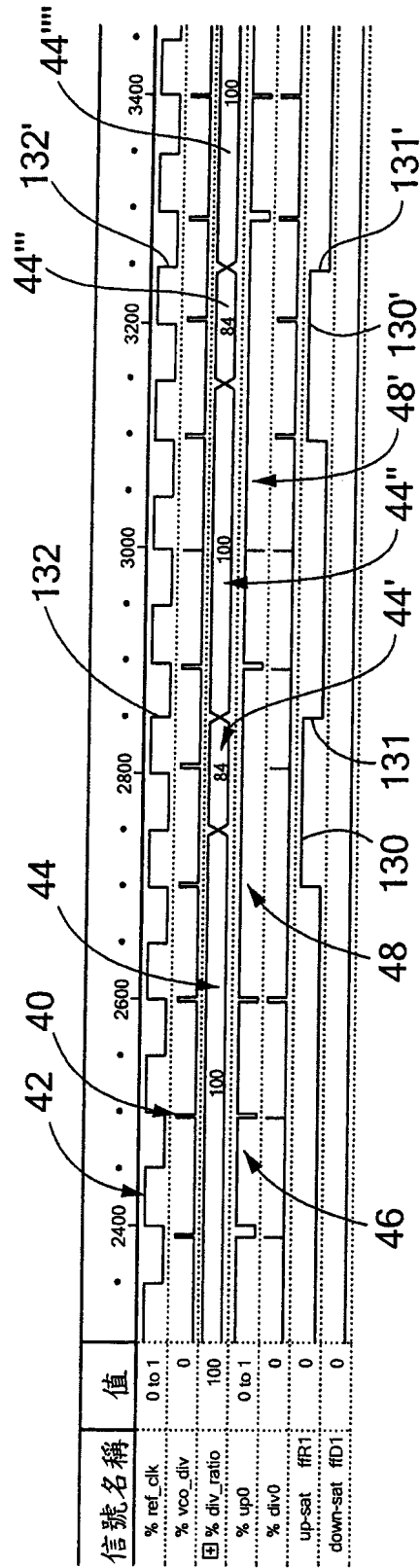


圖 5

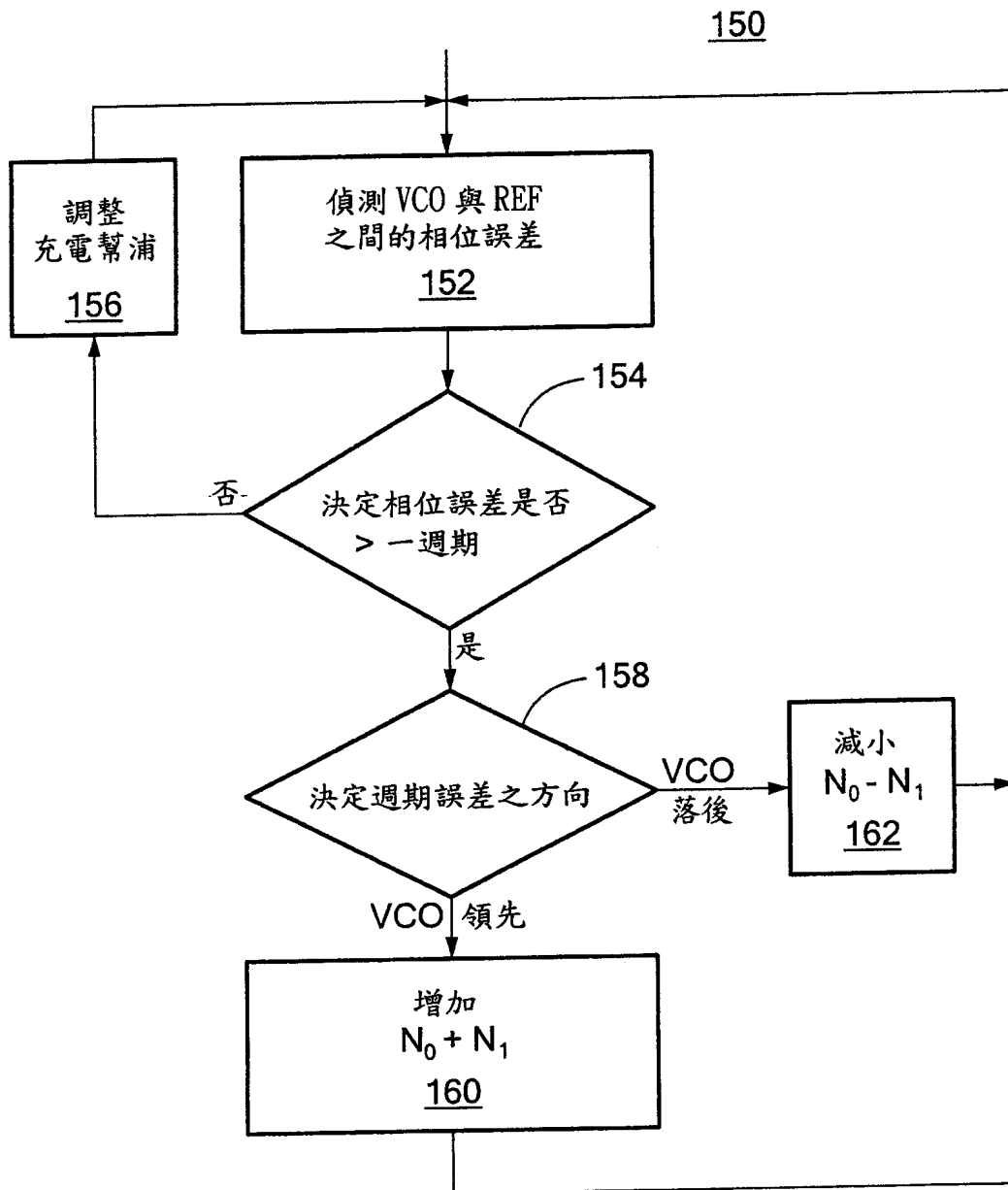


圖 6

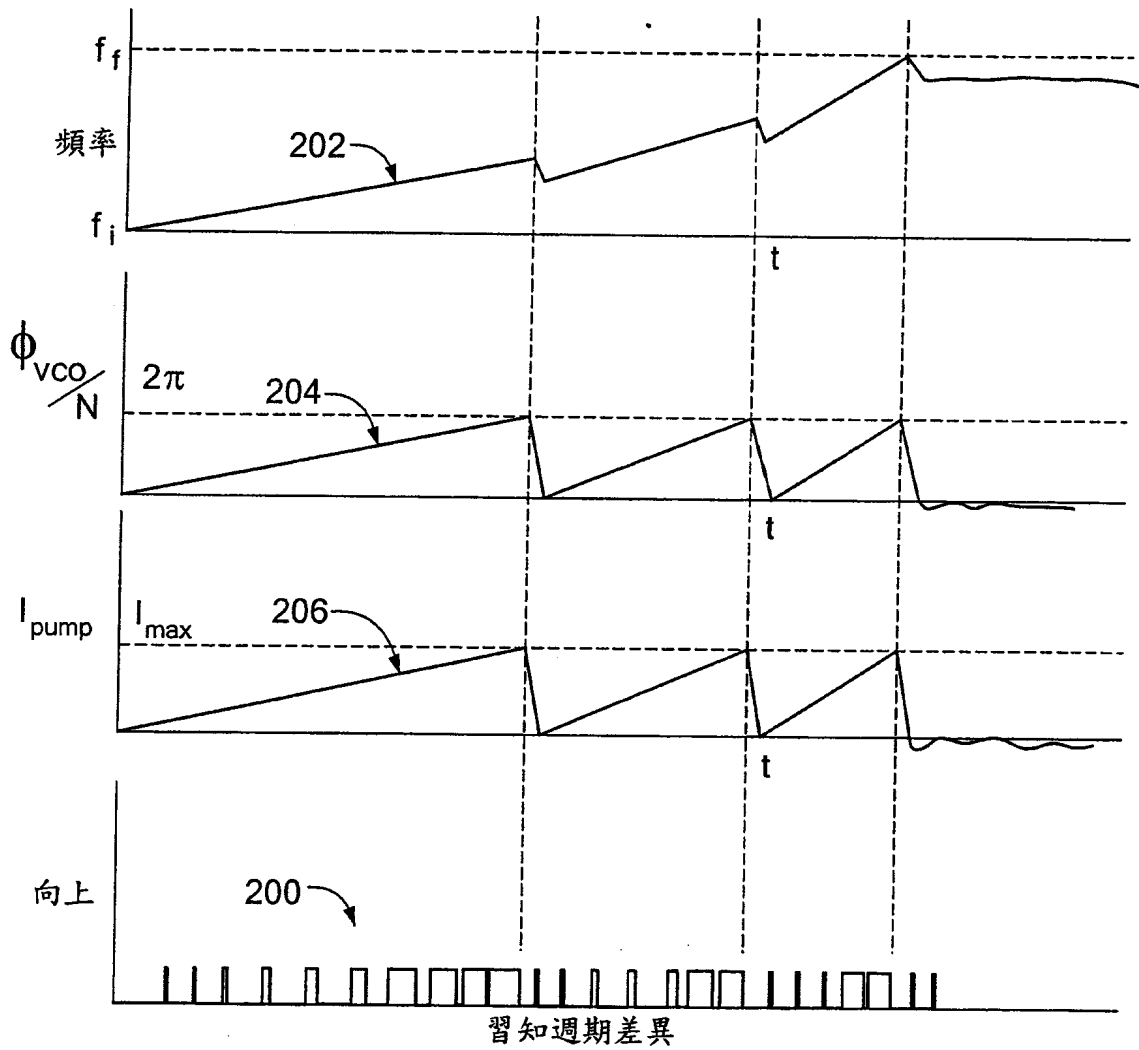


圖 7

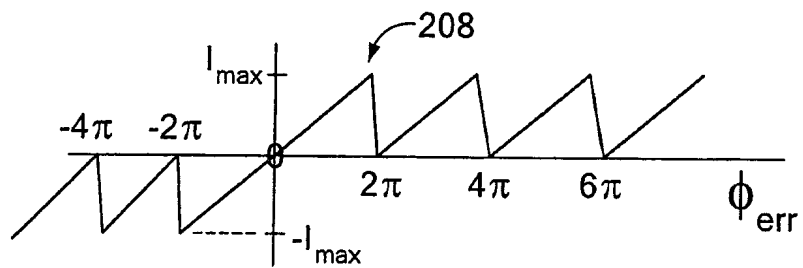


圖 7A

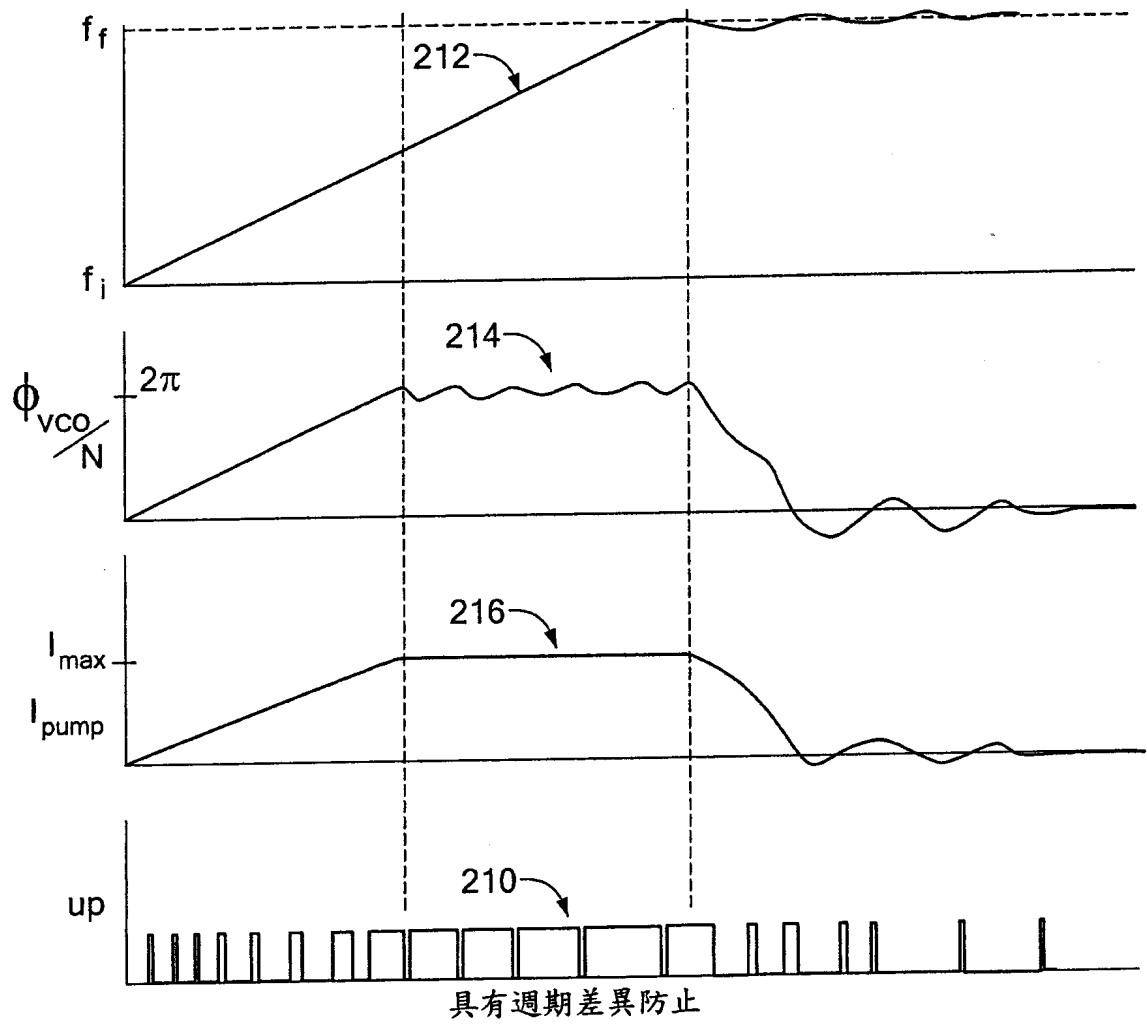


圖 8

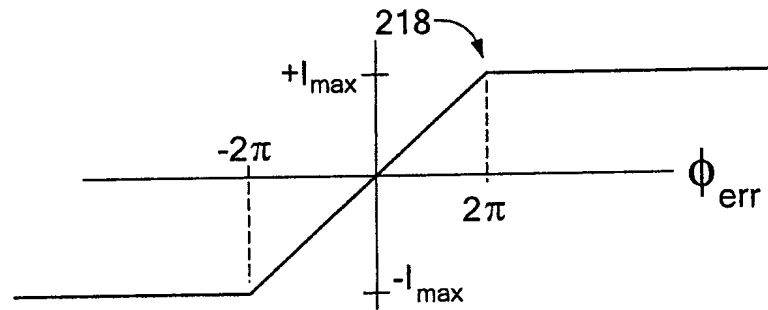


圖 8A

#### 四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

10a	相位頻率偵測器
12a	主參考正反器
14a	主VCO正反器
16a	NAND閘極
18a	延遲
20a	輸出
22a	輸出
24a	線
26a	輸出
70	重設飽和解析器電路
72	飽和參考正反器
74	飽和VCO正反器
76	重設飽和解析器電路
78	參考OR閘極
80	反相器
82	VCO OR閘極
84	反相器
86	線
88	線
90	線
92	線

94 線

96 線

114 線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)