(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5688220号
(P5688220)
(45)発行日　平成27年3月25日(2015.3.25)　(24)登録日　平成27年1月30日(2015.1.30)

(51)Int.Cl.　F I
G01R 31/28 (2006.01)　G01R 31/28 H

請求項の数 13　(全 23 頁)

(21)出願番号	特願2009-530373 (P2009-530373)
(86)(22)出願日	平成19年9月19日 (2007.9.19)
(65)公表番号	特表2010-505115 (P2010-505115A)
(43)公表日	平成22年2月18日 (2010.2.18)
(86)国際出願番号	PCT/US2007/020297
(87)国際公開番号	WO2008/042113
(87)国際公開日	平成20年4月10日 (2008.4.10)
審査請求日	平成22年8月24日 (2010.8.24)
(31)優先権主張番号	11/540,812
(32)優先日	平成18年9月29日 (2006.9.29)
(33)優先権主張国	米国(US)

前置審査

(73)特許権者　502391840
テラダイン、　インコーポレイテッド
アメリカ合衆国　０１８６４　マサチューセッツ州　ノース　リーディング　リバーパーク　ドライブ　６００
(74)代理人　100083806
弁理士　三好　秀和
(74)代理人　100095500
弁理士　伊藤　正和
(74)代理人　100111235
弁理士　原　裕子

最終頁に続く

(54)【発明の名称】ネットワーク化試験システム

(57)【特許請求の範囲】
【請求項１】
被試験ユニット（ＵＵＴ）を試験するための自動試験システムであって、
ａ）ネットワークと、
ｂ）前記ネットワークに及び前記ＵＵＴに結合されたアナログ・ツー・デジタル変換器として構成された第１機能モジュールと、
ｃ）前記ネットワークを介して前記第１機能モジュールと相互接続されて一以上の仮想計器を形成する複数の第２機能モジュールと
を含み、
前記第１機能モジュールは、
ｉ）前記ＵＵＴに結合されるＵＵＴインタフェースであって、前記第１機能モジュールが前記ＵＵＴインタフェースを介してアナログ試験信号を前記ＵＵＴの試験の一部として受信し、及び前記アナログ試験信号を、前記アナログ試験信号のデジタル表現を含むデータに変換するように適合されるＵＵＴインタフェースと、
ｉｉ）前記ネットワークに結合されるネットワークインタフェースであって、前記ネットワークと前記第１機能モジュールとの間で前記データを転送するように適合されるネットワークインタフェースと
を含み、
前記複数の第２機能モジュールのそれぞれは、
ｉ）前記データに対して機能を実行するように適合されるデータ処理回路と、

ｉｉ）前記ネットワークに結合されるネットワークインタフェースであって、前記第１機能モジュールからの前記データを前記ネットワーク上で受信するように適合されるネットワークインタフェースと
を含み、
前記複数の第２機能モジュールのいずれかが、前記第２機能モジュールの前記ネットワークインタフェースを介して前記第１機能モジュールからデータを受信することができる、自動試験システム。
【請求項２】
前記ネットワークは、標準化プロトコルに従って動作する、請求項１に記載の自動試験システム。
【請求項３】
前記ネットワークは、ＰＣＩエクスプレス（ＰＣＩ Ｅｘｐｒｅｓｓ）、ファイバ・チャネル（ＦｉｂｒｅＣｈａｎｎｅｌ）、ＩＥＥＥ標準１３９４及びイーサネット（登録商標）からなる群から選択される標準化プロトコルに従って動作する、請求項２に記載の自動試験システム。
【請求項４】
前記データは、デジタル値のストリームを備える、請求項１に記載の自動試験システム。
【請求項５】
前記第１機能モジュールと、前記複数の第２機能モジュールの１つの機能モジュールとがデジタルメータを含む、請求項４に記載の自動試験システム。
【請求項６】
前記第１機能モジュールと、前記複数の第２機能モジュールの１つの機能モジュールとがスコープを含む、請求項４に記載の自動試験システム。
【請求項７】
前記複数の第２機能モジュールの１つの機能モジュールがタイミングトリガとして動作する、請求項４に記載の自動試験システム。
【請求項８】
前記ネットワークの第１ネットワークセグメントと第２ネットワークセグメントとを相互接続するブリッジング要素をさらに含む、請求項１に記載の自動試験システム。
【請求項９】
前記アナログ試験信号は第１試験信号を含み、
前記自動試験システムは、前記ネットワークに及び前記ＵＵＴに結合される第３機能モジュールをさらに含み、
前記第３機能モジュールは、
ｉ）前記ＵＵＴに結合されるＵＵＴインタフェースであって、前記第３機能モジュールが前記ＵＵＴインタフェースを介して第２試験信号を生成又は受信するＵＵＴインタフェースと、
ｉｉ）前記ネットワークに結合されるネットワークインタフェースであって、前記ネットワークと前記第３機能モジュールとの間で、前記第２試験信号を特徴づけるデータを転送するように適合されるネットワークインタフェースと
を含み、
前記ネットワークは、前記第１ネットワークセグメントを介して前記第１機能モジュールと前記複数の第２機能モジュールの第１のものとの間の第１ネットワーク経路を与え、及び、前記第２ネットワークセグメントを介して前記第３機能モジュールと前記複数の第２機能モジュールの第２のものとの間の第２ネットワーク経路を与える、請求項８に記載の自動試験システム。
【請求項１０】
ネットワークによって相互接続される第１機能モジュール、第２機能モジュール及び第３機能モジュールを有するタイプの自動試験システムを動作させる方法であって、

ａ）アナログ・ツー・デジタル変換器として構成された前記第１機能モジュールにより被試験ユニット（ＵＵＴ）から前記ＵＵＴの試験の一部として少なくとも１つのアナログ信号を取得して一以上のデジタル出力を生成するステップであって、前記一以上のデジタル出力は、前記第１機能モジュールによる前記ＵＵＴから取得された前記アナログ信号に対する機能実行に少なくとも部分的に起因するステップと、

ｂ）前記第２機能モジュール及び前記第３機能モジュールそれぞれの中で、

ｉ）前記ネットワーク上で前記一以上のデジタル出力の少なくとも１つのデジタル出力を受信するステップと、

ｉｉ）前記少なくとも１つのデジタル出力を処理するステップであって、前記第３機能モジュールにおける処理は前記第２機能モジュールにおける処理とは異なるステップと

を含み、

前記第３機能モジュールにおける処理は、前記第１機能モジュールから受信した前記少なくとも１つのデジタル出力による比較機能を含む、方法。

【請求項１１】

前記ネットワーク上で少なくとも１つのデジタル出力を受信するステップは、ＰＣＩエクスプレス（ＰＣＩ Ｅｘｐｒｅｓｓ）、ファイバ・チャネル（ＦｉｂｒｅＣｈａｎｎｅｌ）、ＩＥＥＥ標準１３９４及びイーサネット（登録商標）からなる群から選択される標準化プロトコルに従って動作するネットワーク上でデジタル値のストリームを受信するステップを含む、請求項１０に記載の方法。

【請求項１２】

前記少なくとも１つのデジタル出力を処理するステップは、前記少なくとも１つのアナログ信号の電圧レベルの測定値を生成するステップを含む、請求項１０に記載の方法。

【請求項１３】

前記少なくとも１つのデジタル出力を処理するステップは、前記少なくとも１つのアナログ信号のトレースを表示するステップを含む、請求項１０に記載の方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、概して電子アセンブリに関し、より詳細には電子アセンブリを試験することに関する。

【背景技術】

【０００２】

電子システムの製造又は修理に関連して、電子アセンブリを試験する必要性がしばしば生じる。アセンブリは、アセンブリに刺激信号のパターンを適用することにより、及び信号の予測パターンに応じて生成される信号を比較することにより試験され得る。複雑なシステムでは、多くの刺激信号がアセンブリに適用され、且つ多くの応答信号が試験中に測定され得る。許容可能な時間内に試験を実行するためには、自動試験装置がしばしば使用される。自動試験装置は、所望のパターンで迅速に刺激信号を生成し、且つ比較信号と予測パターンとを比較するようにプログラムされることが可能である。

【０００３】

多くの異なる形態の試験信号を生成し且つ測定することが可能となるためには、試験システムはしばしば複数の計器と共に構築される。各計器は、全試験の一部の工程を実行し得る。しばしば、計器によって実行される試験工程は、刺激信号の生成、応答信号の測定、及び刺激信号を定義するか応答を解析するかどちらかの処理を含む。例えば、デジタル計器は、被試験ユニット（ｕｎｉｔ ｕｎｄｅｒ ｔｅｓｔ、“ＵＵＴ”）の試験点における一連のデジタル値を生成し、且つ１つ以上のデジタル応答を測定するようにプログラムされ得る。デジタル計器は、次いで、応答を解析してＵＵＴが予測通りに刺激信号に応答したかどうかを判断し得る。

【０００４】

１つ以上のアナログ計器が試験システムに含まれる場合もあり、各計器はアナログ信号

を生成し又は測定する。例えば、１つのアナログ計器は、ＵＵＴの試験点における電圧を表す値を出力するデジタルメータとして動作する場合がある。別のアナログ計器は、スコープとして動作し、試験点におけるアナログ信号のサンプルを捕捉し、且つ視覚的にその信号の表現を表示し得る。さらに他のアナログ計器は、タイミングトリガとして動作し、信号のプログラムされたパターンを識別し、且つそのパターンが検出されると表示を出力し得る。

【０００５】

各試験システムは複数の計器を有する場合があり、特定の計器はそのシステムで試験されることが予測される装置の特徴により試験システムに組み込まれる。計器は、集合的に任意の所望の試験を実行するために計器を制御するようにプログラムされた回路の制御下で、状況に合わせて動作し得る。計器からの出力は、個々の計器から、ＵＵＴが機能しているかどうか、又は、ＵＵＴに欠陥があるかどうかを判断し、欠陥の性質を判断する処理要素に渡され得る。

【０００６】

多くの試験施設では、装置の管理又は製造のために動作するかを問わず、様々な工程が含まれる試験で複数の種類の装置を試験する。したがって、試験システムは、試験の要求が識別されるとき、任意の試験の全工程を実行するために必要とされる計器が利用可能であるように、単一の装置を試験するために必要とされるよりも多くの計器で構成される。このような手法は、複数の計器を調達する費用が発生する点で不利である。

【発明の概要】

【発明が解決しようとする課題】

【０００７】

改善された試験システムには、物理的な計器の工程を実行する仮想計器に構成されることが可能な複数の機能モジュールが提供される。各機能モジュールは、仮想計器によって実行される工程の一部である機能を実行することが可能である。機能モジュールは、ネットワークに相互接続され、機能モジュール間でのデータ交換を可能としてもよい。機能モジュールを適切に相互接続することにより、試験システムは、従来の試験システムにおける場合のように、試験信号を生成し、測定し且つ解析することが可能である。しかし、機能モジュールは、異なる時間において複数の異なる仮想計器の一部であるように再構成され、多数の計器の実装を必要とするハードウェアの総量を減少させることが出来る。さらに、任意の所与の構成において、機能モジュールの出力は、１つ以上の他の機能モジュールへの入力として提供されてもよい。この方法で、１つの機能モジュールが、複数の物理的計器における機能回路の複数の複製に取って代わり、それにより、さらに必要とされるハードウェアの合計を減少させることが可能となる。

【課題を解決するための手段】

【０００８】

システムの全体について所望のレベルの性能を提供するために、試験システムは、ネットワークが仮想計器を形成する機能モジュール間で確実にデータを伝送することを確保するための、機能モジュールを相互接続するネットワークの接続特性を特定することにより構成されてもよい。さらにユーザは、さらに仮想計器の性能を変更するために、類似の機能を実行するが、異なるレベルの性能を有する機能モジュール間から選択してもよい。

【０００９】

１つの側面では、本発明は、ＵＵＴを試験するための自動試験システムに関する。試験システムは、ネットワーク及びＵＵＴに相互作用する少なくとも１つの第１の機能モジュールを有する。第１の機能モジュールは、ＵＵＴインタフェースを介して試験信号を生成又は受信するように適合される。第１の機能モジュールは、ネットワーク及び第１の機能モジュール間で試験信号を特徴づけるデータを転送する、ネットワークへと結合されるネットワークインタフェースを有する。試験システムはまた、複数の第２の機能モジュールを有する。各第２の機能モジュールは、少なくとも１つの第１の機能モジュールによって生成又は受信される試験信号を特徴づけるデータについて機能を実行するように適合され

るデータ処理回路を有する。第２の機能モジュールは、ネットワーク上で少なくとも１つの試験信号を特徴づけるデータを送信又は受信するネットワークに結合されるネットワークインタフェースを有する。ネットワーク接続のために、任意の複数の第２の機能モジュールは、少なくとも１つの第１の機能モジュールとデータを交換してもよい。

【００１０】

別の側面では、本発明は、ネットワークによって相互接続される第１の機能モジュール、第２の機能モジュール、及び第３の機能モジュールを有する種類の自動試験システムを動作させる方法に関する。方法は、第１の機能モジュールで試験用ユニットから少なくとも１つのアナログ信号を取得し、且つ１つ以上のデジタル出力を生成することに関する。各々の第２の機能モジュール及び第３の機能モジュール内で、少なくとも１つ以上のデジタル出力がネットワーク上で受信され、且つ処理される。第３の機能モジュールにおける処理は、第２の機能モジュールにおける処理とは異なる。

【００１１】

さらに追加の側面では、本発明は、所望の性能で動作するように自動試験設備を構成する計算装置を動作させる方法に関する。方法の一部として、ネットワーク通信特性が、計算装置によって読み取り可能な形態で、各々の複数の機能モジュールに提供される。複数の機能モジュールを相互接続するネットワーク構成は、計算装置によって読み取り可能な形態で特定される。計算装置は、特定されたネットワーク構成及びネットワーク通信特性を有する自動試験システムの性能を計算する。計算された性能は、所望の性能と比較され、所望の性能よりも低く計算された性能に応答して、複数の機能モジュールにおける少なくとも１つの機能モジュール及び／又は特定されたネットワーク構成を修正する。

【図面の簡単な説明】

【００１２】

添付の図面は、限定するために描かれることを意図するものではない。図面では、様々な図面で例示される各々同一又はほぼ同一の要素は、同じ数字で表される。明瞭性のために、全ての図面における全ての要素について名前が付けられるとは限らない。

【図１】従来技術の試験システムのブロック図である。

【図２】本発明の実施形態による試験システムのブロック図である。

【図３】本発明の実施形態による試験システムを構成する工程を例示する流れ図である。

【図４】本発明の代替の実施形態による試験システムのブロック図である。

【図５】本発明の代替の実施形態による機能モジュールの略図である。

【発明を実施するための形態】

【００１３】

本発明者は、改善された試験システムは仮想計器と共に構築されることが可能であると理解している。各仮想計器は、ネットワークによって相互接続される１つ以上の機能モジュールから形成されてもよい。機能モジュールは、試験工程を実行するときに、従来の試験システムにおける物理的計器によって実行される機能を実行してもよい。

【００１４】

従来の試験システムにおける物理的計器によって実行される工程は、ネットワーク上でデジタルデータを交換する相互接続された機能モジュールによって再現されてもよい。各機能モジュールは、ネットワークインタフェースを有し、機能モジュールが共通のネットワーク上で相互接続されることを可能にする。結果として、機能モジュールは、仮想計器に結合され、いくつかの機能モジュールは、１つ以上の仮想計器の一部を形成することが出来る。さらに、機能モジュールの組み合わせは、機能モジュール間のネットワーク接続を再プログラミングすることにより変更されてもよい。

【００１５】

図１は、当業者には周知の従来の試験システム１１０を例示する。試験システム１１０は、ＵＵＴ１８０に適用される試験信号を生成及び測定する。

【００１６】

試験システム１１０は、複数の計器を有し、そのうちの信号生成器１４０、アナログ計

器１４２、アナログ計器１５０、及びデジタル計器１６０が示されている。試験システム１１０におけるアナログ及びデジタル計器は、制御及び処理装置１３０から制御される。試験システム１１０において、制御及び処理装置１３０は、ユーザインタフェースを提供するディスプレイ１３２を有するコンピュータであってもよい。

【００１７】

制御及び処理装置１３０は、バス１２０を通じて各々の計器に接続される。従来の試験システムにおいて、計器はしばしば、ラック、カードケージ、若しくはバックプレーンを有する類似の構造、又は計器を相互接続するための他の類似の機構に取付けられる。このようなアセンブリはしばしば、ＶＸＩ、ＶＭＥ、ＧＰＢＩ、若しくはＰＸＩバスのような標準化されたバス、又はイーサネット（登録商標）のようなネットワークを用いる。これらのバスは、ＵＵＴ１８０に行われる測定の解析結果、又は個々の計器へのコマンド信号のようなデジタルデータを伝送する。しかし、これらのバスは一般的に、自動試験設備の文脈におけるリアルタイム制御を提供するものとは考えられない。むしろ、各々の計器は一般的に、試験工程を実行する内蔵型装置と考えられる。各計器は、計器によって実行される試験工程の実行に用いられるリアルタイム制御のためのフィードバック経路又は他の要素を組み込む。

【００１８】

各々の計器は、ＵＵＴ１８０上の試験点へとスイッチマトリクス１７０を介して結合される。スイッチマトリクス１７０は、試験システム１１０が各試験点に接続される所要の計器と共に構成されるように、ＵＵＴ１８０上の試験点へと各々の計器を相互接続することが出来る。複数の工程が同一の信号について実行される場合、スイッチマトリクス１７０は複数の計器をＵＵＴ１８０上の同一の試験点に接続することが出来る。例えば、図１は、双方ともにＵＵＴ１８０からアナログ信号a_1を受信するために接続されるアナログ計器１４２及び１５０を示す。各々の計器は、試験工程を実行するように構築される。例えば、ＲＦ信号生成器１４０は、バス１２０上で制御及び処理装置１３０によって伝達されるデジタル値によって特定される、例えば周波数及び振幅等の特徴を有するＲＦ信号を生成してもよい。

【００１９】

アナログ計器１４２は、アナログ信号a_1について機能を実行する計器の一例である。簡略な図１の表示において、アナログ計器１４２は、アナログ信号a_1をデジタル信号d_1に変換するアナログ・ツー・デジタル変換器（Ａ／Ｄ）を有する。デジタル信号d_1は、デジタル処理回路１４６への入力として提供される。第２のデジタル入力d_2は、メモリ１４８からデジタル処理回路１４６へと提供される。デジタル処理回路１４６は、デジタル入力について機能を実行し、且つＵＵＴ１８０が予測通りに応答したかどうかを判断するために、制御及び処理装置１３０内で使用されることが可能な結果を出力する。

【００２０】

簡略な図１のブロック図において、デジタル処理回路１４６において実行される処理は、機能F_1によって表される。機能F_1は、計器によって実行される試験工程の一部として試験システムにおいてアナログ計器によって実行されることが可能である任意の機能を表してもよい。例えば、デジタル処理回路１４６が、アナログ信号a_1とメモリ１４８に記憶されるデジタル信号d_2によって表される信号とが一致するかどうかを示す値を出力するように、機能F_1は比較機能を表してもよい。

【００２１】

アナログ計器１５０も、アナログ・ツー・デジタル変換器（Ａ／Ｄ）１５２を有する。図１の構成図において、Ａ／Ｄ１５２もまた、入力としてアナログ信号a_1を受信する。アナログ計器１５０は入力としてアナログ計器１４２と同一の信号a_1を受信するため、Ａ／Ｄ１５２はアナログ計器１４２におけるＡ／Ｄ１４４によって出力される信号d_1と同一のデジタル信号d'_1を出力する。デジタル信号d'_1は次いで、デジタル処理回路１５４に入力として提供される。この例示において、デジタル処理回路１５４は、デジタル信号d'_1について機能F_3を実行する。機能F_3は、アナログ計器によって実行され

る任意の機能を表してもよい。例えば、アナログ計器１５０は、例えば電圧又は周波数等のアナログ信号a_1の特徴を測定してもよい。このような計器のために、デジタル処理回路１５４はデジタル信号d_1を処理して所望の特徴を判断する。アナログ計器１５０は次いで、その測定された特徴をバス１２０上で制御及び処理装置１３０に出力してもよい。

【００２２】

デジタル計器１６０は、従来技術の試験システムに含まれている物理的計器の種類のさらなる例示を提供する。デジタル計器１６０は、バス１２０上で制御及び処理装置１３０から制御信号を受信するデジタル処理回路１６２を有する。それらの制御信号に応答して、デジタル処理回路装置１６２は、メモリ１６４からデジタル信号d'_2を読み出し、且つスイッチマトリクス１７０を介してＵＵＴ１８０上の試験点に適用される、デジタル信号、s_1を生成するために、d'_2を処理してもよい。デジタル信号d'_2はデジタル計器１６０内で使用されるが、それはアナログ計器１４２において共に用いられるデジタル信号d_2と同一の値を有してもよい。

【００２３】

図１は、本発明の実施形態によって改善することが可能な従来の試験システムの特徴を例示する。先行技術の試験システム１１０が別の又は追加の機能を実行するためには、さらなるアナログ又はデジタル計器が、図示の計器の代わりに又はそれに加えて試験システム１１０に追加されてもよい。各計器は一般的には工程を実行する内蔵型の装置であるため、計器を追加する費用は比較的高額であり、それ故に望ましくはない。さらに、各計器は内蔵型に設計されるため、いくつかの計器は他の計器で実行される機能を再現する要素を有する。例えば、アナログ計器１４２及び１５０は共に、アナログ信号a_1をデジタル信号d_1に変換する回路を含む。

【００２４】

図２は、基本的なハードウェアを変更せずに、追加の又は別の物理的計器を追加するのと同じ効果を達成する「仮想計器」を作成するように再構成することが出来る試験システム２００を示す。試験システム２００は、いくつかの回路に複数の仮想計器と関係付けられる機能を実行させることにより、複数の仮想計器を実行するために要求されるハードウェアの総量を減少させることも可能である。

【００２５】

試験システム２００において、複数の機能モジュールは、ネットワーク２１０によって相互接続される。ネットワーク２１０は、ネットワーク上で機能モジュールが通信できるように、機能モジュールにネットワークでデータを調達及び／又は受信させる任意の適切なネットワークであってもよい。適切なネットワークの例は、イーサネット（登録商標）、ファイバ・チャネル（Ｆｉｂｒｅ Ｃｈａｎｎｅｌ）、又は１３９４を含む。図２の例示では、ネットワークは分岐（ｍｕｌｔｉｄｒｏｐ）ネットワークとして示される。しかし、ネットワーク２１０の接続形態は、本発明を限定するものではない。例えば、ハブ及びポイント・ツー・ポイント接続を有するネットワークが用いられてもよい。

【００２６】

図２に例示される実施形態では、機能モジュールは、ＲＦ信号生成器２２０、機能モジュール２２２、アナログ・ツー・デジタル変換器（Ａ／Ｄ）２２４、機能モジュール２２６、及び機能モジュール２２８を含む。他の機能モジュールは、インタフェースモジュール２１２、制御モジュール２１４、メモリモジュール２１６、及び処理モジュール２１８を含む。

【００２７】

この例示では、ＲＦ信号生成器２２０は、入力パラメータに応じてＲＦ信号を生成する信号生成器であり、且つＲＦ信号生成器１４０（図１）に類似するものであってもよい。

【００２８】

機能モジュール２２２、２２６及び２２８は、各々が装置を試験することに関係付けられる機能を実行するモジュールであってもよい。試験システムは任意の所望の機能を実行する機能モジュールを含んでもよいので、機能モジュールが概して機能F_1、F_2及びF

$_3$を実行するように例示される。機能Ｆ$_1$、Ｆ$_2$及びＦ$_3$は、試験信号を生成、測定又は解析することに関連する任意の適切な機能を表してもよい。

【００２９】

Ａ／Ｄ２２４は、試験システムで従来から使用されるようなアナログからデジタルへの変換器であってもよい。しかし、アナログ信号のデジタル表示を生成するための任意の適切な装置が使用されてもよい。図２の実施形態では、Ａ／Ｄ２２４はスイッチマトリクスを使用せずに、ＵＵＴ１８０に接続される。データ取得、信号生成及び処理回路を含むためより大きく且つより高価な計器と比較して、データ取得又は信号生成のみを実行する機能モジュールをスイッチマトリクスを介してＵＵＴ１８０に切り替え可能に接続するための理由はほとんどない。計器及びスイッチマトリクスを使用する従来のシステムと比較して、試験システム全体の費用及び大きさがほとんど又は全く増加せず、各試験点は、スイッチマトリクスを使用せずに、データ取得又は信号生成機能モジュールに接続されてもよい。スイッチマトリクスを用いずに試験システムを構築することで、試験システムの設計及び製造を単純化することが出来る。さらに、スイッチマトリクスは信号歪みの原因ともなり得るため、スイッチマトリクスを用いずに試験システムを構築することにより、信号の完全性を改善することが可能であり、よってより正確な試験をもたらし得る。勿論、スイッチマトリクスの使用が望ましい実施形態は存在するが、本発明はこの点について限定するものではない。

【００３０】

制御モジュール２１４は、コンピュータワークステーション又は２２０、２２２、２２４、２２６及び２２８のような機能モジュールに制御信号を提供するようにプログラムすることが可能な他の適切な装置であってもよい。例えば、制御モジュール２１４は、制御及び処理装置１３０（図１）の任意の制御機能を実行するようにプログラムされてもよい。加えて、制御モジュール２１４は、試験システム２００の所望の機能を実行するために、機能装置がデータを交換及び処理するように構成するようにプログラムされてもよい。

【００３１】

外部インタフェース２１２は、従来からコンピュータワークステーション又はプリンタに取付けられているようなディスプレイであってもよい。外部インタフェース２１２は、ディスプレイ１３２（図１）と同一の機能を提供してもよく、或いは情報の受信又は提供と関連して外部装置又は人間のユーザと相互作用することを可能としてもよい。

【００３２】

試験システム２００はまた、メモリモジュール２１６を有する。メモリモジュール２１６は、任意の適切な構造のメモリモジュールであってもよい。テスタ２００のネットワーク化構造のために、任意の機能モジュールが、メモリモジュール２１６にデータを読み出し又は書き込むことが可能である。従って、メモリモジュール２１６は、試験システム内で使用される任意のデータを記憶してもよく、且つ揮発性又は不揮発性であり得る１種類以上のコンピュータメモリを含んでもよい。

【００３３】

試験システム２００はまた、処理モジュール２１８を有する。処理モジュール２１８は、シングルボードコンピュータ又はアレープロセッサのような任意の適切な処理モジュールであってもよい。図２の実施形態では、処理モジュール２１８は、ネットワーク２１０上で受信されるデータについて任意の所望の処理を実行するようにプログラムされてもよい。例えば、処理モジュール２１８は、データ系列のＦＦＴを計算するようにプログラムされてもよく、又は２つの信号について相関分析を実行するようにプログラムされてもよい。

【００３４】

機能モジュールは、任意の適切は方法でまとめられてもよい。例えば、機能モジュールは、試験システムにおける個別のボード又はアセンブリであってもよい。しかし、各モジュールは、ボード上のチップであってもよく、又は他の任意の適切な方法で提供されてもよい。また、全ての機能モジュールが図示されるように分離される必要はない。例えば、

図２の実施形態では、インタフェース２１２、制御モジュール２１４、メモリモジュール２１６及び処理モジュール２１８は、分離した装置として示される。これらのモジュールの各々は、分離したボード又は適切な構造のラック若しくはカードケージに挿入される他のアセンブリとして実装されてもよい。しかし、装置はネットワーク２１０を介して相互接続されるため、如何なる特定の物理的構成の装置も必要とされない。いつくかの実施形態では、外部インタフェース２１２、制御モジュール２１４、メモリモジュール２１６及び処理モジュール２１８のような装置のいくつか又は全ては、同一の物理的装置において実装されてもよい。例えば、コンピュータワークステーションは、外部インタフェース、制御、メモリ及び処理能力を提供してもよく、且つ単一のネットワークインタフェースを介してネットワーク２１０に接続されてもよい。

【００３５】

例示を明快にするために、図２は、図１におけるような計器で構成される試験システムによって実行される工程を実装するために使用される機能モジュールのみを有する実施形態を示す。しかし、異なる又は追加の機能モジュールが試験システム２００に組み込まれてもよい。

【００３６】

試験システム２００に含まれる機能モジュールの数及び種類にかかわらず、各ネットワークモジュールはネットワークインタフェース２４０１．．．２４０９を有する。ネットワーク２１０を介して機能モジュールを相互接続することによって、試験システム１１０におけるいずれの計器の機能であっても再現することが可能である。

【００３７】

機能モジュール間の相互接続は、任意の適切な方法で提供することが出来る。描かれた実施形態では、相互接続は、ネットワークインタフェース２４０１．．．２４０９のソフトウェアプログラミングを介して提供される。例えば、各ネットワークインタフェースは、１つ以上のネットワーク接続、セッション又は別の機能モジュールとの他の形態の関連付けを実装するようにプログラムされてもよい。第１の機能モジュールが第２の機能モジュールによって用いられるデータを作成するとき、第１の機能モジュールは、第２の機能モジュールとの確立された関連付けを用いてネットワーク上でデータを送信してもよい。第２の機能モジュールは、第２の機能モジュールが属する関連付けを介して行われる送信についてネットワークを監視してもよい。第２の機能モジュールは、次いで、受信及び処理するデータを識別してもよい。

【００３８】

接続、セッション又は他の形態の関連付けの生成を可能にするネットワークプロトコルは周知である。周知のネットワークプロトコルが機能モジュール間のネットワーク経路を確立するために使用されてもよい。しかし、カスタムプロトコルを含む、任意の適切なプロトコルが用いられてもよい。関連付けを支援するネットワークプロトコルは、しばしばパケットベースであり、ネットワークに接続される全てのモジュールが処理すべき特定のパケットを識別できるように、パケットについての関連付けを識別するために各パケットと共に送信されるヘッダ情報を用いてもよい。

【００３９】

いくつかの実施形態では、機能モジュール間の関連付けの生成を支援するパケットベースのネットワークプロトコルは、ネットワーク２１０で用いられ、機能モジュール間の相互接続は、この関連付けを用いて通信するように機能モジュールをプログラムすることによって定義される。しかし、任意の適切なネットワークプロトコルが用いられてもよい。

【００４０】

関連付けについての情報はまた、一度受信したパケット内のデータを処理する方法を判断するために、ネットワーク上でデータを受信する機能モジュール内で用いられてもよい。例えば、機能モジュール２２２は、２つのデジタル信号、d_1及びd_2を受信するように示される。機能モジュール２２２は、少なくとも２つの関連付けを有してもよく、１つはデジタル信号d_1を受信し、もう１つはデジタル信号d_2を受信するためのものであっ

てもよい。これらのデジタル信号が機能モジュール２２２内の他の回路による要求通りに処理されることが可能であるように、ネットワークインタフェース２４０２は、デジタル信号d_2と関係付けられるパケット内のデータとは別にデジタル信号d_1と関係付けられるパケット内のデータを処理するようにプログラムされてもよい。

【００４１】

動作上、プログラムされた相互接続に基づいて、各機能モジュールは、そのモジュールの機能を制御又は実行するために用いられるネットワーク２１０上の情報を受信してもよい。各モジュールはまた、ネットワーク上で機能の実行結果を送信してもよく、又は他のモジュールについての制御情報を提供してもよい。この方法で、機能モジュールは、仮想計器内で相互接続されてもよい。

【００４２】

例えば、ＲＦ信号生成器２２０は、ネットワークインタフェース２４０１を介して、生成される信号のパラメータを特定する制御情報を受信してもよい。パラメータは、例えば、振幅、周波数、変調又は生成される信号の他の特徴を特定してもよい。特徴は、制御装置２１４からＲＦ信号生成器２２０へ提供されてもよい。しかし、例えばインタフェース２１２、メモリモジュール２１６及び処理モジュール２１８等の各装置は、ネットワーク２１０上でＲＦ信号生成器２２０へと接続されるので、パラメータは、これらのモジュールのいずれかによってＲＦ信号生成器へと提供されてもよい。さらに、機能モジュール２２２、２２４、２２６及び２２８の各々もまた、ネットワーク２１０上でＲＦ信号生成器２２０へと結合される。従って、任意の機能モジュールは、ＲＦ信号生成器２２０に生成される信号の特徴を特定する値を、代替的又は追加的に提供してもよい。任意の所与の時間において、ＲＦ信号生成器２２０に情報を提供する特定の機能モジュールは、ネットワーク相互接続のプログラミングにより特定されてもよい。結果として、それ自身でＲＦ信号生成器２２０は、計器として動作してもよく、又は他の機能モジュールと結合されて仮想計器として動作してもよい。

【００４３】

別の例として、機能モジュール２２２はまた、インタフェース２４０２を介して値を受信する。例示の実施形態では、機能モジュール２２２は、各々がデジタル値のストリーム又は任意の他の適切な形態の情報であり得る、２つの入力を受信する。図示の実施形態では、機能モジュール２２２は、ネットワークインタフェース２４０２を介してデジタル信号d_1及びd_2を受信する。機能モジュール２２２は、入力値d_1及びd_2について機能F_1を実行するように構成される。機能F_1は、計器１４２（図１）によって実行される機能の１つ又は任意の他の適切な機能を表してもよい。例えば、F_1は、相関又は比較機能であってもよい。機能モジュール２２２は、ネットワーク２１０上で別のモジュール又はネットワーク２１０に接続される他のモジュール内で使用される機能F_1の結果を出力してもよい。

【００４４】

図２の実施形態では、機能モジュール２２２で処理されるデジタル信号d_1及びd_2は、ネットワーク２１０上で他の機能モジュールから取得される。試験システム２００では、Ａ／Ｄ２２４は、ＵＵＴ１８０によって出力されるアナログ信号a_1をデジタル化することによってデジタル信号d_1を生成する。例示の実施形態では、d_2は、メモリ１４８（図１）と同様の方法でプログラムされ得る、メモリモジュール２１６から読み出される。この方法で、機能モジュール２２２は、入力として機能回路１４６（図１）への入力を再現する信号を受信する。よって、機能モジュール２２２はアナログ計器１４２（図１）の一部の回路を含むのみではあるが、そうであっても機能モジュール２２２は、アナログ計器１４２と同一の機能を実行する仮想計器としてメモリモジュール２１６及びＡ／Ｄ２２４と共に構成され得る。

【００４５】

図２はまた、仮想計器を実装するネットワーク化試験システムの柔軟性の例示を提供するものでもある。Ａ／Ｄ２２４は信号d_1を機能モジュール２２２に提供するが、その機

能モジュールと結合してのみ使用されるためにＡ／Ｄ２２４を制限する物理的な制約は存在しない。結果として、Ａ／Ｄ２２４によって出力されるデジタル信号d_1は、異なる又は追加の仮想計器を形成するためにネットワーク２１０に接続される他の機能モジュールにおいて容易に使用されることが可能である。図２に示される構成では、機能モジュール２２８もまた、入力として信号d_1を受信する。故に、機能モジュール２２８は、アナログ計器１５０（図１）によって提供されるものと比較可能な出力を提供する仮想計器を形成するために、デジタル信号d_1について機能Ｆ３を実行することが出来る。しかし、機能モジュール２２８は、ネットワーク２１０上で入力信号d_1を受信できるのでアナログ計器１５０よりも少ない回路を有し、且つ専用のＡ／Ｄ変換器を必要としない。

【００４６】

同様に、機能モジュール２２６は、デジタル計器１６０（図１）によって生成される刺激信号s_1と同等である刺激信号s_1を生成する仮想計器の一部であってもよい。しかし、機能モジュール２２６は、信号s_1を生成するために機能モジュール２２６で必要とされる回路の総量を限定する、ネットワーク２１０上で入力を受信することが可能であるため、機能モジュール２２６は、計器１６０よりも少ない回路で実装され得る。例えば、信号d_2は、試験システム２００における任意の他の機能モジュールによってネットワーク２１０上で提供されてもよい。描かれた例では、機能モジュール２２６がネットワーク２１０上でメモリ２１６から信号d_2を受信するので、デジタル計器１６０によって実行される機能が再現される。メモリ２１６に信号d_2を保存することにより、機能モジュール２２６と関係付けられる専用メモリが回避される。さらに、機能モジュール２２６は、デジタル計器１６０（図１）におけるように信号s_1を生成するために処理回路の出力を必要とする。機能モジュール２２６はこのような処理回路なしで例示されているが、機能モジュール２２６は、s_1の生成に用いる処理装置２１８から処理された出力を受信してもよい。これらのモジュールを仮想計器として動作させるために、ネットワーク２１０は、これらのモジュール間で情報を交換するように構成されてもよい。

【００４７】

前述の例が示すように、試験システム１００は、テスタ１１０による試験工程の実行中に実行される機能の全てを共同で実行する機能モジュールを有する。これらの機能モジュールは、信号生成、信号捕捉、信号処理、他の処理、試験システムの制御及びユーザとの相互作用に関連するものを含む機能を実行することが出来る。ネットワーク２１０は、任意の機能モジュールの間でデータを伝達し、且つ情報を制御し得る。データを共有するように機能モジュールをプログラミングすることにより、いずれの計器の機能であっても、機能モジュールの組み合わせにより試験システム２００に実装されることが可能である。

【００４８】

いくつかの実施形態では、ネットワーク２１０はまた、機能モジュール間のタイミング情報を伝達するために用いられてもよい。タイミング情報は、ＩＥＥＥ標準１５８８に基づいて又は任意の他の適切な方法で動作する従来の試験システムにおけるように伝達されてもよい。例えば、各機能モジュールは、共通の参照時間に関連する時間を追跡する同期クロック回路を有してもよい。試験システム２００内のイベントのタイミングは、それ故に、ネットワーク２１０上でデジタル値としてイベント時間を伝送することにより達成され得る。他の実施形態では、試験システム２００は、イベントが生ずるときに機能モジュールにトリガ信号を提供するタイミング制御器２３０を有してもよい。

【００４９】

タイミング情報が各機能モジュールに伝達される方法にかかわらず、機能モジュールは共同して、試験システム１１０（図１）と同じ方法で、ＵＵＴ１８０における試験信号を生成、測定及び分析するために使用されるデータ、制御及びタイミング情報を受信してもよい。しかし、試験システム２００の機能は、ネットワーク２１０が機能モジュールを相互接続する方法を再プログラミングすることにより、単純且つ低費用な方法で変更され得る。多くの場合、試験システム２００は、追加の機能モジュールなしで異なる又は追加の試験工程を実行するように再プログラミングされてもよい。試験用の追加の工程を実行す

るために試験システム２００に追加の機能モジュールが追加される場合であっても、機能モジュールの大きさ及び費用はしばしば、全く新しい計器の大きさ及び費用よりも少ない場合がある。

【００５０】

図２の実施形態のような実施形態では、仮想計器のリアルタイム制御がネットワーク２１０上で渡される情報を用いて達成される。各仮想計器の性能は、ネットワークが機能モジュール間で情報を伝達する方法に依存してもよい。例えば、図２の実施形態では、全ての機能モジュールは、単一セグメントを備えるネットワークを介して相互接続される。従って、全ての機能モジュールは、ネットワーク帯域幅のために同時に競合し得る。如何なる場合においても、機能モジュールが全体でネットワーク帯域幅を超える情報量をネットワーク２１０上で伝達する必要がある場合、１つ以上の機能モジュールが、ＵＵＴ１８０を試験するステップを実行するために間に合ってコマンド又はデータ情報のどちらも受信しない可能性がある。このような状態が生ずるならば、試験システム２００はＵＵＴ１８０の正確な試験を実行しない可能性がある。

【００５１】

不正確な試験結果又はネットワーク化試験システムと関係する他の性能の問題を回避するために、ネットワークにより相互接続される複数の機能モジュールから構成される試験システムは、ネットワーク２１０の性能に基づいて処理エラーが発生する可能性が低いことを確実にするように構築されてもよい。図３は、所望のレベルの性能を提供する可能性があるネットワーク相互接続特徴を備えるネットワークにより相互接続される複数の機能モジュールを使用して試験システムを構成することの一部として実行され得る工程の例示である。例えば、各仮想計器は、物理的計器に提供されるものと同様の１組の性能仕様を有してもよい。図３の工程は、その性能仕様を満たすネットワーク化試験システムの構成を特定するために用いられてもよい。

【００５２】

図３の工程は、任意の適切な時間で実行されてもよい。例えば、図３の工程は、試験システムが最初にユーザへの配達のために組み立てられる場合に工場で使用されてもよい。代替的に、試験システムのユーザは、試験システムが特定のＵＵＴ上で試験を実行するようにプログラミングする場合に、図３の工程を実行してもよい。

【００５３】

図３の工程は、任意の適切な方法で実行されてもよい。いくつかの実施形態では、工程は、工程のステップを実行するようプログラミングされた計算装置によって全体又は部分的に実行されてもよい。

【００５４】

図３の工程は、モジュール能力が提供されるブロック３１０で開始する。コンピュータに実行される処理のために、能力はコンピュータにブロック３１０において入力される。いくつかの実施形態では、各機能モジュールの製造業者は、モジュールの能力についての情報を提供してもよい。その情報は任意の適切な方法で提供されてもよく、コンピュータ上で電子的に読み取り可能な媒体を含む、又は紙若しくは他の同様の媒体に記録される。電子的に提供される場合、ブロック３１０における処理は、モジュール能力を定義する電子データを図３の工程のステップを実行するコンピュータにダウンロード又はアップロードすることを含んでもよい。他の実施形態では、ブロック３１０における処理は、コンピュータのユーザが、例えばキーボート又は他のユーザインタフェースを介して等、モジュール能力を入力することを含む。

【００５５】

ブロック３１０において提供されるモジュール能力は、構成される試験システムを形成する相互接続されたモジュールのネットワークの性能をシミュレートするのに役立つ任意の能力を含んでもよい。１実施形態として、モジュール能力は、例えば、モジュールがネットワーク上でデータを受信せずに又はネットワーク上でデータを送信出来ないで適切に動作可能な時間等、許容可能なレイテンシを含んでもよい。モジュール能力はまた、モジ

ュールがネットワーク上で送信及び／又は受信する装置ごとのデータ時間の平均を示す、帯域幅を含んでもよい。しかし、提供される特定のモジュール能力は、本発明を限定するものではなく、異なる又は追加の能力が特定されてもよい。

【００５６】

一度モジュール能力が提供されると、処理はブロック３１２に進む。ブロック３１２において、相互接続特徴が特定される。例示の実施形態では、特定される特徴は、機能モジュール間の物理的な相互接続を含む。図２の実施形態では、全ての機能モジュールは、ネットワーク２１０を介して物理的に相互接続されており、これは単一セグメントで示される。この構成は、機能モジュールの１つの可能な物理的相互接続を表す。他の実施形態では、モジュール間の物理的な相互接続は、複数のネットワークセグメントで構成されてもよい。セグメントは、１つのセグメントに物理的に接続されるモジュールが任意の他のセグメントに接続されるモジュールと連通可能なように相互接続されてもよい。しかし、同一セグメントに物理的に接続されるモジュールは、任意の他のセグメントにロードせずにそのセグメント上でデータを交換してもよい。従って、いくつかの実施形態では、ブロック３１２における相互接続特徴の仕様は、ネットワークセグメント及び物理的に互いに接続されるモジュールの数を特定することを含んでもよい。

【００５７】

しかし、異なる又は追加の特徴がブロック３１２において特定されてもよい。例えば、いくつかのネットワークは、帯域幅が所定の種類の伝送に優先的に割り当てられるようにするプロトコルに従って動作する。いくつかの実施形態では、帯域幅は事前に明示的に割り当てられてもよい。明示的割当の一例として、ネットワークプロトコルは、所定の伝送が所定の間隔で起こることを特定してもよい。この間隔の大きさ、それが繰り返される速度及びこのような間隔のそれぞれの間に送信されるデータ量は、帯域幅を割り当てる方法として全て特定されてもよい。他の実施形態では、ネットワーク帯域幅は、所定の種類の伝送の優先順位を決めるのに先立って特定されるパラメータに基づいて機能モジュールが通信するときに動的に割り当てられてもよい。所定の種類のネットワーク伝送又は所定の機能モジュールの優先順位を割り当てることにより、帯域幅割当は変更される。

【００５８】

帯域幅割当が提供される場合、ネットワークプロトコルは、追加の帯域幅を割り当てられたそれらの機能モジュールがネットワークへの優先的なアクセスを受けることを確実にするために、例えば２４０１．．．２４０９等のネットワークインタフェースの動作を特定してもよく、同様にそれはそれらの機能モジュールを含む仮想計器の性能を変更することが出来る。このような優先アクセスは、例えば、高レイテンシを許容できない又は大量のデータを必要とする機能モジュールへ又はそれから転送されるデータのために使用されてもよい。特定の例として、例えばＡ／Ｄ２２４によって出力されるデジタル信号d_1等の、リアルタイムデータ信号を送信する機能モジュールは、例えば収集された後にデータを分析する機能モジュール２２８等の、機能モジュールへ又はそれから送信されるよりもネットワーク２１０上でより多くのネットワーク帯域幅が割り当てられてもよい。

【００５９】

相互接続特徴は、例えば、人による手動の又は図３の工程のステップを実行するようにプログラムされたコンピュータによって自動又は半自動の方法を含む、任意の適切な方法でブロック３１２において特定されてもよい。例えば、図３の工程のステップがコンピュータで実行される場合、ブロック３１２における処理は、ユーザがそのコンピュータへのグラフィカル・ユーザ・インタフェースを介して視覚的にモジュール相互接続を特定することを含んでもよい。ブロック３１２における帯域幅の割当はまた、例えば特定の機能モジュールへの又はそれからの特定の種類のネットワーク通信に割り当てられる利用可能なネットワーク帯域幅の割合を表す数値を入力する等の、他の形態のユーザ入力を含んでもよい。

【００６０】

ブロック３１０及び３１２における処理は、試験システムにおける機能モジュール及び

ネットワーク化テスタの性能をシミュレートするのに用いられる利用可能な機能モジュールを相互接続するネットワークの特徴をもたらす。ブロック３１０又は３１２において特定され得る特定の特徴は、ネットワーク化試験システムをシミュレートするために使用され得るデータの種類の例である。異なるまたは追加の情報は、試験システムの構成及びそれを実装するために用いられる特定の技術によって、特定されてもよい。例えば、試験システムがネットワーク、種類の選択で実装される場合、ブロック３１０又は３１２における処理は、機能モジュールを相互接続するために使用される種類を特定することを含んでもよい。従って、図３の処理は、図示の特定の例の特徴に限定されるものではなく、機能モジュール、ネットワーク又は構築される試験システムの他の側面の任意の特徴を測定する入力を受信することを含んでもよい。

【００６１】

一度情報がネットワーク、機能モジュール及び構成される試験システムの他の特徴について提供されると、処理はブロック３１４へと進む。ブロック３１４において、機能モジュールの相互接続によって生成される各仮想計器の性能が計算される。例えば、図２は、メモリ２１６から取得されるデータと共に機能モジュール２２２への入力として提供されるＡ／Ｄ２２４の出力により形成される仮想計器の例示である。仮想計器の出力は、機能モジュール２２２により制御モジュール２１４に提供される。相互接続されるときの機能モジュールの性能は、機能モジュールの相互接続によって形成される仮想計器の１つ以上の性能特徴を決定するためにシミュレートされてもよい。例えば、ブロック３１４における性能の予測は、Ａ／Ｄ２２４によって採取されるサンプルが機能モジュール２２２において処理のために伝達される最大維持速度の計算をもたらし、それは仮想計器のデータ取得速度を示すために用いることが出来る。別の例として、ブロック３１４における性能予測は、Ａ／Ｄ２２４において採取されるサンプルと制御モジュール２１４への出力の提供との間のレイテンシの計算を含んでもよく、それは仮想計器のレイテンシを示すために使用され得る。

【００６２】

ブロック３１４において行われる性能予測は、任意の適切な方法で行われてもよい。試験システムの機能モジュールが従来のネットワークを介して相互接続される実施形態では、そのネットワーク用に開発された市販のネットワークシミュレーションソフトウェアが、各仮想計器の性能を予測するために用いられてもよい。しかし、任意の他のシミュレーション技術又は任意の適切な方法が、仮想計器の性能を予測するために用いられてもよい。

【００６３】

処理は、次いで、判断ブロック３１６に進む。判断ブロック３１６において、ブロック３１４における性能予測は、各仮想計器についての仕様と比較される。性能仕様は、任意の適切な方法で提供されてもよい。例えば、試験技術者が試験される装置を分析し、且つ装置のための所望の試験条件を表す試験信号を生成、測定及び分析するために必要とされる計器の性能仕様を作成してもよい。性能仕様は、データベース又は図３の工程におけるステップを実行するようプログラミングされたコンピュータに利用可能な他の適切なデータ構造に記憶されてもよい。しかし、性能仕様が生成且つ記憶される方法は、本発明を限定するものではなく、任意の適切な機構が使用されてもよい。

【００６４】

性能仕様が生成又は記憶される方法にかかわらず、計器が試験システムのための性能仕様の組を満たす場合、処理は終端点３４０に分岐してもよい。処理が終端点３４０に到達する場合、ブロック３１４において特定される相互接続特徴は、計器仕様を満たす試験システムを作成するためにブロック３１０において特定されるような機能モジュールを相互接続するために用いられてもよい。このような試験システムは、次いで、識別された構成で動作するように試験システムの機能モジュールをプログラミングすることによって構成されてもよい。

【００６５】

反対に、判断ブロック３１６において判断されるときに、１つ以上の計器が仕様を満たさない場合、処理は判断ブロック３１６から判断ブロック３１８へと進む。判断ブロック３１８において、ネットワーク化試験システムの再構成が可能であるかどうかについての判断が行われる。

【００６６】

判断ブロック３１８における処理は、再構成が可能かどうかを識別するための任意の適切な基準を利用してもよい。試験システムは、試験システムの相互接続特徴のいずれかを変化させることにより再構成することが出来る。例えば、相互接続特徴が帯域幅割当を有する場合、再構成は、その割当を変化させることにより実行され得る。別の例として、全ての機能モジュールが単一ネットワークセグメントで接続される場合、複数のネットワークセグメントに、各ネットワークセグメントに接続される機能モジュールの一部を提供することによりネットワーク化試験システムを再構成することが可能であり得る。

【００６７】

代替的に、ネットワーク化試験システムが既に複数のネットワークセグメントで構成されている場合、ネットワークをさらなるセグメントにさらに細かく分割することが可能であり得る。機能モジュールの割当をネットワークセグメントに変更することにより試験システムを再構成することもまた可能であり得る。例えば、互いには大量のデータを交換するものの他の機能モジュールとはしない２つの機能モジュールは、そのセグメントに接続される他の機能モジュールなしで単一のネットワークセグメントに割り当てられてもよい。

【００６８】

ネットワークを再構成することが出来る方法にかかわらず、再構成が可能な場合、処理はブロック３１２にループして戻る。ブロック３１２において、特定される相互接続特徴は、ネットワーク化試験システムの再構成を示すように変更される。

【００６９】

再構成を表す新規の特徴が、任意の適切な方法で生成されてもよい。いくつかの実施形態では、ブロック３１２において特定される特徴は、無作為に変化してもよい。他の実施形態では、ブロック３１２において特定される相互接続特徴は、反復工程において変化してもよい。反復工程において、相互接続特徴の新規の組が、性能仕様を満たさない仮想計器において相互接続されるモジュール間で通信するために、その性能仕様を満足させる仮想計器において相互接続されるモジュール間の通信からのネットワーク帯域幅を再割当するように選択されてもよい。同様に、ネットワークのセグメント化は、単一ネットワークセグメントにおける性能仕様を満たさない仮想計器を形成すると共にそのセグメントに接続される他の機能モジュールの数を減少させる機能モジュールをグループ化するように変更されてもよい。

【００７０】

ブロック３１２において、どのように相互接続特徴が特定されるかにかかわらず、図３の工程は、相互接続特徴が、全ての仮想計器が性能特徴を満たすように特定されるか、又はさらなる再構成が不可能となるまで、ブロック３１２、ブロック３１４、判断ブロック３１６及び判断ブロック３１８をループしてもよい。相互接続特徴が、仮想計器の全てにおいて仕様を満たすこととなる場合、処理は上述の処理のために判断ブロック３１６から終端点３４０に分岐する。

【００７１】

性能仕様を満たす相互接続特徴が識別不可能である場合、処理は判断ブロック３１８から判断ブロック３２０へと分岐してもよい。判断ブロック３２０において、処理は、ネットワーク化試験システムのためにアップグレードが利用可能であるかどうかにより、分岐する。

【００７２】

例示の実施形態では、或いは「アップグレード」は試験システムに追加することが出来る追加の機能モジュールであってもよい。「アップグレード」は、代替的又は追加的に、

既に試験システムに組み込まれている機能モジュールに置換可能なより高性能の機能モジュールであってもよい。例えば、より大きなレイテンシを許容可能な機能モジュールが、類似の機能を実行するがより高いレイテンシを許容することは出来ない機能モジュールのためのアップグレードと考えられてもよい。又は、より高速にデータを出力することが出来る機能モジュールは、類似の機能を実行するがネットワーク２１０上でデータを提供することが出来る速度に限定されるモジュールのためのアップグレードであってもよい。

【００７３】

アップグレードに用いられる正確な定義にかかわらず、判断ブロック３２０における処理は、アップグレードが可能であるかどうかを判断するための任意の適切な基準を用いてもよい。用いられる基準は、技術に関連し又はビジネスに関連するものであってもよい。例えば、より高性能のモジュールを構築するための技術が利用可能である場合、アップグレードが可能であるとみなされてもよい。又は、試験システムに用いられる試験システムの場所においてより高性能のモジュールが利用可能である場合、又はより高性能のモジュールを購入できる場合、又はユーザがアップグレードされたモジュールを購入する意思がある場合、アップグレードが可能であるとみなされてもよい。

【００７４】

利用可能なアップグレードの特定の型又はいずれのアップグレードが可能であるかの特定の定義にかかわらず、アップグレードが可能である場合、処理はブロック３２２へと進む。ブロック３２２において、ブロック３１０で特定されるようなモジュール能力は、アップグレードされた機能モジュールを反映するために更新される。ブロック３２２における処理は、新規に追加された機能モジュールのためのモジュール能力を特定すること、又は置換されるより低性能のモジュールの代わりにより高性能のモジュールのモジュール能力を用いることを含んでもよい。

【００７５】

一度性能特徴がアップグレードを反映するために変更されると、処理は相互接続特徴が再度特定されるブロック３１２にループして戻る。処理は、次いで、要求される仕様を満たす相互接続特徴が識別され、又はネットワーク化試験システムのさらなる再構成が不可能とみなされるまで、ブロック３１２、ブロック３１４、判断ブロック３１６及び判断ブロック３１８を再度ループしてもよい。再構成が不可能な場合、処理はさらなるアップグレードが識別され得る判断ブロック３２０に再度進むであろう。さらなるアップグレードが不可能な場合、処理は終端点３３０に分岐するであろう。

【００７６】

処理が終端点３３０に到達する場合、全ての性能仕様を満足させるための相互接続特徴を識別することは出来ない。終端点３３０への到達に応答して行われる特定のステップは、試験システムの意図される応用に依存してもよい。いくつかの場合には、所望の仕様を修正することが許容可能であってもよい。他の場合には、終端点３３０における処理は、新しい機能モジュールの設計ないしは識別を伴ってもよい。又は、終端点３３０における処理は、機能モジュールとは異なる種類の試験システムの構築に用いられるネットワークを識別することを含んでもよい。

【００７７】

次に図４を見ると、図３の工程によって識別される構成を用いて構築され得る試験システムの例として、ネットワーク化試験システムの代替的実施形態が示される。図４の実施形態は、図３の工程による試験システムを再構成することによりもたらされてもよい。しかし、図４の試験システムは、任意の適切な方法で設計されてもよい。試験システム４００は、複数の機能モジュールを相互接続するネットワーク４１０を有する。描かれた実施形態では、試験システム４００は、ＲＦ信号生成器２２０、及び試験システム２００における機能モジュールに類似する機能モジュール２２２、２２４、２２６及び２２８を有する。さらに、試験システム４００は、例えば制御モジュール２１４及びメモリモジュール２１６等の機能モジュールを有する。

【００７８】

図４の実施形態では、ネットワーク４１０は、本明細書でセグメント４１０Ａ及び４１０Ｂとして例示される複数のネットワークセグメントで構成されている。別々の処理装置４１８Ａ及び４１８Ｂが各々４１０Ａ及び４１０Ｂに接続される。機能モジュール２２２、２２４及び２２８はネットワークセグメント４１０Ａに接続される。機能モジュール２２６及びＲＦ信号生成器２２０は、モジュール４１０Ｂを介して接続される。

【００７９】

この構成により、ネットワークセグメント４１０Ｂに負荷をかけることなくネットワークセグメント４１０Ａ上で機能モジュール２２２、２２４及び２２８、処理モジュール４１８Ａ及びメモリ２１６の間で情報を渡すことが可能である。ネットワークセグメント４１０Ａ上の通信はネットワークセグメント４１０Ｂに負荷を与えないため、ネットワークセグメント４１０Ａ上で相互接続されるそうしたモジュールとネットワーク帯域幅のために競合することなく、ネットワークセグメント４１０Ｂに接続される、例えば機能モジュール２２６、ＲＦ信号生成器２２０、処理モジュール４１８Ｂ及び制御モジュール２１４等のモジュール間でデータを渡すことが可能である。従って、例えば制御器２１４及びＲＦ信号生成器２２０等の通信のために利用可能な総帯域幅は、試験システム４００の全ての機能モジュールが同じネットワーク上で相互接続された場合よりも大きい。同様に、ネットワークセグメント４１０Ａ上のＡ／Ｄ２２４及び機能モジュール２２２の間の通信のために利用可能な総帯域幅は、同じネットワークセグメントを介して試験システム４００の全ての機能モジュールが接続された場合よりも大きい。

【００８０】

図４の構成における離れたネットワークセグメントにかかわらず、１つのネットワークに接続される機能モジュールは、別のネットワークセグメントに接続される機能モジュールと通信してもよい。例示の実施形態では、ネットワークセグメント間でデータを通過させるためにネットワーク４１０にブリッジング装置が組み込まれる。図４の例では、ルータ４５０がブリッジング装置の役割を果たす。結果として、ネットワークセグメント４１０Ａ上で接続される機能モジュール及びネットワークセグメント４１０Ｂ上で接続される機能モジュールからデータが渡されてもよい。例えば、制御モジュール２１４は、機能モジュール２２２にコマンドを送ることが可能である。

【００８１】

図４はまた、アップグレードがネットワーク試験システムに提供され得る１つの可能な方法を例示する。試験システム４００において、２つの処理モジュール４１８Ａ及び４１８Ｂが示される。処理モジュール４１８Ａはネットワークセグメント４１０Ａに接続され、且つ処理モジュール４１８Ｂはネットワークセグメント４１０Ｂに接続される。試験システム４００を２つの処理モジュールを有するようにアップグレードすることにより、データが処理される速度が増加され得る。データが過度に遅く処理されたために仮想計器が仕様を満たさなかった場合、その仮想計器の他の機能モジュールに結合される追加の処理モジュールを追加することにより、仮想計器の性能を増強することが出来る。

【００８２】

或いは、第２の処理モジュールを組み込むことにより、ネットワークセグメント上で処理モジュールへ送受信されるデータ量は減少し得る。従って、ネットワーク帯域幅が、そのネットワークセグメント上で他の機能モジュールへ又は他の機能モジュールからの伝送のために利用可能とされてもよく、これはシステム性能を全体的に向上させ得る。

【００８３】

図５は、例えば試験システム２００（図２）又は試験システム４００（図４）等のネットワーク試験システムで使用され得る機能モジュールの実施形態の例示である。図５の例では、機能モジュールは、デジタル計器５１０である。例示の実施形態では、デジタル計器５１０は、被試験ユニット上のデジタル試験点に接続され得るＩ／Ｏ線を有する。試験信号は、ドライバ５４２によりＩ／Ｏ線上で駆動され、又はレシーバ５４４により感知されてもよい。

【００８４】

フォーマット回路５４０は、ドライバ５４２へ入力を提供し、これはＩ／Ｏ線上でドライバ５４２が駆動するための信号を特定する。フォーマッタ５４０が、信号が駆動するための値及びドライバ５４２がアクティブであるべき時間の両方を特定するように、フォーマット回路５４０はタイミング制御回路５４６から入力を受信する。フォーマット回路５４０はまた、レシーバ５４４からの情報の記録を制御すると共に、Ｉ／Ｏ線が予測時間における予測値を含むかどうかを示すことが出来る。

【００８５】

タイミングは、別のタイミングインタフェース５６０を介して制御され得るタイミング制御器５４６により提供される。タイミング制御器５４６によって提供される信号は、任意の適切なフォーマットであってもよい。例えば、タイミング制御器５４６は、各々がイベントをトリガする複数の信号を出力してもよい。こうした信号は、機能モジュール５１０の動作周期を定義する周期的パターンで周期的にアサートされてもよい。

【００８６】

デジタル計器５１０の各動作周期におけるフォーマット回路５４０の動作は、ネットワークインタフェース５３０上で受信されるデジタル計器５１０への入力により特定されてもよい。デジタル計器５１０が、例えば試験システム２００又は試験システム４００等のネットワーク化試験システムで使用される場合、ネットワークインタフェース５３０を介して受信される入力は、任意の他の機能モジュールによって生成されてもよい。

【００８７】

受信される入力は、ＦＩＦＯ５２０に記憶されてもよい。フォーマット回路５４０は、各動作周期ごとにＦＩＦＯ５２０から１つの値を読み出してもよい。ＦＩＦＯ５２０は、デジタル計器５１０が接続されるネットワーク上のデータ転送における変動性を補償してもよい。いくらかの間隔の間、デジタル計器５１０は、フォーマット回路５４０が使用するよりも高速でデータを受信してもよい。こうした間隔で、データは、フォーマット回路５４０がそれを用いるまでＦＩＦＯ５２０にバッファされる。他の間隔で、デジタル計器５１０は、フォーマット回路５４０が使用するよりも低速でデータを受信してもよい。こうした間隔で、フォーマット回路５４０はそれでもなお、データ値をＦＩＦＯ５２０から読み出し可能であるので各周期ごとにデータを有してもよい。

【００８８】

同様に、ＦＩＦＯ５２２は、フォーマット回路５４０によって生成される出力のためのバッファとしての役割を果たしてもよい。フォーマット回路５４０が出力を生成すると、それはＦＩＦＯ５２２に記憶される。ネットワーク帯域幅がそうした出力の送信に利用可能な場合、出力は、ネットワークインタフェース５３０を介してＦＩＦＯ５２２から送信されるであろう。しかし、ネットワーク帯域幅が利用出来ない間隔中は、フォーマット回路５４０によって生成される出力データは、データがネットワーク上で送信可能となるまでＦＩＦＯ５２２にバッファされるであろう。

【００８９】

図５は、帯域幅及びレイテンシ要件がどのように機能モジュールの性能に影響を与えるかを例示する。フォーマット回路５４０は、周期的間隔でＩ／Ｏ線上で値を駆動又は受信させる速度でＦＩＦＯ５２０からデータを読み出す。同様に、フォーマット回路５４０は、Ｉ／Ｏ線上の値がサンプリングされる速度と一致する速度でＦＩＦＯ５２２に値を提供してもよい。フォーマット回路がＦＩＦＯ５２０からデータを読み出し、且つＦＩＦＯ５２２にデータを書き込む結合された速度は、デジタル計器５１０によって必要とされる帯域幅の指示として受け取られてもよい。

【００９０】

ＦＩＦＯ５２０及び５２２の長さは、デジタル計器が許容できるレイテンシの指示を提供する。ＦＩＦＯ５２０がデータを使い果たすほど十分に長い間隔中に、デジタル計器５１０が接続されるネットワーク上の伝播遅延によりデータがＦＩＦＯ５２０に加えられることが妨げられる場合、フォーマット回路５１０は、周期で動作するデータを欠くであろう。ＦＩＦＯに新しくデータを追加することなくデジタル計器５１０が動作できる時間は

、デジタル計器５１０が許容可能な最大レイテンシの１つの指示である。同様に、ネットワーク伝送における遅延が、延長された期間にデータがＦＩＦＯ５２２から読み出されるのを妨げる場合、フォーマット回路５４０は、ＦＩＦＯ５２２が記憶出来るよりも多くのデータを生成するであろう。この状態が発生する場合、フォーマット回路５４０によって生成されるデータの中には失われるものもあるであろう。従って、デジタル計器５１０がＦＩＦＯ５２２からデータを取り除かれること無く動作可能な時間の長さは、デジタル計器５１０が許容できるレイテンシ量の別の指示を提供する。

【００９１】

ＦＩＦＯ５２０及び５２２を大きくすることは、デジタル計器５１０のための許容可能なレイテンシを増加させる１つの方法である。ＦＩＦＯ長を増加させることは、機能モジュールのアップグレードのためのより高性能の計器を構築する方法の１つの例である。しかし、機能モジュールの性能を増加させるための任意の適切な方法がアップグレードを提供するために用いられてもよい。

【００９２】

本発明の少なくとも１つの実施形態の複数の側面をこのように記載することで、当業者には、様々な変形、修正、及び改良が容易に為されることが理解される。

【００９３】

このような変形、修正、及び改良は、本開示の一部であることが意図されると共に、本発明の精神及び範囲の中にあることが意図されている。したがって、上記の記載及び図面は、単なる例示的は手法に過ぎないものである。

【００９４】

上述の本発明の実施形態は、任意の複数の方法で実施することが出来る。例えば、実施形態は、ハードウェア、ソフトウェア又はその組み合わせを用いて実施され得る。ソフトウェアで実施される場合、ソフトウェアコードは、単一のコンピュータ又は複数のコンピュータに分散されて提供されるかにかかわらず、任意の適切なプロセッサ又はプロセッサ群で実行することが出来る。

【００９５】

さらに、コンピュータは、例えばラックマウント式コンピュータ、デスクトップコンピュータ、ラップトップコンピュータ、又はタブレットコンピュータ等の、任意の複数の形態で具現化され得る。

【００９６】

又は、コンピュータは、１つ以上の入力及び出力装置を有する。ユーザインタフェースを提示するために、特に、こうした装置が使用され得る。ユーザインタフェースを提供するのに用いることが可能な出力装置の例は、出力を視覚的に提示するためのプリンタ又はディスプレイスクリーン並びに出力を可聴的に提示するためのスピーカ又は他の音声生成装置を含む。ユーザインタフェースに用いることが出来る入力装置の例は、キーボート、並びに、例えばマウス、タッチパッド、及び離散化テーブル等のポインティングデバイスを含む。別の例として、コンピュータは、音声認識又は他の可聴式フォーマットで入力情報を受信してもよい。

【００９７】

このようなコンピュータは、例えばエンタープライズネットワーク又はインターネット等の、ローカルエリアネットワーク又はワイドエリアネットワークを含む、任意の適切な形態の１つ以上のネットワークによって相互接続されてもよい。このようなネットワークは、任意の適切な技術に基づいてもよく、且つ任意の適切なプロトコルに従って動作してもよく、且つ無線ネットワーク、有線ネットワーク又は光ファイバネットワークを含んでもよい。

【００９８】

また、本明細書で説明された様々な方法又は処理は、様々なオペレーティングシステム又はプラットフォームのうちの任意の１つを用いる実行可能な１つ以上のプロセッサで実行可能なソフトウェアとしてコーディングされてもよい。さらに、このようなソフトウェ

アは、任意の複数の適切なプログラミング言語及び／又は従来のプログラミング若しくはスクリプティングツールを使用して書いてもよく、またフレームワーク若しくは仮想マシンで実行される実行可能マシン語又は中間コードとしてコンパイルされてもよい。

【００９９】

この点において、本発明は、１つ以上のコンピュータ又は他のプロセッサで実行されるときに、上記検討された本発明の様々な実施形態を実施する方法を実行する１つ以上のプログラムで符号化されるコンピュータ可読媒体（又は複数のコンピュータ可読媒体）（例えば、コンピュータメモリ、１つ以上のフロッピー（登録商標）ディスク、コンパクトディスク、光ディスク、磁気テープ、フラッシュメモリ、フィールド・プログラマブル・ゲート・アレイにおける回路構成又は他の半導体装置等）として具現化されてもよい。コンピュータ可読媒体に記憶されたプログラム又は複数のプログラムが、上記検討された本願発明の様々な側面を実施するために１つ以上の異なるコンピュータ又は他のプロセッサに取り込まれることが出来るように、コンピュータ可読媒体又は複数の媒体は可搬性であり得る。

【０１００】

「プログラム」又は「ソフトウェア」という用語は、上記検討された本願発明の様々な側面を実施するためにコンピュータ又は他のプロセッサをプログラムするのに用いることが可能な任意の種類のコンピュータコード又はコンピュータ実行可能命令の組を言及する一般的な意味で本明細書では使用される。さらに、本発明の１実施形態によれば、実行されるときに本願発明の方法を実行する１つ以上のコンピュータプログラムは単一のコンピュータ又はプロセッサに存在する必要はなく、本願発明の様々な側面を実行するための複数の異なるコンピュータ又はプロセセッサにモジュール様式で分散されてもよいことが理解されるべきである。

【０１０１】

コンピュータ実行可能命令は、１つ以上のコンピュータ又は他の装置によって実行される、例えばプログラムモジュール等の多くの形態であってもよい。一般的には、プログラムモジュールは、特定の仕事を実行又は特定の抽象データ型を実装するルーチン、プログラム、オブジェクト、コンポーネント、データ構造等を有する。典型的には、プログラムモジュールの機能は、様々な実施形態で所望されるように結合又は分配されてもよい。

【０１０２】

本願発明の様々な側面は、単独で、組み合わせて、又は上記の実施形態で特には検討されていない様々な構成で使われてもよく、それ故に、上述の記載又は図面での例示において説明されたその詳細への応用及び要素の構成に限定されるものではない。例えば、１実施形態で説明される側面は、他の実施形態で説明される側面と任意の方法で結合されてもよい。

【０１０３】

請求項の要素を修飾するための請求項中の例えば「第１の」、「第２の」、「第３の」等の順番を示す用語の使用は、それ自身で、１つの請求項要素の別の要素に対する任意の優先度、順位、若しくは順番、又は方法の工程が実行される時間的順番を意味するものではなく、請求項要素を区別するために同じ名前（順番を表す用語が使用されるが）を有する別の要素から所定の名前を有する１の請求項要素を区別するための単なるラベルとして使用されるに過ぎないものである。

【０１０４】

また、本明細書で用いられる表現及び用語は、説明を目的とするものであって、限定するものとみなされるべきではない。「含む（ｉｎｃｌｕｄｉｎｇ）」、「備える（ｃｏｍｐｒｉｓｉｎｇ）」、又は「有する（ｈａｖｉｎｇ）」、「含む（ｃｏｎｔａｉｎｉｎｇ）」、「含む（ｉｎｖｏｌｖｉｎｇ）」、及び本明細書でのこれらの変形は、その後に列挙される事項及び追加の事項に加えてそれらの均等物を包含する意味である。

【図１】

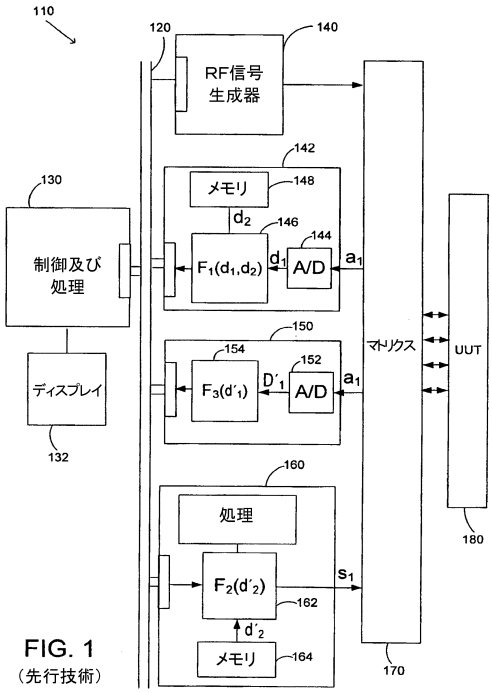

FIG. 1
（先行技術）

【図２】

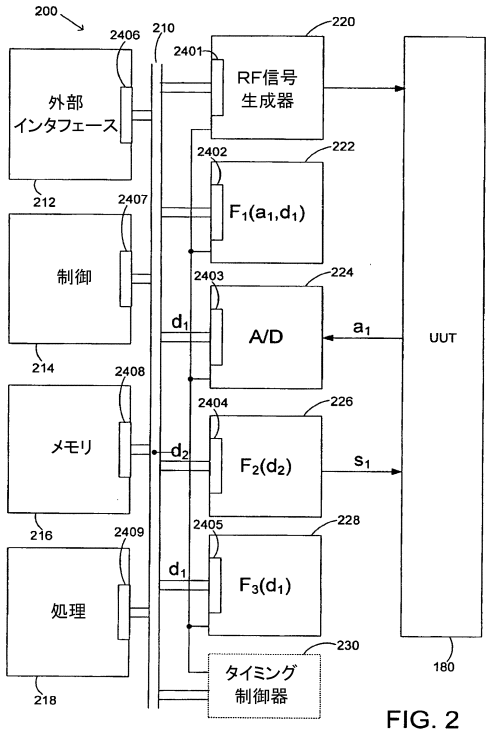

FIG. 2

【図３】

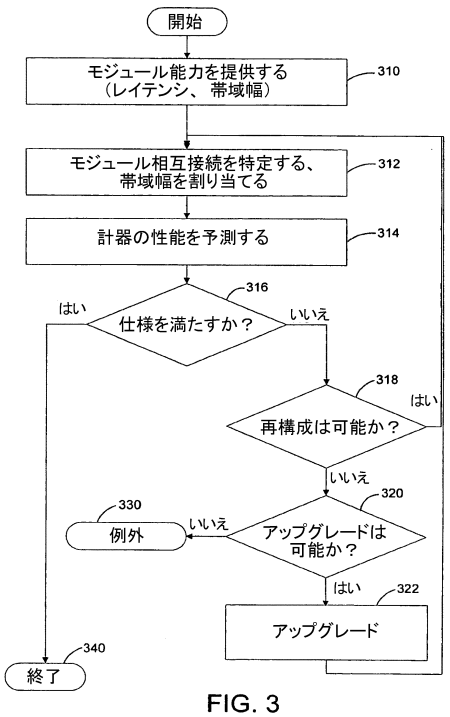

FIG. 3

【図４】

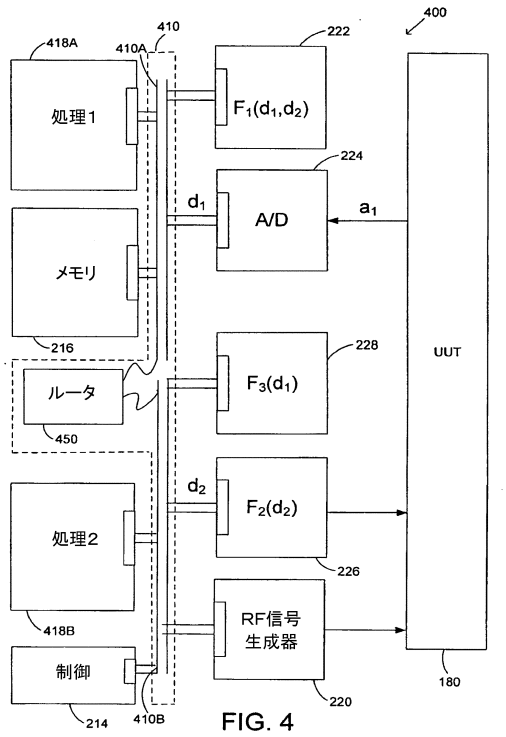

FIG. 4

【図５】

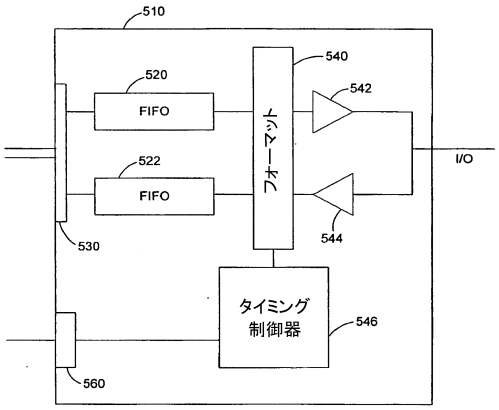
510
520
FIFO
522
FIFO
530
540
フォーマット
542
544
I/O
タイミング
制御器
546
560

FIG. 5

フロントページの続き

(72)発明者　フェアバンクス、　スティーブン　アール.
アメリカ合衆国　０１６０６　マサチューセッツ州　ウースター　ホールデン　ストリート　１４３
(72)発明者　トゥルーベンバック、　エリック　エル.
アメリカ合衆国　０１７６６　マサチューセッツ州　サドベリー　ファイアカット　レーン　５

審査官　菅藤　政明

(56)参考文献　特開平４－３６６７０（ＪＰ，Ａ）
特開２０００－３２１３３２（ＪＰ，Ａ）
国際公開第２００６／０７６４２４（WO，Ａ２）
特開２００１－３５６１４９（ＪＰ，Ａ）
特開２００４－３３４５４９（ＪＰ，Ａ）
特開平３－２６１８８５（ＪＰ，Ａ）
特開平４－２２９７４２（ＪＰ，Ａ）
特表２００２－５１７７６２（ＪＰ，Ａ）
特開平１０－５０７８３（ＪＰ，Ａ）
特開平３－１７７５６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｇ０１Ｒ　３１／２８
Ｇ０１Ｒ　３１／２６
Ｈ０１Ｌ　２１／６６