

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H05K 1/00

H05K 1/16

H05K 3/46



# [12] 发明专利说明书

专利号 ZL 01120040.5

[45] 授权公告日 2005 年 8 月 24 日

[11] 授权公告号 CN 1216514C

[22] 申请日 2001.7.10 [21] 申请号 01120040.5

[30] 优先权

[32] 2000.12.7 [33] US [31] 60/254, 219

[32] 2001.3.30 [33] US [31] 09/823, 844

[71] 专利权人 财团法人工业技术研究院

地址 台湾省新竹县

[72] 发明人 周詠晃 沈志文 曾文仁 王锦荔

陈建宏 汤敬文

审查员 王 靖

[74] 专利代理机构 隆天国际知识产权代理有限公司

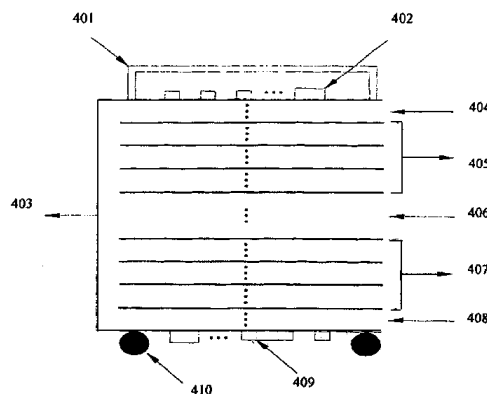
代理人 张龙哺 郑特强

权利要求书 6 页 说明书 13 页 附图 11 页

[54] 发明名称 备有多层陶瓷基板和内埋被动元件的多层电路模组

[57] 摘要

本发明提供备有多层陶瓷基板和内埋被动元件的多层电路模组。集成电路元件安装在电路模组的一或两层的表层，其多层结构分成三种整合区域，包含内部接线整合区域、基本被动元件整合区域之内以连接集成电路。基本被动元件整合区域包含电容、电阻和电感层。滤波器、耦合器和平衡非平衡阻抗转换器是制造在高频被动元件整合区域内。隔离接地面来将元件隔离以避免电磁的干扰。标准的输入和输出接点形成在底层表面使得电路模组能作为模组化元件。



I S S N 1 0 0 8 - 4 2 7 4

- 1、一种备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，包含有：
- 5 多个基板层与形成于基板上的金属层，所述多个基板层包含陶瓷基板，所述金属层包括内部接线层、基本被动元件层和高频被动元件层，所述多个基板层和形成于基板上的金属层区分成多个整合区域，包含至少一内部接线整合区域，至少一基本被动元件整合区域与至少一高频被动元件整合区域；以及
- 10 多个电路元件，安装在该电路模组的顶层和底层表面中的至少一层；  
其中该内部接线整合区域包含至少一接线层，以作为该多个电路元件间的电路走线；该基本被动元件整合区域包含至少一基本被动元件层，且该高频被动元件整合区域包含高频被动元件层，其中所述高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域之间。
- 15 2、根据权利要求 1 所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一电容层。
- 3、根据权利要求 2 所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一制造在该至少一电容层上的堆叠式电容。
- 20 4、根据权利要求 2 所述的各有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一制造在该至少一电容层上的印刷式电容。
- 5、根据权利要求 2 所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一制造在该一
- 25 电容层上的至少一电阻或电感。
- 6、根据权利要求 1 所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一电阻层。
- 7、根据权利要求 6 所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含一制造在该至少一
- 30 电阻层上的至少一电容或电感。

8、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含至少一电感层。

9、根据权利要求8所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含一制造在该至少一电感层上的螺旋线以形成一电感。

10、根据权利要求8所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含一制造在该至少一电感层上的传输线以形成一高频短路传输线或高频阻隔传输线。

11、根据权利要求8所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域包含一制造在该至少一电感层上的至少一电容或电阻。

12、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该高频被动元件整合区域包含一高频滤波器。

13、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该高频被动元件整合区域包含一高频耦合器。

14、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该高频被动元件整合区域包含一高频平衡非平衡阻抗转换器。

15、根据权利要求1所述的各有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该高频被动元件整合区域包含一天线。

16、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该多个整合区域中的每一区域至少有一隔离接地面以将形成在其上的元件隔离。

17、根据权利要求1所述的各有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该接线层至少有一隔离接地面以将形成在其上的电路接线路径隔离。

18、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件层至少有一隔离接地面以将形成在其上的基本被动元件隔离。

19、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电

路模组，其特征在于，其中在不同整合区域内或不同层的元件以灌孔连接。

20、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该内部接线整合区域紧邻安装电路元件的该顶层或底层表面。

5 21、根据权利要求20所述的各有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域与该内部接线整合区域紧邻，该基本被动元件整合区域含电容层与该内部接线整合区域相邻且含电阻层与该电容层相邻。

10 22、根据权利要求21所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该基本被动元件整合区域在该电阻层后还包含电感层。

15 23、根据权利要求21所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中电路元件只安装在该电路模组的该顶层表面，该高频被动元件整合区域形成在该电阻层之后，且该电感层形成在该高频被动元件整合区域之后。

24、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中该内部接线整合区域紧邻隔离接地面而该隔离接地面紧邻安装电路元件的该顶层或底层表面。

20 25、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中电路元件安装在该电路模组的顶层和底层表面，且该高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域中间，且其上面是内部接线整合区域，下面是基本被动元件整合区域。

25 26、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中基本被动元件整合区域形成在该高频被动元件整合区域的上下两边。

30 27、根据权利要求1所述的备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征在于，其中电路元件安装在该电路模组的顶层和底层表面，且该顶层和底层表面皆与一内部接线整合区域相邻，该内部接线整合区域位于该高频被动元件整合区域的上下两边。

28、一种多层电路模组的制造方法，其特征在于，包含下列步骤：

a.将该电路模组分成多个整合区域，包含至少一内部接线整合区域，至少一基本被动元件整合区域和至少一高频被动元件整合区域；

5 b.在该内部接线整合区域内，形成至少一接线层以作为多个电路元件间的电路连接；

c.在该基本被动元件整合区域内，形成至少一基本被动元件层；

d.在该高频被动元件整合区域内，形成多个高频被动元件；以及

e.在该电路模组的顶层和底层表面的至少一层上装置多个电路元件；

10 其中，所述高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域之间。

29、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中至少一电容层是形成在该基本被动元件整合区域内。

30、根据权利要求 29 所述的多层电路模组的制造方法，其特征在于，其中在该至少一电容层上制作一堆叠式电容。

15 31、根据权利要求 29 所述的多层电路模组的制造方法，其特征在于，其中在该至少一电容层上制作一印刷式电容。

32、根据权利要求 29 所述的多层电路模组的制造方法，其特征在于，其中在该至少一电容层上制作一电阻或电感。

20 33、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中至少一电阻层是形成在该基本被动元件整合区域内。

34、根据权利要求 33 所述的多层电路模组的制造方法，其特征在于，其中在该至少一电阻层上制作一电容或电感。

35、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中至少一电感层是形成在该基本被动元件整合区域内。

25 36、根据权利要求 35 所述的多层电路模组的制造方法，其特征在于，其中一螺旋线制造在该至少一电感层上以形成一电感。

37、根据权利要求 35 所述的多层电路模组的制造方法，其特征在于，其中一传输线制造在该至少一电感层上以形成一高频短路传输或高频阻隔传输线。

30 38、根据权利要求 35 所述的多层电路模组的制造方法，其特征在于，

其中在该至少一电感层上制作一电容或电阻。

39、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中一高频滤波器是形成在该高频被动元件整合区域内。

5 40、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中一高频耦合器是形成在该高频被动元件整合区域内。

41、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中平衡非平衡阻抗转换器是形成在该高频被动元件整合区域内。

42、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中一天线是形成在该高频被动元件整合区域内。

10 43、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中该多个整合区域中的每一区域至少有一隔离接地面以将形成在其上的元件隔离。

44、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中该接线层至少有一隔离接地面以将形成在其上的电路接线路径隔离。

15 45、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中该基本被动元件层至少有一隔离接地面以将形成在其上的基本被动元件隔离。

46、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中在不同整合区域内或不同层的元件以灌孔连接。

20 47、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中该电路模组包含多个陶瓷基板层和形成于陶瓷基板上的金属层，所述金属层区分成多个所述整合区域。

48、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中该内部接线整合区域形成于紧邻安装电路元件的该顶层或底层表面。

25 49、根据权利要求 48 所述的多层电路模组的制造方法，其特征在于，其中该基本被动元件整合区域形成于紧邻该内部接线整合区域，该基本被动元件整合区域含电容层与该内部接线整合区域相邻且含电阻与该电容层相邻。

30 50、根据权利要求 49 所述的多层电路模组的制造方法，其特征在于，其中该基本被动元件整合区域在该电阻层后还包含电感层。

51、根据权利要求 49 所述的多层电路模组的制造方法，其特征在于，其中电路元件只安装在该电路模组的该顶层表面，该高频被动元件整合区域形成在该电阻层之后，且该电感层形成在该高频被动元件整合区域之后。

52、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，  
5 其中该内部接线整合区域形成于紧邻隔离接地面而该隔离接地面紧邻安装电路元件的该顶层或底层表面。

53、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中多个电路元件安装在该电路模组的顶层和底层表面，且该高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域中间，且  
10 其上面是内部接线整合区域，下面是基本被动元件整合区域。

54、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中基本被动元件整合区域形成在该高频被动元件整合区域的上下两边。

55、根据权利要求 28 所述的多层电路模组的制造方法，其特征在于，其中多个电路元件安装在该电路模组的顶层和底层表面，且该顶层和底层表  
15 面皆与一内部接线整合区域相邻，该内部接线整合区域位于该高频被动元件整合区域的上下两边。

## 备有多层陶瓷基板和内埋被动元件的多层电路模组

### 5 技术领域

本发明是关于多层电路模组（multi-layer circuit module），特别是，关于一种高整合多层电路模组及此电路模组的设计和整合方法，此电路模组备有多层陶瓷基板和内埋的被动元件。

### 10 背景技术

图 1 说明一种现今无线通信系统（wireless communication system）的基本电路架构。此系统里的基本元件包括一射频前端电路（RF front end circuit）101、一调变解调模组（modulation and demodulation module）102、一基频控制电路（base band control circuit）103 和一快闪存储模组（flash memory module）104。每一基本元件都有专用的集成电路（integrated circuit）配合周边元件（peripheral device）组合出所需的功能，以满足系统所需的规格。此系统也包含了一高频滤波器（filter）108、一平衡非平衡阻抗转换器（balun）105、一切换二极管（switching diode）106、一电源放大器（power amplifier）107，和一天线（antenna）109。

传统的设计方法通常是把系统划分成为数个次模组（sub-module）的组合，然后针对各次模组先单独设计与测试，再整合起来完成整个系统的设计，如图 2 所示。图 2 的无线通信系统包含一天线 201、一滤波器 202、平衡非平衡阻抗转换器 203、一高频开关（high frequency switch）204、一晶体管（transistor）205、一快闪存储模组 206、周边被动（passive）元件 207、一基频集成电路元件 208，和一射频（radio frequency）集成电路元件 209。周边被动元件包括电容（capacitor）、电阻（resistor）和电感（inductor）。

因为现今无线通信系统的复杂性，此种传统的设计与开发方式是相当繁杂与困难。尤其是在相互整合时，为符合产品特性及机构上的需求，各次模组常常需要作部分的修改，以达到系统最佳整合结果。所以，在整合时将增加研发成本及时间。



此外，在现今产品轻薄短小多功能的趋势下，这样的整合方式将渐渐无法满足最后产品的需求。时下电路整合技术，是利用 FR4 基板叠压制作出多层的架构，如图 3 所示。

从图 3 的剖面图可看出，顶整合层 (top integadon layer) 302 包括一顶层集成电路 306、顶层被动元件 307，和一顶层主动元件 308。底层 (bottom integadon layer) 305 包括底层被动元件 309 和 311、一底层集成电路 310，和一底层主动元件 312。内部接线层 (inter-connection layer) 303 在各元件之间提供信号接线路径 (signal connection path)，并且隔离接地面 (shielding sound plme) 304 将元件和信号接线路径隔离，以避免电磁的干扰 (electron lagmtic interfermce)。一天线 301 也装设在顶层表面上。

如图 3 所说明的，这些集成电路元件及其周边元件是置放在此多层架构的顶层和底层上。用来连接电路和元件的信号走线则大都穿梭在此多层架构的中间层，以增加系统设计的弹性。然而，当必要将电路模组缩小化时，这种整合方式变得较少弹性。除非晶片设计者由改善电路设计，以减少周边被动元件的使用数目，不然由此种整合方式是不可能减小产品的大小。

目前的通信系统的电路结构中，所用到的元件中最占面积且数量最多的是被动元件。这些被动元件包括电容、电阻、电感、滤波器、平衡非平衡阻抗转换器、耦合器 (coupler)，和天线 (antenna) 等等。以整体的元件数量来估计，这些被动元件约占整体元件数量的 95% 左右，而其体积约占整个系统的 80% 左右。加上电路各次模组间的整合匹配网路，其所占据的空间及面积是相当可观的。

所以，利用上述传统多层技术，只能利用内埋的 (embedded) 信号走线来提高电路模组整合度 (compactness)，并不能因此而明显有效地节省产品中被动元件所占的面积或体积。且在一个无线通信系统里，外加天线元件基于特性考量，需考虑到整合时相对位置的摆设，这又浪费了许多模组的整合面积。

## 发明内容

本发明克服上述传统整合多层电路结构的缺点。其主要目的之一是，提供一种多层电路模组的改良结构。另一目的是，提供一种计划和设计此结构

的方法，以及在多层电路模组里的主动元件、基本被动元件、高频被动元件、和接地面的安排。本发明又一目的是，提供一种对此多层电路模组将各种元件整合的方法。

本发明一种备有多层陶瓷基板和内埋被动元件的多层电路模组，其特征

5 在于，包含有：多个基板层与形成于基板上的金属层，所述金属层包括内部接线层、基本被动元件层和高频被动元件层，所述多个基板层和形成于基板上的金属层区分成多个整合区域，包含至少一内部接线整合区域，至少一基本被动元件整合区域与至少一高频被动元件整合区域；以及多个电路元件，安装在

10 该电路模组的顶层和底层表面中的至少一层；其中该内部接线整合区域包含至少一接线层，以作为该多个电路元件间的电路走线；该基本被动元件整合区域包含至少一基本被动元件层，且该高频被动元件整合区域包含高频被动元件层，其中所述高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域之间。

其中该基本被动元件整合区域包含至少一电容层。

15 其中该基本被动元件整合区域包含至少一制造在该至少一电容层上的堆叠式电容。

其中该基本被动元件整合区域包含至少一制造在该至少一电容层上的印刷式电容。

20 其中该基本被动元件整合区域包含至少一制造在该一电容层上的至少一电阻或电感。

其中该基本被动元件整合区域包含至少一电阻层。

其中该基本被动元件整合区域包含一制造在该至少一电阻层上的至少一电容或电感。

其中该基本被动元件整合区域包含至少一电感层。

25 其中该基本被动元件整合区域包含一制造在该至少一电感层上的螺旋线以形成一电感。

其中该基本被动元件整合区域包含一制造在该至少一电感层上的传输线以形成一高频短路传输线或高频阻隔传输线。

30 其中该基本被动元件整合区域包含一制造在该至少一电感层上的至少一电容或电阻。

其中该高频被动元件整合区域包含一高频滤波器。

其中该高频被动元件整合区域包含一高频耦合器。

其中该高频被动元件整合区域包含一高频平衡非平衡阻抗转换器。

其中该高频被动元件整合区域包含一天线。

- 5 其中该多个整合区域中的每一区域至少有一隔离接地面以将形成在其上的元件隔离。

其中该接线层至少有一隔离接地面以将形成在其上的电路接线路径隔离。

- 10 其中该基本被动元件层至少有一隔离接地面以将形成在其上的基本被动元件隔离。

其中在不同整合区域内或不同层的元件以灌孔连接。

其中该多个基板层包含陶瓷基板。

其中该内部接线整合区域紧邻安装电路元件的该顶层或底层表面。

- 15 其中该基本被动元件整合区域与该内部接线整合区域紧邻，该基本被动元件整合区域含电容层与该内部接线整合区域相邻且含电阻层与该电容层相邻。

其中该基本被动元件整合区域在该电阻层后还包含电感层。

- 20 其中电路元件只安装在该电路模组的该顶层表面，该高频被动元件整合区域形成在该电阻层之后，且该电感层形成在该高频被动元件整合区域之后。

其中该内部接线整合区域紧邻隔离接地面而该隔离接地面紧邻安装电路元件的该顶层或底层表面。

- 25 其中电路元件安装在该电路模组的顶层和底层表面，且该高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域之间，且其上面是内部接线整合区域，下面是基本被动元件整合区域。

其中基本被动元件整合区域形成在该高频被动元件整合区域的上下两边。

其中该顶层和底层表面皆与一内部接线整合区域相邻，该内部接线整合区域位于该高频被动元件整合区域的上下两边。

- 30 本发明一种多层电路模组的制造方法，其特征在于，包含下列步骤：

- a.将该电路模组分成多个整合区域，包含至少一内部接线整合区域，至少一基本被动元件整合区域和至少一高频被动元件整合区域；
- b.在该内部接线整合区域内，形成至少一接线层以作为多个电路元件间的电路连接；
- 5 c.在该基本被动元件整合区域内，形成至少一基本被动元件层；
- d.在该高频被动元件整合区域内，形成多个高频被动元件；以及
- e.在该电路模组的顶层和底层表面的至少一层上装置多个电路元件；
- 其中，所述高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域之间。
- 10 其中至少一电容层是形成在该基本被动元件整合区域内。
- 其中在该至少一电容层上制作一堆叠式电容。
- 其中在该至少一电容层上制作一印刷式电容。
- 其中在该至少一电容层上制作一电阻或电感。
- 其中至少一电阻层是形成在该基本被动元件整合区域内。
- 15 其中在该至少一电阻层上制作一电容或电感。
- 其中至少一电感层是形成在该基本被动元件整合区域内。
- 其中一螺旋线制造在该至少一电感层上以形成一电感。
- 其中一传输线制造在该至少一电感层上以形成一高频短路传输或离频阻隔传输线。
- 20 其中在该至少一电感层上制作一电容或电阻。
- 其中一高频滤波器是形成在该高频被动元件整合区域内。
- 其中一高频耦合器是形成在该高频被动元件整合区域内。
- 其中平衡非平衡阻抗转换器是形成在该高频被动元件整合区域内。
- 其中一天线是形成在该高频被动元件整合区域内。
- 25 其中该多个整合区域中的每一区域至少有一隔离接地面以将形成在其上的元件隔离。
- 其中该接线层至少有一隔离接地面以将形成在其上的电路接线路径隔离。
- 其中该基本被动元件层至少有一隔离接地面以将形成在其上的基本被
- 30 动元件隔离。

其中在不同整合区域内或不同层的元件以灌孔连接。

其中该电路模组包含多个陶瓷基板层和形成于陶瓷基本上的金属层，所述金属层区分成多个所述整合区域。

其中该内部接线整合区域形成于紧邻安装电路元件的该顶层或底层表面。  
5

其中该基本被动元件整合区域形成于紧邻该内部接线整合区域，该基本被动元件整合区域含电容层与该内部接线整合区域相邻且含电阻与该电容层相邻。

其中该基本被动元件整合区域在该电阻层后还包含电感层。

其中电路元件只安装在该电路模组的该顶层表面，该高频被动元件整合区域形成在该电阻层之后，且该电感层形成在该高频被动元件整合区域之后。  
10

其中该内部接线整合区域形成于紧邻隔离接地面而该隔离接地面紧邻安装电路元件的该顶层或底层表面。

其中多个电路元件安装在该电路模组的顶层和底层表面，且该高频被动元件整合区域位于所述内部接线整合区域和所述基本被动元件整合区域中间，且其上面是内部接线整合区域，下面是基本被动元件整合区域。  
15

其中基本被动元件整合区域形成在该高频被动元件整合区域的两边。

其中该顶层和底层表面皆与一内部接线整合区域相邻，该内部接线整合区域位于该高频被动元件整合区域的上下两边。  
20

本发明的多层电路模组包含多个陶瓷基板。主动集成电路元件是装设在此电路模组的顶层和底层表面的至少一层表面上。由于本发明的陶瓷基板具有目前无线通信产品使用频宽上够高的品质因素(Q-factor)。此种基板的高频响应相当好，使得被动元件能够被直接且内埋制作于多层基板中，以减少顶层及底层的表面上的被动元件的使用数目。所以大幅缩小了此多层电路模组的大小。  
25

依据使用在电路模组里的被动元件，在本发明，多层电路模组被分成多个整合区域(integration region)。这些整合区域包括中间接线(inter-connection)整合区域、基本被动元件(basic passive device)整合区域，和高频被动元件(high frequency passive device)整合区域。在中间接线  
30

整合区域里的接线层（connection layers）提供摆设在此电路模组的表面上的集成电路元件之间的接线。电容、电阻和电感是分别制作在包含在基本被动元件整合区域里的各个层里。高频被动元件，如滤波器、平衡非平衡阻抗转换器、耦合器和天线，是形成在高频被动元件整合区域内。

- 5 表面上的集成电路元件和接线层之间可利用灌孔（filled via）来作信号连接。接线层紧临顶层或底层表面以避免被动元件于数量众多的灌孔中难以插件。基本被动元件整合区域则置于接线层之旁。基本被动元件整合区域包含电容层、电阻层和电感层。由于集成电路元件通常须要大量的电容，电容层则置于紧临接线层。基本被动元件整合区域之后则为高频被动元件整合区域。
- 10 域。

- 为了避免电磁的干扰，用接地面层或接线层间有效的隔离。电容层内埋在两隔离接地面之间以将电容与其他整合层隔离。接地灌孔也用来将电容做有效的隔离以避免相互间的耦合而造成电容特性的偏差。高频被动元件的输入输出接脚较少但需要较大的连续空间来设计主体线路。高频被动元件整合
- 15 区域被小心地安排在多层电路模组的中间层以保持每一被动元件的特性且利用接地面及接地灌孔来做隔离，以避免相互间的耦合造成特性的偏差。

- 在本发明的一实施例中，主动集成电路元件置放在多层电路模组的顶层和底层表面上。如上所述，高频被动元件被设计和安排在中间层，且在基本被动元件层之后和介于接线层之间。输入和输出接点设计在底层表面上。本
- 20 发明使用符合模组化元件的标准输出规格球形间隔阵列（ball grid array, BGA）形态的接点。

- 在本发明的另一实施例中，主动集成电路元件只置放在多层电路模组的顶层表面上。由于底层表面被用来设计输入和输出接点，隔离接地面完整的接地就被破坏。在本实施例中，基本被动元件层分成两部份。电容和电阻层
- 25 被安排在高频被动元件层的一边而电感层被安排在另一边。

## 附图说明

以下配合附图及实施例的详细说明及专利申请范围，将上述及本发明的其他目的与优点详述于后，其中：

- 30 图 1 说明一种现今无线通信系统的基本电路架构。

图 2 说明一种以传统的技术整合的无线通信系统的多层电路结构。

图 3 说明一种以传统的技术整合的多层电路模组的剖面图其主动和被动元件是置放在此多层电路模组的顶层和底层上。

图 4 说明本发明的系统化多层电路模组整合设计方法的一实施例的剖面图，其主动元件摆设多层电路模组的顶层和底层表面上。

图 5a~图 5c 说明根据本发明的摆设顶层表面上的元件、内部接线整合区域、基本被动元件整合区域和隔离接地面之间的连接。

图 6a~图 6b 说明根据本发明在多层电路模组的顶层表面上的元件的接线层和在内部接线整合区域内的隔离接地面。

图 7 说明根据本发明以螺旋线形成电感的电感整合层和以传输线形成的高频短路电路和高频阻隔电路。

图 8 说明根据本发明的多层电路模组的另一实施例的剖面图，其电路元件只摆设多层电路模组的一层表面上。

图 9a~图 9c 说明根据本发明的设计和整合的一多层蓝牙通信模组。

15

### 具体实施方式

首先请参阅图 4，图 4 说明本发明的系统化多层电路模组整合设计方法的一实施例，其电路模组的架构包含由低温共烧陶瓷技术（Low Temperature Co-Bred Ceramic）所构建的多层陶瓷基板（Multi-Layer Ceramic）。这些多层的架构，可根据实际电路所使用到的被动元件，划分成数个整合区域。

这些整合区域包含内部接线整合区域、基本被动元件整合区域及高频被动元件整合区域，其中接线整合区域包含接线层（connection layers），基本被动元件整合区域又可细分为电容层、电阻层和电感层。高频被动元件整合区域保留给高频被动元件，包括滤波器、耦合器、平衡非平衡阻抗转换器及天线等。

各层间信号的连接都是利用埋孔的方式来实现，并利用接地面来互相间隔以避免干扰的发生。主动元件及无法内埋的元件则置于顶层或底层，输入输出则是以锡球接点的方式置于模组的底部以符合模组元件化的标准。

如图 4 所示，多层电路模组的结构包含数个堆叠式陶瓷基板 403。电路元件摆设多层电路模组的顶层和底层表面上。表层屏蔽金属 401 覆盖摆设

30

在顶层表面上的元件 402。接近顶层表面为含接线层 404 的上半部接线整合区域。数个基本被动元件层 405 构成上半部基本被动元件整合区域。中间为包含高频被动元件层 406 的高频被动元件整合区域。在高频被动元件整合区域底下为由数个基本被动元件层 407 所形成的下半部基本被动元件整合区域。由接线层 408 所形成的下半部接线整合区域置于下半部基本被动元件整合区域底下。电路元件 409 摆在底层表面。球形间隔阵列形态的接点 410 作为输入和输出接点。基本的整合区规划及设计方式如下：

#### 1、上下表层元件的安置：

上下表层元件尽量安置整齐而不考虑信号线的连接，如此将可避免空间浪费，除了高频信号线直接边走于元件之间外，其他数字控制线及直流电源供应线是利用灌孔的方式直接打入下层的接线层来实现，接线层层数的决定在于电路的复杂度，而接线层直接安排于表层元件之下的目的在于减少电路整合时的困难。往上可与表层元件相连接，往下可与被动元件整合层的元件相连接如图 5 所示。

参阅图 5 的例子所示，电路模组的顶层表面上摆设集成电路元件 501 和 502，外接被动元件 503 和主动元件 504。接线层含连接线 505 作为元件的连接。灌孔 506、507 和 508 往下形成以连接基本被动元件整合区域内的被动元件至接线层。隔离接地面 509 和 510 提供元件的接地以避免电磁的干扰，如图 5a 所示。隔离接地面 511 和 512 将内埋印刷式电容 516 和内埋堆叠式电容 517 隔离，如图 5b 所示。灌孔 513、514 和 515 往上形成以连接被动元件至接线层。连接线 522 和灌孔 523、524、525、和 526 连接内埋的电阻 521 至接线层，如图 5c 所示。隔离接地面 527 和 528 将内埋的电阻 521 隔离。

一般来说表层集成电路接脚相当多，加上其他表层周边附属元件，需大量的灌孔来导入下层以便接线，因此其他的被动元件整合层并不适合安置于表层与接线层之间，以避免在设计其他的被动元件时受到这些灌孔的影响而增加设计的困难及复杂。此外为不影响内部整合的被动元件设计与实现，在这有关输入输出需接至底层的信号线必需安排至模组的周边以便直接连接至底部的输入输出接点。

为避免电磁的干扰问题，在接线层或表层元件之后都会利用接地面将内部整合区域相互隔离，其做法如图 6a 所示。屏蔽金属 601 覆盖摆在表层



上的表层元件 602。隔离接地面 604 将内部接线整合区域 603 隔离。某些情况下，将表层隔离的隔离接地面可以是不需要的。如图 6b 所示，内部接线整合区域 613 紧邻表层且以隔离接地面 614 隔离。元件 612 摆置在表层上且以屏蔽金属 611 覆盖。在表层和内部接线整合区域 613 之间无隔离接地面。

- 5 射频电路隔离接地面的位置需根据表层高频 50 欧姆线宽来决定适当的位置以符合制程上的准则。

## 2、基本被动元件整合区域：

基本被动元件整合区域的整合元件为电容、电感及电阻，分别规划成各自的整合层来实现。这些整合区的先后顺序可根据各元件使用数目的多寡及  
10 接线状况来排列。基本上电容在线路中用到的数量是最多的，而且大部分接线层的走线都有电容整合于其中，因此在接线层之后安排电容层是非常有助于两者间的整合工作。

根据制程，电容的制作方式可分为：1、堆叠式，2、印刷式，如图 5b 所示。前者适用于较低电容值的制作，较为精准，但需使用层数较多。后者  
15 适用于高电容值的制作，使用层数较少，但是误差较大，以成熟制程来看误差约可控制在 20%以内。

堆叠式的电容基于模组厚度考量，不可使用过多层数来设计。使用的层数少，对相同的电容值来说所占的面积就比较大，此与缩小化的本意相违背，因此要利用此种方式实现的最大容值，在目前一般陶瓷材料中，使用三层金  
20 属层来设计 10pf 以下的电容在大小上是较为合适的。

此外，为了与上下其他整合层相隔离，此电容层是包在上下两个隔离接地面中，如图 5b 所示。由于接地杂散电容的影响，所以电容层较为适合于接地电容的实现。基本上以现有的电路架构当中，接地电容所占的比例较高，因此并不会提高设计的困难度，而所安置的各个电容间可利用接地灌孔来做  
25 有效的隔离以避免彼此间偶合效应而影响特性。

由于电阻的使用数目是仅次于电容，因此必须安排于电容整合区之后，制作方式是在基板上两电极间印上损耗性材质，来产生电阻的特性，如图 5c 所示。最后安排电感整合层，因为电感的使用量是最少的所以安排于此。制作方式是以传输线的方式在所定义各层中绕线，以设计出符合所要的等效  
30 电感值，如图 7 中绕线 702 所示。电感层有两个隔离接地面 703 和 704 所隔

离。

在这个整合层中除了电感外，其他的所需的传输线线路，如高频阻隔线路或是高频短路线路亦是设计在此，如电感层的传输线 701。电感大小决定了绕线长度，频率高低亦是设计高频阻隔线路或是高频短路线路长度的重要依据，这两个因素决定了绕线所需的层数。

电感层的层数应该小心地控制，须与模组大小和厚度相互配合，以达最佳的整合结果。而各个绕线模组亦可利用接地灌孔来做有效的隔离。此外，假如电路中所使用的电感数量少，且感值较低，在表面线路空间允许下，可直接利用微带线设计于其中，以节省电感层的使用。

### 10 3、高频被动元件整合区域：

高频被动元件包括滤波器（filter）、耦合器（coupler）、平衡非平衡阻抗转换器（balun）及天线（antenna）等等，这些元件在线路中的输入输出接脚是最少的，但却需要较大的连续空间来设计主体线路。因此最适合安排在整个结构的中间层。每个元件的设计并非各层都使用，而各个元件设计时使用到的空间则利用接地面及接地灌孔来做隔离，以避免相互间的偶合造成特性的偏差。

元件的设计方式除了基本理论外，必须根据模组整体大小及整合层的层数来做适当的规划。而各元件间必须在保持元件特性的前提下仔细考虑相对摆设的位置，以达到最佳的空间使用率及最小的干扰效应。

20 各整合层内部元件相对的位置并不是绝对的。每个设计者可根据不同电路系统，来做最合适的安排。对于双面元件架构的模组而言，实现的方式是利用上述的结果以高频被动元件整合区域为中心，上下各自有独立的接线整合层、基本被动元件整合层，以便与顶层及底层的元件相整合，基本被动元件整合层中电容整合层必须与接线层相邻，而电阻整合层及电感整合层的顺序则可根据线路而有弹性变化。

25 根据本发明，在基本被动元件整合区域内的电容层必须与接线层相邻。电阻层及电感层的顺序，则可根据选定电路的需求而有弹性变化。必须注意的是，上述三个主要整合层安排的位置是不变的，否则将会增加整合的困难及复杂度。

30 在本发明的另一实施例中，电路模组有一表层摆设电路元件而底层表面

被用来设计输入和输出接点。对于单面架构的模组而言，由于底部需设计输入和输出接点，会破坏原本完整的隔离接地面，所以高频被动元件整合层不可置于此，必须安排于上下隔离接地面是完整的位置，为此可把基本被动元件整合层拆成两部份，电容整合层及电阻整合层的位置保持不变，把电感整合层及电阻整合层的位置保持不变，把电感整合层移至高频被动元件整合层之后（如图 8 所示），以符合上述需求。

如图 8 所示的多层电路模组结构包含数个堆叠式陶瓷基板 803。电路元件摆设 in 多层电路模组的顶层表面上。表层屏蔽金属 801 覆盖摆设 in 顶层表面上的元件 802。接近顶层表面为含接线层 804 的内部接线整合区域。上半部基本被动元件整合区域 805 包含电容层和电阻层。高频被动元件整合区域 806 安排于电容层和电阻层之下，而其下则为含电感层的下半部基本被动元件整合区域 807。形成在底层表面上的球形间隔阵列形态的接点 808 作为输入和输出接点用。底层表面上亦形一接地面 809。

图 9 所示为目前利用此技术所开发出的元件化微小型蓝牙通信模组的各层整合的状况。此模组为双面元件结构，并利用 16 层基板来整合线路。顶层及底层 IC 是利用 Flip-Chip 封装技术，把集成电路直接接合在陶瓷基板上以节省传统 IC 封装的空间。

如图 9a 所示，顶层表面元件区域 901 含一利用 Flip-Chip 技术安装的射频集成电路元件 905，一切换二极管元件 906，一石英晶体震荡器 907 和一晶体管 908。内部含十五层金属层。前两金属层 902 为接线层，作为信号接线路径和直流电源供应线。顶层表面上的元件与接线层底下的被动元件以灌孔连接。第三金属层 903 作为隔离接地面。第四、第五金属层 904 用来整合高频隔离或电路短路。第六金属层为另一隔离接地面，如图 9b 所示。

第七至第十一金属层和对应陶瓷基板 911 为高频被动元件整合层，包含两内埋的平衡非平衡阻抗转换器 913 和 915，一内埋的高频滤波器 914 和一内埋的天线 912。第六和第十二层分别为两隔离接地面 916 和 917。每一元件以灌孔连接至接地面来做隔离。图 9c 中的第十三和第十四层 921 整合基频信号接线。第十五层 922 作为基频电路接地和部份的直流电源供应线。除了一些连接线和基频集成电路元件 924 以及快闪存储模组 925 利用 Flip-Chip 技术安装之外，球形间隔阵列（BGA）形态的输出入接点 926 是形成在底层

表面上 923 上且环绕电路模组的周边使得电路模组可作为标准的模组化元件用。

上述所提出的系统化多层电路模组整合设计方法，整合了无线通信电路中 IC 主动元件及周边所需的被动元件于多层电路架构当中，创造出了具有  
5 微小化高整合特性的无线通信模组。在现今通信系统电路中都可利用这里所提出的技术开发设计小型元件化的个别次模组，然后在无须外加复杂的周边线路的基础下，相互整合，以完成整个微小化系统的设计。

对于较于简单的通信系统而言，利用此项技术将可在微小的空间中整合所有主要的线路，并利用所设计出标准的元件输入输出接点，直接整合到所  
10 要应用的产品中使用，以提高产品附加功能，如此将可降低研发成本及时间，对现今轻薄短小多功能的通信产品的开发惟有相当高的应用价值。

根据本发明，多层电路模组包含多个陶瓷基板。主动集成电路元件是装设在此电路模组的顶层和底层表面的至少一层表面上。由于本发明的陶瓷基板具有目前无线通信产品使用频宽上够高的品质因素。被动元件能够被直接  
15 且内埋制作于多层基板中，以减少顶层及底层的表面上的被动元件的使用数目。所以大幅缩小了此多层电路模组的大小。

利用本发明的设计方法，在定义好各整合区域的使用方式后，在容许层数范围内可以设计出相关的被动元件，而各层间可利用灌孔来作信号连接，并用隔离接地面来将元件做有效的隔离。此外，陶瓷基板具有较佳的热膨胀  
20 系数，因此非常适合于其他非包装的集成电路元件整合。

以上的描述是关于本发明的最佳实施例，其中基本被动元件整合区域包含个别的电容层，电阻层和电感层。然而若该电路模组不需用到太多基本被动元件，不同种类的被动元件也可安排在同一层中以减少层数与电路模组的大小。例如，电容层中亦可插入电阻层或电感。电阻层中亦可插入电容或电  
25 感，且电感层中亦可插入电阻或电容。同样地，在基本被动元件整合区域中的基本被动元件层的顺序亦可变更以吻合电路模组的需求。在这些情况下，其成效是可折衷的。

唯，以上所述，仅为本发明的较佳实施例而已，当不能以此限定本发明实施的范围。即大凡依本发明申请专利范围所作的均等变化与修饰，皆应仍  
30 属本发明专利涵盖的范围内。

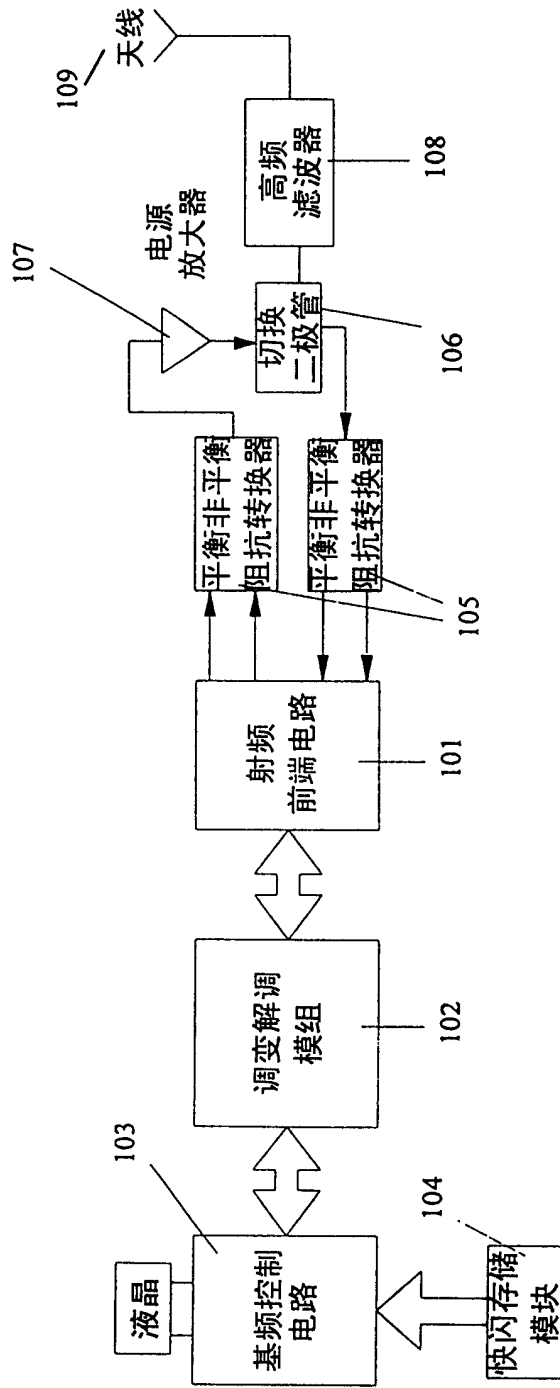


图 1

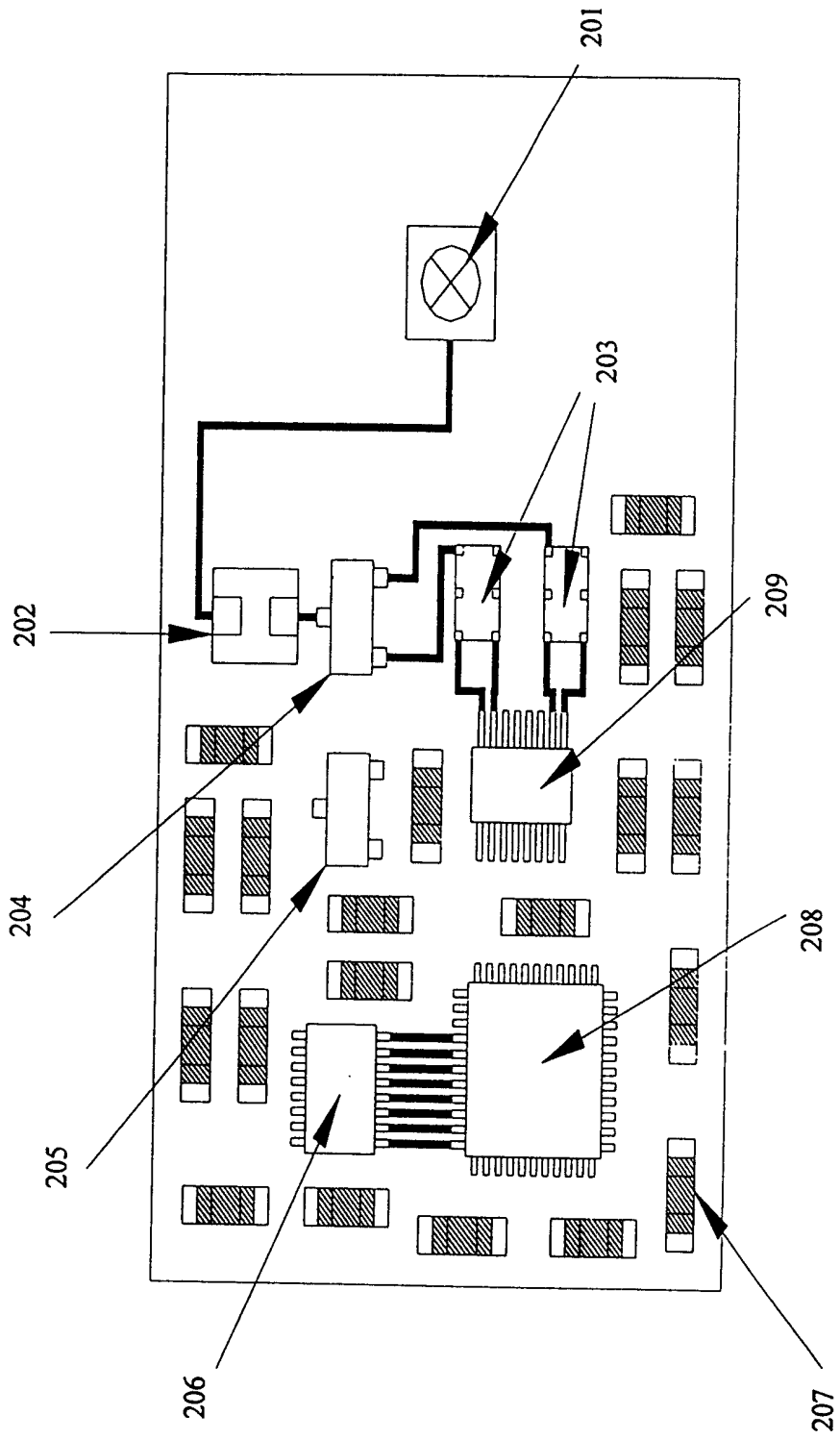


图 2

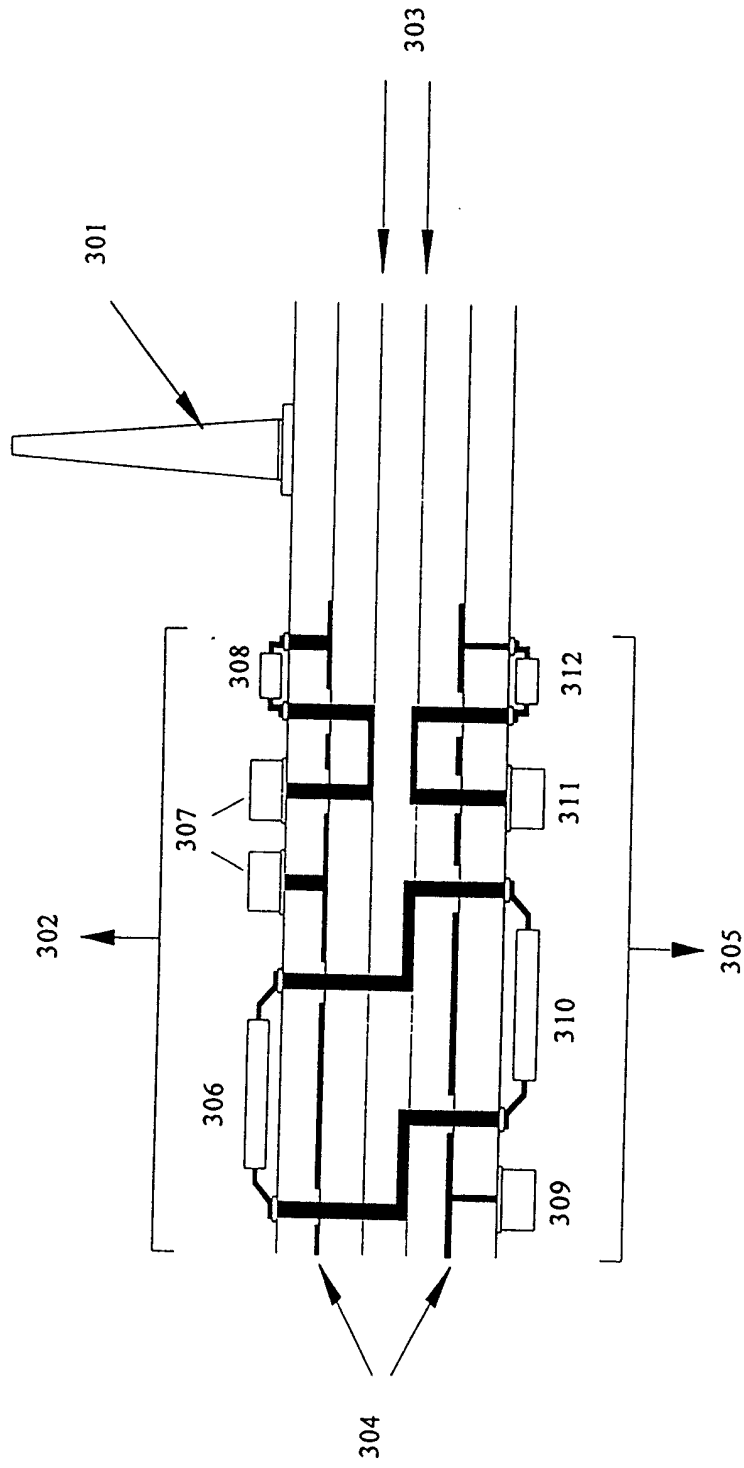


图 3

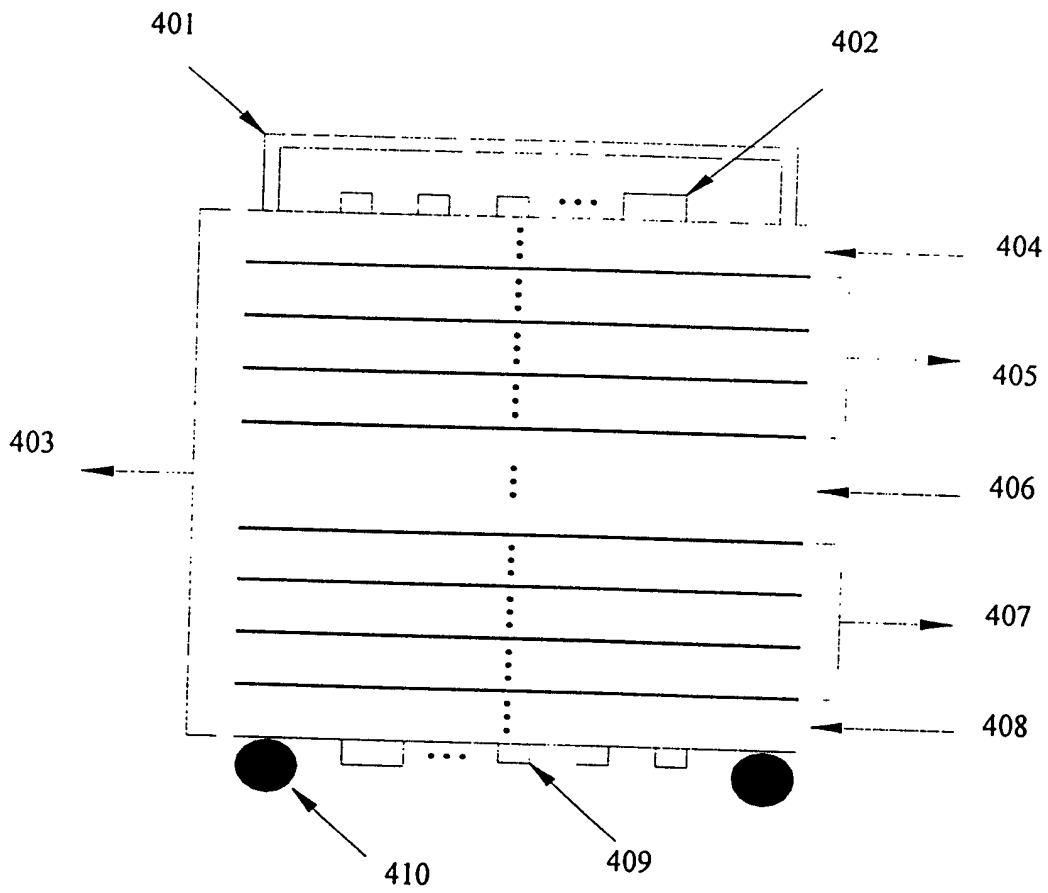


图 4



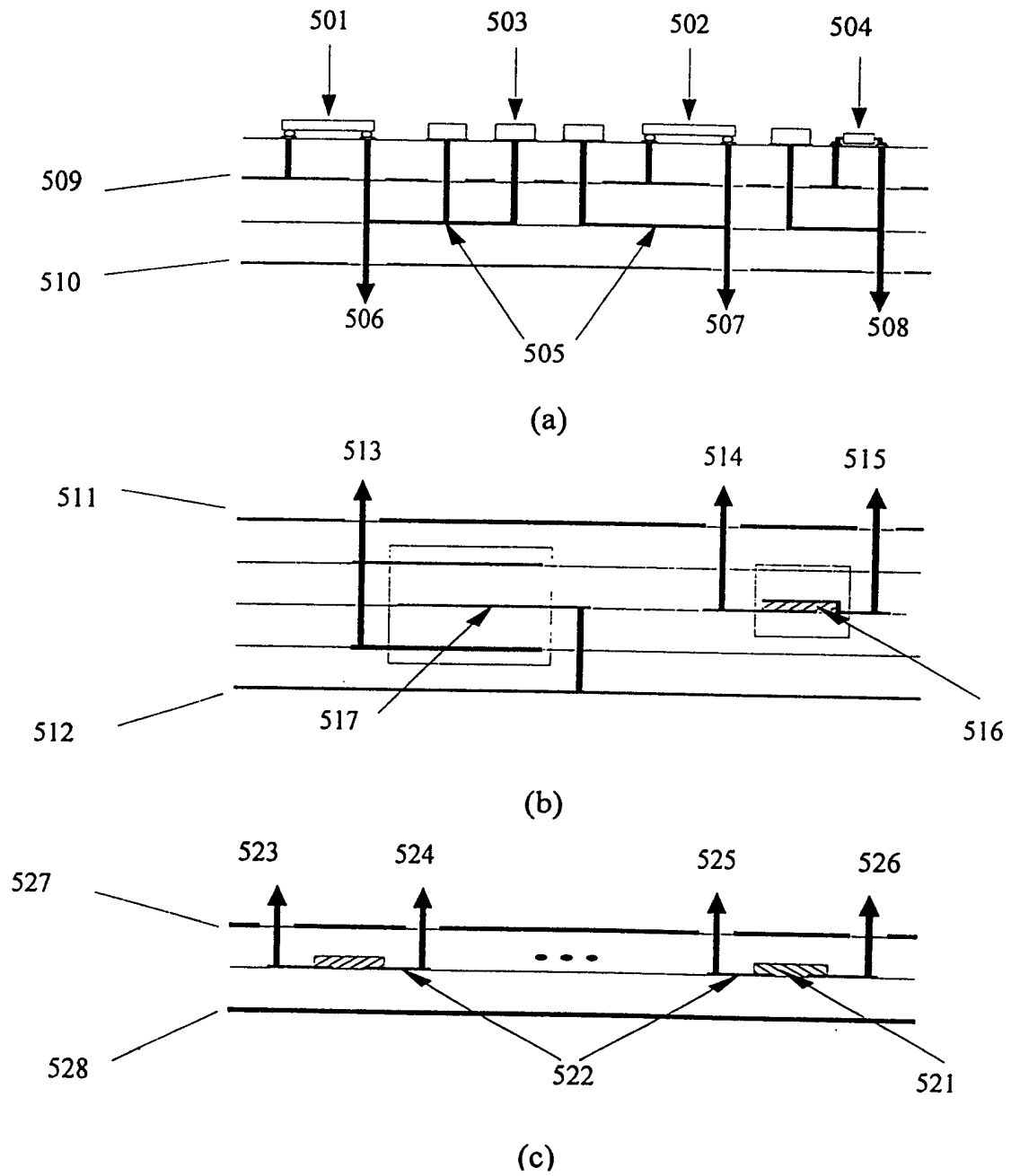
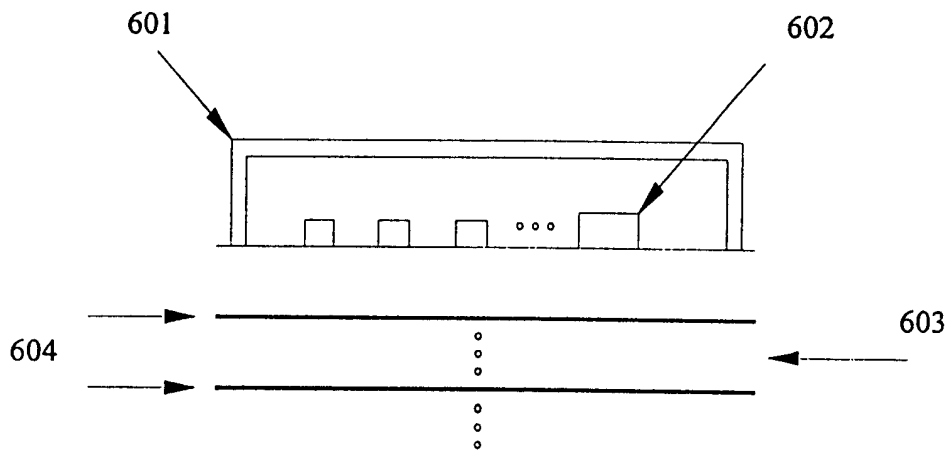
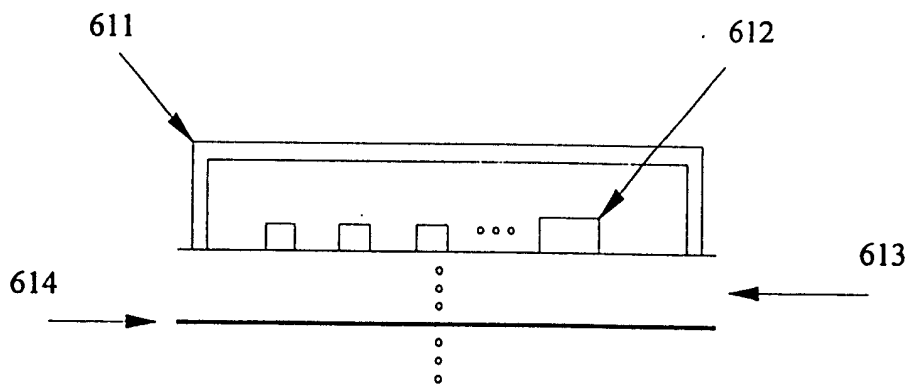


图 5



(a)



(b)

图 6

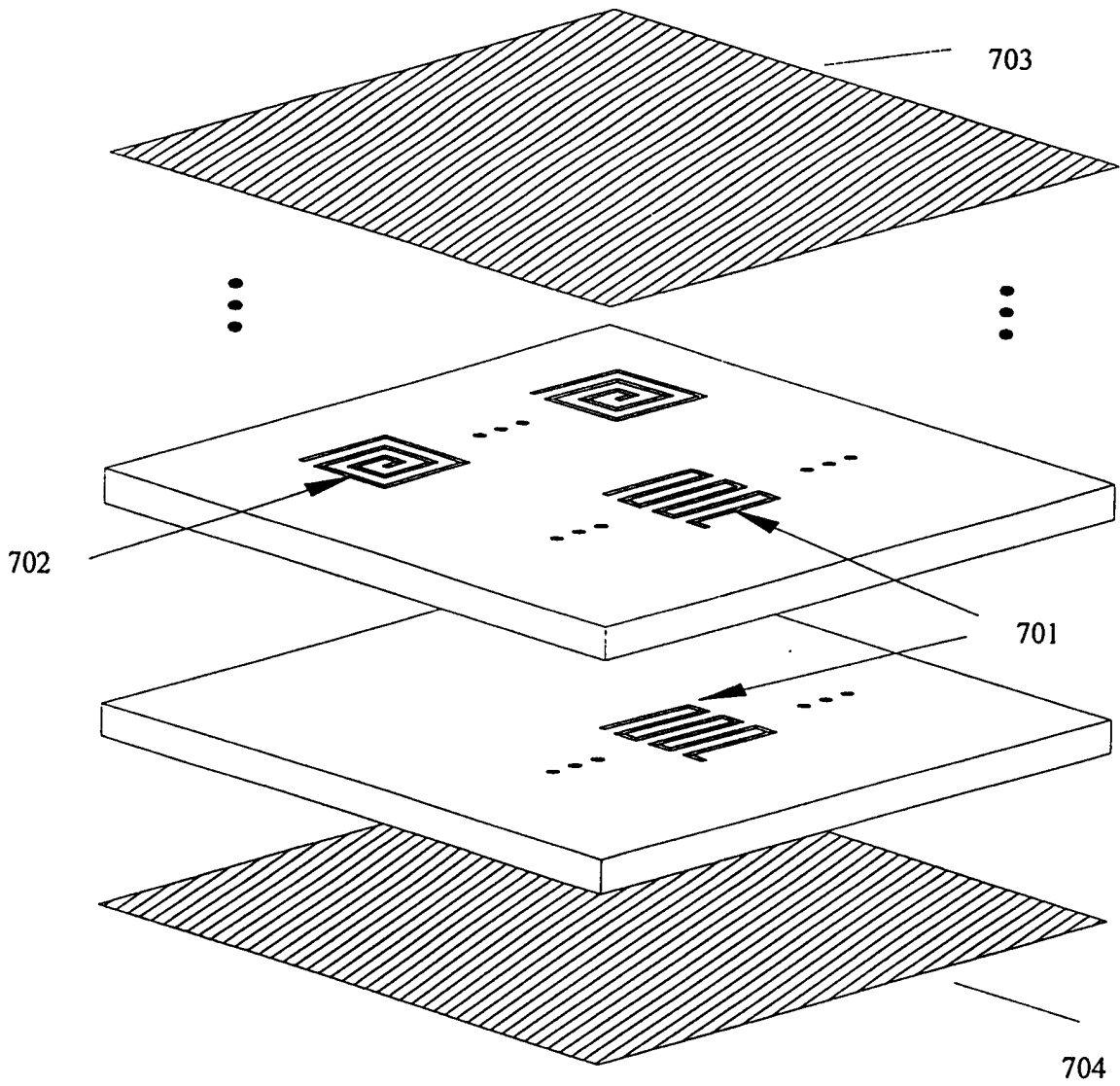


图 7

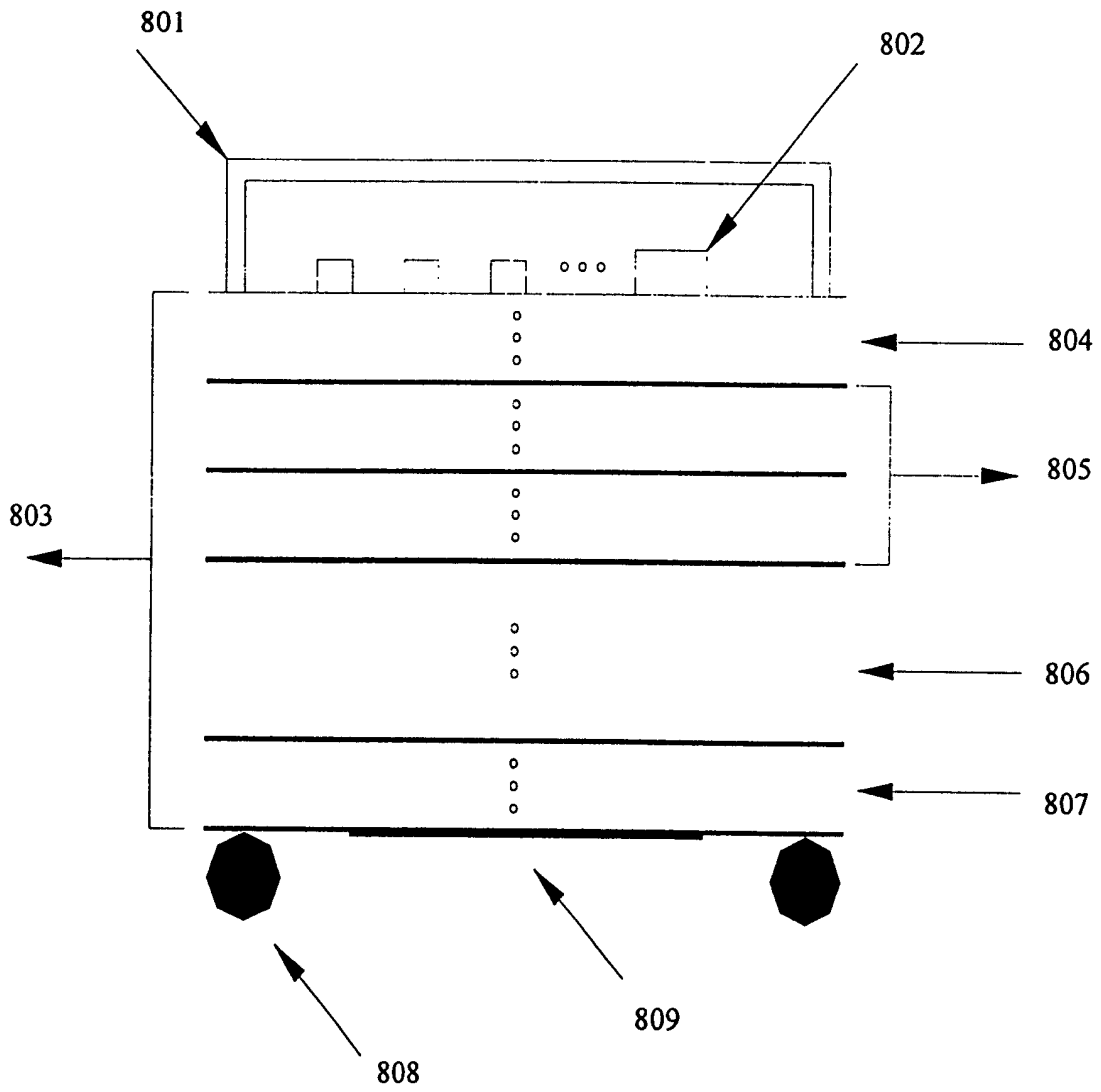


图 8

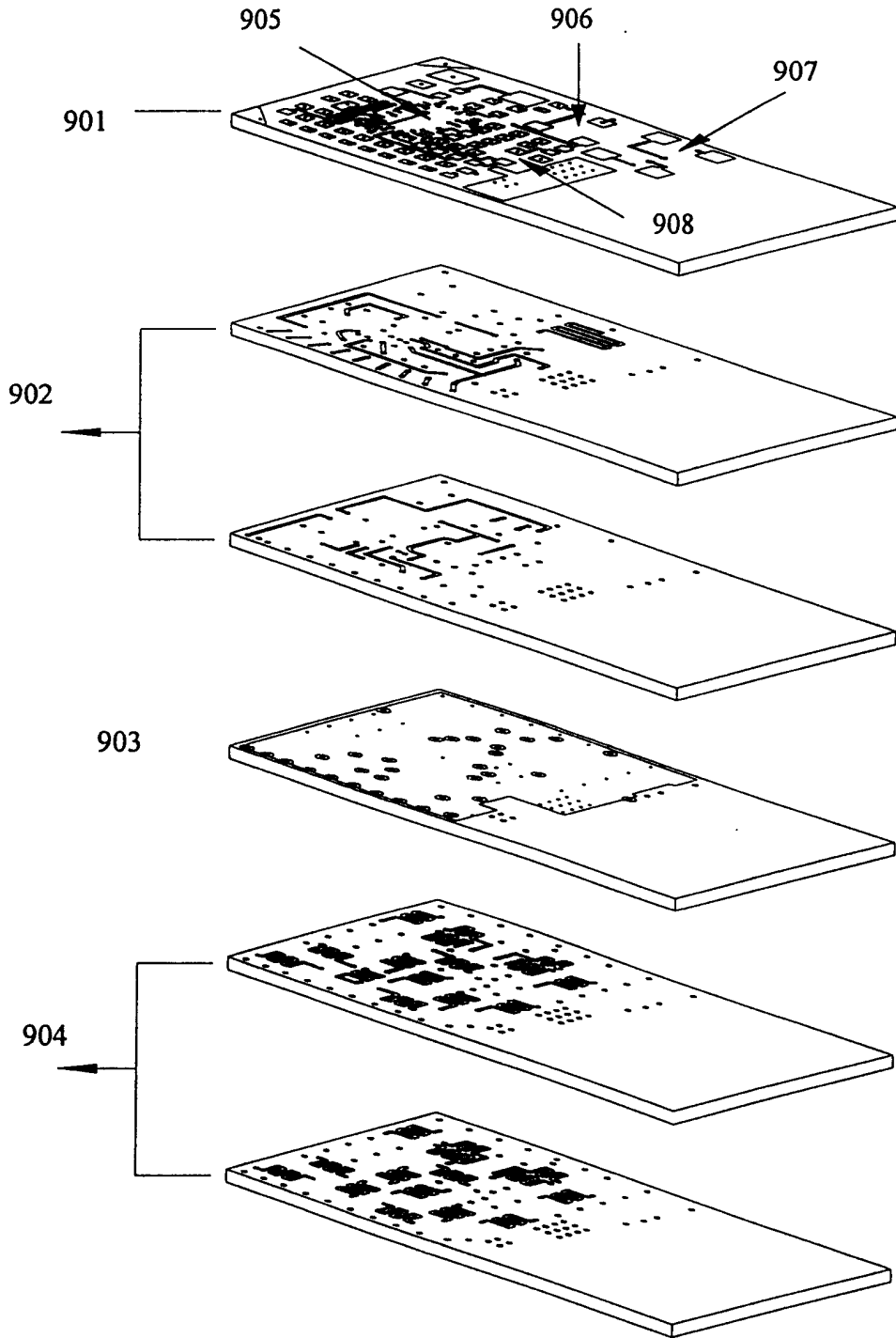


图 9(a)

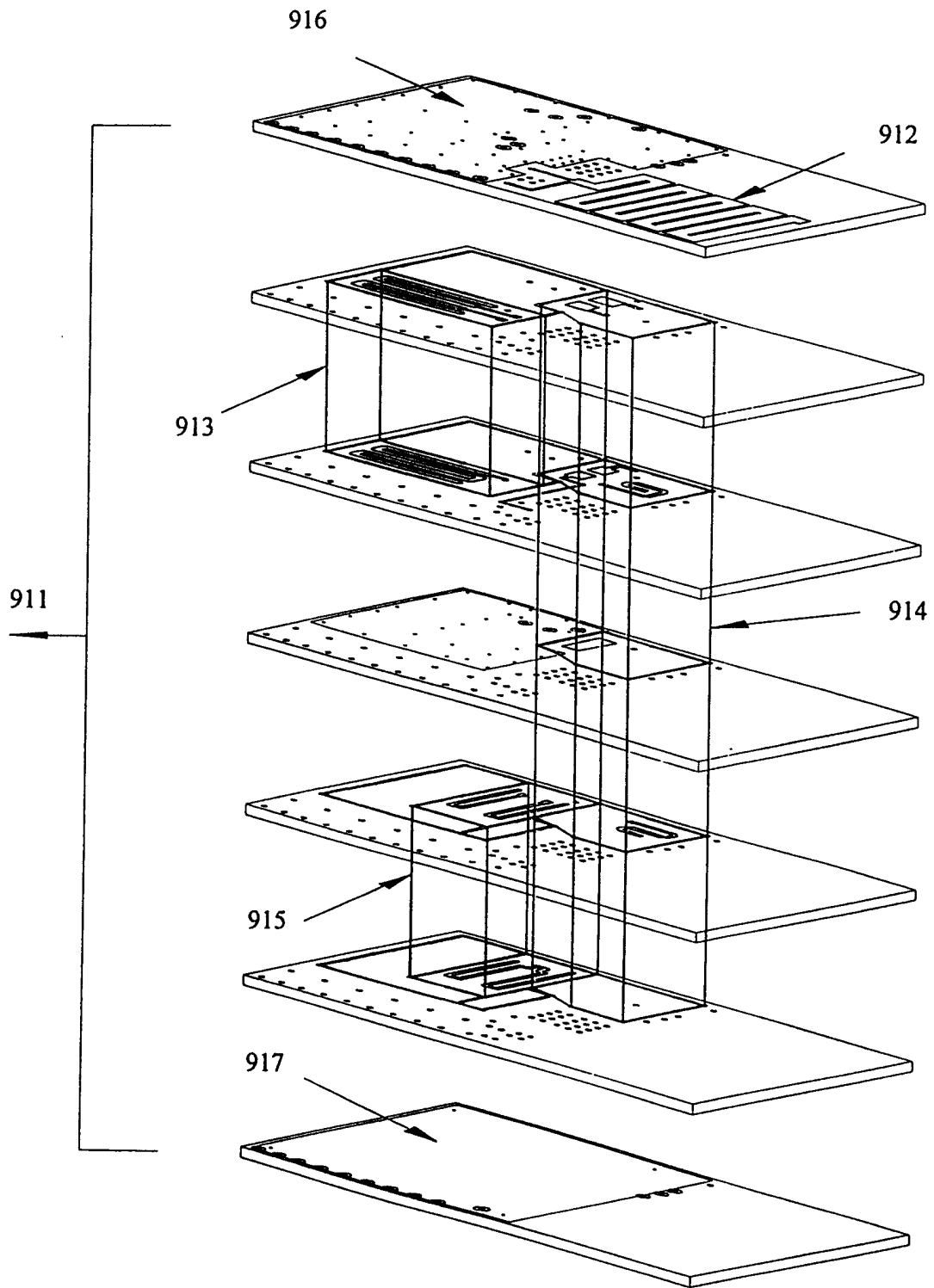


图 9(b)

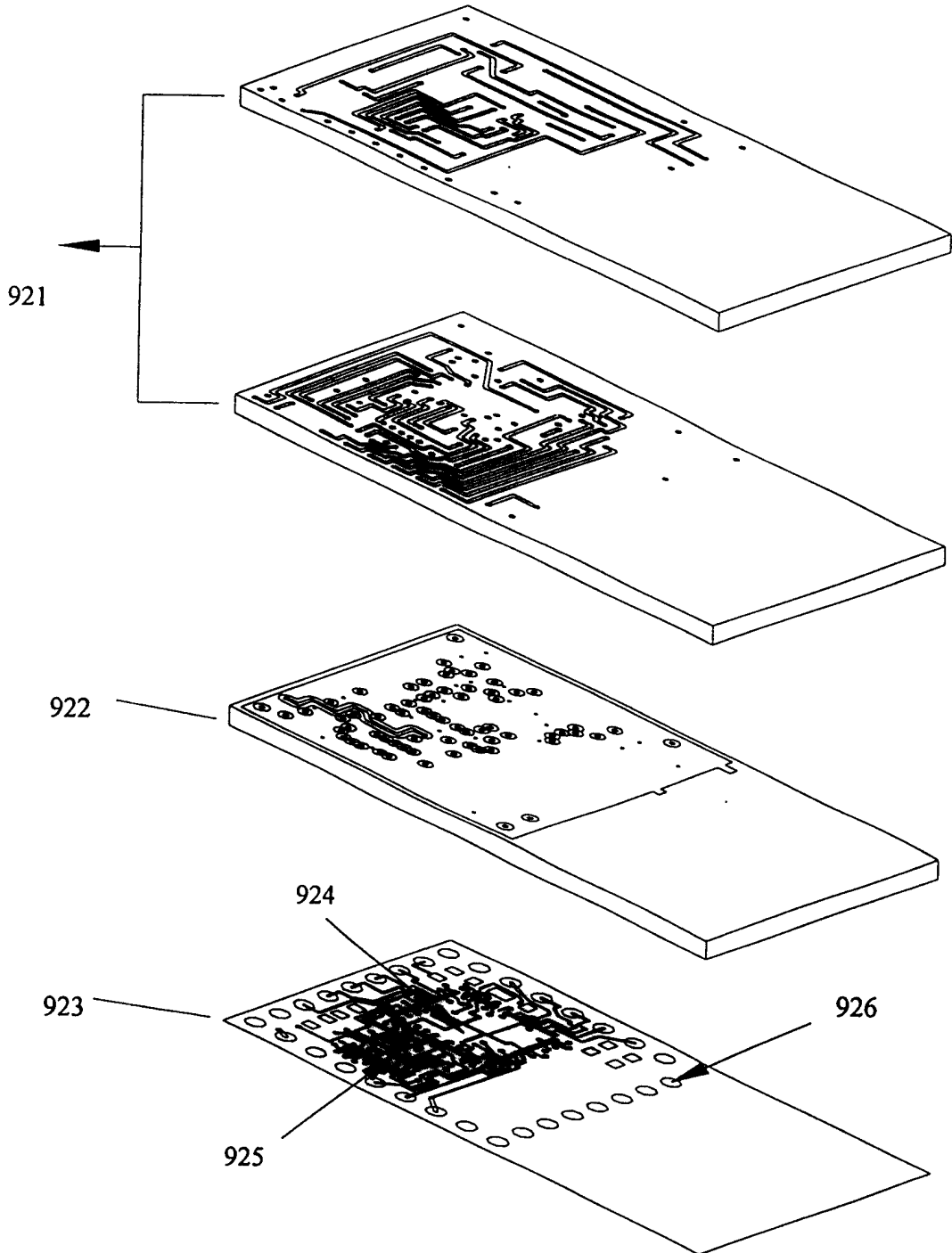


图 9(c)