



(12)发明专利

(10)授权公告号 CN 104600057 B

(45)授权公告日 2018.11.02

(21)申请号 201510025622.4

(22)申请日 2008.09.10

(65)同一申请的已公布的文献号

申请公布号 CN 104600057 A

(43)申请公布日 2015.05.06

(30)优先权数据

60/971,859 2007.09.12 US

60/974,045 2007.09.20 US

(62)分案原申请数据

200880107351.5 2008.09.10

(73)专利权人 斯莫特克有限公司

地址 瑞典哥德堡

(72)发明人 穆罕默德·沙菲奎尔·卡比尔

安杰·布鲁德

(74)专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 王波波

(51)Int.Cl.

H01L 23/498(2006.01)

B82Y 10/00(2011.01)

H01L 21/60(2006.01)

(56)对比文件

US 5818700 A,1998.10.06,

US 5818700 A,1998.10.06,

US 6213789 B1,2001.04.10,

US 6813017 B1,2004.12.14,

CN 1720606 A,2006.01.11,

审查员 贾枫

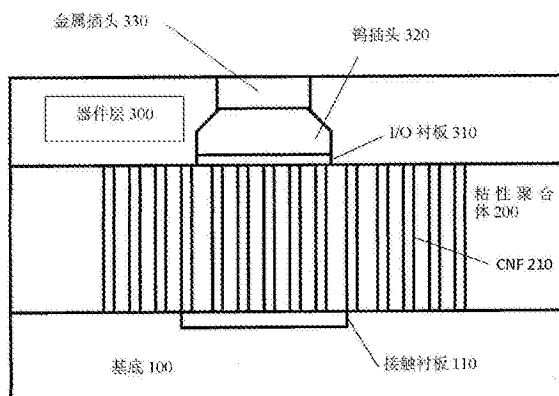
权利要求书2页 说明书10页 附图10页

(54)发明名称

使用纳米结构连接和粘接相邻层

(57)摘要

一种装置,包括两个导电表面或层、以及粘合到两个导电表面或层的纳米结构组件,从而在两个导电表面或层之间建立电或者热连接,以及一种制备同样组件的方法。



1. 一种电子组件,包括:

第一导电表面;

第二导电表面;以及

两个或更多纳米结构,设置在第一导电表面和第二导电表面之间,

其中所述两个或者更多纳米结构中的每一个的方向都平行于所述两个或者更多纳米结构中的其它纳米结构,

其中所述两个或者更多纳米结构中的每一个生长在所述第一导电表面上,以在所述两个或更多纳米结构的每一个的第一端与所述第一导电表面之间形成第一粘接点,

所述两个或更多纳米结构的方向与所述第一导电表面垂直,

所述两个或更多纳米结构的每一个的第二端与所述第二导电表面之间存在第二粘接点,

所述两个或更多纳米结构的方向与所述第二导电表面垂直,以及

其中通过第一导电表面和第二导电表面在所述两个或更多纳米结构上施加压缩力形成所述第二粘接点。

2. 根据权利要求1所述的电子组件,其特征在于,还包括:载体,其中所述两个或更多纳米结构内嵌在所述载体中。

3. 根据权利要求2所述的电子组件,其特征在于,通过固化所述载体,产生所述第二粘接点。

4. 根据权利要求3所述的电子组件,其特征在于,固化所述载体使得所述载体收缩,从而压缩所述两个或更多纳米结构,并产生弹性负载力,所述弹性负载力将所述两个或更多纳米结构的第二端推抵在第二导电表面上。

5. 一种提供集成电路的方法,所述集成电路具有在其上形成的复合焊球,包括步骤:

提供晶片,所述晶片包括多个集成电路,每一个集成电路均具有I/O点;

在所述集成电路的I/O点上生长垂直排列的纳米结构;

在所述集成电路上沉积金属以在所述集成电路的I/O点上形成复合焊球;以及

分割所述晶片以分离所述集成电路,所述集成电路上具有在其上形成的复合焊球。

6. 根据权利要求5所述的方法,其中生长垂直排列的纳米结构的步骤包括步骤:

在所述集成电路的I/O点上沉积一个或多个中间层;

在所述一个或多个中间层上沉积催化剂层;

不对基底进行第一次退火,使基底被加热至可以形成纳米结构的温度,以及

在该温度下在催化剂层上生长两个或更多纳米结构,其中所述一个或更多中间层中的至少一个与所述催化剂层相互扩散,其中相互扩散的所述催化剂层和所述一个或更多中间层的至少一个出现在所述纳米结构中。

7. 一种使用纳米结构组件将第一导电表面连接到第二导电表面的方法,其特征在于,所述方法包括:

通过以下方式在第一导电表面产生纳米结构组件:

在第一导电表面上沉积一个或多个中间层;

在所述一个或多个中间层上沉积催化剂层;

不对基底进行第一次退火,使基底被加热至可以形成纳米结构的温度,以及

在该温度下在催化剂层上生长两个或更多纳米结构,其中所述一个或更多中间层中的至少一个与所述催化剂层相互扩散,其中相互扩散的所述催化剂层和所述一个或更多中间层的至少一个出现在所述纳米结构中;

使用金属沉积物镀覆所述纳米结构,以在所述第一导电表面上形成镶嵌金属的纳米结构;以及

将所述金属内嵌纳米结构粘接到第二导电表面。

8. 根据权利要求7所述的方法,还包括步骤:

使用粘性聚合物镀覆所述纳米结构组件以在所述第一导电表面上形成带有内嵌纳米结构的薄膜;

打磨所述薄膜以实现所述纳米结构组件的所述两个或更多纳米结构的均匀一致的期望长度;

切割所述薄膜和所述第一导电表面以产生一个或多个单独的衬板;每个衬板包括薄膜部分和第一导电表面部分。

9. 根据权利要求8所述的方法,其中所述粘接步骤包括步骤:

将所述一个或多个衬板应用于所述第二导电表面;以及

将所述一个或多个衬板固化,从而将所述第二导电表面粘接到所述一个或多个衬板的表面。

使用纳米结构连接和粘接相邻层

技术领域

[0001] 在此描述的技术涉及一种纳米结构,更具体地说,涉及使用纳米结构连接和粘接导电材料的相邻层。

背景技术

[0002] 在电子器件的生产和制造中有许多实例,要求将例如一个组件中存在的材料层通常在特定的位置连接到例如晶圆(wafer)或者晶片(die)之类的基底上。在这样的实例中,连接的完整性,不论是机械的、热的或者是电的,对于器件的性能来说都是至关重要的。

[0003] 这些例子包括:将倒装芯片连接或者粘接到衬底(基底,例如晶片),在LCD制造中所使用的微细间距覆晶薄膜(fine-pitch chip-on-flex)技术;以及用于以微细间距建立电接触的晶圆级焊球(bump)。在所有这些应用中,目前的技术都受到严重的限制,这部分归因于对电子器件的小型化的需求渐增。

[0004] 对“倒装芯片”技术的使用正在快速增长,该技术目前用于例如移动电话、MP3播放器、智能卡、显示器、计算机外围设备之类的设备中。但是,在复杂性和产品成本方面,倒装芯片技术存在缺陷,这归因于需要复杂的工艺,包括将芯片粘接和连接到晶片上。这些工艺包括焊料熔融镀覆(solder flux coating)、芯片/板的设置、焊球回流工艺(solder bump reflow process)、焊剂清除工艺、底层填料、以及固化工艺(cure process)。

[0005] 用于粘接和连接倒装芯片的技术正朝向增加更多数量的I/O触点、触点之间的间距也越来越小的方法发展。参见例如Peter J. Opdahl的“Anisotropic Conductive Film for Flipchip Applications: An Introduction”,可在以下网址找到:www.flipchips.com/tutorial05.html,通过全文引用合并于此。

[0006] 作为球焊(solder bumping)的替代方案,已经出现了异方性导电膜(ACF),它作为无铅、环保、无焊剂的粘接解决方案,由分散在聚合物基中的导电微粒组成,该聚合物是例如带粘性的树脂。ACF通过将导电微粒包裹在一个导电表面(例如,倒装芯片上的导电焊球)和另一个导电表面(例如与倒装芯片上的导电焊球对应的基底上的导电焊盘)之间来起作用,而相邻的微粒之间彼此绝缘。

[0007] 在最近的几十年中,ACF已经被广泛用于平板显示器行业的封装技术,从而电气和机械地将集成电路驱动器连接到显示器的玻璃基底上。最近,已经证明ACF是其它直接芯片连接技术的流行替代方案,以满足在更小尺寸下更精细的间距要求。对于ACF材料来说,这意味着要使导电微粒尽可能小、产生更高的微粒密度、并确保微粒在ACF中极其平均地分布。此外,聚合物基的流动必须被尽可能好地控制。目前,3.5 μm 的小尺寸微粒被用于要求苛刻的应用中。

[0008] 长久以来,已经意识到ACF受到许多限制。如果微粒过大,或者有太多的微粒,将会在倒装芯片上的两个相邻焊球之间产生短路的危险。这意味着对微粒之间可能最小的间距有限制,因为如果微粒彼此太靠近,短路的危险会增加。这在例如显示器行业特别明显,其中当发生短路时会出现黑点。由于没有办法能够准确预知微粒在聚合物基中分布的均匀

度,因此短路的风险会一直存在。避免由于微粒导致的短路的风险的影响在于,触点(I/O触点)的最大可能数量受到限制,因此当使用ACF 连接倒装芯片时,最大可能间距受到限制。

[0009] 覆晶薄膜(Chip On Flex,简称COF)是相关的技术,也利用ACF,随着对更小间距产品的要求增加(目前的产品是小于40-50 μm)、以满足成本和尺寸的要求,产生了与“倒装芯片”技术类似的问题(特别是 LCD行业)。采用目前的粘接工艺,在精细间距的COF封装中存在两个主要问题:引线断裂(lead breakage)和失配(misalignment)。

[0010] 由于组装过程中在任何情况和任何位置都可能发生引线断裂,视觉检查几乎是不可能的。当两个导电表面之间缺少被包裹的导电微粒时,可能发生引线断裂;被包裹的微粒数少于一个,极可能产生电连接开路,这将会导致电气故障。为了避免这个问题,必须增加微粒密度,这通过减少微粒的直径来实现。如果COF的脚距是40 μm ,可使用微粒直径小于3 μm 的异向性导电粘接剂(ACA),以获得几率为99.5%的良好电连接(至少一个被包裹的微粒)。

[0011] 但是,即使在较高的连接完整性的几率下,误差幅度也不能被忽略。例如,对于带有400个焊球(bumps)的封装,五个芯片中的一个可能会有断开的(未连接的)焊球/引线连接(lead joint)。此外,如果焊球和引线之间的间隙变化幅度超过3 μm 可能会发生开路连接故障,即使采用带有被包裹微粒的正常连接。因此,总的来说,将异向性导电粘接剂(ACA)应用于精细间距的COF互连要求减少微粒尺寸,并更精确地控制焊球/引线高度和芯片/薄膜共面程度。

[0012] 对于更精细的引线间距,失配也成为更大的风险,因为更精细的间距要求以更高的精度控制薄膜和导电表面之间的对准。现有的公差要求最终会被新的标准替代,以得到满意的产量。COF组装过程中失配的原因是各种各样的,可能存在于薄膜、芯片、粘接设备等等。粘接公差与变化特性相关。

[0013] 因此,ACF的主要问题可以总结如下:(1)需要均匀分布的微粒尺寸;(2)需要控制粘接压力,以破坏微粒的表面镀层从而产生接触;(3)在微粒的分布方面对微粒的尺寸限制-不能降至亚微米级;以及(4)制造限制-不能在亚微米级以良好的可再现的均匀度进行制造。因此,需要更好的方式在芯片和基底之间建立连接,并将芯片连接到基底上。

[0014] 晶圆级焊球受到类似的关注。采用“焊球”以更小的尺寸和更精细的间距通过分布或者接触通道产生电接触,要求更高重现度的制造工艺。电连接由焊球建立,但是对这些焊球的尺寸有限制;采用当前的制造工艺不可能降至亚微米级,这受到每单位面积焊球数量的限制。因此,大量的分布通道受到产生焊球的限制。

[0015] 在此讨论的背景技术用以解释技术的上下文。这并不认为承认所提及的任何材料都是在后附的所有权利要求的优先权日前公开的、已知的或者是公知技术的一部分。

[0016] 在说明书的描述和权利要求中,词语“包括”及其变化形式,例如“-ing”形式和“-s”形式,并不用于排除其它附加物、组件、整体或者步骤。

发明内容

[0017] 本说明书公开了一种装置,包括:第一导电表面;第二导电表面;以及两个或更多纳米结构,其中所述两个或者更多纳米结构中的每一个的方向都平行于所述两个或者更多纳米结构中的其他纳米结构,其中所述两个或者更多纳米结构包括两种或更多互相扩散的

材料,所述两种或更多互相扩散的材料包括影响所述两个或更多纳米结构的形态的至少一种材料、以及影响所述第一导电表面之间的界面的电特性的至少一种材料,其中所述两个或更多纳米结构的每一个的第一端与所述第一导电表面之间存在第一粘接点,所述两个或更多纳米结构的方向与所述第一导电表面垂直,所述两个或更多纳米结构的每一个的第二端与所述第二导电表面之间存在第二粘接点,所述两个或更多纳米结构的方向与所述第二导电表面垂直。

[0018] 一种使用纳米结构组件 (assembly) 将第一导电表面连接到第二导电表面的方法,所述方法包括:通过以下方式产生纳米结构组件:将一个或者多个中间层沉积在导电基底上,其中所述多个中间层的至少一个包括从下组中选择材料:非晶硅和锗;将催化剂层沉积在所述一个或多个中间层上;不对基底进行第一次退火,使基底被加热至可以形成纳米结构的温度,在该温度下在催化剂层上生长两个或更多纳米结构,其中所述一个或多个中间层中的至少一个与所述催化剂层相互扩散,其中相互扩散的所述催化剂层和所述一个或多个中间层的至少一个出现在所述纳米结构中;使用粘性聚合物旋转镀覆所述纳米结构组件以形成带有内嵌纳米结构的薄膜;打磨所述薄膜以实现所述纳米结构组件的所述两个或更多纳米结构的均匀一致的期望长度;切割所述薄膜以产生一个或多个单独的衬板 (pad);将所述衬板从所述导电基底上提起;将所述一个或多个衬板插入所述第一导电表面和所述第二导电表面之间;将所述一个或多个衬板固化,从而将所述第一导电表面粘接到所述一个或多个衬板的第一表面,并将所述第二导电表面粘接到所述一个或多个衬板的第二表面。

[0019] 一种使用纳米结构组件将第一导电表面连接到第二导电表面的方法,所述方法包括:通过以下方式产生纳米结构组件:将一个或者多个中间层沉积在第一导电表面上,其中所述多个中间层的至少一个包括从下组中选择材料:非晶硅和锗;将催化剂层沉积在所述一个或多个中间层上;不对基底进行第一次退火,使基底被加热至可以形成纳米结构的温度,在该温度下在催化剂层上生长两个或更多纳米结构,其中所述一个或多个中间层中的至少一个与所述催化剂层相互扩散,其中相互扩散的所述催化剂层和所述一个或多个中间层的至少一个出现在所述纳米结构中;使用粘性聚合物旋转镀覆所述纳米结构组件以在所述第一导电表面上形成带有内嵌纳米结构的薄膜;打磨所述薄膜以实现所述纳米结构组件的所述两个或更多纳米结构的均匀一致的期望长度;切割所述薄膜和所述第一导电表面以产生一个或多个单独的衬板,每个衬板包括薄膜部分和第一导电表面部分;将所述一个或多个衬板应用于所述第二导电表面;以及将所述一个或多个衬板固化,从而将所述第二导电表面粘接到所述一个或多个衬板的表面。

[0020] 一种使用纳米结构组件将第一导电表面连接到第二导电表面的方法,所述方法包括:通过以下方式产生纳米结构组件:沉积一个或多个中间层,在所述一个或多个中间层上沉积催化剂层;不对基底进行第一次退火,使基底被加热至可以形成纳米结构的温度,在该温度下在催化剂层上生长两个或更多纳米结构,其中所述一个或多个中间层中的至少一个与所述催化剂层相互扩散,其中相互扩散的所述催化剂层和所述一个或多个中间层的至少一个出现在所述纳米结构中;使用金属沉积物镀覆所述纳米结构,以在所述第一导电表面上形成镶嵌金属的纳米结构;使用粘性聚合物旋转镀覆所述纳米结构组件以在所述第一导电表面上形成带有内嵌纳米结构的薄膜;打磨所述薄膜以实现所述纳米结构组件的所述两

个或更多纳米结构的均匀一致的期望长度；切割所述薄膜和所述第一导电表面以产生一个或多个单独的衬板；每个衬板包括薄膜部分和第一导电表面部分；将所述一个或多个衬板应用于所述第二导电表面；以及将所述一个或多个衬板固化，从而将所述第二导电表面粘接到所述一个或多个衬板的表面。

附图说明

- [0021] 图1:使用矩阵中的碳纳米纤维将晶片与基底粘接和电接触的原理；
- [0022] 图2:固化前、使用矩阵中的碳纳米纤维将晶片与基底粘接和电接触；
- [0023] 图3A、3B:固化后、使用矩阵中的碳纳米纤维将晶片与基底粘接和电接触；
- [0024] 图4:矩阵中的碳纳米纤维的俯视图；
- [0025] 图5:带有I/O衬板的矩阵中的碳纳米纤维的俯视图；
- [0026] 图6:带有I/O衬板的矩阵中的碳纳米纤维的横截面图；
- [0027] 图7:如本说明书中所描述的过程的流程图；
- [0028] 图8:如本说明书中所描述的过程的流程图；
- [0029] 图9:如本说明书中所描述的过程的流程图。

具体实施方式

[0030] 本发明的技术涉及一种通过将纳米结构粘接到两个表面或者层的接触位置、从而在两个表面或者层之间产生机械、电或者热连接的方法。通过该方法，接触位置的间距可以位于2nm至1mm的范围内。本发明的技术还包括一种装置，包括第一导电表面或者层、第二导电表面或者层、以及粘接并位于两个导电表面或层之间的纳米结构组件，使得纳米结构组件的纳米结构的方向与两个导电表面或者层垂直。

[0031] 在该技术的另一方面，通过在形成于基底上的金属衬底上生长纳米结构（例如碳纳米结构（CNS）），来形成粘接层。该基底可包括一个或多个金属层、半导体层、或者绝缘层、或者它们的组合。纳米结构垂直于基底表面生长。该纳米结构可以镀覆于聚合体之类的载体中，例如粘性聚合体。该载体可以是聚酰亚胺，或者可以是柔性或者固体材料。可选地，被镀覆或者未被镀覆的纳米结构可以被打磨以提供均匀一致的长度。得到的结构可以被切割成单个薄膜。可选地，聚合体和纳米结构的薄膜可以从基板上提起。然后薄膜可以被应用于晶片的表面，以提供晶片接触。

[0032] 在该技术的另一方面，晶片粘接层可包括纳米结构，例如碳纳米结构（CNS），设置在聚合体镀覆层中。该纳米结构垂直延伸到该层的顶部和底部表面。该纳米结构可以被分组，同一组中的纳米结构间隔固定距离，组之间的纳米结构间隔另一（更大的）固定距离。同一组的纳米结构可以通过放置得与共同的电极直接接触来实现电连接，也可以通过生长在多个金属衬层（电耦合的）上来实现电连接。与之形成对照的是，分开的各组的纳米结构之间是电绝缘的。

[0033] 当此处使用“垂直”来描述纳米结构和层表面之间的方向时，应该理解，纳米结构是线、管、或者纤维、或者类似结构的形式，具有沿着其长度方向延伸的纵轴，该纵轴设置得垂直于该层或者表面所在的平面。还应理解，“垂直”包括与精确的垂直有微小的偏差，例如纵轴相对于平面的倾斜度为88-90°，或者相对于平面的倾斜度为85-90°。

[0034] 在某些实施例中,所述纳米结构通常是刚性的,使得包括它们的层通常是不能压缩的。

[0035] 纳米结构的例子包括但不限于纳米管、纳米纤维、或者纳米线。特别地,此处的纳米结构可以由碳基纳米结构制成,例如碳纳米管、碳纳米纤维、或者碳纳米线。

[0036] 此处描述的纳米结构也可以由其它材料制成,例如金属、III-V、II-VI化合物、或者元素周期表的元素的组合。材料的例子包括半导体,例如GaAs、InP、InGaAs、AlGaAs,纳米线例如硅纳米线,合金例如ZnO、ZnAlO₂、以及可以形成纳米结构的任何其它二元或三元合金。

[0037] 与此处的应用相关的纳米结构可以生长/形成/沉积在基底上,所述基底例如硅、多晶硅、氧化硅、硅氮化物、锗、硅-锗、GaAs、AlGaAs、GaN、InP、玻璃、聚酰亚胺、聚合物,金属例如W、Mo、Ti、Cr、NiCr、Al、AlO_x、Pt、Pd、Au、Cu、TiN、或者元素周期表中的任何其它金属,塑料、铝箔、铝、纸、以及高k材料,例如HfO₂、ZrO₂等。对于纳米结构的生长,催化剂可以是Ni、NiCr、Pd、Pt、Fe、Au、Co、或者这些金属的组合、或者不同材料的合金,例如双金属催化剂,例如Co-V、Co-Ni、Fe-Ni 等。

[0038] 化学气相沉积(CVD)是生长纳米结构以供在此描述的技术使用的典型方法。但是有不同种类的CVD方法可以使用,例如,热CVD、PECVD、RPECVD、MOCVD(金属有机CVD)等、或者本领域技术人员所了解的任何其它CVD的变化形式。生长的特殊方法在申请号为11/412,060、名称为“Controlled Growth of a Nanostructure on a Substrate”、2006年4月25日申请的美国专利中进行了描述,通过引用其全文合并于此。

[0039] 此外,可以使用一旦形成就允许控制纳米结构的各种特性的条件、用各种方法和材料来形成此处的纳米结构。因此,此处使用的纳米结构包括从基底上生长的纳米结构、以及位于其间的界面层,并具有以下特征。基底优选导电层例如金属层,且可以设置在支撑物上。该支撑物通常是硅晶圆或者其它半导体材料、玻璃或者在薄膜技术中使用的柔性聚合物。该金属优选地从以下这组金属材料中选择:钼、钨、铂、钯、和钽。金属层的厚度优选在1nm至1 μ m的范围内,更优选地在1nm至50nm的范围内。金属层优选地通过该技术领域中已知的几种方法中的任何一种沉积,包括但不限于:蒸发法例如热或者真空蒸发、分子束外延、以及电子束蒸发;辉光放电方法例如本技术领域已知的几种溅射法中的任一形式,等离子加工例如等离子增强化学气相沉积(plasma-enhanced CVD);以及化学加工包括气相加工(比如化学气相沉积)、离子注入,液相加工(比如电镀),以及液相外延。沉积技术的例子可参照Handbook of Thin Film Deposition, K. Seshan, Ed., Second Edition, (William Andrew, Inc, 2002)。

[0040] 界面层(也称为中间层)包括一个或多个层,依次沉积在基底上。在界面层上面是催化剂层。纳米结构生长在催化剂层上面。

[0041] 界面层可简单地由单层材料构成。在此情况下,该单层材料可以是硅或者锗。这些层可以用蒸发、溅射等技术以无定形或者晶体形式沉积。厚度通常在1nm到1 μ m之间,也可以在1nm到50nm之间。

[0042] 界面层可含有多个不同材料的层,而且可以根据功能任意分类。比如,邻近基底的层具有影响界面电学特性的特征。邻近催化剂的层具有影响纳米结构的成分以及特性(比如电学/力学特性)的特征。

[0043] 不同结构的界面层和本发明都相容。比如,可以在基底上沉积多达三层的层序列,用来控制界面的电学性质。这类配置包括(但不限于):绝缘体、导体或半导体、和绝缘体的序列;邻近基底的绝缘体、和半导体层序列;半导体、绝缘体、半导体的序列;邻近基底的两个绝缘体势垒层、和半导体序列;和基底的金属不同的金属单层;和基底的金属不同的金属、以及半导体层序列。在此类配置中,绝缘体从下组材料中选择: SiO_x , Al_2O_3 , ZrO_x , HfO_x , SiN_x , Al_2O_3 , Ta_2O_5 , TiO_2 , 以及ITO。半导体可为硅或者锗。若有金属则可为钯、铂、钼、或者钨。在有具有同样特性的层的情况下,比如两个半导体层,该两层不需要含有相同的成分。

[0044] 前述界面层的最上一层紧靠催化剂层。当最上层是半导体(比如硅或锗)时尤其如此。然而,还有可能在前述界面层上,界面层与催化剂层之间另外再加一层或者一序列的层。这类另加的或者第二个界面层被视为用来控制纳米结构的特性和成分。第二界面层可含有一对层,比如金属层和在其上的半导体层,其中半导体层接近催化剂层。另一个选择是:第二界面层也可以仅含有半导体单层。在第二界面层中的金属层在下列材料中选择为宜:钨、钼、钯、铂。在第二界面层中的半导体层是硅或锗为宜。

[0045] 通常催化剂层是一层金属或者金属合金,可以包含金属或金属合金微细颗粒而不是连续薄膜。催化剂层含有从下列材料中选择的金属为宜:镍、钯、铁、镍铬合金(镍和铬的任意比例混合)和钼。

[0046] 纳米结构通常具有在催化剂层和导电基底之间有至少一个材料层的叠层配置,其中的材料与催化剂和导电基底的材料不同,其中材料控制各层之间的化学反应。因此,可以控制纳米结构在不同导电基底上的生长。因此生长的纳米结构的形态和特性以及生长的纳米结构的尖端材料(tip material)可以得到控制。本技术可以拓展到含有几个不同类材料(半导体材料、铁电材料和磁性材料等等)的叠层,以控制基底/界面、纳米结构的主体和尖端的性质。并且也可能从直接沉积在基底(可以是任意种类,比如导电的、绝缘的、半导体的)上的导电层上生长纳米结构。

[0047] 通常,在这样的纳米结构的生长过程中,中间层的材料有时会扩散到纳米结构中。这样的扩散可以将中间层的材料一直传送到所生长的纳米结构的尖端。在某些情况下,所扩散的材料出现在窄带中,在其它情况下,所扩散的材料遍布纳米结构。

[0048] 在此描述的方法可应用于包含模拟和/或数字电子电路的电子元件的任何组件技术。例如,这样的元件可以在以下产品中找到:通信工程、汽车/工业电子产品、消费电子、计算、数字信号处理和集成产品。连接技术(例如球栅阵列(BGA)、倒装芯片(FC)模块、CSP、WLP、FCOB、TCB)可利用此处的方法。集成电路(IC)类型例如RFID、CMOS、BiCMOS、GaAs、AlGAs、MMIC、MCM可利用此处描述的方法。显示技术例如LCD、LED和OLED(如用在汽车、计算机、移动电话手持机、以及电视的那些)也可以结合此处描述的方法所做的连接。类似地,结合了这些技术的其它的电子元件包括但不限于:ASIC芯片、存储器件、MCU、高频器件模块、集成的无源元件。

[0049] 在此描述的方法也可以被用于建立互连、散热通道或者热导体或者非热导体、感应器、电容器和电阻器,使得它们从该技术获益,在两个材料层之间建立连接。该方法还可以被用于光电器件,例如光子晶体、波导、滤波器、光电电路等。这个方法还可以被用于生物学器件,或者混合生物和硅基器件,例如芯片实验室阵列、以及生物诊断学的探测器。

[0050] 结构

[0051] 在此描述的过程产生的装置包括载体,该载体内嵌有纳米结构,其中纳米结构生长得具有特定的形态和功能。该纳米结构的方向大致为彼此平行并垂直于基底。该纳米结构具有近似于期望的长度或高度。

[0052] 图1-8示意性地示出了在此描述的方法和装置 (apparatus)。应当理解,虽然图1-8图示了使用碳纳米结构 (CNF),但是也可类似地使用其它形式的纳米结构。这样可选的纳米结构包括但不限于:纳米管、纳米线和纳米绳。这样的纳米结构可以由碳制成,掺杂有一种或多种其它元素,但不限于此。

[0053] 图1示出了使用矩阵中的碳纳米纤维的衬板、使两个相邻的金属层粘接和电接触(例如将晶片连接到基底上)的总体原理。在图1中示出了三层:带有内嵌的接触衬板 (contact pad) 110的基底100,位于基底顶面上的是一层粘性聚合物200,粘性聚合物200包围许多垂直于基底100的碳纳米纤维 (CNF) 210,且一些碳纳米纤维210与接触衬板110接触,位于粘性聚合物层上方的是器件层300。器件层300包括与多个碳纳米纤维相连的I/O衬板 (I/O pad) 310、由例如钨制成且位于I/O衬板上方的第一金属插头320、以及位于第一插头上方的第二金属插头330。插头320、330 彼此不同、可以由钨或者在该行业内使用的其它金属制成,例如铝、铜、或者金。

[0054] 图2示出了在固化前、使用矩阵中的碳纳米纤维将晶片与基底粘接和电接触的示意图,为了方便图示,在图2中仅示出了单个CNF。

[0055] 图3A、3B示出了固化后、使用粘性聚合物矩阵中的碳纳米纤维将晶片与基底粘接和电接触(为了方便描述,在图3A中仅示出了单个CNF)的示意图。双箭头220表示在CNF中引起“弹性负载”的伸直力。两个单箭头230指示固化引起的收缩粘合力。

[0056] 图3B示出了固化后、使用矩阵中的碳纳米纤维将晶片与基底粘接和电接触的示意图。双箭头220表示在CNF中引起“弹性负载”的伸直力。两个单箭头230指示固化引起的收缩粘合力。

[0057] 图4示出了矩阵中的碳纳米纤维阵列的俯视图。图中示出了代表性的间距。相邻纳米结构之间的间距是200nm;阵列的尺寸是600nm;纳米纤维的直径是50nm。

[0058] 图5示出了矩阵中的碳纳米纤维阵列的俯视图,该矩阵带有覆盖纳米结构的子集的I/O衬板。图中示出了代表性的间距。相邻纳米结构之间的间距是200nm;阵列的尺寸是600nm;纳米纤维的直径是50nm;I/O衬板的直径是400nm。

[0059] 本技术领域的人员应当理解,图4和图5所示的间距是示范性的,此处的技术的操作并不依赖于如图所示的这些间距的精确数值。

[0060] 图6示出了带有如图5所示的I/O衬板的矩阵中的碳纳米纤维的横截面图。一些纳米结构连接接触衬板和I/O衬板,而其它纳米结构设置在衬板的区域外,如图所示,这些其它纳米结构并不必延伸贯穿粘合层的整个厚度。

[0061] 例子1:使用纳米结构和ACF产生接触的过程

[0062] 这个例子提供了一种连接两个表面/层的方法(例如,第一晶片或芯片的接触表面/层与第一晶片或芯片即将连接的第二晶片或芯片的接触表面/层)。该连接通过粘合以及电/热接触来实现,其间距的范围在1mm 至2nm,通常下至20nm,其中电/热接触单元基于纳米结构。

[0063] 遵照本方法的结构包括:(a) 载体层(例如基于柔性或者固体材料,例如聚酰亚

胺), (b) 内嵌在载体中且具有特定的形态和功能的纳米结构, 其中纳米结构彼此平行并垂直于载体的两个表面; 以及 (c) 其中纳米结构可以根据国际专利申请PCT/SE2006/000487 (通过引用合并于此) 中描述的方法来生长, 以实现对其形态、尺寸、长度、距离等的控制。

[0064] 在此处使用的典型纳米结构组件包括: 导电基底 (例如金属); 位于导电基底上的第一催化剂层; 被第一催化剂层支撑的纳米结构; 以及位于导电基底和第一催化剂层之间的多个中间层, 该多个中间层包括至少一个影响纳米结构的形态的层和至少一个影响导电基底和纳米结构之间界面的电特性的层。

[0065] 该结构的特征包括: 接触单元 (纳米结构) 垂直于连接表面, 而纳米结构彼此平行。可以根据生长方法来定制纳米结构的特性。每个单元都可以与其它这样的单元合并, 以组合成另外的结构, 与积木相似, 类似于乐高 (Lego) 积木。

[0066] 图7示出了通过粘合和建立电或热接触 (包括纳米结构), 连接两个表面或者层的示范性过程的步骤。该步骤包括: 在导电基底上生长碳纳米结构层, 在导电基底和纳米结构之间有多个中间层 (701); 采用粘性聚合体旋转镀覆 (spincoating) 所得到的纳米结构, 以形成内嵌有纳米结构的薄膜 (702); 打磨薄膜以实现纳米结构的均匀一致的期望长度 (703); 切割薄膜以产生单独的衬板 (704); 提起衬板 (705); 将每个衬板应用于第一导电表面或层 (例如, 晶片的表面) 与第二导电表面或层 (例如, 芯片的接触面) 之间 (706); 以及固化衬板, 使得晶片被粘合到衬板上, 且衬板被粘合到接触表面, 从而通过内嵌在衬板中的纳米结构实现晶片和接触表面之间的电或热接触 (707)。

[0067] 第一步骤 (701) 在导电基底上生长碳纳米结构层, 且导电基底和纳米结构之间有多个中间层, 该步骤包括通常以密度大于10纳米结构每 μm 的密度生长纳米结构。这样的密度, 或者在给定情况下所要求的密度可以通过控制催化剂点在基底上的应用来实现。优选使用各种基于CVD 方法的任意一种来生长纳米结构, 但是也可以使用任何标准的技术来生长或者形成纳米结构。

[0068] 第二步骤 (702) 采用粘性聚合体旋转镀覆所得到的纳米结构, 以形成内嵌有纳米结构的薄膜, 该步骤可以使用任何标准的旋转镀覆或者为纳米结构形成载体 (在薄膜或者其它层中) 的等同技术来完成, 其中纳米结构内嵌在载体中。这样的载体可包括粘性聚合体或者能够通过固化、压力、热或者其它等同处理粘合到晶片和接触表面的任何其它等同材料。在此描述的方法并不限于旋转镀覆的示范性实施例或者使用可以被固化的粘性聚合体的示范性实施例。

[0069] 第三步骤 (703) 打磨薄膜以实现纳米结构的均匀一致的期望长度, 该步骤可以使用适合于本发明的技术的任何标准打磨技术来实现, 无论是机械的、化学或者其它。类似地, 可以使用该技术或相关技术中已知的或者使用的任何标准技术来确定纳米结构是否获得了均匀一致的期望长度。这个步骤是可选的。

[0070] 第四步骤 (704) 切割载体以产生单独的衬板, 该步骤可使用任何切割的标准技术或者其它产生期望形状和尺寸的单个衬垫的技术来实现。

[0071] 第五步骤 (705) 提起单独的衬板 (薄膜部分包括内嵌在粘性聚合体内的垂直排列的碳纳米结构), 该步骤可以使用提起这种衬板的任何标准技术来完成。

[0072] 第六步骤 (706) 将每个衬板应用于第一导电表面 (例如, 晶片的表面) 与第二导电表面 (例如, 芯片的接触面) 之间, 该步骤可以使用将这样的衬板应用和定位于这样的位置

的任何标准技术来完成。

[0073] 第七步骤(707)固化衬板,其结果是产生粘合,其中衬板夹在并且粘合在两个导电表面之间。通过内嵌在衬板中的纳米结构,这种粘合在两个导电表面之间产生电接触和热接触。这个步骤并不限于固化粘性聚合体,它可以包括使得内嵌在衬板中的纳米结构与衬板一侧的晶片以及衬板另一侧的接触表面产生粘合的任何标准技术。

[0074] 该全部过程具有几个优点:不需要传统的焊球,减少了两个导电表面之间的最小可能间距,降低了接触点的高度和宽度,允许增加接触点的数量和密度、减少了与需要控制应用于ACF的压力强度相关的复杂性,使能通过用纳米结构代替颗粒 (particle) 可以得到更小的间距,并减少了失配的危险。

[0075] 遵照该例子,可控制每微米的纳米结构(NS)的密度,与基于球状颗粒的现有解决方案相比,这允许增加有效的接触点。例如,100NS/平方微米(纳米结构的直径为50nm)具有100个单独的接触点(也可参照图4和图5)。给定I/O点的尺寸为20×20微米,在该区域内单个接触点的数量可以是4000。

[0076] 例子2:产生弹性负载连接的过程

[0077] 包括垂直排列纳米结构(NS)(彼此平行且垂直于两个载体表面,如例子1中所描述的步骤制备的那样)的载体(可以基于柔性、聚酰亚胺或者固体材料)放置于晶片的表面和接触表面之间。参照图2和图4作为例子。

[0078] 通过将包括垂直排列的纳米结构的载体固化(使用热或者化学成分或者光),载体将会收缩(晶片和接触层之间的距离下降)。

[0079] 载体的收缩将会在垂直排列的纳米结构上引入收缩力,纳米结构上的收缩力的结果是纳米结构轻微弯曲。但是由于纳米结构和周围材料之间的杨氏模量的差别,纳米结构将会有伸直的趋势。

[0080] 上述的力在纳米结构中产生“弹性负载”力。当内嵌在载体材料中的纳米结构放置在两个导电表面之间时,弹性负载力将会加固与纳米结构的两端的接触(例如参照图3A和3B)。

[0081] 图8示出了通过将晶片粘合到基底以提供弹性负载连接、以及通过使用内嵌在载体中的纳米结构来建立和加固电接触的过程。图8的步骤与结合例子1描述的图7的步骤相同,此处不再重复。

[0082] 第六步骤(806)中,对带有内嵌纳米结构的载体的衬板进行固化,固化过程可以采用热、或者化学成分或者光使得载体收缩,从而减少晶片和接触层之间的距离。

[0083] 此处,可以根据与例子1中的纳米结构的相同方法,来制备该例子中的纳米结构,特别地,可以根据国际专利申请PCT/SE2006/000487(通过引用合并于此)中描述的方法来生长该例子中的纳米结构,从而控制形态、尺寸、长度、距离等。

[0084] 该例子中描述的过程可以被用于解决覆晶薄膜应用中出现的引线断裂和失配问题。

[0085] 与例子1中的结构类似,弹性负载结构的特性包括:接触单元(纳米结构)垂直于连接表面,而纳米结构彼此平行。可以根据生长方法来定制纳米结构的特性。每个单元可以与其它这样的单元组合,以组合成其它的结构。

[0086] 该全部过程具有几个优点:减少两个导电表面之间的最小可能距离,降低接触点

的高度和宽度,允许增加接触点的数量和密度从而增加有效接触面积,减少了与需要控制应用于ACF的压力大小相关的复杂性,通过用纳米结构代替颗粒 (particle) 可以得到更小的间距,减少了失配的风险,并使用轻微弯曲的纳米结构加固了位于相对表面之间的两个点之间的电接触。当纳米结构轻微弯曲时,可以减少由于粘合表面的表面粗糙度而产生的间隙。

[0087] 遵照该例子,可控制每微米的纳米结构 (NS) 的密度,与基于球状颗粒的现有解决方案相比,这允许增加有效的接触点。例如,可控纳米结构的直径范围从1nm到200nm,这给出了预定的单个接触点和每平方纳米的接触面积。

[0088] 例子3:晶圆级焊球 (wafer level bumping, WLB)

[0089] 这个例子解释了如何通过电子电路上的I/O点上生长纳米结构矩阵,来实现晶圆级焊球,从而为晶片产生电子组件。该方法可以通过粘合、以及电和/或热接触来连接两个表面/层 (晶片或芯片的接触表面/层、以及第一层即将连接的晶片或芯片的接触表面/层) 的方法,其中间距是范围为1cm至2nm的任何间距,通常下降至1 μ m,其中电/热连接元件基于纳米结构。

[0090] 以下三个案例解释了可能的实施例:

[0091] 案例1:垂直排列的纳米结构生长在晶圆的集成电路的I/O点上,从而产生矩阵结构,并内嵌在具有粘性特性的可固化 (在UV/激光/光) 材料中,该矩阵对应于晶片需要连接的基板上的连接点。

[0092] 案例2:垂直排列的纳米结构生长在晶圆的集成电路的I/O点上,从而产生矩阵结构,该矩阵对应于晶片需要连接的基板上的连接点,通过传统的高温焊接工艺进行连接。

[0093] 案例3:垂直排列的纳米结构生长在晶圆的集成电路的I/O点上,从而产生矩阵结构,该矩阵对应于晶片需要连接的基板上的连接点。

[0094] 一般来说,与例子2和3的结构类似,晶圆级焊球结构的特性包括:接触单元 (纳米结构) 垂直于连接表面,而纳米结构彼此平行。可以根据生长方法来定制纳米结构的特性。垂直排列的纳米结构可以形成连接结构组,尺寸从1mm至2nm。

[0095] 此处,这个例子中的纳米结构可以根据与例子1和2中的纳米结构相同的方法制作,特别地,可以根据国际专利申请PCT/SE2006/000487 (通过引用合并于此) 中描述的方法来生长,从而控制形态、尺寸、长度、距离等。

[0096] 图9示出了提供晶圆级焊球的过程。图9的步骤与结合例子1和2描述的图7和8的步骤相同,此处不再重复。

[0097] 在目前的系统中,焊球可以具有500微米及以下的直径。这个例子的方法允许组装多组纳米结构,每个单独的组具有与现今的焊球相同的尺寸。但是,本技术还允许更小的焊球,甚至小至包括单个纳米结构的焊球。

[0098] 基于此处描述的那些方法,可以形成复合焊球。必要时,在生长纳米结构形成复合焊球以后,可以执行标准的蒸发、电镀和/或化学镀覆。在生长纳米结构以后,可以蒸发、电镀和/或无电镀覆元素周期表中的不同金属/金属材料,例如Ti、Cr、TiW、Cu、Au或者任何其它合适的金属。必要时,也可以执行标准的浸金工艺,以进行镀金。无电镀覆工艺可以包括修整、酸刻蚀、通过不同的化学成分镀覆不同的金属,例如, Ni、Cu、Zn、Sn或者不同的合金。

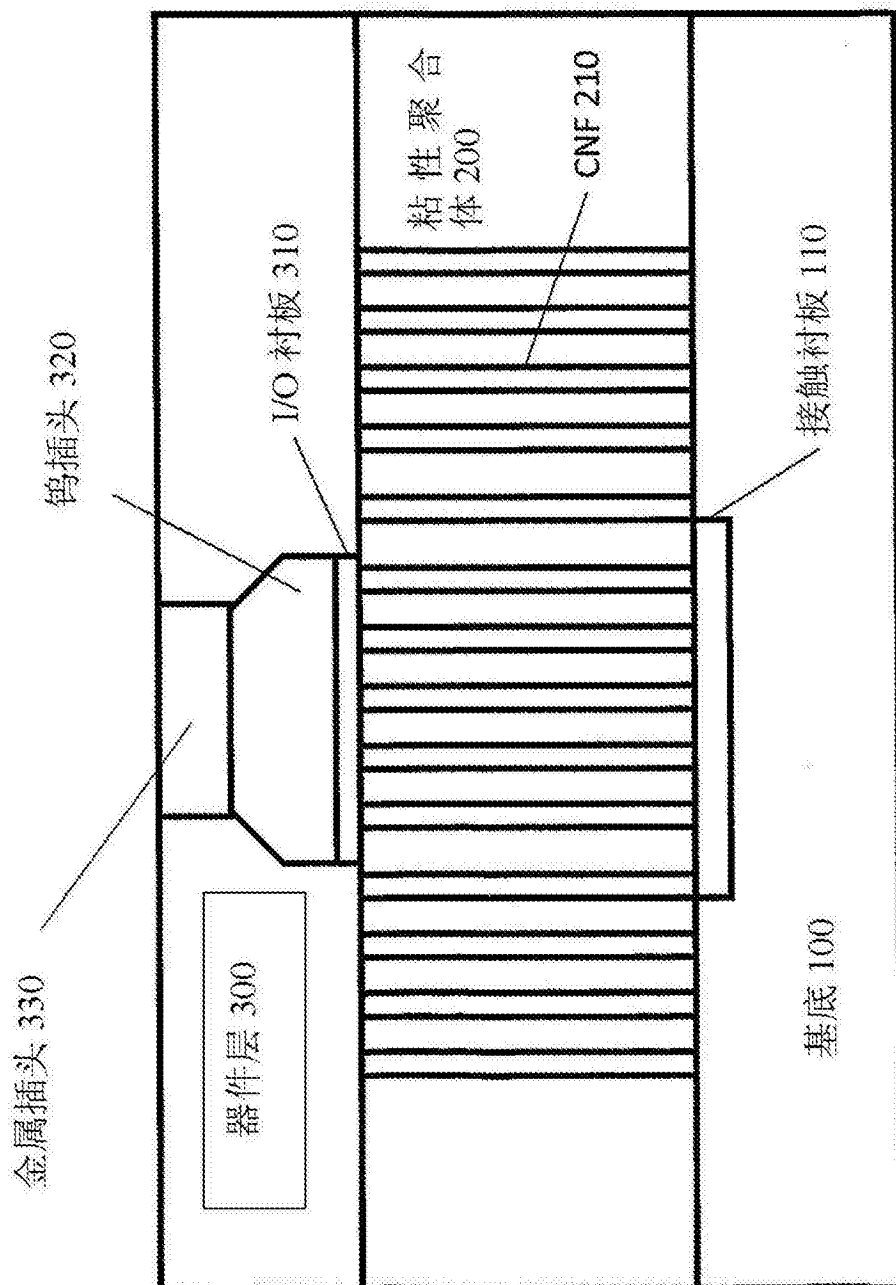


图1

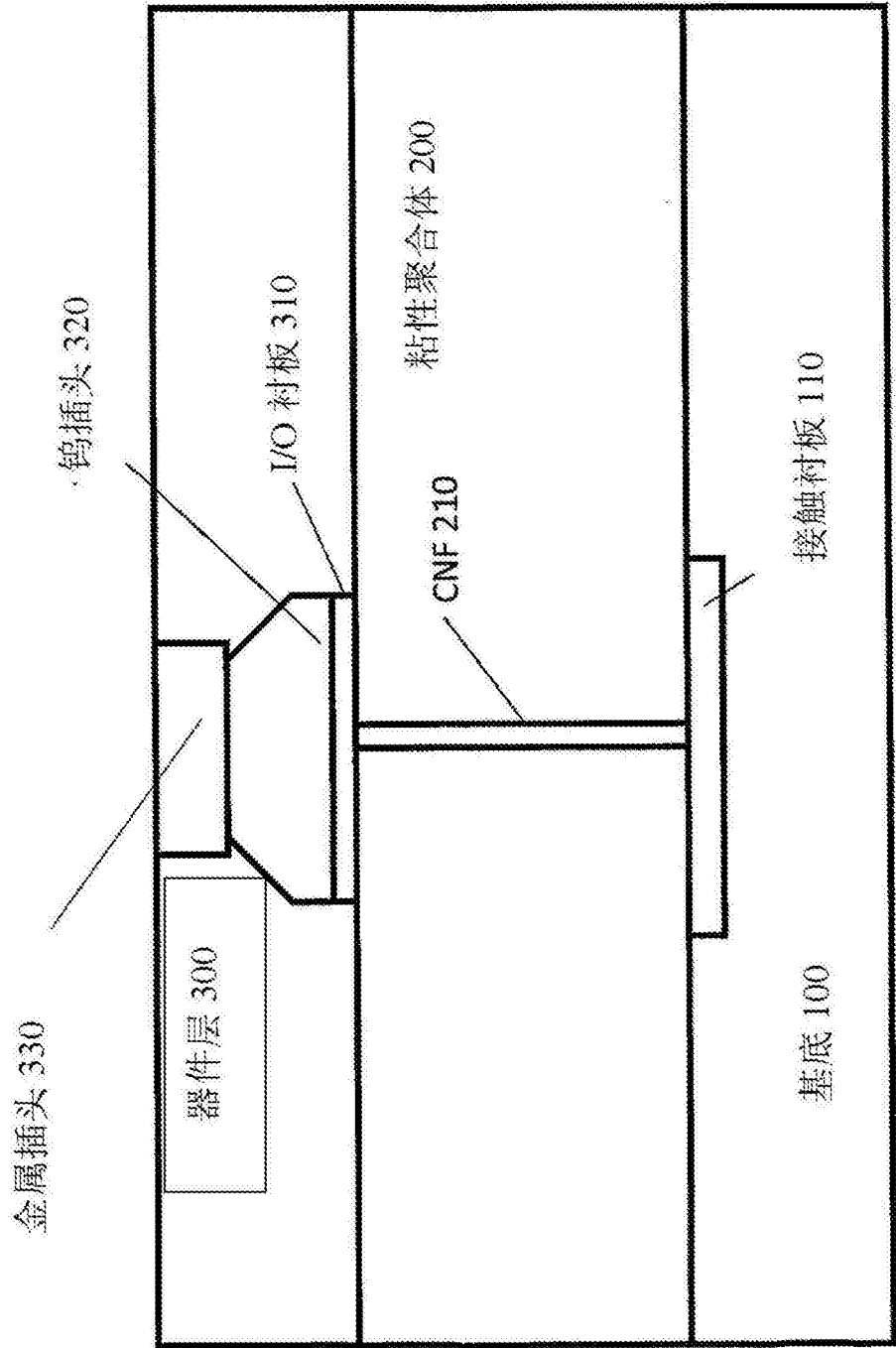


图2

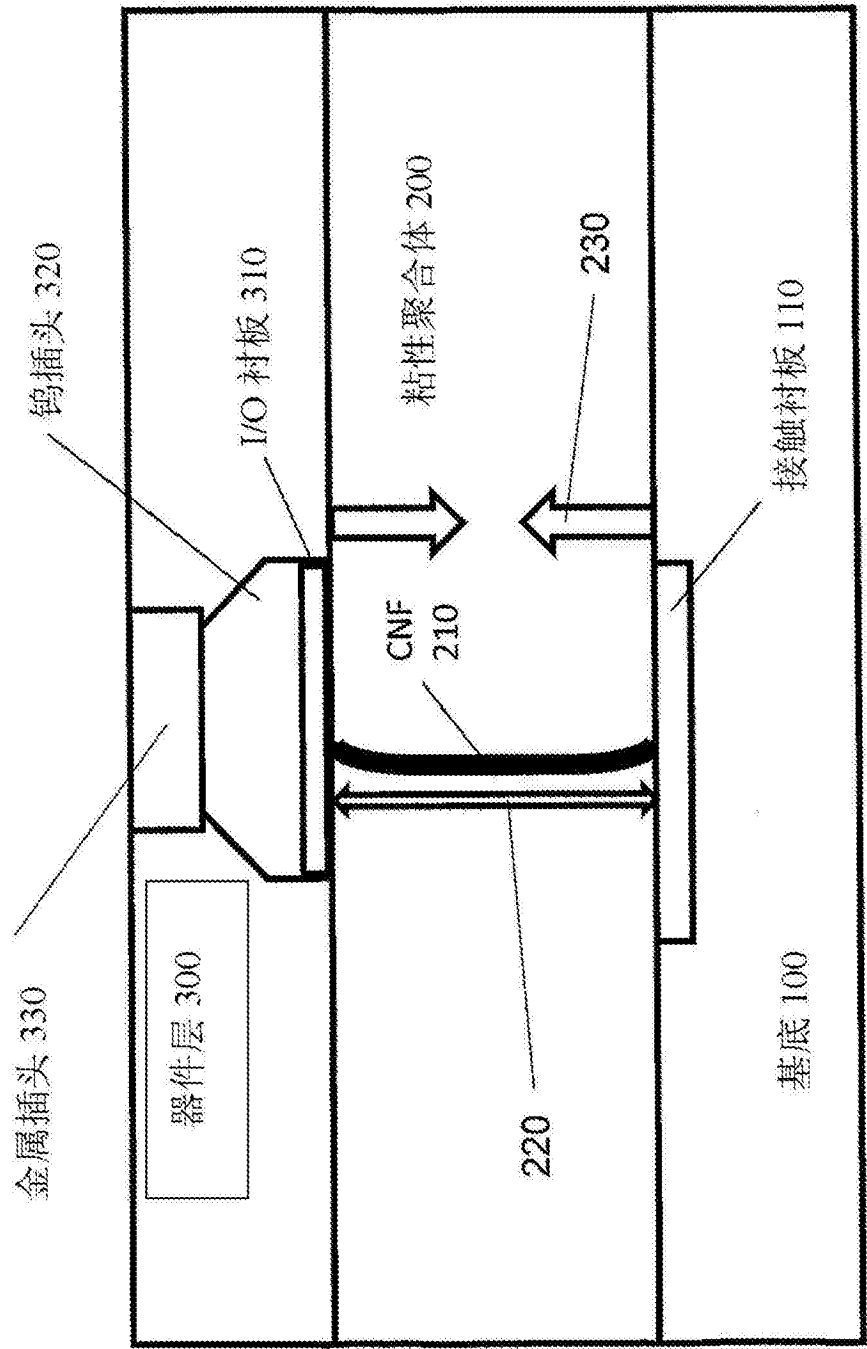


图3A

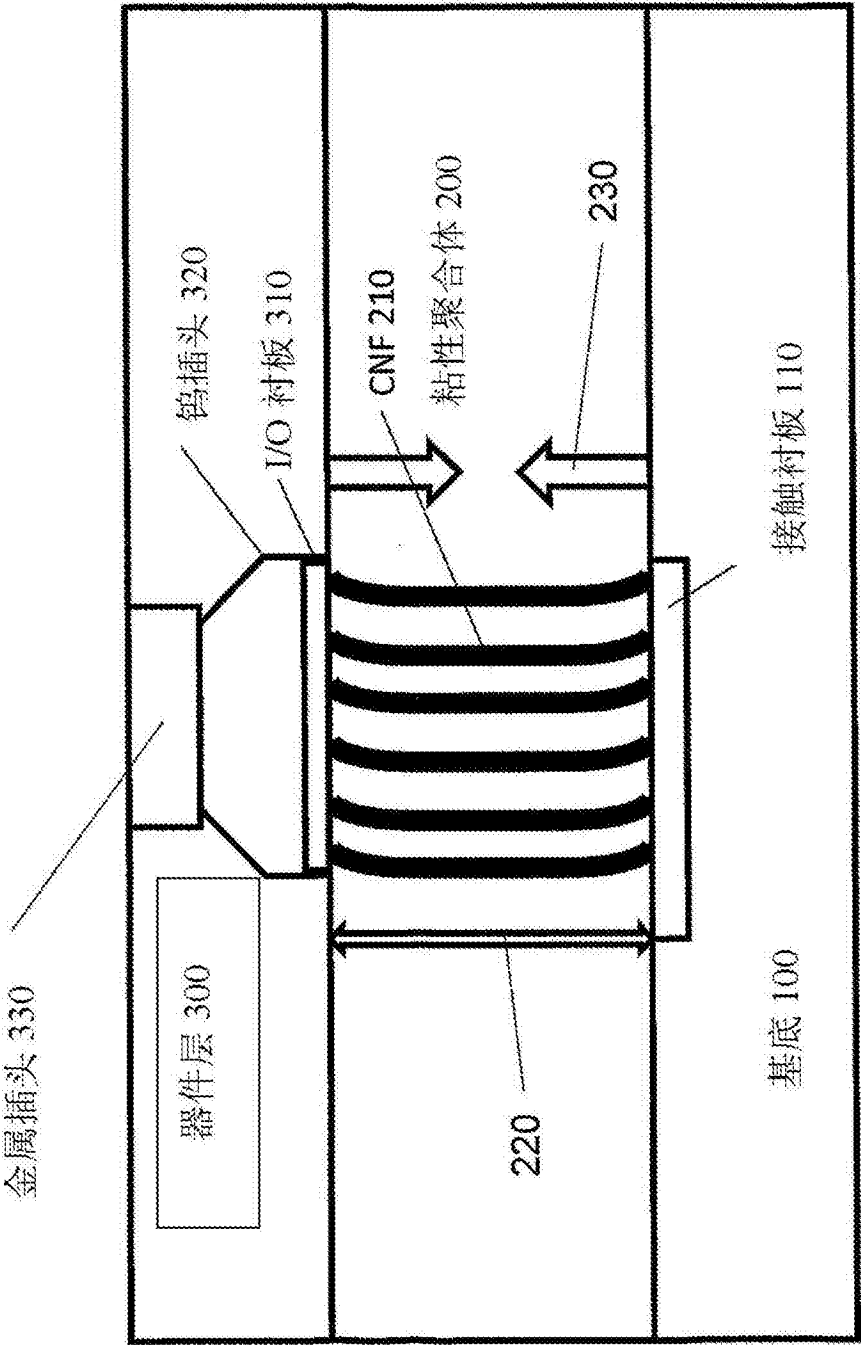


图3B

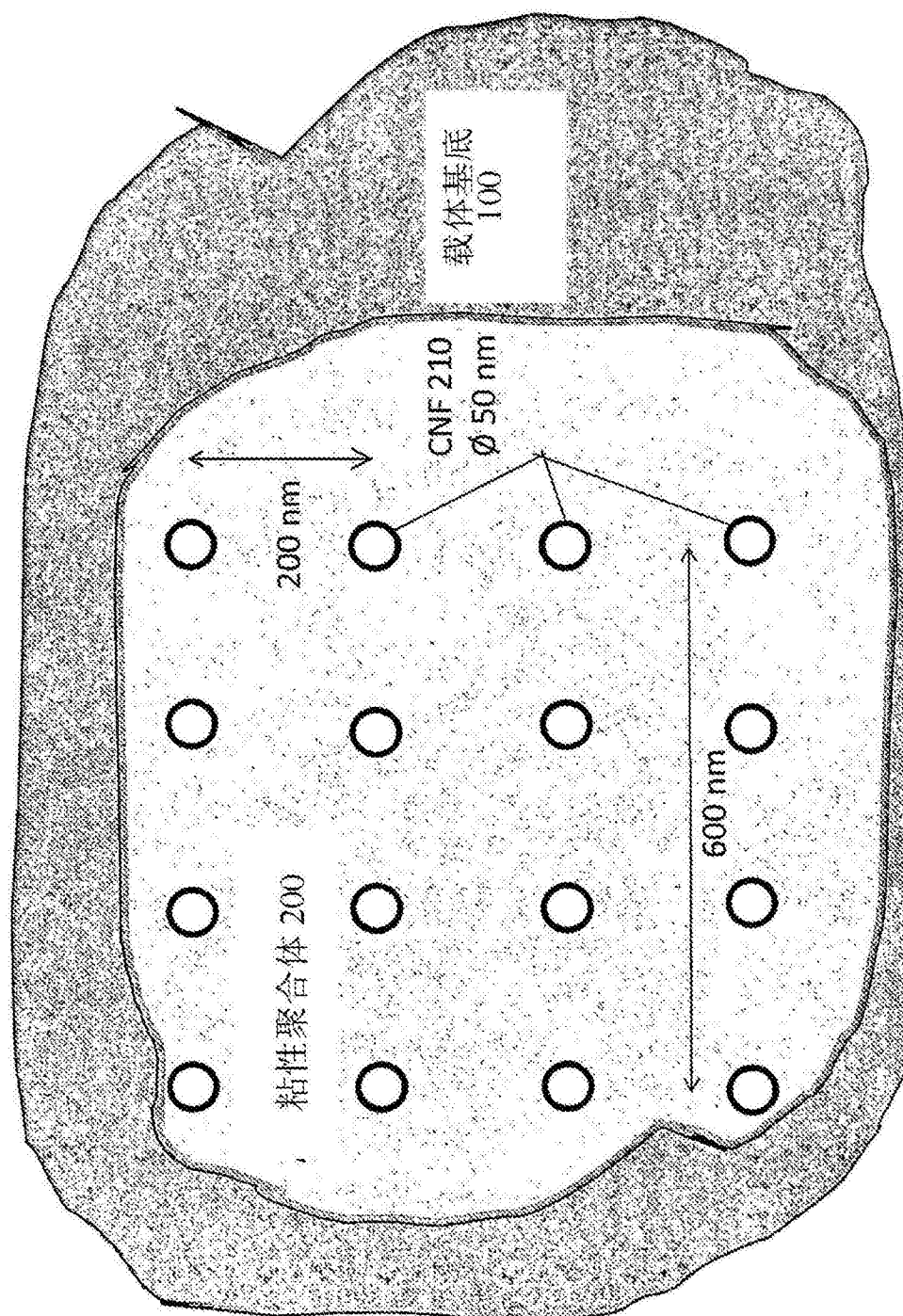


图4

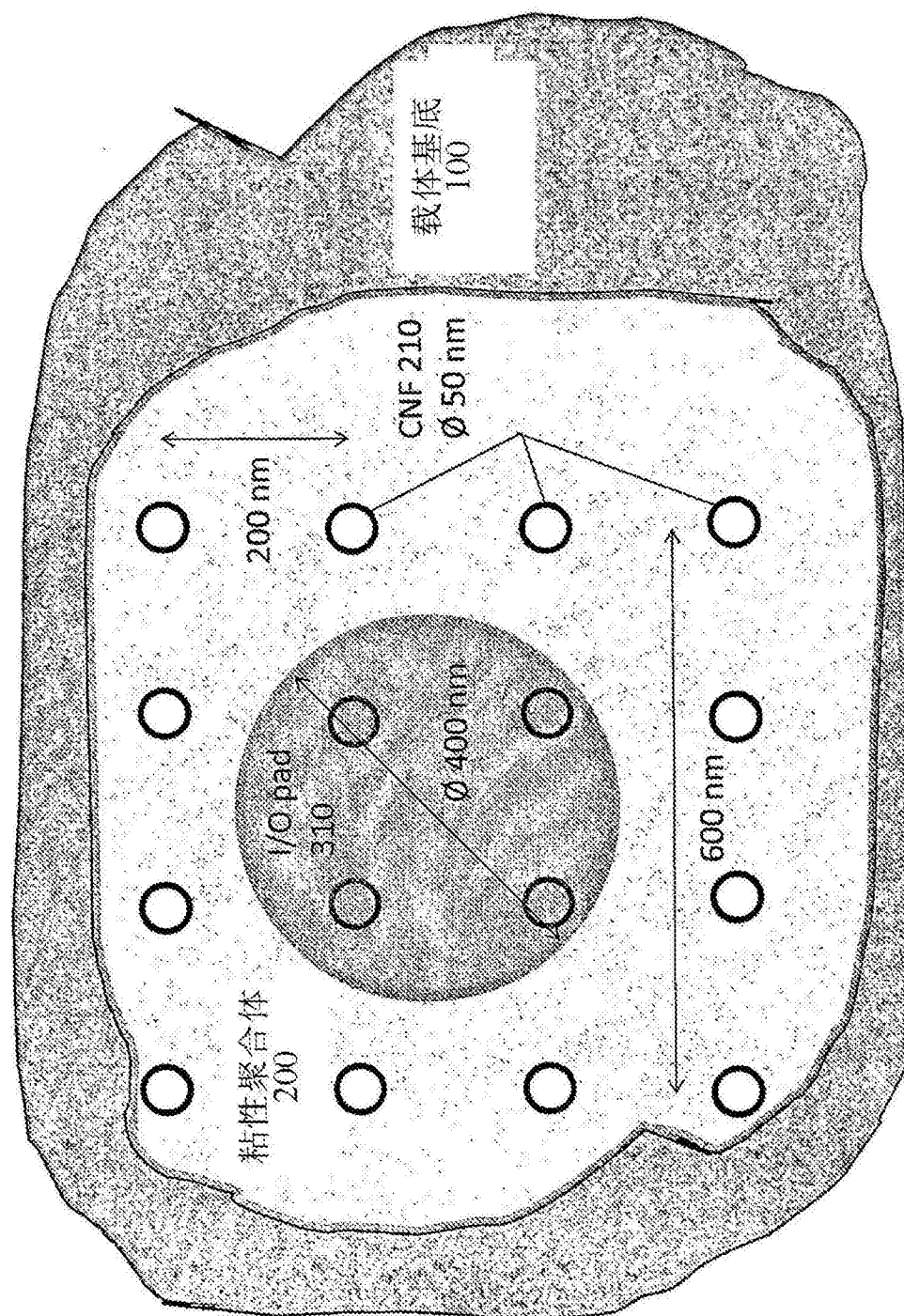


图5

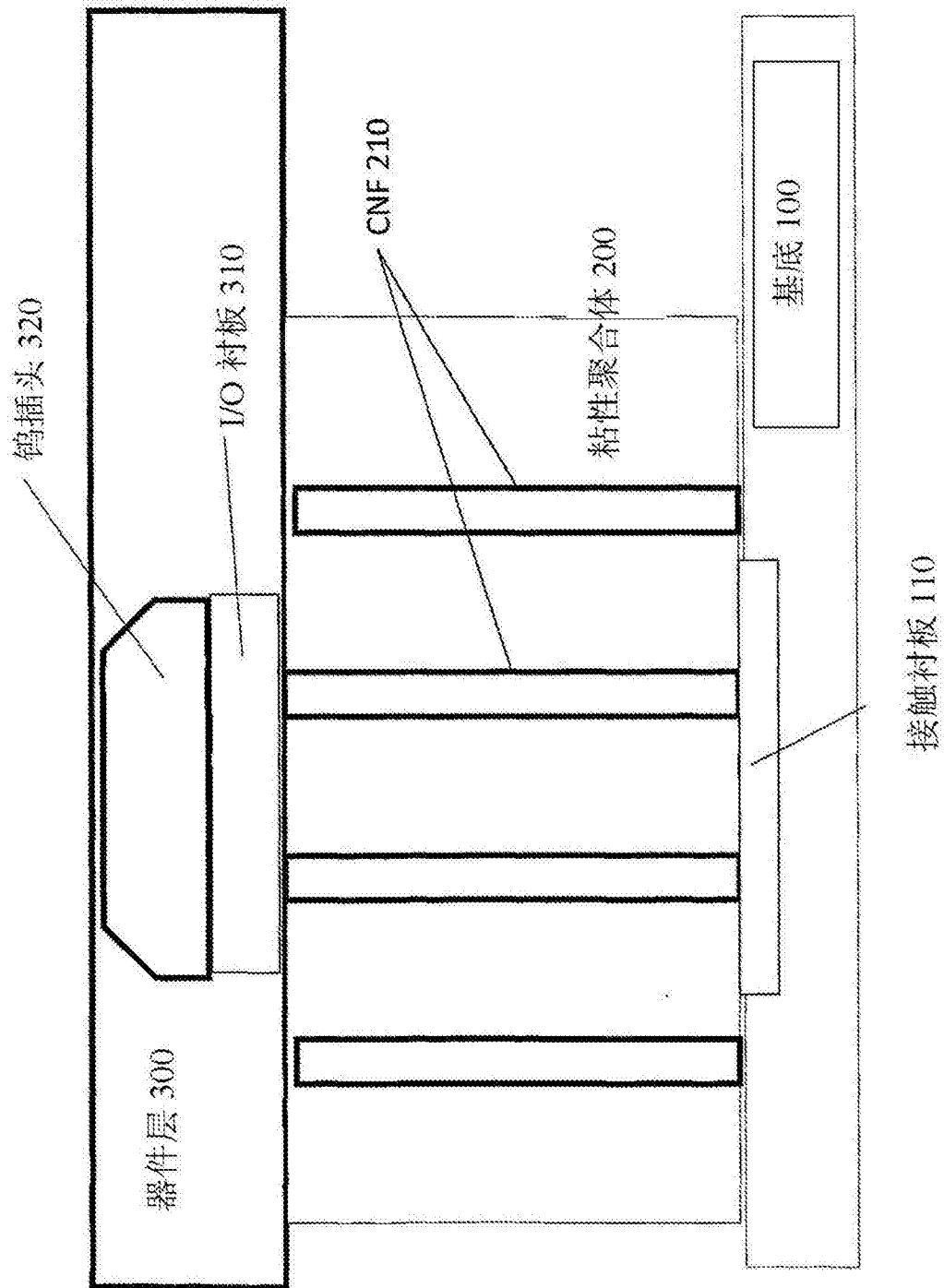


图6

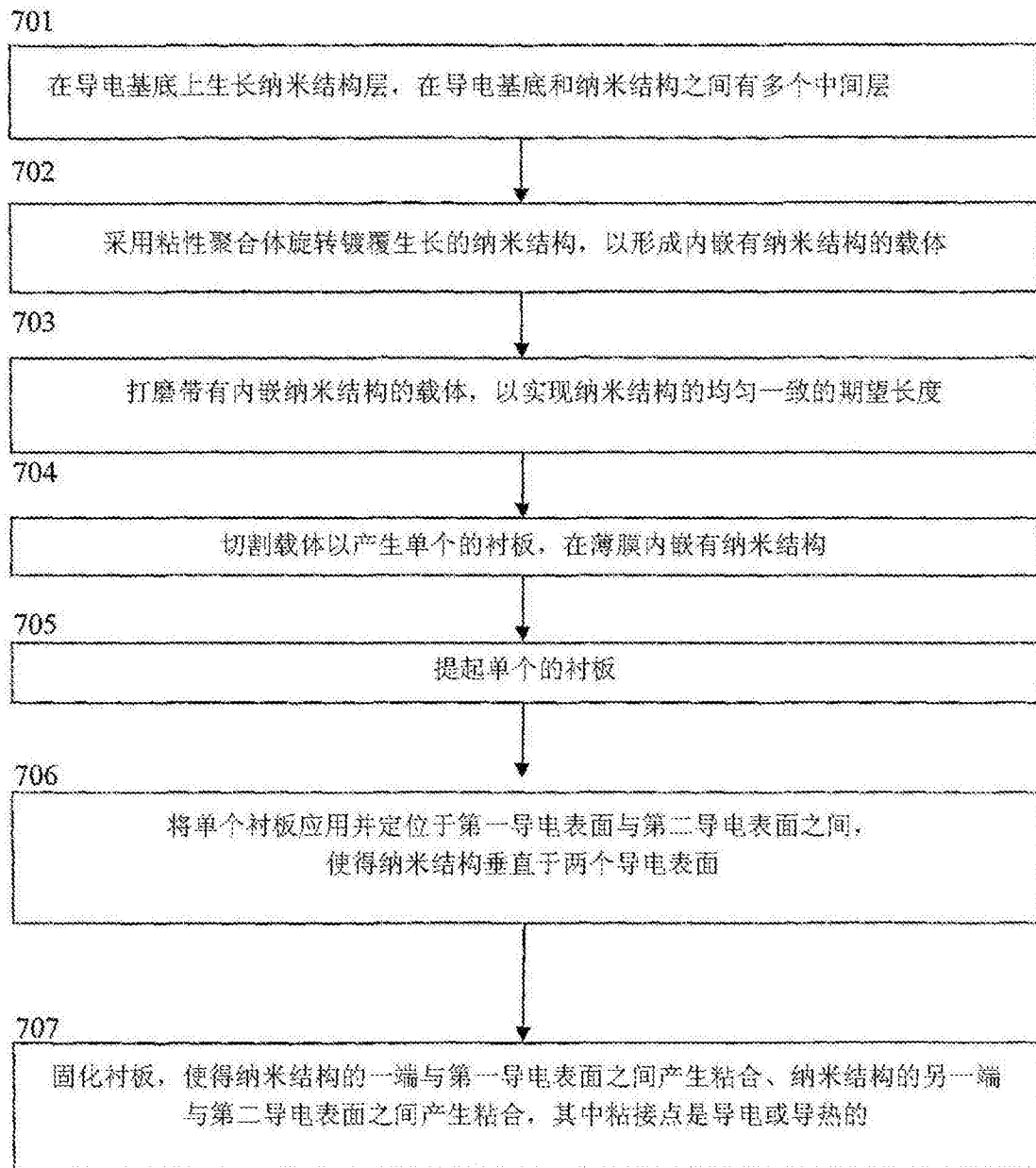


图7

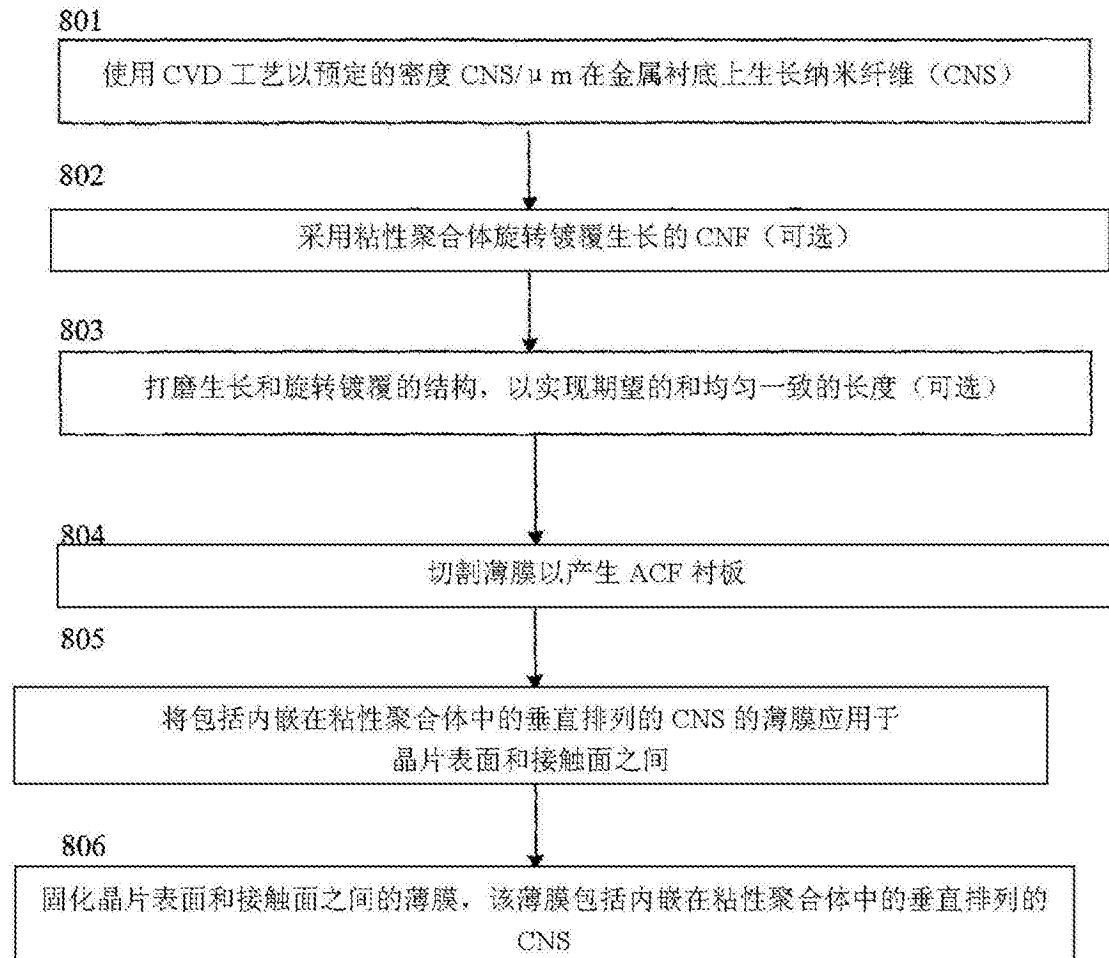


图8

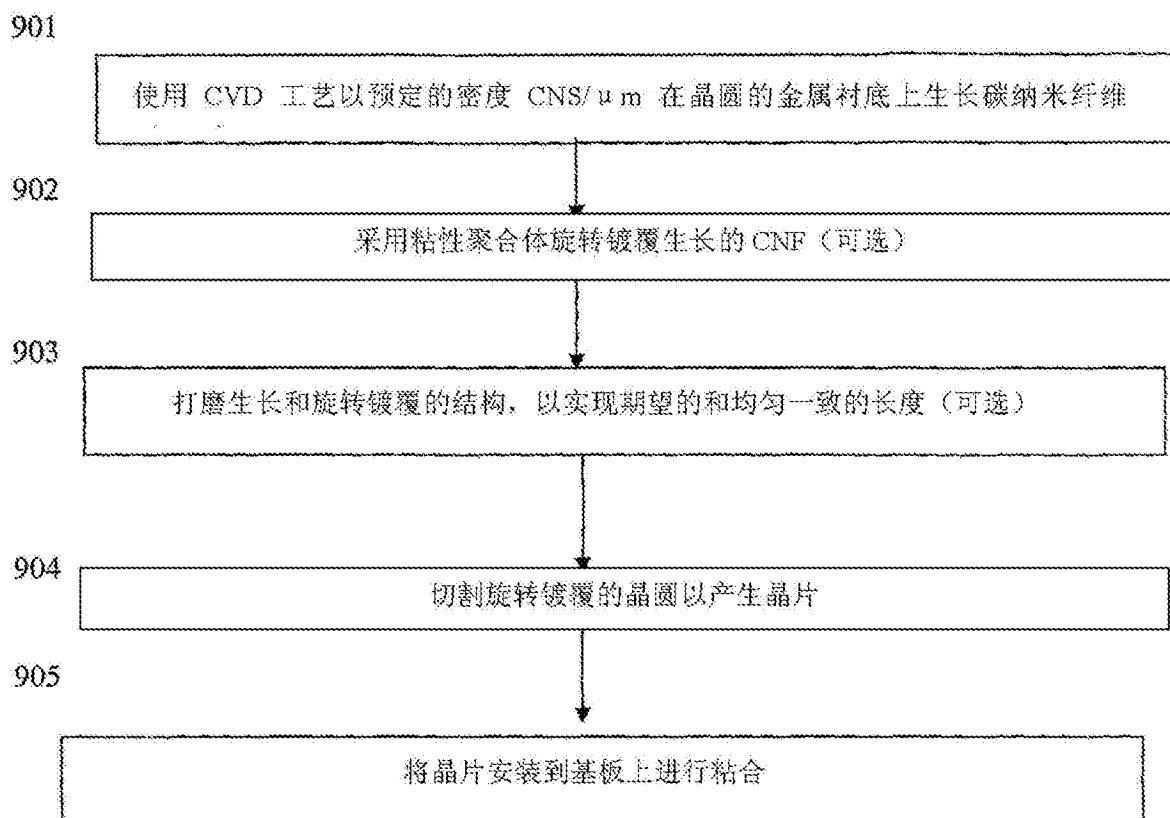


图9