

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 4 日 (04.06.2020)



(10) 国际公布号
WO 2020/107597 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01) *G02F 1/13* (2006.01)

(21) 国际申请号: PCT/CN2018/123358

(22) 国际申请日: 2018 年 12 月 25 日 (25.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811429900.2 2018 年 11 月 27 日 (27.11.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(72) 发明人: 杨艳娜(YANG, Yanna); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。 宋振莉(SONG, Zhenli); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理事务所(CENFO INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路 3 号奥特讯电力大厦 201, Guangdong 518057 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: DISPLAY PANEL, PIXEL CHARGING METHOD, AND COMPUTER READABLE STORAGE MEDIUM

(54) 发明名称: 显示面板、像素充电方法和计算机可读存储介质

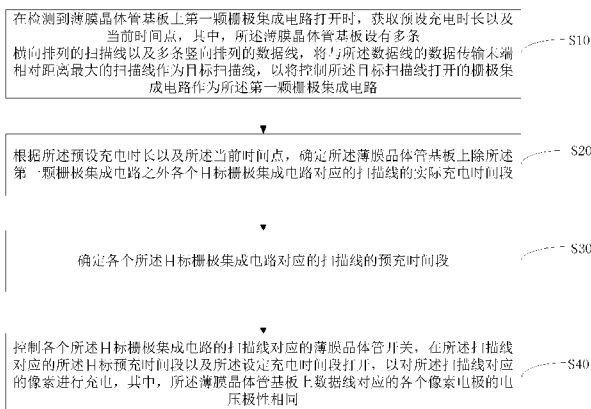


图 2

S10 When detecting that a first grid integrated circuit on a thin film transistor substrate is turned on, obtain a preset charging time duration and the current time point, wherein the thin film transistor substrate is provided with multiple laterally arranged scanning lines and multiple vertically arranged data lines, use the scanning line having the largest distance from a data transmission end of the data line as a target scanning line, so as to use a grid integrated circuit controlling the turn-on of the target scanning line as the first grid integrated circuit

S20 Determine an actual charging time period of the scanning line corresponding to each target grid integrated circuit except the first grid integrated circuit on the thin film transistor substrate according to the preset charging time duration and the current time point

S30 Determine a pre-charging time period of the scanning line corresponding to each target grid integrated circuit

S40 Control a thin film transistor switch corresponding to the scanning line of each target grid integrated circuit, and open same in the pre-charging time period and the actual charging time period corresponding to the scanning line so as to charge a pixel corresponding to the scanning line, wherein the voltage polarity of each pixel electrode corresponding to the data line on the thin film transistor substrate is the same

(57) Abstract: A pixel charging method, a display panel, and a computer readable storage medium. The pixel charging method comprises: when a first grid integrated circuit is turned on, obtaining a preset charging time duration and the current time point; determining a pre-charging time period and an actual charging time period of a scanning line corresponding to each target grid integrated circuit on a thin film transistor substrate according to the preset charging time duration and the current time point; controlling a thin film transistor switch corresponding to the scanning line of each target grid integrated circuit, and opening same in the pre-charging time

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

period and the actual charging time period corresponding to the scanning line so as to charge a pixel, thereby solving the problem of uneven brightness and low image quality of the display panel caused by insufficient charging.

(57) 摘要: 一种像素充电方法, 显示面板和计算机可读存储介质, 其中像素充电方法包括: 在第一颗栅极集成电路打开时, 获取预设充电时长以及当前时间点; 根据预设充电时长以及当前时间点, 确定薄膜晶体管基板各个目标栅极集成电路控制的扫描线的预充时间段与实际充电时间段; 控制各个目标栅极集成电路的扫描线对应的薄膜晶体管开关, 在扫描线的预充时间段以及实际充电时间段打开, 以对像素进行充电, 从而解决充电不足引起的显示面板整体亮度不均、画面品质低下的问题。

显示面板、像素充电方法和计算机可读存储介质

[1] 相关申请

[2] 本申请要求2018年11月27日申请的，申请号为201811429900.2，名称为“显示面板、像素充电方法和计算机可读存储介质”的中国专利申请的优先权，在此将其全文引入作为参考。

[3] 技术领域

[4] 本申请涉及显示设备技术领域，尤其涉及一种显示面板、像素充电方法和计算机可读存储介质。

[5] 背景技术

[6] 显示面板通常具有一薄膜晶体管（Thin Film Transistor, TFT）阵列基板。TFT阵列基板上形成有多条扫描线及多条数据线，每一子像素分别通过对应的扫描线来接收扫描信号，通过对应的数据线来接收数据信号，以显示影像。数据信号由数据源端（source端）对侧经数据线传输到source端，由于数据线本身的电阻电容的存在及面板上其他负载的影响，数据信号从source端对侧传输到source端会发生变形，使得扫描线对应的像素TFT开关延迟打开。而每个栅极集成电路（Gate IC）所控制的扫描线打开时长相同，即每个像素的设定的充电时间相同，从而导致不同Gate IC控制的扫描线对应的像素充电不足，引起显示面板整体亮度不均、画面品质低下的问题产生。

[7] 发明内容

[8] 本申请的主要目的在于提供一种显示面板、像素充电方法和计算机可读存储介质，旨在解决像素充电不足，引起显示面板整体亮度不均、画面品质低下的问题产生的问题。

[9] 为实现上述目的，本申请提供一种像素充电方法，所述像素充电方法包括以下步骤：

[10] 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多

条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[11] 根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；

[12] 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；以及

[13] 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

[14] 为实现上述目的，本申请还提供一种显示面板，所述显示面板包括至少一个处理器，以及存储设备，其中，

[15] 所述存储设备存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：

[16] 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[17] 根据所述当前时间点以及所述预设充电时长，确定所述第一颗栅极集成电路对应的扫描线的实际充电时间段，

[18] 根据所述第一颗栅极集成电路对应的扫描线的实际充电时间段，确定各个所述目标栅极集成电路对应的扫描线的实际充电时间段，其中，所述薄膜晶体管基板上各个栅极集成电路对应的扫描线的实际充电时间段首尾相连；

[19] 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；以及

[20] 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描

线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

[21] 为实现上述目的，本申请还提供一种计算机可读存储介质，所述计算机可读存储介质存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：

[22] 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[23] 根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；

[24] 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；

[25] 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

[26] 本申请提供的显示面板、像素充电方法和计算机可读存储介质，在薄膜晶体管基板上源极集成电路对端的第一颗栅极集成电路打开时，获取当前时间点以及预设充电时长，以确定薄膜晶体管基板上除第一颗栅极集成电路之外的各个栅极集成电路所控制的扫描线的预充时间段以及实际充电时间段，从而控制各个栅极集成电路的扫描线对应的薄膜晶体管开关，在扫描线对应的预充时间段以及实际充电时间段打开，以对扫描线对应的像素进行充电；因扫描线对应的像素能够提前进行预充电，确保了各个扫描线对应的像素的电压能够达到设定的电压值，从而保证了显示面板的整体亮度的均匀性，显示面板的画面品质高。

[27] 附图说明

- [28] 图1为本申请实施例涉及的显示面板的硬件结构示意图；
- [29] 图2为本申请像素充电方法一实施例的流程示意图；
- [30] 图3为本申请像素充电方法又一实施例的流程示意图；
- [31] 图4为本申请像素充电方法另一实施例的流程示意图；
- [32] 图5A为示例性技术中的像素充电示意图；
- [33] 图5B为本申请另一实施例中一像素充电示意图；
- [34] 图5C为本申请另一实施例中又一像素充电示意图；
- [35] 图6为本申请像素充电方法再一实施例的流程示意图；
- [36] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。
- [37] 具体实施方式
- [38] 应当理解，此处所描述的具体实施例仅仅用以解释本申请，并不设置为限定本申请。
- [39] 本申请实施例的主要解决方案是：在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多条横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的预充时间段以及实际充电时间段；控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。
- [40] 由于显示面板上的扫描线对应的像素能够提前进行预充电，确保了各个扫描线对应的像素的电压能够达到设定的电压值，从而保证了显示面板的整体亮度的均匀性，显示面板的画面品质高。
- [41] 作为一种实现方案，显示面板可以如图1所示。
- [42] 本申请实施例方案涉及的是显示面板，显示面板包括：处理器1001，例如CPU

，存储器1002，通信总线1003。其中，通信总线1003设置为实现这些组件之间的连接通信。

[43] 存储器1002可以是高速RAM存储器，也可以是稳定的存储器（non-volatile memory），例如磁盘存储器。如图1所示，作为一种计算机存储介质的存储器1003中可以包括像素充电程序；而处理器1001可以设置为调用存储器1002中存储的像素充电程序，并执行以下实施例对应的像素充电方法的各个步骤。

[44] 基于上述硬件构架，提出本申请像素充电方法的实施例。

[45] 参照图2，图2为本申请像素充电方法的一实施例，所述像素充电方法包括以下步骤：

[46] 步骤S10，在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多条横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[47] 在本申请中，显示面板的薄膜晶体管基板上包括多条扫描线以及数据线，薄膜晶体管基板上的像素通过扫描线来接收扫描信号，通过数据线来接收数据信号；在同一帧扫描线对像素进行充电时，数据线上对应的各个像素电极的电压极性相同。

[48] 薄膜晶体管基板上设有多颗栅极集成电路，也即Gate IC，Gate IC控制扫描线的扫描信号的打开以及关闭，薄膜晶体管基板上还设有多颗源极集成电路，也即Source IC，Source IC控制数据线的数据信号的打开以及关闭；扫描线在薄膜晶体管基板上横向排列，数据线则在薄膜晶体管基板上竖向排列。

[49] 在薄膜晶体管基板的像素进行充电时，Source IC对侧的扫描线依次打开，以将扫描线对应的像素TFT打开，从而对像素进行充电，可以理解的是，薄膜晶体管基板上各个Gate IC的打开顺序为：距离Source IC侧越远的Gate IC对应的扫描线，越早打开，也即距离数据线的数据传输末端越远的扫描线越早打开，各个Gate IC的打开时间点以及关闭时间点首尾相连。

[50] 由于数据信号是由Source IC对侧通过数据线传输到Source IC端，由于数据线本

身的电阻电容以及显示面板上其他负载的影响，会使得薄膜晶体管开关的开启延迟，从而造成像素的充电不足，且越靠近Source IC端的薄膜晶体管开关的延迟越严重。基于此，对各个像素进行预充电。

- [51] 显示面板在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，第一颗栅极集成电路为一帧扫描中首先打开的栅极集成电路，且第一颗栅极集成电路位于源极集成电路的对端，也即薄膜晶体管基板设有多条横向排列的扫描线以及多条竖向排列的数据线，将与数据线的数据传输末端相对距离最大的扫描线作为扫描线，以将控制扫描线打开的栅极集成电路作为第一颗栅极集成电路。预设充电时长指的是，显示面板中像素设定的充电时长。
- [52] 步骤S20，根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；
- [53] 步骤S30，确定各个所述目标栅极集成电路对应的扫描线的预充时间段；第一颗栅极集成电路打开时，该栅极集成电路所控制的扫描线上对应的薄膜晶体管开关均会打开。因数据信号先进入第一颗栅极集成电路所控制的扫描线对应的像素，电阻电容对薄膜晶体管开关延迟影响很小，故无需对第一颗栅极集成电路对应的像素进行预充电，只需对除第一颗栅极集成电路之外的各个其他栅极集成电路进行预充电，在本申请中，将每一个其他栅极集成电路作为目标栅极集成电路。
- [54] 实际充电时间段指的是各个像素原计划的充电时间段。而各个栅极集成电路对应的扫描线的设定时间段首尾相连，而每一条扫描线对应的预设充电时长均相同，故可以根据当前时间点以及预设充电时长来第一颗栅极集成电路对应的扫描线的实际充电时间段，由于各个栅极电路对应的扫描线的实际充电时间段首尾相连，故可以根据第一颗栅极集成电路对应的扫描线的实际充电时间段来确定各个目标栅极集成电路对应的扫描线的实际充电时间段。例如，当前时间点为8点30分0秒，预设充电时长为10秒，第一颗栅极集成电路对应的扫描线的实际充电时间段为8点30分0秒-8点30分10秒，第二颗栅极集成电路（第一、第二栅

极集成电路的按照栅极集成电路的先后打开顺序命名) 对应的扫描线的实际充电时间段为8点30分10秒-8点30分20秒, 以此类推, 得到各个栅极集成电路所控制的扫描线的实际充电时间段。

[55] 除第一颗栅极集成电路之外的各个目标栅极集成电路均需要预充电, 也即各个目标栅极集成电路均设有预充时间段, 目标栅极集成电路对应的预充时间段的结束时间点, 早于或等于该目标栅极集成电路的实际充电时间段的开始时间点。由于像素TFT开关延迟, 使得像素充电不足, 故只需确定最大延迟对应的时长, 时长即为预充时间段对应的预充电时长, 每一个目标栅极集成电路对应的预存时间段的预充电时长均可作为像素TFT开关中最大延迟对应的时长。

[56] 另外, 预充时间段对应的时长可以根据目标栅极集成电路在薄膜晶体管基板上的打开序号来确定, 打开序号越靠前, 时长越长。另外, 可将预充时间段与实际充电时间段整合, 也即目标预充时间段的结束时间点与实际充电时间段的开始时间点一致。

[57] 当然, 可确定打开序号最后的扫描线对应的薄膜晶体管开关的延时时长, 并将该延时时长作为各个扫描线的预充时间段对应的预充时长; 然后再确定各个扫描线实际充电时间段的打开时间点, 以将其打开时间点作为该扫描线对应的预充时间段的结束时间点, 从而确定了预充时间段。

[58] 步骤S40, 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关, 在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开, 以对所述扫描线对应的像素进行充电, 其中, 所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同;

[59] 在确定各个目标栅极集成电路对应的扫描线的预充时间段以及实际充电时间段后, 可以控制各个目标栅极集成电路的扫描线对应的薄膜晶体管开关, 在该扫描线对应的预充时间段以及实际充电时间段打开, 以对像素进行充电。

[60] 另外, 一颗栅极集成电路可以控制多条扫描线, 由同一栅极集成电路控

[61] 在本实施例提供的技术方案中, 在薄膜晶体管基板上源极集成电路对端的第一颗栅极集成电路打开时, 获取当前时间点以及预设充电时长, 以确定薄膜晶体管基板上除第一颗栅极集成电路之外的各个栅极集成电路所控制的扫描线的预

充时间段以及实际充电时间段，从而控制各个栅极集成电路的扫描线对应的薄膜晶体管开关，在扫描线对应的预充时间段以及实际充电时间段打开，以对扫描线对应的像素进行充电；因扫描线对应的像素能够提前进行预充电，确保了各个扫描线对应的像素的电压能够达到设定的电压值，从而保证了显示面板的整体亮度的均匀性，显示面板的画面品质高。

[62] 参照图3，图3为本申请像素充电方法的又一实施例，基于一实施例，所述步骤S30包括：

[63] 步骤S31，将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定所述当前栅极集成电路之前打开的栅极集成电路的数量；

[64] 步骤S32，根据所述当前栅极集成电路之前打开的栅极集成电路的数量，确定所述当前栅极集成电路对应的扫描线的各个预充时间段，其中，根据所述当前栅极集成电路之前打开的栅极集成电路的数量越多，所述目标栅极集成电路对应预充时间段的数量越多；

[65] 测量像素薄膜晶体管开关的延迟时长需要额外的硬件去测量，显示面板的成本必然会增大。而在像素充电的过程，由于越靠近数据线的数据传输末端的栅极集成电路，对应的扫描线所控制的像素充电量越不足；对此，可设置一预充电时长，该预充电时长即可表征一个预充时间段，越靠近数据传输末端的栅极集成电路，其对应的扫描线的预充时间段的数量也就越多。

[66] 薄膜晶体管基板上的各个栅极集成电路打开的顺序，是按照Source IC对侧到Source IC端，故可以用当前栅极集成电路之前打开的栅极电路的数量，来表征当前栅极集成电路所控制的扫描线与数据线的数据传输末端的距离，数量越多，当前栅极集成电路对应的扫描线越靠近数据线的数据传输末端，可以理解的是，显示面板可根据当前栅极集成电路之前打开的栅极电路的数量，来确定当前栅极集成电路对应的扫描线的各个预充时间段。

[67] 需要说明的是，当前栅极集成电路对应的各个预充时间段的开始时间点晚于第一颗栅极集成电路打开时间点即可，而预充时间段对应的预充电时长可为任意合适的数值，优选，小于实际充电时间段的充电时长。

[68] 在本实施例提供的技术方案中，显示面板将各个目标栅极集成电路依次作为当

前栅极集成电路，从而确定当前栅极集成电路之前打开的栅极集成电路的数量，再根据数量确定当前栅极集成电路对应的扫描线的各个预充时间段，避免对像素TFT开关进行延时时长的检测，在保证显示画面的均匀下的情况下，减少了显示面板的成本。

[69] 参照图4，图4为本申请像素充电方法的另一实施例，基于一实施例，所述步骤S30包括：

[70] 步骤S33，将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定所述当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以作为待处理的实际充电时间段；

[71] 步骤S34，将各个所述待处理的设定充电时间段，作为所述当前栅极集成电路对应的扫描线的各个所述预充时间段。

[72] 在一实施例中，目标栅极集成电路的预充时间段是根据该目标栅极集成电路对应的实际充电时间段来确定的；而在本实施例中，目标栅极集成电路的预充时间段根据各个栅极集成电路的实际充电时间段确定的。

[73] 具体的，显示面板在确定各个目标栅极集成电路以及第一颗栅极集成电路的实际充电时间段后，将各个目标栅极集成电路依次作为当前栅极集成电路，再确定在当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以将这些实际充电时间段作为待处理的实际充电时间段，可将这些待处理的实际充电时间段作为当前栅极集成电路的预充时间段。

[74] 具体的，可以根据这些待处理的实际充电时间段来确定预充电时长，预充电时长即为预充时间段对应的时长，比如，有2个待处理的设定充电时长，每一个设定充电时长为10s，那么预充电时长即为20s，从而根据当前栅极集成电路的打开时间点以及预充电时长来确定预充时间段，预充时间段的结束时间点即为当前栅极集成电路的实际充电时间段的开始时间点。

[75] 当然，多个预充时间段可以整合为一个预充时间段。

[76] 显示面板可以根据上述流程依次获得各个目标栅极集成电路的预充时间段。

[77] 进一步的，一颗栅极集成电路控制多条扫描线，此时，各个扫描线对应的预充时间段可参照以下步骤：

- [78] A、确定所述第一栅极集成电路以及各个所述目标栅极集成电路中对应的各个扫描线的设定打开序号；
- [79] B、将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定在所述当前栅极集成电路之前打开的各个栅极集成电路中对应各个扫描线的实际充电时间段，以作为待处理的实际充电时间段；
- [80] C、将相同所述设定打开序号的各个所述待处理的实际充电时间段，作为所述当前栅极集成电路中同一所述设定打开序号的扫描线的各个预充时间段；
- [81] 同一栅极集成电路的各个扫描线的实际充电时间段的开始时间点以及结束时间点首尾相连，也即各个扫描线具有对应的打开序号。
- [82] 请参照图5A、图5B以及图5C，GA、GB、GC为栅极集成电路，其中，GA为第一颗栅极集成电路，栅极集成电路控制二条扫描线（如GA1与GA2为第一颗栅极集成电路控制的扫描线），图5A-图5C中栅极集成电路仅设置为举例，并不限定本申请中薄膜晶体管基板仅有五颗栅极集成电路，且不限定一颗栅极集成电路控制二条扫描线。图5A为另一示例性技术中的像素充电示意图，信号波动段即为扫描线对应的实际充电时间段。另外，图5B以及图5C中用虚线表征的高电平为预充时间段，实现表征的高电平为实际充电时间段。
- [83] 图5B为本申请第三实施例中一像素充电示意图，具体的，在确定在当前栅极集成电路之前打开的各个栅极电路所控制的扫描线的实际充电时间段后（各个栅极电路的实际充电时间段的确定可参考第一以及第二实施例中的相关描述，在此不再一一赘述），再确定在当前栅极集成电路之前打开的各个栅极集成电路中所控制的各个扫描线的设定打开序号；然后，根据相同设定打开序号的扫描线对应实际充电时间段，确定当前栅极集成电路中同一设定打开序号的扫描线的各个预充时间段。
- [84] 图5C为本申请第三实施例中另一像素充电示意图，具体的，可将相同设定打开序号的各个待处理的实际充电时间段，作为当前栅极集成电路中同一设定打开序号的扫描线的预充时间段；例如，每一颗栅极集成电路控制三条扫描线，当前栅极集成电路为第三颗打开的，那么，当前栅极集成电路中设定打开序号为第二的扫描线的预充时间段为：第一颗栅极集成电路中设定打开序号为第二的

扫描线的实际充电时间段，以及第二颗栅极集成电路中设定打开序号为第二的扫描线的实际充电时间段。

- [85] 或者，根据相同设定打开序号的各个待处理的实际充电时间段，确定当前栅极集成电路中同一设定打开序号的目标扫描线的预充电时长；
- [86] 确定目标扫描线对应的实际充电时间段的打开时间点；
- [87] 根据打开时间点以及预充电时长，确定目标扫描线的预充时间段，其中，打开时间点为预充时间段的结束时间点。
- [88] 例如，每一颗栅极集成电路控制三条扫描线，当前栅极集成电路为第三颗打开的，那么，当前栅极集成电路中设定打开序号为第二的扫描线的预充时间段为：第一颗栅极集成电路中设定打开序号为第二的扫描线的实际充电时间段，以及第二颗栅极集成电路中设定打开序号为第二的扫描线的实际充电时间段整合而成，该预充时间段的结束时间点即该扫描线的打开时间点。
- [89] 以此，来确定当前栅极集成电路中各个扫描线对应的预充时间段，从而确定全部的目标栅极集成电路对应的扫描线的预充时间段。
- [90] 在本实施提供的技术方案中，显示面板将各个目标栅极集成电路中依次作为当前栅极集成电路，并确定当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以作为待处理的实际充电时间段，再将各个待处理的设定充电时间段，作为当前栅极集成电路对应的扫描线的各个预充时间段，从而使得各个扫描线上的像素均能够得到足够的电压，保证显示面板的亮度均匀性。
- [91] 参照图6，图6为本申请像素充电方法的再一实施例，基于一实施例，所述步骤S30包括：
- [92] 步骤S35，确定各个所述目标栅极集成电路，在所述薄膜晶体管基板上的位置；
- [93] 步骤S36，根据所述位置确定所述目标栅极集成电路对应的扫描线的预充电时长，其中，所述目标栅极集成电路对应的扫描线越接近所述数据线的数据传输末端，所述预充电时长越长；
- [94] 步骤S37，根据所述预充电时长以及所述当前时间点，确定所述目标栅极集成

电路对应的扫描线的预充时间段，其中，所述预充时间段的开始时间点晚于或等于所述当前时间点；

[95] 本实施例中，显示面板存储有，各个目标栅极集成电路在薄膜晶体管上的位置与预充电时长的映射关系，目标栅极集成电路对应的扫描线越接近数据线的数据传输末端，预充电时长越长。故在当第一颗栅极集成电路打开时，即可以根据各个目标栅极集成电路在薄膜晶体管上的位置，来确定对应的预充电时长，然后根据预充电时长以及当前时间点来确定目标栅极集成电路的预充时间段，该预充时间段对应的时长即为预充电时长，预充时间段对应的开始时间点晚于或等于当前时间点即可。

[96] 采用栅极集成电路在薄膜晶体管上的位置，来确定栅极集成电路对应的扫描线的预充时间段，可以节省显示面板的计算资源，

[97] 本申请还提供一种显示面板，所述显示面板包括至少一个处理器，以及存储设备，其中，

[98] 所述存储器设备存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下的步骤：

[99] 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[100] 根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；

[101] 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；

[102] 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的

电压极性相同。

[103] 本申请还提供一种计算机可读存储介质，所述计算机可读存储介质存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：

[104] 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

[105] 根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；

[106] 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；

[107] 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

[108] 上述本申请实施例序号仅仅为了描述，不代表实施例的优劣。

[109] 通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到上述实施例方法可借助软件加必需的通用硬件平台的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。基于这样的理解，本申请的技术方案本质上或者说对示例性技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在如上所述的一个存储介质(如ROM/RAM、磁碟、光盘)中，包括若干指令用以使得一台终端设备(可以是手机，计算机，服务器，空调器，或者网络设备等)执行本申请各个实施例所述的方法。

[110] 以上仅为本申请的可选实施例，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

- [权利要求 1] 一种像素充电方法，其中，所述像素充电方法包括以下步骤：
- 在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；
- 根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；
- 确定各个所述目标栅极集成电路对应的扫描线的预充时间段；以及
- 控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。
- [权利要求 2] 如权利要求1所述的像素充电方法，其中，所述确定各个所述目标栅极集成电路对应的扫描线的预充时间段的步骤包括：
- 将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定所述当前栅极集成电路之前打开的栅极集成电路的数量；
- 根据所述当前栅极集成电路之前打开的栅极集成电路的数量，确定所述当前栅极集成电路对应的扫描线的各个预充时间段，其中，根据所述当前栅极集成电路之前打开的栅极集成电路的数量越多，所述目标栅极集成电路对应预充时间段的数量越多。
- [权利要求 3] 如权利要求2所述的像素充电方法，其中，所述预充时间段的预充电时长小于所述实际充电时间点的充电时长。
- [权利要求 4] 如权利要求1所述的像素充电方法，其中，所述确定各个所述目标栅极集成电路对应的扫描线的预充时间段的步骤包括：
- 将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定

所述当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以作为待处理的实际充电时间段；

将各个所述待处理的设定充电时间段，作为所述当前栅极集成电路对应的扫描线的各个所述预充时间段。

[权利要求 5]

如权利要求4所述的像素充电方法，其中，所述确定所述当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以作为待处理的实际充电时间段的步骤之后，还包括：

将各个所述待处理的预充时间段整合为一个预充时间段，以作为所述所述当前栅极集成电路对应的扫描线的预充时间段。

[权利要求 6]

如权利要求1所述的像素充电方法，其中，所述确定各个所述目标栅极集成电路对应的扫描线的预充时间段的步骤包括：

确定各个所述目标栅极集成电路，在所述薄膜晶体管基板上的位置；

根据所述位置确定所述目标栅极集成电路对应的扫描线的预充电时长，其中，所述目标栅极集成电路对应的扫描线越接近所述数据线的数据传输末端，所述预充电时长越长；

根据所述预充电时长以及所述当前时间点，确定所述目标栅极集成电路对应的扫描线的预充时间段，其中，所述预充时间段的开始时间点晚于或等于所述当前时间点。

[权利要求 7]

如权利要求1所述像素充电方法，其中，所述目所述薄膜晶体管基板上各个栅极集成电路控制多条扫描线，所述确定各个所述目标栅极集成电路对应的扫描线的预充时间段的步骤包括：

确定所述第一颗栅极集成电路以及各个所述目标栅极集成电路中对应的各个扫描线的设定打开序号；

将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定在所述当前栅极集成电路之前打开的各个栅极集成电路中对应各个扫描线的实际充电时间段，以作为待处理的实际充电时间段；

将相同所述设定打开序号的各个所述待处理的实际充电时间段，作为所述当前栅极集成电路中同一所述设定打开序号的扫描线的各个预充

时间段。

- [权利要求 8] 如权利要求7所述的像素充电方法，其中，所述栅极集成电路控制的多条扫描线的预充电时间段对应的预充电时长相同。
- [权利要求 9] 如权利要求1所述的像素充电方法，其中，所述薄膜晶体管基板中栅极集成电路对应的扫描线与数据线的数据传输末端之间的距离越近，所述栅极集成电路对应的像素的预充电时长越长。
- [权利要求 10] 如权利要求1所述的像素充电方法，其中，所述确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段的步骤包括：
根据所述当前时间点以及所述预设充电时长，确定所述第一颗栅极集成电路对应的扫描线的实际充电时间段，
根据所述第一颗栅极集成电路对应的扫描线的实际充电时间段，确定各个所述目标栅极集成电路对应的扫描线的实际充电时间段，其中，所述薄膜晶体管基板上各个栅极集成电路对应的扫描线的实际充电时间段首尾相连。
- [权利要求 11] 如权利要求1所述像素充电方法，其中，所述薄膜晶体管基板上各个栅极集成电路控制多条扫描线，所述栅极集成电路控制的多条扫描线的预充电时长相同。
- [权利要求 12] 如权利要求11所述的像素充电方法，其中，所述预充电时长为最大延迟的所述像素薄膜晶体管开关对应的延迟时长。
- [权利要求 13] 如权利要求1所述的像素充电方法，其中，所述薄膜晶体管基板上的各个栅极集成电路打开顺序为：
从源极集成电路对端至所述源极集成电路端。
- [权利要求 14] 如权利要求1所述的像素充电方法，其特征在于，所述预设充电时长为所述显示面板中像素设定的充电时长。
- [权利要求 15] 如权利要求1所述的像素充电方法，其特征在于，所述实际充电时间段为所述显示面板中像素设定的充电充电时间段。
- [权利要求 16] 一种显示面板，其中，所述显示面板包括至少一个处理器，以及存储

设备，其中，

所述存储器设备存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：

在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；

根据所述当前时间点以及所述预设充电时长，确定所述第一颗栅极集成电路对应的扫描线的实际充电时间段，

根据所述第一颗栅极集成电路对应的扫描线的实际充电时间段，确定各个所述目标栅极集成电路对应的扫描线的实际充电时间段，其中，所述薄膜晶体管基板上各个栅极集成电路对应的扫描线的实际充电时间段首尾相连；

确定各个所述目标栅极集成电路对应的扫描线的预充时间段；以及控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

[权利要求 17]

如权利要求16所述的显示面板，其中，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：

将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定所述当前栅极集成电路之前打开的栅极集成电路的数量；

根据所述当前栅极集成电路之前打开的栅极集成电路的数量，确定所述当前栅极集成电路对应的扫描线的各个预充时间段，其中，根据所述当前栅极集成电路之前打开的栅极集成电路的数量越多，所述目标栅极集成电路对应预充时间段的数量越多。

- [权利要求 18] 如权利要求16所述的显示面板，其中，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：
将各个所述目标栅极集成电路中依次作为当前栅极集成电路，并确定所述当前栅极集成电路之前打开的各个栅极集成电路对应的扫描线的实际充电时间段，以作为待处理的实际充电时间段；
将各个所述待处理的设定充电时间段，作为所述当前栅极集成电路对应的扫描线的各个所述预充时间段。
- [权利要求 19] 如权利要求16所述的显示面板，其中，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：
确定各个所述目标栅极集成电路，在所述薄膜晶体管基板上的位置；
根据所述位置确定所述目标栅极集成电路对应的扫描线的预充电时长，其中，所述目标栅极集成电路对应的扫描线越接近所述数据线的数据传输末端，所述预充电时长越长；
根据所述预充电时长以及所述当前时间点，确定所述目标栅极集成电路对应的扫描线的预充时间段，其中，所述预充时间段的开始时间点晚于或等于所述当前时间点。
- [权利要求 20] 一种计算机可读存储介质，其中，所述计算机可读存储介质存储有可被所述至少一个处理器执行的计算机可执行指令，所述计算机可执行指令被所述至少一个处理器执行时，使得一个处理器执行以下步骤：
在检测到薄膜晶体管基板上第一颗栅极集成电路打开时，获取预设充电时长以及当前时间点，其中，所述薄膜晶体管基板设有多个横向排列的扫描线以及多条竖向排列的数据线，将与所述数据线的数据传输末端相对距离最大的扫描线作为目标扫描线，以将控制所述目标扫描线打开的栅极集成电路作为所述第一颗栅极集成电路；
根据所述预设充电时长以及所述当前时间点，确定所述薄膜晶体管基板上除所述第一颗栅极集成电路之外各个目标栅极集成电路对应的扫描线的实际充电时间段；
确定各个所述目标栅极集成电路对应的扫描线的预充时间段；以及

控制各个所述目标栅极集成电路的扫描线对应的薄膜晶体管开关，在所述扫描线对应的所述预充时间段以及所述实际充电时间段打开，以对所述扫描线对应的像素进行充电，其中，所述薄膜晶体管基板上数据线对应的各个像素电极的电压极性相同。

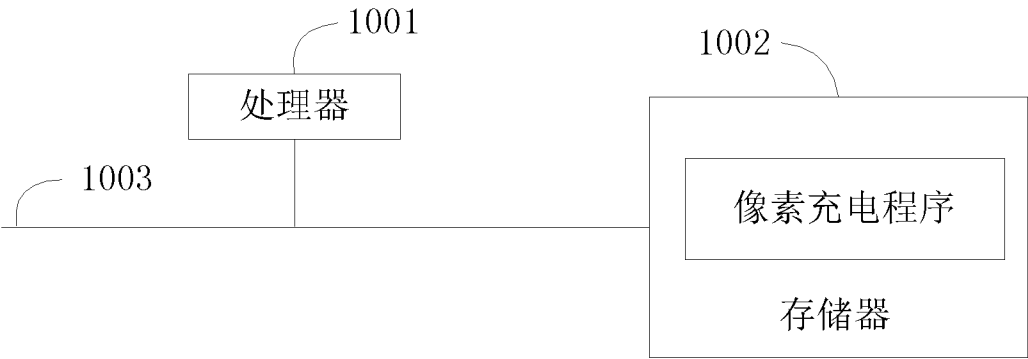


图 1

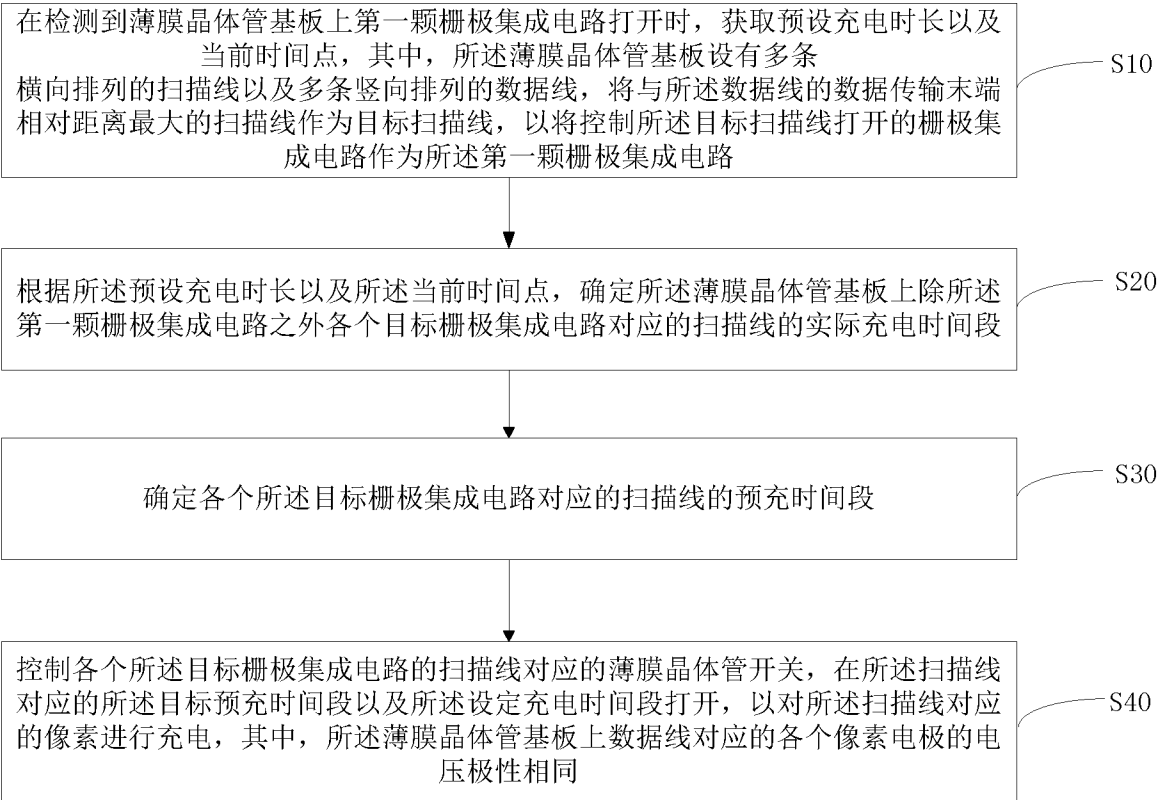


图 2

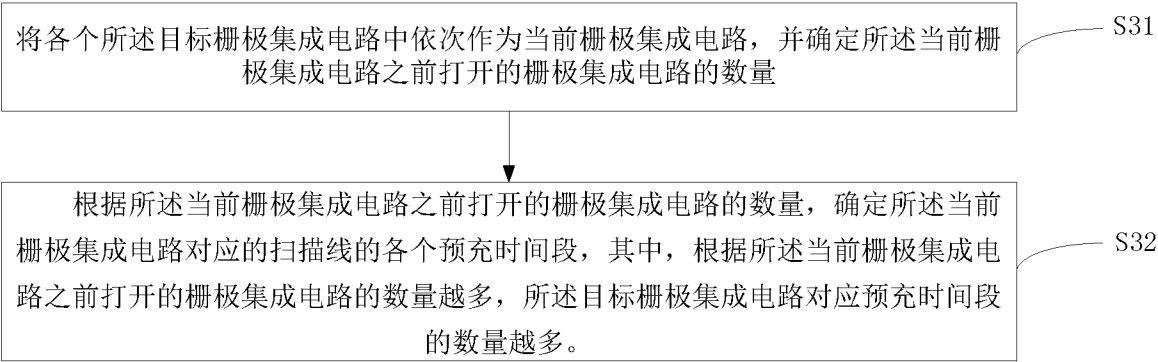


图 3

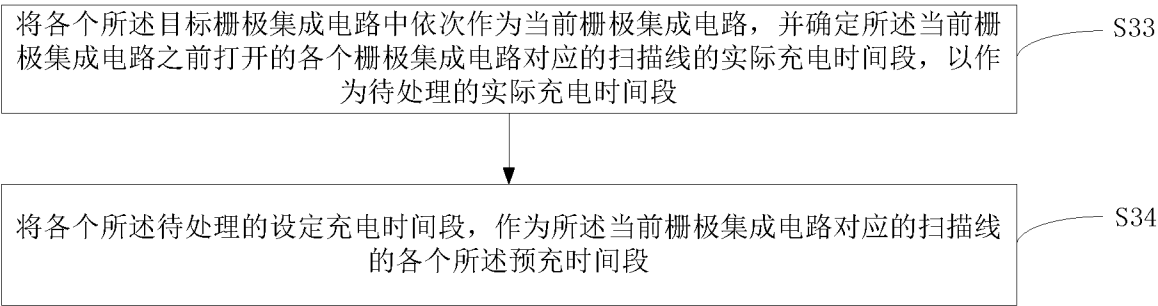


图 4

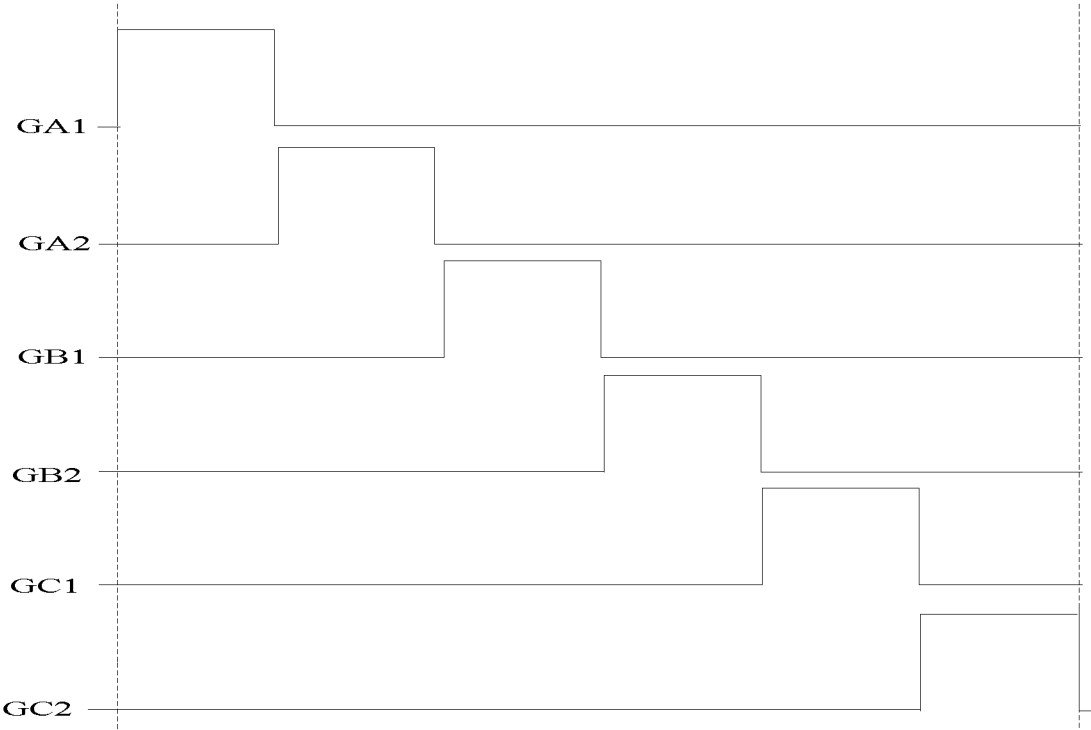


图 5A

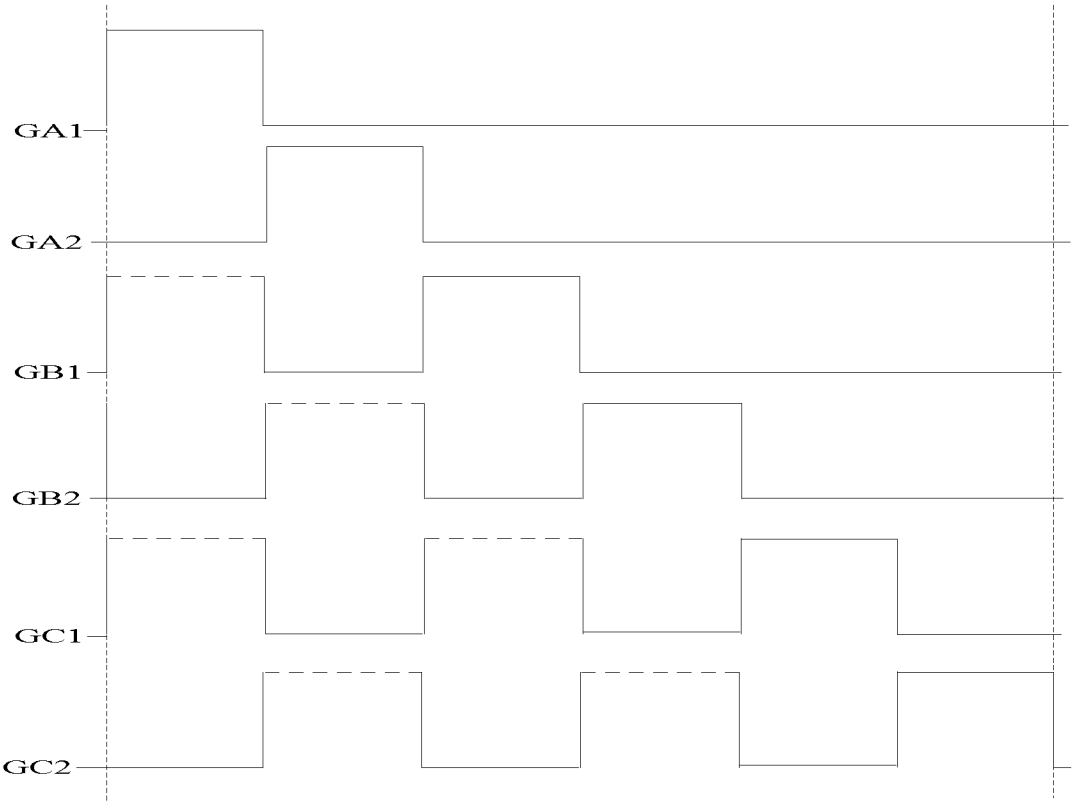


图 5B

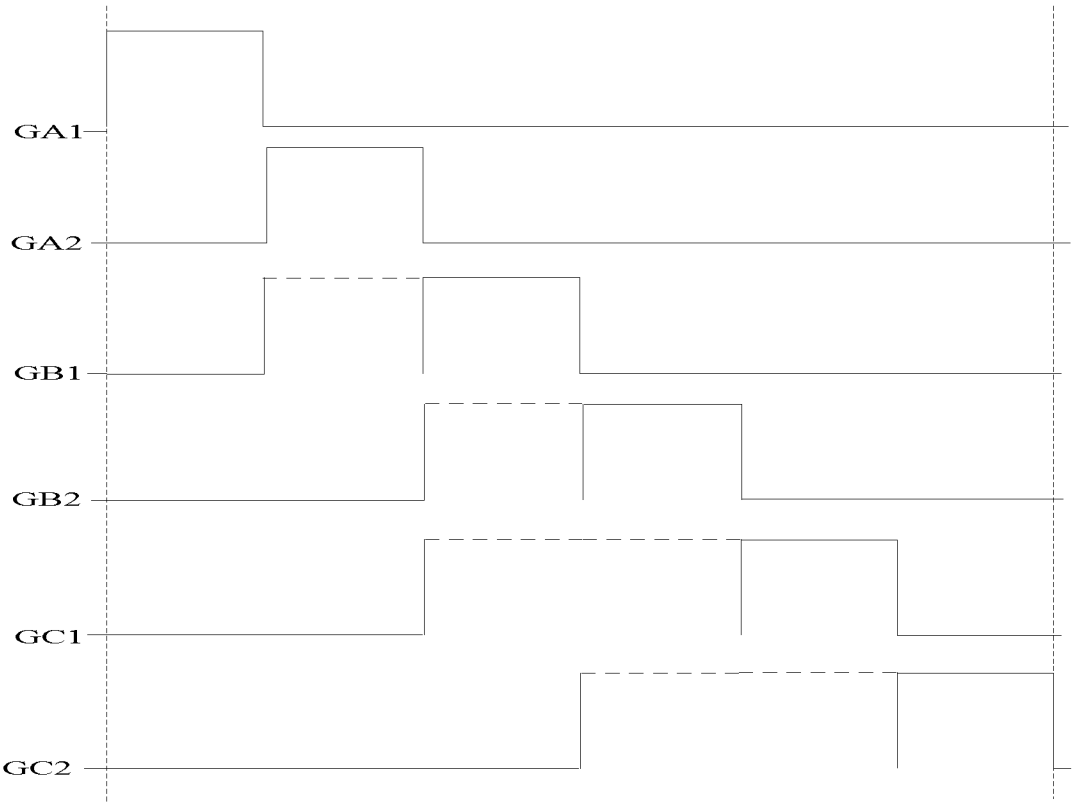


图 5C

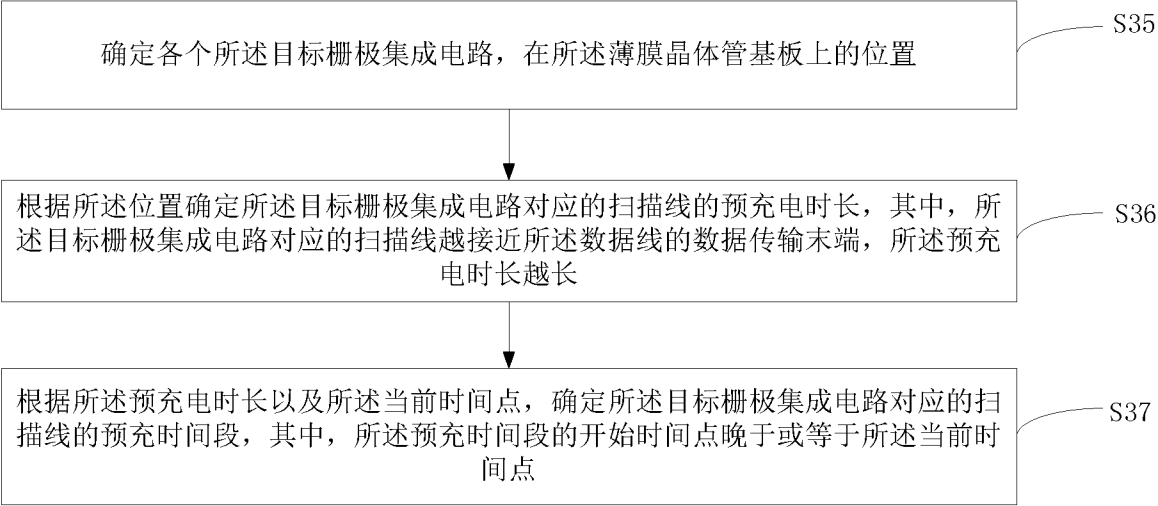


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/123358

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20(2006.01)i; G02F 1/13(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: 像素, 画素, 绘素, 象素, 充电, 预充, 时间, 时段, 时长, 数据, 信号, 资料, 延迟, 电阻, 电容, 负载, 末端, 远端, PIXEL?, PICTURE?, CHARG+, PRECHARG+, TIME?, PERIOD?, DATA, SIGNAL, DELAY+, RESIST+, END+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104916265 A (QINGDAO HISENSE ELECTRIC CO., LTD.) 16 September 2015 (2015-09-16) description, paragraphs [0034]-[0113], and figures 3-13	1, 7, 8, 10-16, 20
X	CN 106920524 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 04 July 2017 (2017-07-04) description, paragraphs [0016]-[0052], and figures 1-8	1, 10-16, 20
X	CN 103000119 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 27 March 2013 (2013-03-27) description, paragraphs [0030]-[0048], and figures 1-4	1, 10-16, 20
X	KR 20080036283 A (SAMSUNG ELECTRONICS CO., LTD.) 28 April 2008 (2008-04-28) description, paragraphs [0014]-[0050], and figures 1-4	1, 10-16, 20
X	CN 107369417 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 21 November 2017 (2017-11-21) description, paragraphs [0023]-[0032], and figures 3 and 4	1, 10-16, 20
A	JP 2004310100 A (SAMSUNG OLED CO., LTD.) 04 November 2004 (2004-11-04) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

27 August 2019

Date of mailing of the international search report

06 September 2019

Name and mailing address of the ISA/CN

National Intellectual Property Administration, PRC (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/123358

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104916265	A	16 September 2015	CN	104916265	B	20 October 2017
				WO	2017004879	A1	12 January 2017
				US	2017004785	A1	05 January 2017
				US	10235924	B2	19 March 2019
CN	106920524	A	04 July 2017	None			
CN	103000119	A	27 March 2013	EP	2743911	B1	03 January 2018
				US	9262981	B2	16 February 2016
				US	2014160184	A1	12 June 2014
				CN	103000119	B	08 April 2015
				EP	2743911	A1	18 June 2014
KR	20080036283	A	28 April 2008	None			
CN	107369417	A	21 November 2017	None			
JP	2004310100	A	04 November 2004	KR	100884789	B1	23 February 2009
				JP	5120581	B2	16 January 2013
				KR	20040087147	A	13 October 2004

国际检索报告

国际申请号

PCT/CN2018/123358

A. 主题的分类 G09G 3/20(2006.01)i; G02F 1/13(2006.01)n 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G; G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, VEN: 像素, 画素, 绘素, 象素, 充电, 预充, 时间, 时段, 时长, 数据, 信号, 资料, 延迟, 电阻, 电容, 负载, 末端, 远端, PIXEL?, PICTURE?, CHARG+, PRECHARG+, TIME?, PERIOD?, DATA, SIGNAL, DELAY+, RESIST+, END+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104916265 A (青岛海信电器股份有限公司) 2015年 9月 16日 (2015 - 09 - 16) 说明书第[0034]-[0113]段, 附图3-13</td> <td>1, 7, 8, 10-16, 20</td> </tr> <tr> <td>X</td> <td>CN 106920524 A (深圳市华星光电技术有限公司) 2017年 7月 4日 (2017 - 07 - 04) 说明书第[0016]-[0052]段, 附图1-8</td> <td>1, 10-16, 20</td> </tr> <tr> <td>X</td> <td>CN 103000119 A (京东方科技集团股份有限公司 等) 2013年 3月 27日 (2013 - 03 - 27) 说明书第[0030]-[0048]段, 附图1-4</td> <td>1, 10-16, 20</td> </tr> <tr> <td>X</td> <td>KR 20080036283 A (SAMSUNG ELECTRONICS CO LTD) 2008年 4月 28日 (2008 - 04 - 28) 说明书第[0014]-[0050]段, 附图1-4</td> <td>1, 10-16, 20</td> </tr> <tr> <td>X</td> <td>CN 107369417 A (深圳市华星光电技术有限公司) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0023]-[0032]段, 附图3-4</td> <td>1, 10-16, 20</td> </tr> <tr> <td>A</td> <td>JP 2004310100 A (SAMSUNG OLED CO LTD) 2004年 11月 4日 (2004 - 11 - 04) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104916265 A (青岛海信电器股份有限公司) 2015年 9月 16日 (2015 - 09 - 16) 说明书第[0034]-[0113]段, 附图3-13	1, 7, 8, 10-16, 20	X	CN 106920524 A (深圳市华星光电技术有限公司) 2017年 7月 4日 (2017 - 07 - 04) 说明书第[0016]-[0052]段, 附图1-8	1, 10-16, 20	X	CN 103000119 A (京东方科技集团股份有限公司 等) 2013年 3月 27日 (2013 - 03 - 27) 说明书第[0030]-[0048]段, 附图1-4	1, 10-16, 20	X	KR 20080036283 A (SAMSUNG ELECTRONICS CO LTD) 2008年 4月 28日 (2008 - 04 - 28) 说明书第[0014]-[0050]段, 附图1-4	1, 10-16, 20	X	CN 107369417 A (深圳市华星光电技术有限公司) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0023]-[0032]段, 附图3-4	1, 10-16, 20	A	JP 2004310100 A (SAMSUNG OLED CO LTD) 2004年 11月 4日 (2004 - 11 - 04) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 104916265 A (青岛海信电器股份有限公司) 2015年 9月 16日 (2015 - 09 - 16) 说明书第[0034]-[0113]段, 附图3-13	1, 7, 8, 10-16, 20																					
X	CN 106920524 A (深圳市华星光电技术有限公司) 2017年 7月 4日 (2017 - 07 - 04) 说明书第[0016]-[0052]段, 附图1-8	1, 10-16, 20																					
X	CN 103000119 A (京东方科技集团股份有限公司 等) 2013年 3月 27日 (2013 - 03 - 27) 说明书第[0030]-[0048]段, 附图1-4	1, 10-16, 20																					
X	KR 20080036283 A (SAMSUNG ELECTRONICS CO LTD) 2008年 4月 28日 (2008 - 04 - 28) 说明书第[0014]-[0050]段, 附图1-4	1, 10-16, 20																					
X	CN 107369417 A (深圳市华星光电技术有限公司) 2017年 11月 21日 (2017 - 11 - 21) 说明书第[0023]-[0032]段, 附图3-4	1, 10-16, 20																					
A	JP 2004310100 A (SAMSUNG OLED CO LTD) 2004年 11月 4日 (2004 - 11 - 04) 全文	1-20																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2019年 8月 27日		国际检索报告邮寄日期 2019年 9月 6日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 钟宇 电话号码 86-10-62085552																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/123358

检索报告引用的专利文件				公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104916265	A	2015年 9月 16日		CN	104916265	B	2017年 10月 20日
					WO	2017004879	A1	2017年 1月 12日
					US	2017004785	A1	2017年 1月 5日
					US	10235924	B2	2019年 3月 19日
CN	106920524	A	2017年 7月 4日		无			
CN	103000119	A	2013年 3月 27日		EP	2743911	B1	2018年 1月 3日
					US	9262981	B2	2016年 2月 16日
					US	2014160184	A1	2014年 6月 12日
					CN	103000119	B	2015年 4月 8日
					EP	2743911	A1	2014年 6月 18日
KR	20080036283	A	2008年 4月 28日		无			
CN	107369417	A	2017年 11月 21日		无			
JP	2004310100	A	2004年 11月 4日		KR	100884789	B1	2009年 2月 23日
					JP	5120581	B2	2013年 1月 16日
					KR	20040087147	A	2004年 10月 13日