

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7544965号  
(P7544965)

(45)発行日 令和6年9月3日(2024.9.3)

(24)登録日 令和6年8月26日(2024.8.26)

(51)国際特許分類 F I  
H 0 5 K 3/42 (2006.01) H 0 5 K 3/42 6 3 0 Z  
H 0 5 K 3/18 (2006.01) H 0 5 K 3/18 G

請求項の数 6 (全15頁)

(21)出願番号	特願2023-516454(P2023-516454)	(73)特許権者	000002130 住友電気工業株式会社 大阪府大阪市中央区北浜四丁目5番33号
(86)(22)出願日	令和4年4月12日(2022.4.12)	(73)特許権者	500400216 住友電工プリントサーキット株式会社 滋賀県甲賀市水口町ひのきが丘30番地
(86)国際出願番号	PCT/JP2022/017552	(74)代理人	110001195 弁理士法人深見特許事務所
(87)国際公開番号	WO2022/224866	(72)発明者	永田 真悟 大阪府大阪市中央区北浜四丁目5番33号 住友電気工業株式会社内
(87)国際公開日	令和4年10月27日(2022.10.27)	(72)発明者	酒井 将一郎 大阪府大阪市中央区北浜四丁目5番33号 住友電気工業株式会社内
審査請求日	令和5年4月10日(2023.4.10)		
(31)優先権主張番号	特願2021-72660(P2021-72660)		
(32)優先日	令和3年4月22日(2021.4.22)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 フレキシブルプリント回路基板及びフレキシブルプリント回路基板の製造方法

(57)【特許請求の範囲】

【請求項1】

第1面と、前記第1面の反対面である第2面とを有する絶縁層と、  
前記第1面上に配置されている第1配線と、  
前記第2面上に配置されている第2配線と、  
導電層とを備え、  
前記第1配線は、第1ランドを有し、  
前記第2配線は、第2ランドを有し、  
前記第1配線は、前記第1面上に配置されている第1層と、前記第1層上に配置されている第2層とを有し、  
前記第2配線は、前記第2面上に配置されている第3層と、前記第3層上に配置されている第4層とを有し、  
前記第1ランド及び前記第2ランドは、平面視において重なっており、  
前記絶縁層には、前記絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的に前記第1ランド及び前記第2ランドに重なっている貫通穴が形成されており、  
前記導電層は、前記第1ランド及び前記第2ランドに接続されるように前記貫通穴の内壁面上に直接配置されており、  
前記第2層、前記第4層及び前記導電層は、同一材料で形成されている電解めっき層であり、  
前記第1ランド及び前記第2ランドの厚さは、前記絶縁層の厚さの0.5倍以上である

、フレキシブルプリント回路基板。

【請求項 2】

前記第 1 ランド及び前記第 2 ランドの厚さは、前記絶縁層の厚さの 0.75 倍以上である、請求項 1 に記載のフレキシブルプリント回路基板。

【請求項 3】

第 1 面と、前記第 1 面の反対面である第 2 面とを有する絶縁層と、  
前記第 1 面上に配置されている第 1 配線と、  
前記第 2 面上に配置されている第 2 配線と、  
パラジウム粒子と、  
導電層とを備え、  
前記第 1 配線は、第 1 ランドを有し、  
前記第 2 配線は、第 2 ランドを有し、  
前記第 1 配線は、前記第 1 面上に配置されている第 1 層と、前記第 1 層上に配置されてい  
る第 2 層とを有し、  
前記第 2 配線は、前記第 2 面上に配置されている第 3 層と、前記第 3 層上に配置されてい  
る第 4 層とを有し、  
前記第 1 ランド及び前記第 2 ランドは、平面視において重なっており、  
前記絶縁層には、前記絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的  
に前記第 1 ランド及び前記第 2 ランドに重なっている貫通穴が形成されており、  
前記パラジウム粒子は、前記貫通穴の内壁面上に直接配置されており、  
前記導電層は、前記第 1 ランド及び前記第 2 ランドに接続されるように前記パラジウム粒  
子上に直接配置されており、  
前記第 2 層、前記第 4 層及び前記導電層は、同一材料で形成されている電解めっき層であ  
り、  
前記第 1 ランド及び前記第 2 ランドの厚さは、前記絶縁層の厚さの 0.5 倍以上である、  
フレキシブルプリント回路基板。

10

20

【請求項 4】

前記貫通穴の内径は、前記絶縁層の厚さ以上である、請求項 1 に記載のフレキシブルプリント回路基板。

【請求項 5】

前記第 1 層は、スパッタ層である、請求項 1 から請求項 4 のいずれか 1 項に記載のフレキシブルプリント回路基板。

30

【請求項 6】

絶縁層を準備する工程と、  
 第 1 ランドを有する第 1 配線及び第 2 ランドを有する第 2 配線を形成する工程とを備え、  
 前記絶縁層は、第 1 面と、前記第 1 面の反対面である第 2 面とを有し、  
 前記絶縁層には、前記絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的に前記第 1 ランド及び前記第 2 ランドに重なっている貫通穴が形成され、  
 前記第 1 配線及び前記第 2 配線を形成する工程は、前記第 1 面上に第 1 層を形成する工程と、前記第 1 層上に第 1 レジスト層を形成する工程と、前記第 1 レジスト層から露出している前記第 1 層上に第 2 層を形成する工程と、前記第 2 面上に第 3 層を形成する工程と、前記第 3 層上に第 2 レジスト層を形成する工程と、前記第 2 レジスト層から露出している前記第 3 層上に第 4 層を形成する工程とを有し、  
 前記第 2 層を形成する工程及び前記第 4 層を形成する工程は、電解めっきにより行われ、  
 前記第 2 層を形成する工程及び前記第 4 層を形成する工程では、前記貫通穴の内壁面に沿って前記第 2 層及び前記第 4 層が成長することにより、前記貫通穴の前記内壁面の直上に導電層が形成され、  
 前記第 1 レジスト層及び前記第 2 レジスト層は、前記第 2 層及び前記第 4 層が形成された後に除去され、

40

除去された前記第 1 レジスト層の下にある前記第 1 層及び除去された前記第 2 レジスト

50

層の下にある前記第 3 層は、前記第 2 層及び前記第 4 層が形成された後に、エッチングにより除去され、

前記第 1 ランド及び前記第 2 ランドの厚さは、前記絶縁層の厚さの 0.5 倍以上である、フレキシブルプリント回路基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、フレキシブルプリント回路基板及びフレキシブルプリント回路基板の製造方法に関する。本出願は、2021年4月22日に提出した日本特許出願である特願2021-072660号に基づく優先権を主張する。当該日本特許出願に記載された全ての記載内容は、参照によって本明細書に援用される。

10

【背景技術】

【0002】

例えば特開2016-35992号公報（特許文献1）には、セミアディティブ工法によりフレキシブルプリント回路基板を製造する方法が記載されている。セミアディティブ工法では、第1に、ベースフィルム上に下地金属層が形成される。第2に、下地金属層上にパターンニングされたレジスト層が形成される。第3に、レジスト層から露出している下地金属層上に導電パターンが電解めっきされる。第4に、レジスト層を除去するとともにレジスト層の下にあった下地金属層がエッチングにより除去される。

20

【先行技術文献】

【特許文献】

【0003】

【文献】特開2016-35992号公報

【発明の概要】

【0004】

本開示のフレキシブルプリント回路基板は、第1面と、第1面の反対面である第2面とを有する絶縁層と、第1面上に配置されている第1配線と、第2面上に配置されている第2配線と、導電層とを備えている。第1配線は、第1ランドを有する。第2配線は、第2ランドを有する。第1配線は、第1面上に配置されている第1層と、第1層上に配置されている第2層とを有する。第2配線は、第2面上に配置されている第3層と、第3層上に配置されている第4層とを有する。第1ランド及び第2ランドは、平面視において重なっている。絶縁層には、絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的に第1ランド及び第2ランドに重なっている貫通穴が形成されている。導電層は、第1ランド及び第2ランドに接続されるように貫通穴の内壁面上に配置されている。第2層、第4層及び導電層は、同一材料で形成されている電解めっき層である。第1ランド及び第2ランドの厚さは、絶縁層の厚さの0.5倍以上である。

30

【図面の簡単な説明】

【0005】

【図1】図1は、フレキシブルプリント回路基板100の平面図である。

【図2】図2は、図1のII-IIにおける断面図である。

40

【図3】図3は、フレキシブルプリント回路基板100の製造方法の工程図である。

【図4】図4は、スパッタリング工程S21が行われた後におけるフレキシブルプリント回路基板100の断面図である。

【図5】図5は、貫通穴形成工程S22が行われた後におけるフレキシブルプリント回路基板100の断面図である。

【図6】図6は、レジスト層形成工程S23が行われた後におけるフレキシブルプリント回路基板100の断面図である。

【図7】図7は、電解めっき工程S24が行われた後におけるフレキシブルプリント回路基板100の断面図である。

【図8】図8は、電解めっき工程S24が行われている途中におけるフレキシブルプリン

50

ト回路基板 100 の断面図である。

【図 9】図 9 は、レジスト除去工程 S 2 5 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。

【図 10】図 10 は、フレキシブルプリント回路基板 100 A の断面図である。

【図 11】図 11 は、無電解めっき層 60 近傍におけるフレキシブルプリント回路基板 100 A の断面図である。

【図 12】図 12 は、内径 D が厚さ T 1 よりも小さい場合における電解めっき工程 S 2 4 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。

【図 13】図 13 は、フレキシブルプリント回路基板 100 B の断面図である。

【発明を実施するための形態】

【0006】

[本開示が解決しようとする課題]

ベースフィルムの表面上に配置されている配線とベースフィルムの裏面上に配置されている配線とを接続するためには、ベースフィルムに貫通穴を形成するとともに、貫通穴の内壁面上にベースフィルムの表面上に配置されている配線とベースフィルムの裏面上に配置されている配線とを接続する導電層を形成することになる。貫通穴の内壁面上に導電層を導電パターンとともに電解めっきで形成するために、レジスト層を形成する前に、貫通穴の内壁面上に導電化処理が行われる。導電化処理は、貫通穴の内壁面上に無電解めっき層を形成することにより行われる。

【0007】

上記のような工程が行われる結果、レジスト層の下には、下地金属層のみならず、無電解めっき層が存在することになる。そのため、レジスト層を除去した後のエッチングにより長い時間が必要になり、配線のアンダーカットが大きくなるおそれがある。

【0008】

本開示は、上記のような従来技術の問題点に鑑みてなされたものである。より具体的には、本開示は、配線のアンダーカットを抑制可能なフレキシブルプリント回路基板を提供するものである。

【0009】

[本開示の効果]

本開示のフレキシブルプリント回路基板によると、配線のアンダーカットを抑制可能である。

【0010】

[本開示の実施形態の説明]

まず、本開示の実施形態を列記して説明する。

【0011】

(1) 一実施形態に係るフレキシブルプリント回路基板は、第 1 面と、第 1 面の反対面である第 2 面とを有する絶縁層と、第 1 面上に配置されている第 1 配線と、第 2 面上に配置されている第 2 配線と、導電層とを備えている。第 1 配線は、第 1 ランドを有する。第 2 配線は、第 2 ランドを有する。第 1 配線は、第 1 面上に配置されている第 1 層と、第 1 層上に配置されている第 2 層とを有する。第 2 配線は、第 2 面上に配置されている第 3 層と、第 3 層上に配置されている第 4 層とを有する。第 1 ランド及び第 2 ランドは、平面視において重なっている。絶縁層には、絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的に第 1 ランド及び第 2 ランドに重なっている貫通穴が形成されている。導電層は、第 1 ランド及び第 2 ランドに接続されるように貫通穴の内壁面上に配置されている。第 2 層、第 4 層及び導電層は、同一材料で形成されている電解めっき層である。第 1 ランド及び第 2 ランドの厚さは、絶縁層の厚さの 0.5 倍以上である。

【0012】

上記(1)のフレキシブルプリント回路基板によると、配線のアンダーカットを抑制可能である。

【0013】

10

20

30

40

50

(2) 上記(1)のフレキシブルプリント回路基板では、第1ランド及び第2ランドの厚さが、絶縁層の厚さの0.75倍以上であってもよい。

【0014】

上記(2)のフレキシブルプリント回路基板によると、導電層の信頼性を高めることができる。

【0015】

(3) 上記(1)又は(2)のフレキシブルプリント回路基板では、貫通穴の内壁面と導電層との間にパラジウム粒子が分散していてもよい。

【0016】

上記(3)によると、導電層中にボイドが発生することを抑制できる。

10

(4) 上記(1)から(3)のフレキシブルプリント回路基板では、貫通穴の内径が絶縁層の厚さ以上であってもよい。

【0017】

(5) 上記(1)から(4)のフレキシブルプリント回路基板では、第1層がスパッタ層であってもよい。

【0018】

(6) 一実施形態に係るフレキシブルプリント回路基板の製造方法は、絶縁層を準備する工程と、第1ランドを有する第1配線及び第2ランドを有する第2配線を形成する工程とを備えている。絶縁層は、第1面と、第1面の反対面である第2面とを有する。絶縁層には、絶縁層を厚さ方向に貫通し、かつ平面視において少なくとも部分的に第1ランド及び第2ランドに重なっている貫通穴が形成される。第1配線及び第2配線を形成する工程は、第1面上に第1層を形成する工程と、第1層上に第1レジスト層を形成する工程と、第1レジスト層から露出している第1層上に第2層を形成する工程と、第2面上に第3層を形成する工程と、第3層上に第2レジスト層を形成する工程と、第2レジスト層から露出している第3層上に第4層を形成する工程とを有する。第2層を形成する工程及び第4層を形成する工程は、電解めっきにより行われる。第2層を形成する工程及び第4層を形成する工程では、貫通穴の内壁面に沿って第2層及び第4層が成長することにより貫通穴の内壁面上に導電層が形成される。第1レジスト層及び第2レジスト層は、第2層及び第4層が形成された後に除去される。除去された第1レジスト層の下にある第1層及び除去された第2レジスト層の下にある第3層は、第2層及び第4層が形成された後に、エッチングにより除去される。第1ランド及び第2ランドの厚さは、絶縁層の厚さの0.5倍以上である。

20

【0019】

上記(6)のフレキシブルプリント回路基板の製造方法によると、配線のアンダーカットを抑制することができる。

【0020】

[本開示の実施形態の詳細]

次に、本開示の実施形態の詳細を、図面を参照しながら説明する。以下の図面では、同一又は相当する部分に同一の参照符号を付し、重複する説明は繰り返さないものとする。

【0021】

(実施形態に係るフレキシブルプリント回路基板の構成)

以下に、実施形態に係るフレキシブルプリント回路基板(「フレキシブルプリント回路基板100」とする)の構成を説明する。

40

【0022】

図1は、フレキシブルプリント回路基板100の平面図である。図2は、図1のII-IIにおける断面図である。図1及び図2に示されるように、フレキシブルプリント回路基板100は、絶縁層10と、第1配線20と、第2配線30と、導電層40とを有している。

【0023】

絶縁層10は、電気絶縁性及び可撓性を有する材料により形成されている。絶縁層10

50

を構成している材料の具体例としては、ポリイミド、ポリエチレンテレフタレート及びフッ素樹脂が挙げられる。絶縁層10は、第1面10aと、第2面10bとを有している。第1面10a及び第2面10bは、絶縁層10の厚さ方向における端面である。第2面10bは、第1面10aの反対面である。絶縁層10の厚さを、厚さT1とする。厚さT1は、例えば、5 $\mu$ m以上100 $\mu$ m以下である。

【0024】

第1配線20は、第1面10a上に配置されている。第1配線20は、第1ランド20aを有している。第1ランド20aは、例えば、第1配線20の端部にある。第1ランド20aは、例えば、平面視において矩形形状である。第1ランド20aの厚さを、厚さT2とする。厚さT2は、厚さT1の0.5倍以上である。厚さT2は、厚さT1の0.75倍以上であってもよい。厚さT2は、厚さT1の1.0倍以上であってもよい。厚さT2は、厚さT1の2.0倍以下であってもよい。厚さT2は、厚さT1の4.0倍以下であってもよく、厚さT1の6.0倍以下であってもよい。厚さT2は、後述する内径Dの0.5倍未満であってもよい。

10

【0025】

第1配線20は、第1層21と、第2層22とを有している。第1層21は、例えば、銅(Cu)により形成されている。第1層21は、例えば、スパッタ層(スパッタリングにより形成された層)である。第2層22は、例えば、銅により形成されている。第2層22は、電解めっき層(電解めっきにより形成された層)である。第2層22は、第1層21上に配置されている。第1層21の厚さは、第2層22の厚さよりも小さい。

20

【0026】

第2配線30は、第2面10b上に配置されている。第2配線30は、第2ランド30aを有している。第2ランド30aは、例えば、第2配線30の端部にある。第2ランド30aは、例えば、平面視において矩形形状である。第2ランド30aは、平面視において、第1ランド20aと重なっている。第1ランド20a及び第2ランド30aは、平面視において、互いに同一の形状及び同一の大きさであってもよい。第1ランド20a及び第2ランド30aは、平面視において、互いに異なる形状又は異なる大きさであってもよい。第2ランド30aの厚さを、厚さT3とする。厚さT3は、厚さT1の0.5倍以上である。厚さT3は、厚さT1の0.75倍以上である。厚さT3は、厚さT1の1.0倍以上であってもよい。厚さT3は、厚さT1の2.0倍以下であってもよい。厚さT3は、厚さT1の4.0倍以下であってもよく、厚さT1の6.0倍以下であってもよい。厚さT3は、後述する内径Dの0.5倍未満であってもよい。

30

【0027】

第2配線30は、第3層31と、第4層32とを有している。第3層31は、例えば、銅により形成されている。第3層31は、例えば、スパッタ層である。第4層32は、例えば銅により形成されている。第4層32は、電解めっき層である。すなわち、第4層32は、第2層22と同一材料により形成されている電解めっき層である。第4層32は、第3層31上に配置されている。第3層31の厚さは、第4層32の厚さよりも小さい。

【0028】

絶縁層10には、貫通穴10cが形成されている。貫通穴10cは、厚さ方向に沿って絶縁層10を貫通している。貫通穴10cは、平面視において、第1ランド20a及び第2ランド30aに重なっている。貫通穴10cは、平面視において、第1ランド20a及び第2ランド30aに部分的に重なっていてもよい。貫通穴10cの内径を、内径Dとする。内径Dは、厚さT1以上である。

40

【0029】

導電層40は、貫通穴10cの内壁面上に配置されている。導電層40は、第1ランド20a及び第2ランド30aに接続されている。これにより、第1ランド20a及び第2ランド30aが、互いに導通している。導電層40は、例えば銅により形成されている。導電層40は、電解めっき層である。すなわち、導電層40は、第2層22及び第4層32と同一材料により形成されている電解めっき層である。貫通穴10cの内壁面上に配置

50

されている導電層 40 は、1 層構造であってもよい。

【0030】

(実施形態に係るフレキシブルプリント回路基板の製造方法)

以下に、フレキシブルプリント回路基板 100 の製造方法を説明する。

【0031】

図 3 は、フレキシブルプリント回路基板 100 の製造方法の工程図である。図 3 に示されるように、フレキシブルプリント回路基板 100 の製造方法は、準備工程 S1 と、配線形成工程 S2 とを有している。配線形成工程 S2 は、準備工程 S1 の後に行われる。

【0032】

準備工程 S1 では、絶縁層 10 が準備される。準備工程 S1 で準備される絶縁層 10 には、貫通穴 10c が形成されていない。配線形成工程 S2 は、スパッタリング工程 S21 と、貫通穴形成工程 S22 と、レジスト層形成工程 S23 と、電解めっき工程 S24 と、レジスト除去工程 S25 と、エッチング工程 S26 とを有している。

10

【0033】

貫通穴形成工程 S22 は、スパッタリング工程 S21 の後に行われる。レジスト層形成工程 S23 は、貫通穴形成工程 S22 の後に行われる。電解めっき工程 S24 は、レジスト層形成工程 S23 の後に行われる。レジスト除去工程 S25 は、電解めっき工程 S24 の後に行われる。エッチング工程 S26 は、レジスト除去工程 S25 の後に行われる。

【0034】

図 4 は、スパッタリング工程 S21 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。図 4 に示されるように、スパッタリング工程 S21 では、スパッタリングが行われることにより、第 1 面 10a 上に第 1 層 21 が形成されるとともに、第 2 面 10b 上に第 3 層 31 が形成される。

20

【0035】

図 5 は、貫通穴形成工程 S22 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。図 5 に示されるように、貫通穴形成工程 S22 では、貫通穴 10c の形成が行われる。貫通穴 10c は、例えば、レーザー加工又はドリル等を用いた機械加工により形成される。

【0036】

図 6 は、レジスト層形成工程 S23 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。図 6 に示されるように、レジスト層形成工程 S23 では、第 1 層 21 上及び第 3 層 31 上に、レジスト層 50 が形成される。レジスト層 50 の形成においては、第 1 に、レジスト層 50 を構成する感光性の有機材料が成膜される。第 2 に、成膜されたレジスト層 50 を構成する感光性の有機材料に対して露光及び現像が行われる。これにより、パターンニングがされたレジスト層 50 が、第 1 層 21 上及び第 3 層 31 上に形成される。

30

【0037】

図 7 は、電解めっき工程 S24 が行われた後におけるフレキシブルプリント回路基板 100 の断面図である。図 7 に示されるように、電解めっき工程 S24 では、フレキシブルプリント回路基板 100 がめっき液中に浸漬されるとともに、第 1 層 21 及び第 3 層 31 が通電される。これにより、レジスト層 50 から露出している第 1 層 21 上に第 2 層 22 が電解めっきされ、レジスト層 50 から露出している第 3 層 31 上に第 4 層 32 が電解めっきされる。

40

【0038】

図 8 は、電解めっき工程 S24 が行われている途中におけるフレキシブルプリント回路基板 100 の断面図である。図 8 に示されるように、厚さ T2 及び厚さ T3 が厚さ T1 の 0.5 倍以上である場合、電解めっき工程 S24 が行われている際に、第 2 層 22 は、貫通穴 10c の内壁面に沿って第 1 面 10a から第 2 面 10b に向かう方向にも成長する。また、この場合、電解めっき工程 S24 が行われている際に、第 4 層 32 は、貫通穴 10c の内壁面に沿って第 2 面 10b から第 1 面 10a に向かう方向にも成長する。貫通穴 1

50

0 c の内壁面に沿って成長した第 2 層 2 2 及び第 4 層 3 2 が一体化されることにより、導電層 4 0 となる。

【 0 0 3 9 】

図 9 は、レジスト除去工程 S 2 5 が行われた後におけるフレキシブルプリント回路基板 1 0 0 の断面図である。図 9 に示されるように、レジスト除去工程 S 2 5 では、レジスト層 5 0 の除去が行われる。エッチング工程 S 2 6 では、除去されたレジスト層 5 0 の下にあった第 1 層 2 1 及び第 3 層 3 1 が、エッチングにより除去される。このエッチングは、ウェットエッチング又はドライエッチングにより行われる。以上により、図 1 及び図 2 に示される構造のフレキシブルプリント回路基板 1 0 0 が製造される。

【 0 0 4 0 】

(実施形態に係るフレキシブルプリント回路基板の効果)

以下に、フレキシブルプリント回路基板 1 0 0 の効果を、比較例に係るフレキシブルプリント回路基板(「フレキシブルプリント回路基板 1 0 0 A」とする)と比較しながら説明する。

【 0 0 4 1 】

図 1 0 は、フレキシブルプリント回路基板 1 0 0 A の断面図である。図 1 0 に示されるように、フレキシブルプリント回路基板 1 0 0 A は、さらに、無電解めっき層 6 0 を有している。無電解めっき層 6 0 は、第 1 層 2 1 と第 2 層 2 2 との間、第 3 層 3 1 と第 4 層 3 2 との間及び貫通穴 1 0 c の内壁面と導電層 4 0 との間に配置されている。

【 0 0 4 2 】

その他の点に関して、フレキシブルプリント回路基板 1 0 0 A は、フレキシブルプリント回路基板 1 0 0 と共通している。なお、無電解めっき層 6 0 は、貫通穴形成工程 S 2 2 が行われた後であってレジスト層形成工程 S 2 3 が行われる前に形成される。

【 0 0 4 3 】

図 1 1 は、無電解めっき層 6 0 近傍におけるフレキシブルプリント回路基板 1 0 0 A の断面図である。エッチング工程 S 2 6 において第 1 層 2 1 (第 3 層 3 1)に加えて無電解めっき層 6 0 も除去する必要があるため、フレキシブルプリント回路基板 1 0 0 A では、エッチング工程 S 2 6 に要する時間が長くなる。また、フレキシブルプリント回路基板 1 0 0 A では、第 1 層 2 1 (第 3 層 3 1)と無電解めっき層 6 0 との界面において、エッチングが進行しやすい。そのため、フレキシブルプリント回路基板 1 0 0 A では、図 1 1 に示されるように、第 2 層 2 2 (第 4 層 3 2)の下にアンダーカットが生じやすい。第 1 配線 2 0 のアンダーカットとは、第 1 配線 2 0 の底部にある第 1 層 2 1、第 2 層 2 2 及び無電解めっき層 6 0 の少なくともいずれか又はこれらの層の間の界面の少なくともいずれかが第 1 配線 2 0 の上部と比較して過剰にエッチングされることより第 1 配線 2 0 の底部が凹状になる現象をいう。同様に、第 2 配線 3 0 のアンダーカットとは、第 2 配線 3 0 の底部にある第 3 層 3 1、第 4 層 3 2 及び無電解めっき層 6 0 の少なくともいずれか又はこれらの層の間の界面の少なくともいずれかが第 2 配線 3 0 の上部と比較して過剰にエッチングされることより第 2 配線 3 0 の底部が凹状になる現象をいう。

【 0 0 4 4 】

他方で、フレキシブルプリント回路基板 1 0 0 では、無電解めっき層 6 0 が形成されていないため、エッチング工程 S 2 6 に要する時間が短くなるとともに、第 1 層 2 1 と無電解めっき層 6 0 との界面が存在しない。そのため、フレキシブルプリント回路基板 1 0 0 によると、第 2 層 2 2 及び第 4 層 3 2 の下にアンダーカットが生じることが抑制される。

【 0 0 4 5 】

図 1 2 は、内径 D が厚さ T 1 よりも小さい場合における電解めっき工程 S 2 4 が行われた後におけるフレキシブルプリント回路基板 1 0 0 の断面図である。図 1 2 に示されるように、内径 D が厚さ T 1 より小さい場合には、電解めっき工程 S 2 4 において、第 2 層 2 2 及び第 4 層 3 2 が貫通穴 1 0 c の内壁面に沿って成長せず、貫通穴 1 0 c を跨いでしまうことがある。内径 D が厚さ T 1 以上である場合には、第 2 層 2 2 及び第 4 層 3 2 が貫通穴 1 0 c の内壁面に沿って成長しやすくなり、導電層 4 0 により第 1 ランド 2 0 a と第 2

10

20

30

40

50

ランド30aとの間の電氣的接続を確保しやすくなる。

【0046】

厚さT2及び厚さT3が厚さT1の1倍以上である場合、貫通穴10cの内壁面上における導電層40のピール強度を高めることができる。厚さT2及び厚さT3が厚さT1の2.0倍以下、4.0倍以下又は6.0倍以下の場合、貫通穴10cの内壁面上における導電層40のピール強度を高めることができる。厚さT2及び厚さT3が内径Dの0.5倍未満である場合、貫通穴10c内の一部が導電層40で埋まり、ボイドが発生することが抑制される。

【0047】

(実施例)

導電層40の信頼性を評価するために、フレキシブルプリント回路基板100に対してヒートショック試験を行った。ヒートショック試験では、厚さT1、厚さT2及び厚さT3を変化させた。内径Dは、100μmで一定とされた。ヒートショック試験は、30分間で温度を-40から130の範囲内で変化させることを1サイクルとし、これを1000サイクル繰り返した。

【0048】

ヒートショック試験では、上記の熱サイクルが加わる前及び上記の熱サイクルが1000サイクル加わった後に、第1ランド20aと第2ランド30aとの間の電気抵抗値(すなわち、導電層40の電気抵抗値)が測定された。ヒートショック試験では、サンプル毎に1000000か所の導電層40について電気抵抗値が測定された。

【0049】

ヒートショック試験では、上記の熱サイクルが1000サイクル加わった後に第1ランド20aと第2ランド30aとの間の電気抵抗値が初期値の±5パーセントの範囲内にある場合に「A」と評価された。また、上記の熱サイクルが加わる前から第1ランド20aと第2ランド30aとの間で電氣的接続がなされていない場合に「C」と評価された。

【0050】

さらに、上記の熱サイクルが加わる前では第1ランド20aと第2ランド30aとの間で電氣的接続がなされているが、上記の熱サイクルが1000サイクル加わった後に第1ランド20aと第2ランド30aとの間の電気抵抗値が初期値の±5パーセントの範囲外となった場合に、「B」と評価された。

【0051】

【表1】

表1

		厚さT1(μm)				
		5	12.5	25	50	100
厚さT2, 厚さT3 (μm)	5	A	C	C	C	C
	8	A	B	C	C	C
	12.5	A	A	B	C	C
	20	A	A	A	C	C
	30	A	A	A	B	C
	40	A	A	A	A	C
	50	A	A	A	A	B
	75	A	A	A	A	A
	100	A	A	A	A	A

【0052】

表1に示されるように、厚さT2及び厚さT3が厚さT1の0.5倍未満である場合には、ヒートショック試験の結果は、全てCであった。他方で、厚さT2及び厚さT3が厚さT1の0.5倍以上である場合には、ヒートショック試験の結果は、全てB以上であった。このことから、厚さT2及び厚さT3が厚さT1の0.5倍以上であるとの条件が満たされることにより、導電層40が貫通穴10cの内壁面上に適正に形成され、第1ラン

10

20

30

40

50

ド 2 0 a と第 2 ランド 3 0 a との間の電氣的接続がなされることが、明らかになった。

【 0 0 5 3 】

また、厚さ T 2 及び厚さ T 3 が厚さ T 1 の 0 . 7 5 倍以上である場合、ヒートショック試験の結果は、全て A であった。このことから、厚さ T 2 及び厚さ T 3 が厚さ T 1 の 0 . 7 5 倍以上とすることにより導電層 4 0 のヒートショックに対する信頼性が改善されることが、明らかになった。

【 0 0 5 4 】

( 変形例 )

以下に、変形例に係るフレキシブルプリント回路基板 1 0 0 ( 「フレキシブルプリント回路基板 1 0 0 B 」 とする ) を説明する。ここでは、フレキシブルプリント回路基板 1 0 0 と異なる点を主に説明し、重複する説明は繰り返さないものとする。

10

【 0 0 5 5 】

図 1 3 は、フレキシブルプリント回路基板 1 0 0 B の断面図である。図 1 3 に示されるように、フレキシブルプリント回路基板 1 0 0 B は、パラジウム粒子 7 0 をさらに有している。パラジウム粒子 7 0 は、貫通穴 1 0 c の内壁面と導電層 4 0 との間に分散されている。その他の点に関して、フレキシブルプリント回路基板 1 0 0 A は、フレキシブルプリント回路基板 1 0 0 と共通している。なお、パラジウム粒子 7 0 は、貫通穴形成工程 S 2 2 が行われた後であってレジスト層形成工程 S 2 3 が行われる前に貫通穴 1 0 c の内壁面上に配置される。

【 0 0 5 6 】

20

フレキシブルプリント回路基板 1 0 0 では、第 2 層 2 2 が貫通穴 1 0 c の内壁面に沿って第 1 面 1 0 a から第 2 面 1 0 b 側に向かって成長するとともに、第 4 層 3 2 が貫通穴 1 0 c の内壁面に沿って第 2 面 1 0 b から第 1 面 1 0 a 側に向かって成長することにより導電層 4 0 が形成されるため、第 1 面 1 0 a から第 2 面 1 0 b 側に向かって成長してきた第 2 層 2 2 と第 2 面 1 0 b から第 1 面 1 0 a 側に向かって成長してきた第 4 層 3 2 とが接触する部分の近傍に、ボイドが発生することがある。

【 0 0 5 7 】

他方で、フレキシブルプリント回路基板 1 0 0 B では、第 1 面 1 0 a から第 2 面 1 0 b 側に向かう第 2 層 2 2 の成長及び第 2 面 1 0 b から第 1 面 1 0 a 側に向かう第 4 層 3 2 の成長に加え、パラジウム粒子 7 0 を核とする貫通穴 1 0 c の内壁面上での電解めっき層の成長も、導電層 4 0 の形成に寄与する。そのため、フレキシブルプリント回路基板 1 0 0 B によると、上記のようなボイドが導電層 4 0 中に発生することが抑制される。

30

【 0 0 5 8 】

今回開示された実施形態は全ての点で例示であって、制限的なものではないと考えられるべきである。本開示の範囲は上記した実施形態ではなく請求の範囲によって示され、請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。

【 符号の説明 】

【 0 0 5 9 】

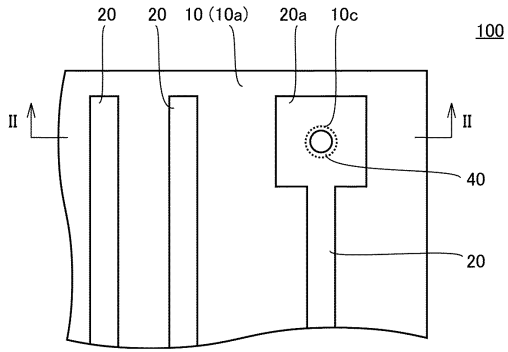
1 0 絶縁層、1 0 a 第 1 面、1 0 b 第 2 面、1 0 c 貫通穴、2 0 第 1 配線、2 0 a 第 1 ランド、2 1 第 1 層、2 2 第 2 層、3 0 第 2 配線、3 0 a 第 2 ランド、3 1 第 3 層、3 2 第 4 層、4 0 導電層、5 0 レジスト層、6 0 無電解めっき層、7 0 パラジウム粒子、1 0 0 , 1 0 0 A , 1 0 0 B フレキシブルプリント回路基板、D 内径、S 1 準備工程、S 2 配線形成工程、S 2 1 スパッタリング工程、S 2 2 貫通穴形成工程、S 2 3 レジスト層形成工程、S 2 4 電解めっき工程、S 2 5 レジスト除去工程、S 2 6 エッチング工程、T 1 , T 2 , T 3 厚さ。

40

【図面】

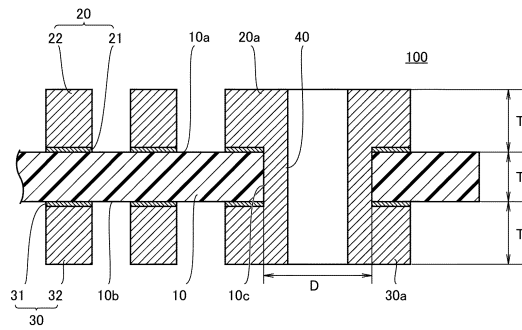
【図 1】

FIG. 1



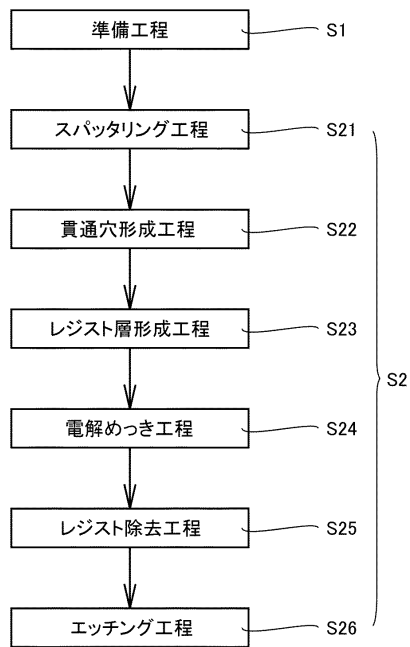
【図 2】

FIG. 2



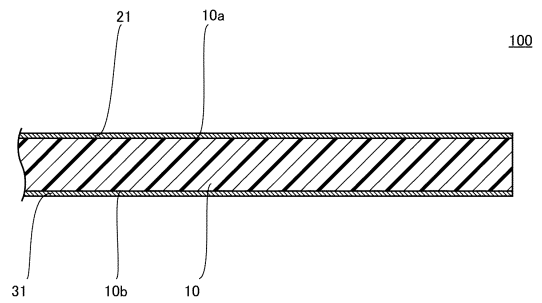
【図 3】

FIG. 3



【図 4】

FIG. 4



10

20

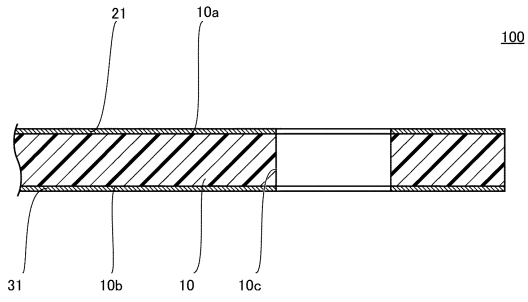
30

40

50

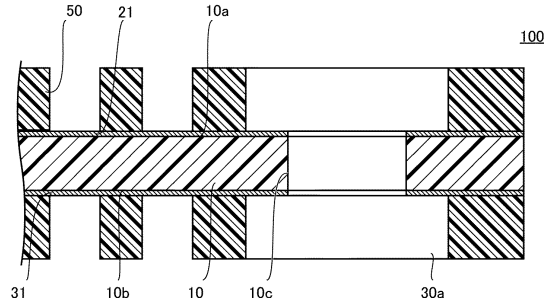
【 図 5 】

FIG. 5



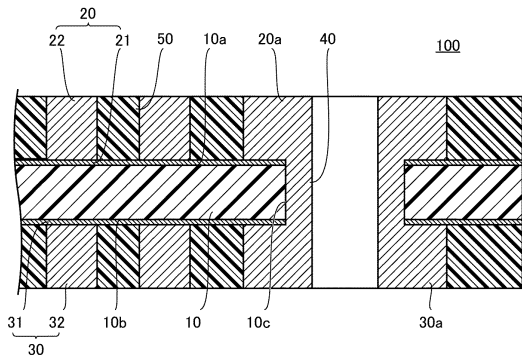
【 図 6 】

FIG. 6



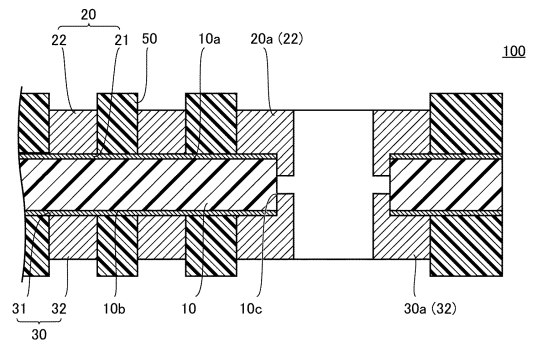
【 図 7 】

FIG. 7



【 図 8 】

FIG. 8



10

20

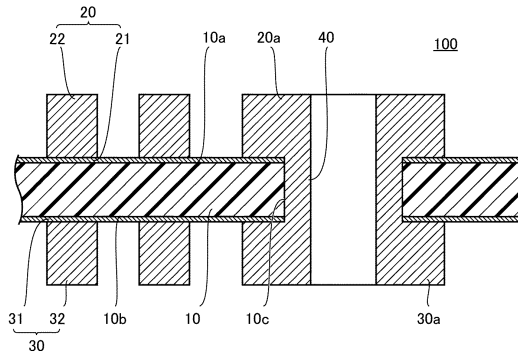
30

40

50

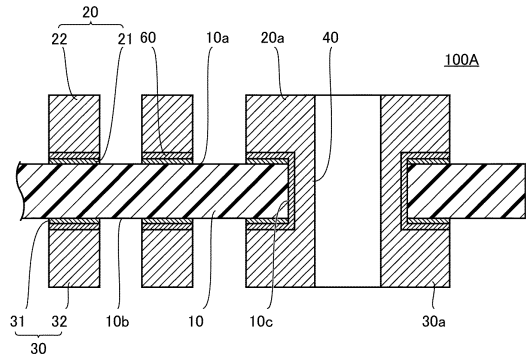
【 図 9 】

FIG. 9



【 図 1 0 】

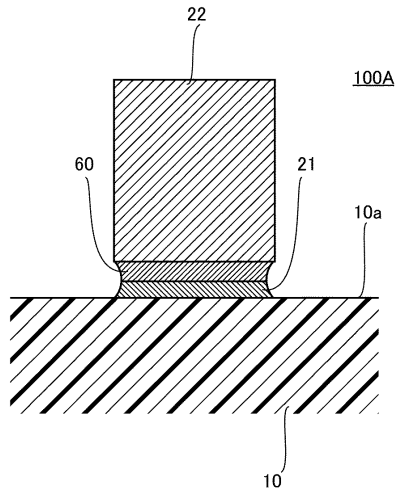
FIG. 10



10

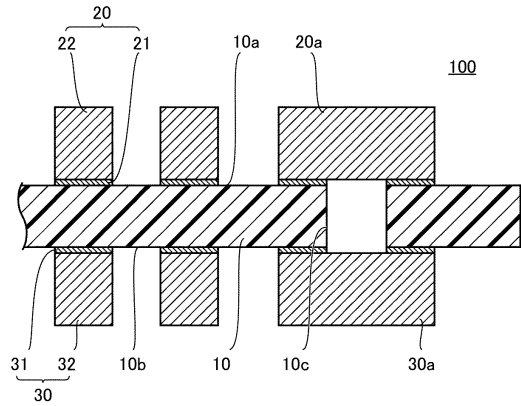
【 図 1 1 】

FIG. 11



【 図 1 2 】

FIG. 12



20

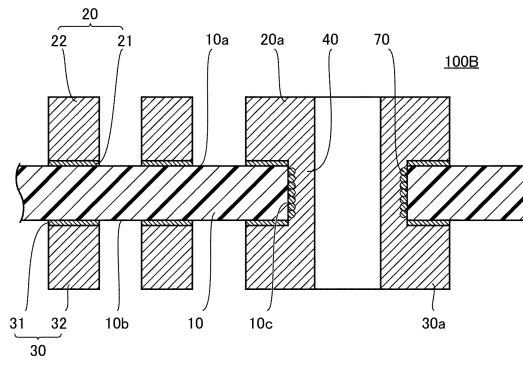
30

40

50

【 図 13 】

FIG. 13



10

20

30

40

50

## フロントページの続き

- (72)発明者 佐藤 大介  
滋賀県甲賀市水口町ひのきが丘30番地 住友電工プリントサーキット株式会社内
- (72)発明者 本村 隼一  
滋賀県甲賀市水口町ひのきが丘30番地 住友電工プリントサーキット株式会社内
- 審査官 齊藤 健一
- (56)参考文献 韓国特許第10-1555014(KR, B1)  
中国特許出願公開第102686052(CN, A)  
特表2018-526774(JP, A)  
特開2013-149871(JP, A)  
特開昭56-86964(JP, A)
- (58)調査した分野 (Int.Cl., DB名)  
H05K 1/00 3/46