



등록특허 10-2438577



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2022년08월30일

(11) 등록번호 10-2438577

(24) 등록일자 2022년08월26일

(51) 국제특허분류(Int. Cl.)

C23C 16/56 (2006.01) C23C 16/04 (2006.01)

C23C 16/40 (2006.01)

(52) CPC특허분류

C23C 16/56 (2013.01)

C23C 16/045 (2013.01)

(21) 출원번호 10-2017-7021938

(22) 출원일자(국제) 2015년12월15일

심사청구일자 2020년12월02일

(85) 번역문제출일자 2017년08월04일

(65) 공개번호 10-2017-0101997

(43) 공개일자 2017년09월06일

(86) 국제출원번호 PCT/US2015/065846

(87) 국제공개번호 WO 2016/111815

국제공개일자 2016년07월14일

(30) 우선권주장

62/100,888 2015년01월07일 미국(US)

14/635,589 2015년03월02일 미국(US)

(56) 선행기술조사문현

US20050191828 A1

US20110241184 A1

JP2008263097 A

JP2002083810 A

(73) 특허권자

어플라이드 머티어리얼스, 인코포레이티드

미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050

(72) 발명자

네마니, 스리니바스 디.

미국 94087 캘리포니아 써니베일 편 럿지 코트 504

챈, 에리카

미국 95014 캘리포니아 쿠퍼티노 미라몬트 로드 10889

(뒷면에 계속)

(74) 대리인

특허법인 남엔남

전체 청구항 수 : 총 14 항

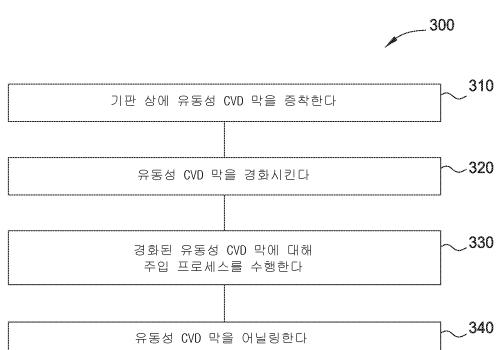
심사관 : 최종운

(54) 발명의 명칭 고 품질 FCVD 막들을 위한 진보된 프로세스 플로우

(57) 요약

본원에서 설명되는 실시예들은 고 종횡비 갑 충전 애플리케이션들에 대해 적합한 유동성 화학 기상 증착(FCVD) 막들을 형성하기 위한 방법들에 관한 것이다. 설명되는 다양한 프로세스 플로우들은 유전체 막 밀도 및 재료 조성을 개선하기 위하여, 증착된 FCVD 막을 처리하기 위해 활용되는 이온 주입 프로세스들을 포함한다. 이온 주입 프로세스들, 경화 프로세스들, 및 어닐링 프로세스들이, 디바이스 재료들의 씨멀 버짓 내의 온도들에서 개선된 밀도들을 갖는 유전체 막들을 형성하기 위해, 다양한 시퀀스 조합들로 활용될 수 있다. 개선된 막 품질 특성들은 통상적인 FCVD 막 형성 프로세스들과 비교하여 감소된 막 응력 및 감소된 막 수축을 포함한다.

대 표 도 - 도3



(52) CPC특허분류

C23C 16/401 (2013.01)

(72) 발명자

고데트, 류도박

미국 94086 캘리포니아 써니베일 워싱턴 애비뉴
299더블유

수예, 준

미국 95132 캘리포니아 새너제이 시에라 빌리지 플
레이스 1248

이예, 엘리 와이.

미국 95138 캘리포니아 새너제이 피스토야 웨이
5888

명세서

청구범위

청구항 1

유동성 화학 기상 증착 막을 형성하기 위한 방법으로서,

0.5 Torr 내지 10 Torr의 압력에서 섭씨 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유 전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계;

이온 주입 프로세스에서 산소 이온들에 상기 유전체 막을 노출시킴으로써, 상기 기판으로부터 질소 및 수소 재료들을 아웃가스(outgassing)하는 단계;

상기 유전체 막을 경화시키기 위해, 산소 라디칼들에 상기 유전체 막을 노출시키는 단계; 및

섭씨 500 도 미만의 온도에서 수증기에 상기 유전체 막을 노출시킴으로써, 상기 유전체 막을 어닐링하는 단계를 순차적으로 포함하는,

유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 2

제 1 항에 있어서,

상기 이온 주입 프로세스는 상기 프로세싱 챔버에서 인-시튜(in-situ)로 수행되는,

유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 3

제 2 항에 있어서,

상기 이온 주입 프로세스는 섭씨 500 도 미만의 온도에서 수행되는,

유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 4

제 1 항에 있어서,

상기 산소 라디칼들은 오존 전구체를 여기시킴으로써 형성되는,

유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 5

삭제

청구항 6

유동성 화학 기상 증착 막을 형성하기 위한 방법으로서,

0.5 Torr 내지 10 Torr의 압력에서 섭씨 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유 전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계;

상기 유전체 막을 경화시키기 위해, 산소 라디칼들에 상기 유전체 막을 노출시키는 단계;

이온 주입 프로세스에서 산소 이온들에 상기 유전체 막을 노출시킴으로써, 상기 기판으로부터 질소 및 수소 재료들을 아웃가스하는 단계; 및

섭씨 500 도 미만의 온도에서 수증기에 상기 유전체 막을 노출시킴으로써, 상기 유전체 막을 어닐링하는 단계

를 순차적으로 포함하는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 7

제 6 항에 있어서,
상기 이온 주입 프로세스는 상기 프로세싱 챔버에서 인-시튜로 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 8

제 7 항에 있어서,
상기 이온 주입 프로세스는 섭씨 500 도 미만의 온도에서 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 9

제 6 항에 있어서,
상기 이온 주입 프로세스는 상기 프로세싱 챔버와 별개인 이온 주입 챔버에서 엑스-시튜(ex-situ)로 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 10

제 9 항에 있어서,
상기 기판은, 진공을 파괴(breaking)시키지 않으면서, 상기 프로세싱 챔버로부터 상기 이온 주입 챔버로 이송되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 11

제 10 항에 있어서,
상기 이온 주입 프로세스는 섭씨 500 도 미만의 온도에서 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 12

유동성 화학 기상 증착 막을 형성하기 위한 방법으로서,
0.5 Torr 내지 10 Torr의 압력에서 섭씨 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유
전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계;
상기 유전체 막을 경화시키기 위해, 산소 라디칼들에 상기 유전체 막을 노출시키는 단계;
섭씨 500 도 미만의 온도에서 수증기에 상기 유전체 막을 노출시킴으로써, 상기 유전체 막을 어닐링하는 단계;
및
이온 주입 프로세스에서 산소 이온들에 상기 유전체 막을 노출시킴으로써, 상기 기판으로부터 질소 및 수소 재
료들을 아웃캐싱하는 단계
를 순차적으로 포함하는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 13

제 12 항에 있어서,

상기 이온 주입 프로세스는 상기 프로세싱 챔버와 별개인 이온 주입 챔버에서 엑스-시튜로 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 14

제 13 항에 있어서,

상기 기판은, 진공을 파괴시키지 않으면서, 상기 프로세싱 챔버로부터 상기 이온 주입 챔버로 이송되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

청구항 15

제 14 항에 있어서,

상기 이온 주입 프로세스는 섭씨 500 도 미만의 온도에서 수행되는,
유동성 화학 기상 증착 막을 형성하기 위한 방법.

발명의 설명

기술 분야

[0001] 본 개시내용의 실시예들은 일반적으로, 기판 상에 유전체 재료들을 형성하는 방법들에 관한 것이다. 더 구체적으로, 본원에서 제공되는 실시예들은 고 품질 유동성 화학 기상 증착(FCVD) 막들을 형성하기 위한 프로세스 플로우(process flow)에 관한 것이다.

배경 기술

[0002] 반도체 프로세싱에서, 디바이스들은 피처(feature) 치수들이 지속적으로 감소되면서 제조되고 있다. 종종, 그러한 진보된 기술 노드들에서 디바이스들을 제조하기 위해 활용되는 피처들은 고 종횡비 구조들을 포함하고, 종종, 고 종횡비 구조들 사이의 캡들을 절연성 재료로 충전(fill)할 필요가 있다. 절연성 재료들이 캡 충전 애플리케이션들을 위해 활용되는 예들은 샐로우 트렌치 격리(shallow trench isolation), 금속-간 유전체 층들, 패시베이션 층들, 패터닝 애플리케이션들 등을 포함한다. 디바이스 기하형상들이 축소되고, 써멀 버짓(thermal budget)들이 감소됨에 따라, 기존의 증착 프로세스들의 한계들로 인해, 고 종횡비 공간들의 무-공극 충전은 점점 더 어렵게 된다.

[0003] FCVD 막들이 고 종횡비 캡 충전 애플리케이션들을 위해 활용될 수 있는데, 이는 그러한 막들이 우수한 정합(conformity), 스텝 커버리지(step coverage), 및 고 종횡비(HAR; high aspect ratio) 공간들(HAR > 10:1)을 적절하게 충전하는 능력을 나타내기 때문이다. 그러나, FCVD 막들은 일반적으로, 열적으로 증착된 산화물들과 비교하여 증착 직후에 낮은 밀도를 나타낸다. 더욱이, 섭씨 약 500 도 초과, 예컨대 섭씨 약 1000 도 초과의 온도들에서의 고온 어닐링 프로세스들이 종종, 막 밀도를 개선하기 위해 통상적인 FCVD 프로세스들에서 활용된다. 그러한 온도들은 종종, 디바이스 재료들의 써멀 버짓들을 넘어서고, 요구되는 애플리케이션들에 대해 적합하지 않을 수 있다. 부가하여, 고온 어닐링 프로세스들은 막 수축을 발생시킬 수 있고, 막들 내에 바람직하지 않은 인장 응력을 생성할 수 있으며, 이는 디바이스 결함들을 초래할 수 있다. 마지막으로, 통상적인 FCVD 프로세스들은 종종, 주로 산화물을 함유하는 유전체 막이 요구되는 경우에, 대기 시간(queue time) 비효율성을 겪게 된다.

[0004] 따라서, FCVD 막들을 형성하기 위한 개선된 프로세스들에 대한 필요성이 존재한다.

발명의 내용

[0005] 일 실시예에서, 유동성 CVD 막을 형성하는 방법이 제공된다. 방법은, 약 0.5 Torr 내지 약 10 Torr의 압력에서 섭씨 약 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유 전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계를 포함한다. 방법은, 이온 주입 프로세스에서 하나 또는 그 초과의 이온 중에 유전체 막을 노출시킴으로써, 유전체 막을 처리하는 단계, 및 후속하여, 유전체 막을 경화시키기 위해, 산소 라디칼들에 유전체 막을 노출시키는 단계를 순차적으로 포함한다.

경화된 유전체 막은 섭씨 약 500 도 미만의 온도에서 수증기에 유전체 막을 노출시킴으로써 어닐링될 수 있다.

[0006] 다른 실시예에서, 유동성 CVD 막을 형성하는 방법이 제공된다. 방법은, 약 0.5 Torr 내지 약 10 Torr의 압력에서 섭씨 약 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유 전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계를 포함한다. 형성된 유전체 막은, 유전체 막을 경화시키기 위해, 산소 라디칼들에 노출될 수 있고, 유전체 막은 후속하여, 이온 주입 프로세스에서 하나 또는 그 초과의 이온 종에 유전체 막을 노출시킴으로써 처리될 수 있다. 처리된 유전체 막은 섭씨 약 500 도 미만의 온도에서 수증기에 유전체 막을 노출시킴으로써 어닐링될 수 있다.

[0007] 또 다른 실시예에서, 유동성 CVD 막을 형성하는 방법이 제공된다. 방법은, 약 0.5 Torr 내지 약 10 Torr의 압력에서 섭씨 약 100 도 또는 그 미만의 온도로, 프로세싱 챔버에서 실리콘 함유 전구체, 질소 함유 전구체, 및 산소 함유 전구체를 반응시킴으로써, 기판 상에 유전체 막을 형성하는 단계를 포함한다. 형성된 유전체 막은, 유전체 막을 경화시키기 위해, 산소 라디칼들에 노출될 수 있고, 유전체 막은 후속하여, 섭씨 약 500 도 미만의 온도에서 수증기에 유전체 막을 노출시킴으로써 어닐링될 수 있다. 어닐링된 유전체 막은 이온 주입 프로세스에서 하나 또는 그 초과의 이온 종에 유전체 막을 노출시킴으로써 처리될 수 있다.

도면의 간단한 설명

[0008] 본 개시내용의 상기 열거된 특징들이 상세히 이해될 수 있는 방식으로, 위에서 간략히 요약된 본 개시내용의 보다 구체적인 설명이 실시예들을 참조로 하여 이루어질 수 있는데, 이러한 실시예들의 일부는 첨부된 도면들에 예시되어 있다. 그러나, 첨부된 도면들은 단지 예시적인 실시예들을 도시하는 것이므로, 본 개시내용의 범위를 제한하는 것으로 간주되지 않아야 한다는 것이 주목되어야 하는데, 이는 본 개시내용이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

[0009] 도 1은 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위한 방법의 동작들을 예시한다.

[0010] 도 2는 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위한 방법의 동작들을 예시한다.

[0011] 도 3은 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위한 방법의 동작들을 예시한다.

[0012] 도 4는 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위한 방법의 동작들을 예시한다.

[0013] 도 5는 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위해 활용되는 프로세싱 장치를 개략적으로 예시한다.

[0014] 도 6은 본원에서 설명되는 일 실시예에 따른 FCVD 막을 형성하기 위해 활용되는 프로세싱 장치를 개략적으로 예시한다.

[0015] 도 7은 통상적으로 형성된 FCVD 막들과 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막들의 에칭 레이트들의 비교를 예시하는 그래프이다.

[0016] 도 8은 통상적으로 형성된 FCVD 막들과 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막들의 수소 및 질소 농도들의 비교를 예시하는 그래프이다.

[0017] 이해를 용이하게 하기 위해, 도면들에 대해 공통인 동일한 엘리먼트들을 지시하기 위해 가능한 경우에 동일한 참조 번호들이 사용되었다. 일 실시예의 엘리먼트들 및 특징들이 추가적인 설명 없이 다른 실시예들에 유익하게 포함될 수 있다는 것이 고려된다.

발명을 실시하기 위한 구체적인 내용

[0009] 본원에서 설명되는 실시예들은, 다른 애플리케이션들 중에서, 고 종횡비 캡 충전 애플리케이션들에 대해 적합한 유동성 화학 기상 증착(FCVD) 막들을 형성하기 위한 방법들에 관한 것이다. 설명되는 다양한 프로세스 플로우들은 유전체 막 밀도 및 재료 조성을 개선하기 위하여, 증착된 FCVD 막을 처리하기 위해 활용되는 이온 주입 프로세스들을 포함한다. 이온 주입 프로세스들, 경화 프로세스들, 및 어닐링 프로세스들이, 디바이스 재료들의 씨멀 버짓을 초과하지 않는 온도들에서 개선된 밀도들을 갖는 유전체 막들을 형성하기 위해, 다양한 시퀀스 조합들로 활용될 수 있다. 개선된 막 품질 특성들은 통상적인 FCVD 막 형성 프로세스들과 비교하여 감소된 막 응력 및 감소된 막 수축을 포함한다.

[0010] 도 1은 FCVD 막을 형성하기 위한 방법(100)의 동작들을 예시한다. 동작(110)에서, FCVD 막이 기판 상에

증착된다. 기판은 일반적으로, 그러한 기판 상에 형성된 HAR 피처들을 갖고, 하나 또는 그 초과의 프로세싱 챔버들이 기판 상에 FCVD 막을 증착하기 위해 활용될 수 있다. 다른 시스템들 중에서, 고-밀도 플라즈마 CVD 시스템, 플라즈마 강화 CVD 시스템, 및/또는 부압(sub-atmospheric) CVD 시스템을 사용하여, 유동성 층이 형성될 수 있다. 유동성 산화물 층을 형성하도록 적응될 수 있는 CVD 시스템들의 예들은 ULTIMA HDP CVD[®] 시스템 및 PRODUCER[®] ETERNA CVD[®] 시스템을 포함하고, 이를 양자 모두는 캘리포니아, 산타클라라의 어플라이드 머티어리얼스 인코포레이티드로부터 입수 가능하다. 다른 제조자들로부터의 다른 적합한 CVD 시스템들이 또한 활용될 수 있다는 것이 고려된다.

[0011]

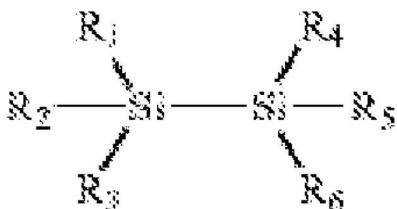
[0020] 증착된 유전체 막들은 전형적으로, 더 낮은 플라즈마 전력들에서 더 유동성이고, 플라즈마 전력이 증가되는 경우에, 유동성으로부터 등각성(conformal)으로 시프트한다. 예컨대, 프로세싱 챔버의 프로세싱 구역에서 유지되는 아르곤 함유 플라즈마는, 플라즈마 전력이 약 1000 와트로부터 약 100 와트 또는 그 미만(예컨대, 약 900, 800, 700, 600, 또는 500 와트 또는 그 미만)으로 감소되는 경우에, 더 유동성인 실리콘 산화물 층을 생성할 수 있고, 플라즈마 전력이 약 1000 와트 또는 그 초과(예컨대, 약 1000, 1100, 1200, 1300, 1400, 1500, 1600, 1700 와트 또는 그 초과)로부터 증가되는 경우에, 더 등각성인 층을 생성할 수 있다. 플라즈마 전력이 낮은 전력으로부터 높은 전력으로 증가되는 경우에, 증착되는 막의 유동성으로부터 등각성으로의 전환은 비교적 매끄럽고 연속적일 수 있거나, 또는 비교적 이산적인 임계치(discrete threshold)들을 통해 진행될 수 있다. (다른 증착 파라미터들에 부가하여 또는 단독으로) 플라즈마 전력은 증착되는 막의 등각성 및 유동성 특성을 사이의 밸런스를 선택하도록 조정될 수 있다.

[0012]

[0021] 고 종횡비 피처들이 상부에 형성된 기판 위에 산화물 층을 형성하기 위한 프로세스의 일 예는, 유동성 산화물 층을 형성하기 위해, 약 100 °C 또는 그 미만의 온도에서의 실리콘(silicone) 함유 전구체와 산소 함유 전구체의 반응을 포함한다. 적합한 실리콘 함유 전구체들은 유기실리콘 전구체들을 포함한다. 유기실리콘 전구체들은 8 미만의 탄소 원자들 대 실리콘 원자들의 비율을 갖는다. 실리콘 함유 전구체를 포함하는 적합한 유기실리콘 화합물들은 0 내지 약 6의 산소 대 실리콘 원자들의 비율을 가질 수 있고, 탄소 및 수산기들로부터의 오염이 감소된 SiO_x 막들의 형성을 용이하게 하는 Si-O-Si 결합을 포함할 수 있다.

[0013]

[0022] 적합한 유기실리콘 화합물들은, 실록산 화합물들, 예컨대 트리에톡시실록산, 테트라메톡시실록산, 트리메톡시실록산, 헥사메톡시-디실록산, 옥타메톡시트리실록산, 및/또는 옥타메톡시도데카실록산, 하나 또는 그 초과의 질소 족들을 갖는 실라족산 화합물들, 예컨대 헥사메톡시디실라족산, 메틸 헥사메톡시디실라족산, 클로로헥사메톡시디실라족산, 헥사에톡시-디실라족산, 노나메톡시트리실라족산, 및 옥타메톡시시클로실라족산, 하나 또는 그 초과의 할로겐 모이어티들(예컨대, 플루오르화물, 염화물, 브롬화물, 또는 요오드화물)을 포함하는 할로겐화 실록산 화합물들, 예컨대 테트라클로로실란, 디클로로디에톡시실록산, 클로로트리에톡시실록산, 헥사클로로디실록산, 및/또는 옥타클로로트리실록산, 및 아미노실란들, 예컨대 트리실릴아민, 헥사메틸디실라잔, 실라트란, 테트라키스(디메틸아미노)실란, 비스(디에틸아미노)실란, 트리스(디메틸-아미노)클로로실란, 및 메틸실라트란일 수 있다. 적합한 유기실리콘 화합물들은 또한, 아래의 일반적인 구조를 갖는 화합물들을 포함하는, 알콕시 디실란들, 알콕시-알킬 디실란들, 및 알콕시-아세톡시 디실란들과 같은 디실란들일 수 있고,



[0014]

여기에서, R₁ 내지 R₆은, 독립적으로, C₁₋₃ 알콕시기, C₁₋₃ 알킬기, 또는 아세톡시기일 수 있고, 여기에서, R₁ 내지 R₆ 중 적어도 하나는 알콕시기 또는 아세톡시기이다.

[0015]

[0023] 적합한 유기실리콘 화합물들은 또한, 알킬 및 알콕시 모이어티들을 갖는 시클릭 디실란들, 예컨대, 적어도 하나의 알킬 및 알콕시기를 갖는, 부타실란들, 펜타실란들, 헥사실란들, 헬파실란들, 옥타실란들 등을 포함할 수 있다. 예들은, 다른 알콕시-알킬시클로실란들 중에서, 옥타메틸-1,4-디옥사-2,3,5,6-테트라실라시클로헥산; 1,4-디옥사-2,3,5,6-테트라실즈시클로-헥산; 및 1,2,3,4,5,6-헥사메톡시-1,2,3,4,5,6-헥사메틸시클로헥사실란을 포함한다. 적합한 유기실리콘 화합물들은 또한, 유기시클로실란들, 예컨대 시클로부타실란, 시클로펜타실

란, 시클로헥사실란, 시클로헵타실란, 시클로옥타실란, 및 다른 유사한 화합물들을 포함한다.

[0017] [0024] 산소 함유 전구체는 분자 산소(O_2), 오존(O_3), 질소-산소 화합물, 예컨대 NO , NO_2 , 또는 N_2O , 수소-산소 화합물, 예컨대 물 또는 과산화물, 탄소-산소 화합물, 예컨대 일산화 탄소 또는 이산화 탄소, 및 다른 산소-함유 전구체들을 포함할 수 있다. 산소 함유 전구체는 또한, 유기실리콘 전구체와 함께 도입되고 원격으로 생성되는 산소 라디칼들 및/또는 원자 산소를 포함할 수 있다. 헬륨, 네온, 아르곤, 및/또는 수소와 같은 캐리어 가스가, 원하는 경우에, 유기실리콘 전구체, 산소 함유 전구체, 또는 양자 모두와 혼합될 수 있다. 산소 함유 전구체는, 예컨대, 열 해리, 자외선 광 해리, RF, DC, 및/또는 마이크로파 해리를 포함할 수 있는 원격 플라즈마 소스를 사용하여, 프로세싱 챔버로의 도입 전에 활성화될 수 있다. 일 실시예에서, 4 내지 6 kW의 RF 전력이 900 내지 1,800 sccm의 아르곤 및 600 내지 1,200 sccm의 분자 산소의 유동에 커플링될 수 있다. 가열 온도는 실온 내지 약 1100 °C의 범위에 있을 수 있다.

[0018] [0025] 실리콘 함유 전구체 및 산소 함유 전구체는 전형적으로, 프로세싱 챔버 외부에서의 반응들을 방지하기 위해, 상이한 경로들을 통해 프로세싱 챔버에 도입된다. 실리콘 함유 전구체는 가스로서 약 800 mgm 내지 약 1,600 mgm의 액체-등가 유량으로 프로세싱 챔버에 도입될 수 있다. 헬륨은 캐리어 가스로서 약 600 sccm 내지 약 2,400 sccm의 유량으로 포함될 수 있다. 활성화된 산소 함유 전구체는 약 3 sLm 내지 약 20 sLm의 유량으로 프로세싱 챔버에 도입될 수 있다. 전구체들은 패터닝된 레지스트 재료를 갖는 기판 상에 유동성 산화물 층을 증착하기 위해 반응된다. 유동성 산화물은 패터닝된 기판에서의 리세스들을 충전하기 위해 유동한다. 일 실시예에서, 실리콘 산화물일 수 있는 유동성 산화물 층은 기판 상에 형성된 피처들, 및 피처들 사이의 캡들을 덮기 위해 200 내지 400 Å의 두께로 증착된다.

[0019] [0026] 유기실리콘 전구체와 같은 실리콘 함유 전구체는, 약 -10 °C 내지 약 150 °C, 예컨대 약 30 °C 내지 약 100 °C, 예를 들어 약 65 °C의 프로세싱 온도, 및 약 0.5 Torr 내지 약 10 Torr의 압력에서 유동성 층을 형성하기 위해 사용될 수 있다. 실리콘 함유 전구체는 약 10 sccm 내지 약 1800 sccm, 예컨대 약 600 sccm 내지 약 1600 sccm, 예를 들어 약 1400 sccm의 유량으로 제공될 수 있다. 산소 함유 전구체는 약 10 mgm 내지 약 1,500 mgm, 예컨대 약 1,000 mgm의 유량으로 제공될 수 있다.

[0020] [0027] 질소-계 라디칼 전구체와 같은 질소 함유 전구체가 또한, 약 600 sccm 내지 약 1,250 sccm, 예컨대 약 800 sccm의 유량으로 라디칼 소스로부터 제공될 수 있다. 실릴 가스 및 라디칼 가스 양자 모두에 대한 전술된 범위들의 더 높은 값들에서의 유량들이 막의 유동성을 개선할 수 있고, 증착된 FCVD 막의 기계적인 강도를 개선할 수 있는 것으로 생각된다. 몇몇 실시예들에서, 유기실리콘 전구체 유량 대 질소-계 라디칼 유량의 비율은 약 1:1 내지 약 10:1, 예컨대 약 2:1일 수 있다. 질소-계 라디칼 가스는, 예컨대, 암모니아 또는 다른 적합한 질소 함유 전구체들로부터 유도될 수 있다.

[0021] [0028] 다른 실시예들에서, 막들은 실리콘-함유 막들을 포함할 수 있지만 이에 제한되지는 않는다. 예컨대, 증착된 FCVD 막은 SiC, SiO, SiCN, SiO_2 , SiOC, SiOCN, SiON, 및/또는 SiN으로 구성될 수 있다. 막들의 조성은 전구체 가스들의 조성에 따라 좌우된다. SiC 막들은, 예컨대, (디메틸실릴)(트리메틸실릴)메탄, 헥사메틸디실란, 및/또는 트리메틸실란을 사용하여 증착될 수 있다. SiO/SiO_2 막들은, 예컨대, TEOS 및/또는 디실록산을 사용하여 증착될 수 있다. SiCN 막들은, 예컨대, 트리스(디메틸아미노)실란, 비스(디메틸아미노)메틸실란, 및/또는 (디메틸아미노)디메틸실란을 사용하여 증착될 수 있다. SiOC 막들은, 예컨대, 트리스(디메틸아미노)실란, 비스(디메틸아미노)메틸실란, (디메틸아미노)디-메틸실란, 트리스(디메틸아미노)실란, 비스(디메틸아미노)메틸실란, 및/또는 (디메틸아미노)디메틸실란을 사용하여 증착될 수 있다. SiOCN 막들은, 예컨대, 트리스(디메틸아미노)실란, 비스(디메틸아미노)메틸실란, 및/또는 (디메틸아미노)디메틸실란을 사용하여 형성될 수 있다. SiON 막들은, 예컨대, 디실록산 또는 트리실릴아민을 사용하여 형성될 수 있다. SiN 막들은, 예컨대, 트리실릴아민(TSA)을 사용하여 증착될 수 있다. 실란이 또한, 위에서 설명된 것들과 같은 하나 또는 그 초과의 질소 함유 전구체들과 함께 활용되는 적합한 전구체일 수 있다.

[0022] [0029] 동작(120)에서, 동작(110)에서 증착된 FCVD 막을 개질(modify)하기 위해, 주입 프로세스가 기판에 대해 수행될 수 있다. 주입 프로세스는 일반적으로, FCVD 막에 존재할 수 있는 기존의 불안정적인 결합들을 파괴(break)시키기 위해, FCVD 막 내에 이온 종을 혼입(incorporate)한다. 주입 프로세스는 FCVD 증착 프로세스를 수행하는 프로세싱 챔버와 동일한 프로세싱 챔버에서 인-시튜(in-situ)로 수행될 수 있거나, 또는 별개의 이온 주입 챔버에서 엑스-시튜(ex-situ)로 수행될 수 있다.

[0023] [0030] 이제 도 5를 참조하면, 인-시튜 주입 장치(500)가 개략적으로 예시된다. 장치(500)는 로드-락 챔버

(502), 이송 챔버(504), 및 프로세싱 챔버(506)를 포함한다. 로드-락 챔버(502)는 대기 환경으로부터 기판을 수용하도록 구성될 수 있다. 로드-락 챔버(502)는 로드-락 챔버(502)에 커플링된 이송 챔버(504)로 기판을 이송하기 전에 진공 환경을 생성하도록 구성된다. 이송 챔버(504)는 로드-락 챔버(502)로부터 프로세싱 챔버(506)로 기판을 이송하기 위한 로봇을 포함할 수 있다. 프로세싱 챔버(506)는 위에서 설명된 예시적인 프로세싱 챔버들 중 임의의 것일 수 있고, 프로세싱 챔버(506)는 인-시튜 주입 프로세스를 수행하기 위한 적절한 장치로 구성될 수 있다. 예컨대, FCVD 막을 형성하기 위해 활용되는 것들 이외의 다양한 전구체들이 이온화될 수 있고 FCVD 막 내에 주입될 수 있다. 적합한 전구체들의 예들은 특히, BF_3 , BI_3 , N_2 , PH_3 , Ash_3 , B_2H_6 , H_2 , Ar , Xe , Kr , Ne , He , CHF_3 , C_2F_6 , CH_4 , CF_4 , CO_2 , AsF_5 , 카르보란, PF_3 , 및 PF_5 를 포함한다. 더 구체적으로, 이온들의 좋은 He^+ , H_3^+ , H_2^+ , H^+ , Ne^+ , F^+ , C^+ , CF_x^+ , CH_x^+ , C_xH_y , N^+ , B^+ , BF_2^+ , B_2H_x^+ , Xe^+ , 및 분자 탄소, 봉소, 또는 봉소 탄화물 이온들을 포함할 수 있다. 주입 프로세스는 FCVD 막 증착 프로세스 동안에 또는 FCVD 막 증착 프로세스 후에 수행될 수 있다.

[0024] [0031] 도 6은 엑스-시튜 주입 장치(600)를 개략적으로 예시한다. 장치(500)와 유사하게, 장치(600)는 로드-락 챔버(602), 이송 챔버(604), 및 프로세싱 챔버(606)를 포함한다. 장치(600)는 또한, 이온 주입 장치(608)를 포함한다. 프로세싱 챔버(606)에서 기판 상에 FCVD 막이 증착된 후에, 기판은 프로세싱 챔버(606)로부터 이송 챔버(604)를 통해 이송될 수 있고, 이온 주입 장치(608) 내에 위치될 수 있다. 이온 주입 장치(608)의 예들은 플라즈마 침지 이온 주입 장치 및 범라인 이온 주입 장치와 같은 종래의 이온 주입 장치들을 포함한다. 플라즈마 침지 이온 주입 장치의 일 예는 P3i 시스템이다. 플라즈마 이온 주입 장치의 다른 예는 VARIAN VIISTA[®] PLADTM 시스템이다. 범라인 이온 주입 장치의 일 예는 VARIAN VIISTA[®] Trident이고, 이 모두는 캘리포니아, 산타클라라의 어플라이드 머티어리얼스 인코포레이티드로부터 입수 가능하다. 다른 제조자들로부터의 다른 유사하게 구성된 장치가 또한, 본원에서 설명되는 실시예들을 수행하기 위해 활용될 수 있다는 것이 고려된다.

[0025] [0032] 다양한 이온 주입 특성들이, 요구되는 주입 프로파일을 제공하도록 구성될 수 있다. 예컨대, 예를 들어 샐로우 트렌치 격리를 위해 활용되는 FCVD 막을 개질하는 것과 같은 요구되는 애플리케이션에 따라, 이온 종, 이온 농도, 이온 주입 온도, 및 주입 에너지가 변화될 수 있다. 적합한 이온 종이, 특히, 수소, 헬륨, 네온, 아르곤, 산소, 질소, 실리콘, 인, 봉소, 및 비소 함유 재료들과 같은 다양한 전구체 재료들로부터 생성될 수 있다. 열이온성 이온 주입이 섭씨 약 500 도 미만, 예컨대 섭씨 약 200 도 내지 섭씨 약 400 도의 온도에서 수행될 수 있다. 열이온성 이온 주입은 또한, 실온 등과 같은 더 낮은 온도들에서 수행될 수 있다. 이온 농도 및 주입 에너지는 일반적으로, 주입되는 종의 타입 및 FCVD 막 내의 요구되는 도편트 농도에 따라 좌우될 것이다. 일 예에서, H 이온들이 약 1E16 내지 약 1E20, 예컨대 약 1E17의 농도로 제공될 수 있고, 약 5 keV 내지 약 10 keV, 예컨대 약 7.5 keV의 에너지로 주입될 수 있다. 위에서 설명된 이온 주입 변수들이, 요구되는 FCVD 막 개질 애플리케이션에 따라 선택될 수 있다는 것이 고려된다.

[0026] [0033] 불안정적인 Si-H 및 Si-N 결합들을 함유하는 FCVD 막은 막 내로의 이온들의 혼입에 의해 개질될 수 있다. 예컨대, 산소 이온들이, SiO_2 재료로의 FCVD 막의 변환을 개시하기 위해, Si-H 및 Si-N 결합들을 파괴시키도록, 막 내에 주입될 수 있다. Si 원자들로부터 해리된 H 및 N 원자들이 NH_x (즉 NH_3)의 형태의 아웃개싱(outgassing)의 결과로서 막으로부터 제거될 수 있는 것으로 생각된다. 결과적인 Si 댕글링 결합들이 SiO_2 재료를 형성하기 위해 주입된 산소 이온들과 결합될 수 있다. 선택되는 이온 종의 타입에 따라, FCVD 막의 이온 주입은 또한, 기판 상에 형성된 Si 구조들을 복구/heal하도록 기능할 수 있다. 예컨대, 경화 및 어닐링과 같은 FCVD 막 프로세스들은 HAR 구조들을 손상시킬 수 있고, Si 이온의 주입은 손상된 구조들을 복구하도록 기능할 수 있다.

[0027] [0034] 다시 도 1을 참조하면, 동작(130)에서, FCVD 막이 어닐링될 수 있다. 막의 어닐링은 프로세싱 챔버(즉, 인-시튜 실시예들에서의 프로세싱 챔버(506)), 이온 주입 챔버(즉, 엑스-시튜 실시예들에서의 이온 주입 장치(608)), 또는 급속 열 프로세싱 챔버와 같은 상이한 어닐링 장치에서 수행될 수 있다. 막을 어닐링하는 것은 추가로, 주로 SiO_2 재료인 막을 형성하기 위해, 아웃개싱을 통한 FCVD 막으로부터의 H 및 N 원자들의 제거를 용이하게 한다. 어닐링 프로세스는 요구되는 정도의 SiO_2 변환을 제공하기 위해, 적합한 시간량 동안 섭씨 약 500 도 미만의 온도에서 수행될 수 있다. FCVD 막을 스텀 어닐링하기 위해, 어닐링 프로세스 동안에 수증기가 제공될 수 있다. 스텀의 산소 원자들이 유리하게, Si 댕글링 결합들에 결합함으로써 막 내에 혼입될 수 있고, SiO_2 재료의 산소 함유량을 증가시킬 수 있는 것으로 생각된다. 스텀 어닐링 프로세스가 또한, 증가되는 Si-O

결합에 대한 산소 원자들의 이용성(availability)으로 인해 SiO_2 재료의 수축을 방지할 수 있다는 것이 고려된다.

[0028] 결과로서, 적합한 밀도 및 막 응력을 나타내는 FCVD 막을 형성하기 위해 후속 경화 단계가 필요하지 않을 수 있기 때문에, 통상적인 FCVD 형성 프로세스들과 비교하여 대기 시간이 감소될 수 있다. 부가하여, 더 낮은 온도 어닐링을 활용함으로써, 통상적인 FCVD 막 고온 어닐링 프로세스들과 비교하여 감소된 막 수축이 실현될 수 있다.

[0029] 도 2는 FCVD 막을 형성하기 위한 방법(200)의 동작들을 예시한다. 동작(210)에서, 동작(110)에 관하여 설명된 프로세스와 유사하게, FCVD 막이 기판 상에 증착된다. 동작(220)에서, 동작(120)에 관하여 설명된 프로세스와 유사하게, FCVD 막을 개질하기 위해, 이온 주입 프로세스가 기판에 대해 수행된다.

[0030] 동작(230)에서, FCVD 막이 경화될 수 있다. FCVD 막은, 수분 및 잔여의 유기물(organic)들을 제거하고 층을 강화(harden)하고 고밀화하기 위해, 증착 및 이온 주입 동작들(210, 220) 후에 경화될 수 있다. 경화는 전형적으로, 섭씨 약 100 도 또는 그 미만의 온도로 저온 프로세스들을 사용하여 수행된다. 그러한 프로세스들은 유도성 커플링된 플라즈마, 자외선 광, 오존, e-빔, 산성 또는 염기성 증기들, 가열된 탈이온수와 같은 수성 환경, 및 그러한 처리들의 조합 또는 연속에 대한 노출을 포함한다. 경화를 용이하게 하기 위해, FCVD 막은 표면 가열 방법들에 의해 섭씨 약 150 도 또는 그 미만의 온도로 가열될 수 있다. 그러한 표면 가열 방법들은 적외선 또는 열 램프들에 대한 노출, 및 가열된 샤퍼헤드 등과 같은 고온 챔버 표면에 대한 근접을 포함한다.

[0031] 다른 실시예들에서, 산화물 층을 경화시키는 것은 FCVD 막 반대편의 기판의 표면에 적용되는 열 소스를 사용하여 기판을 가열함으로써 수행될 수 있다. 예컨대, 기판은 가열식 기판 지지부 상에 배치될 수 있고, 기판 상의 FCVD 막을 경화시키는 것은 섭씨 약 100 도 내지 섭씨 약 150 도의 온도로 기판 지지부를 가열함으로써 수행될 수 있다. 비교적 낮은 온도들을 활용함으로써, 기판 상의 재료들의 씨멀 베짓들이 초과되지 않고, 바람직하지 않은 막 수축이 회피될 수 있다.

[0032] FCVD 막은, 요구되는 경우에, 경화된 FCVD 막의 특정한 요구되는 특성을 달성하기 위해 또는 경화 시간을 감소시키기 위해 부분적으로 경화될 수 있다. 예컨대, 오존으로부터 유도되는 산소 라디칼들을 활용하는 경화는 FCVD 막 내로 산소 원자들을 추가로 혼입할 수 있다. 유동 없이 경화된 산화물 층에 의해 패턴이 형성되고 유지되게 허용하기에 충분한 정도로 유동성 산화물 층이 경화되는 것이 전형적으로 바람직하다. 경화 후에 층에 남은 수분 플러스 유기물들이 오리지널 수분 플러스 유기물들에 의해 제산된 것을 나타내는 퍼센티지로서 경화가 표현되는 경우에, FCVD 막은 전형적으로, 적어도 약 40 %, 예컨대 약 50 % 내지 약 95 %, 예를 들어 약 90 %로 경화되는데, 0 %는 증착 직후의 FCVD 막과 같은 경화되지 않은 층을 나타내고, 100 %는 모든 수분 및 유기물들이 제거된 정도로 경화된 층을 나타낸다.

[0033] 동작(240)에서, 동작(130)에서 설명된 프로세스와 유사하게, FCVD 막이 어닐링될 수 있다. 방법들(100 및 200)에서, 이온 주입은 FCVD 막 증착 직후에 수행된다. 이온 주입은 후속 프로세싱 동작들 전에 $\text{Si}-\text{H}$ 및 $\text{Si}-\text{N}$ 결합들을 파괴시키도록 기능하고, 이는 전체 대기 시간을 감소시킬 수 있고, 후속 프로세싱 동작들에서 FCVD 막 내로의 산소 혼입을 용이하게 할 수 있다.

[0034] 도 3은 FCVD 막을 형성하기 위한 방법(300)의 동작들을 예시한다. 동작(310)에서, 동작(110)에 관하여 설명된 프로세스와 유사하게, FCVD 막이 기판 상에 증착된다. 동작(320)에서, 동작(230)에 관하여 설명된 프로세스와 유사하게, FCVD 막이 경화된다. 동작(330)에서, 경화된 FCVD 막에 대해 이온 주입 프로세스가 수행된다. 이전에 경화된 막은 경화 프로세스의 결과로서 댕글링 Si 결합들을 가질 수 있고, 이온 주입 프로세스는 FCVD 막에 존재하는 $\text{Si}-\text{H}$ 및 $\text{Si}-\text{N}$ 결합들을 추가로 파괴시킬 수 있다. 이온 주입이 추가로, FCVD 막으로부터의 NH_x 재료들의 아웃캐싱을 용이하게 할 수 있고, 산소 원자 혼입을 통한 후속 SiO_2 변환에 대해 FCVD 막을 준비시킬 수 있는 것으로 생각된다.

[0035] 동작(340)에서, FCVD 막이 어닐링된다. 어닐링 프로세스는 동작(130)에 관하여 설명된 프로세스와 유사한 저온 스텁 어닐링 프로세스일 수 있다. SiO_2 재료 변환, NH_x 재료들의 아웃캐싱에 의해 그리고 FCVD 막 내로의 산소 원자들의 혼입에 의해, 어닐링 프로세스 동안에 계속될 수 있는 것으로 생각된다.

[0036] 도 4는 FCVD 막을 형성하기 위한 방법(400)의 동작들을 예시한다. 동작(410)에서, 동작(110)에 관하여 설명된 프로세스와 유사하게, FCVD 막이 기판 상에 증착된다. 동작(420)에서, 동작(230)에 관하여 설명된 프로세스와 유사하게, FCVD 막이 경화된다. 경화 프로세스가 FCVD 막으로부터의 바람직하지 않은 재료들의 아웃캐

성을 용이하게 하고, FCVD 막 내로의 산소 원자들의 혼입을 용이하게 하는 것으로 생각된다. 동작(430)에서, 동작(130)에 관하여 설명된 프로세스와 유사하게, 어닐링 프로세스가 FCVD 막에 대해 수행된다. 어닐링 프로세스는, 예컨대, 오존을 에너자이징(energizing)하고 산소 라디칼들에 FCVD 막을 노출시킴으로써, 막 내에 산소 원자들을 추가로 혼입할 수 있다. 동작(440)에서, 동작(120)에 관하여 설명된 프로세스와 유사하게, 이온 주입 프로세스가 FCVD 막에 대해 수행된다. 이온 주입 프로세스는 이온 주입 프로세스에서 활용되는 이온 종에 따라 FCVD 막의 SiO_2 변환을 가속시킬 수 있다. 따라서, 통상적인 FCVD 형성 프로세스들과 비교하여 대기 시간이 감소될 수 있다.

[0037]

[0044] 특정한 실시예들에서, 방법들(100, 200, 300, 400)에서의 동작들 각각은 순차적으로 수행될 수 있다. 이온 주입 동작들이 바람직한 밀도들 및 막 응력을 갖는 FCVD 막들을 제공하면서 감소된 SiO_2 재료 변환을 발생시킬 수 있는 것으로 생각된다. 예컨대, 높은 온도들에서 어닐링된 통상적인 FCVD 막들이 방법들(100, 200, 300, 400)에 따라 형성된 FCVD 막들보다 대략 30 퍼센트만큼 더 큰 막 응력을 나타내는 것으로 발견되었다. 일 예에서, 통상적인 FCVD 막들은 약 200 MPa의 막 응력을 나타내었다. 방법들(100, 200, 300, 400)에 따라 형성된 FCVD 막들은 약 133 MPa의 막 응력을 나타내었다. 따라서, 막 응력이 유리하게 감소될 수 있다. 막 응력이 또한, 통상적인 FCVD 막들과 비교하여 감소된 막 응력을 갖는 FCVD 막을 형성하도록, 주입을 위한 적합한 이온 종을 선택하고, 주입 도시지(dosage) 및 주입 에너지를 조정함으로써, 유리하게 영향을 받을 수 있다는 것이 고려된다.

[0038]

[0045] 도 7은 통상적으로 형성된 FCVD 막들과 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막들의 에칭 레이트들의 비교를 예시하는 그래프(700)이다. 데이터(702)는 희석된 HF(100:1)에서의 통상적으로 형성된 FCVD 막의 에칭 레이트를 표현한다. 데이터(704)는 희석된 HF(100:1)에서의 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막의 에칭 레이트를 표현한다. 도시된 바와 같이, 본 실시예들에 따라 형성된 FCVD 막들의 에칭 레이트(데이터(704))는 통상적으로 형성된 FCVD 막들의 에칭 레이트(데이터(702))로부터 상당히 감소된다. 결과들은 개선된 FCVD 막들의 개선된 밀도를 표시할 수 있다. 또한, 개선된 FCVD 막들이, 인접한 HAR 피처들의 공간적인 관계에 의해 야기되는 로딩 효과(loader effect)를 감소시킴으로써, 기판 상의 다양한 위치들에서 개선된 막 밀도 균질성을 제공하는 것으로 생각된다. 예컨대, 밀집한 위치 대 제 2 트렌치 위치(밀집한 위치보다 덜 밀집한 피처 집중)에서의 FCVD 막의 에칭 레이트는 실질적으로 유사하고, 이는 로딩 효과가 감소된 것을 시사한다.

[0039]

[0046] 도 8은 통상적으로 형성된 FCVD 막들과 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막들의 수소 및 질소 농도들의 비교를 예시하는 그래프(800)이다. 데이터(802)는 통상적인 FCVD 막의 수소 함유량을 표현하고, 데이터(804)는 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막의 수소 함유량을 표현한다. 구체적으로, 데이터(804)는 방법(300)에 따라 수소가 주입된 개선된 FCVD 막을 표현한다. 데이터(804)에 의해 표현된 수소 함유량이 데이터(802)에 의해 표현된 수소 함유량과 유사한 것을 볼 수 있다. 놀랍게도, 수소 이온 주입은, 수소 이온들이 FCVD 막 내에 주입되었던 경우에도, 통상적인 FCVD 막과 비교하여 수소 함유량을 뚜렷하게 증가시키지 않는다.

[0040]

[0047] 데이터(806)는 통상적인 FCVD 막의 질소 함유량을 표현하고, 데이터(808)는 본원에서 설명되는 실시예들에 따라 형성된 FCVD 막의 질소 함유량을 표현한다. 구체적으로, 데이터(808)는 방법(300)에 따라 수소 및 질소가 주입된 개선된 FCVD 막을 표현한다. 데이터(808)에 의해 표현된 질소 함유량이 데이터(806)에 의해 표현된 질소 함유량보다 대략 10배 더 적은 것을 볼 수 있다. 놀랍게도, 질소 이온 주입은, 수소 주입과 조합되어, 질소 이온들이 FCVD 막 내에 주입되었던 경우에도, 통상적인 FCVD 막과 비교하여 질소 함유량을 낮춘다. FCVD 막에서의 감소된 질소 농도는 본원에서 설명되는 방법들을 수행하는 경우에 더 많은 양의 산소가 막 내에 혼입되는 것을 시사한다.

[0041]

[0048] 요약하면, 본원에서 설명되는 실시예들에 따른 개선된 FCVD 프로세스는 처리량을 개선할 수 있는 감소된 대기 시간을 제공한다. 부가하여, 기판 상의 재료들의 씨멀 버짓을 초과하지 않는 온도들을 활용하여, 프로세싱 동안에, 밀도가 더 높은 FCVD 막이 달성될 수 있다. 개선된 막 밀도는 일반적으로, 다양한 에칭 특성들을 개선할 수 있는 감소된 에칭 레이트를 제공한다. 더욱이, 본원에서 설명되는 실시예들에 따르면, 본원에서 설명되는 프로세스들을 활용하여 조정가능한 막 응력이 감소될 수 있고, 바람직하지 않은 막 수축이 감소 또는 제거될 수 있다.

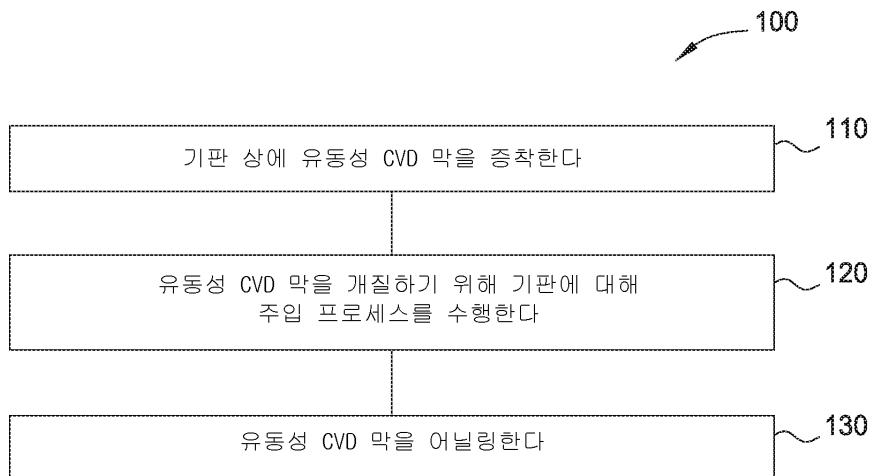
[0042]

[0049] 전술한 바가 본 개시내용의 실시예들에 관한 것이지만, 본 개시내용의 다른 및 추가적인 실시예들이 본 개시내용의 기본적인 범위로부터 벗어나지 않으면서 고안될 수 있고, 본 개시내용의 범위는 다음의 청구항들에

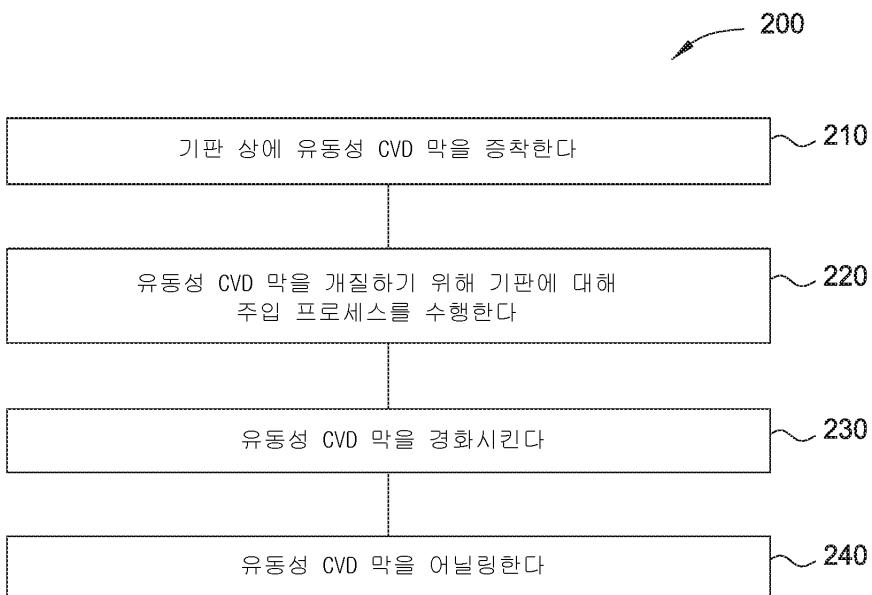
의해 결정된다.

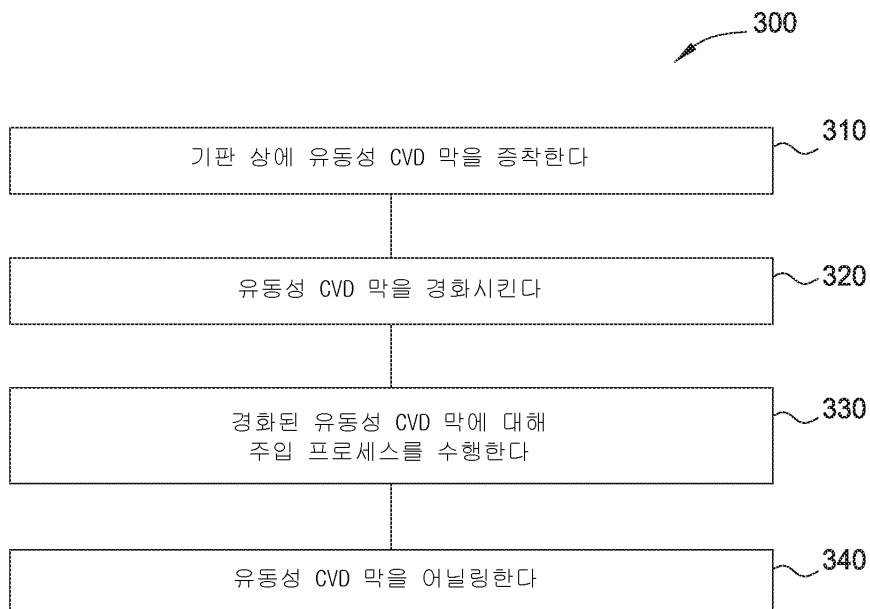
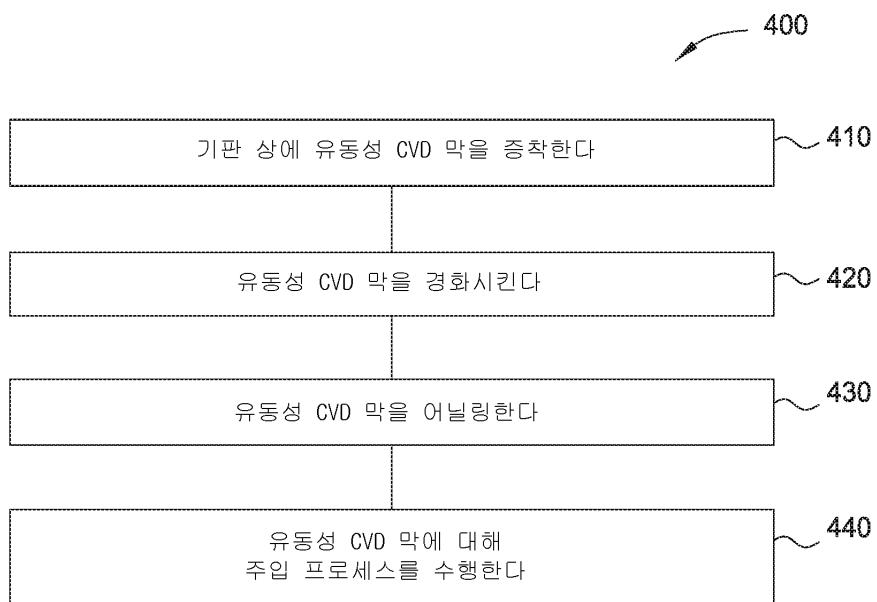
도면

도면1

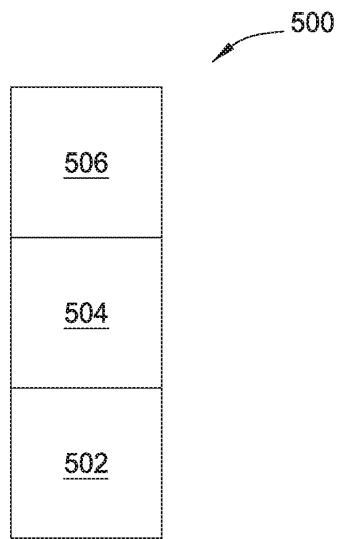


도면2

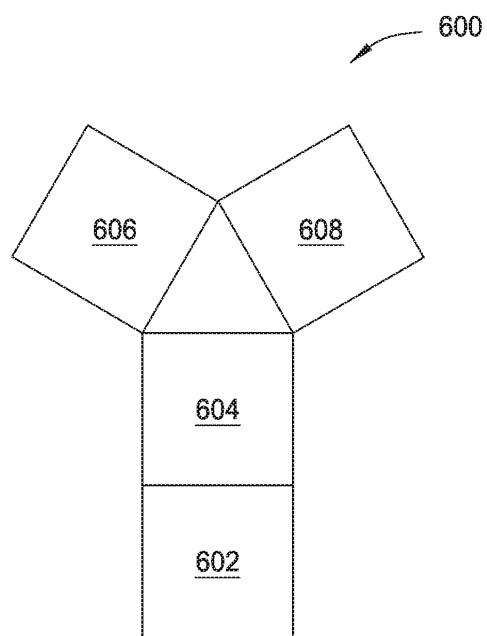


도면3**도면4**

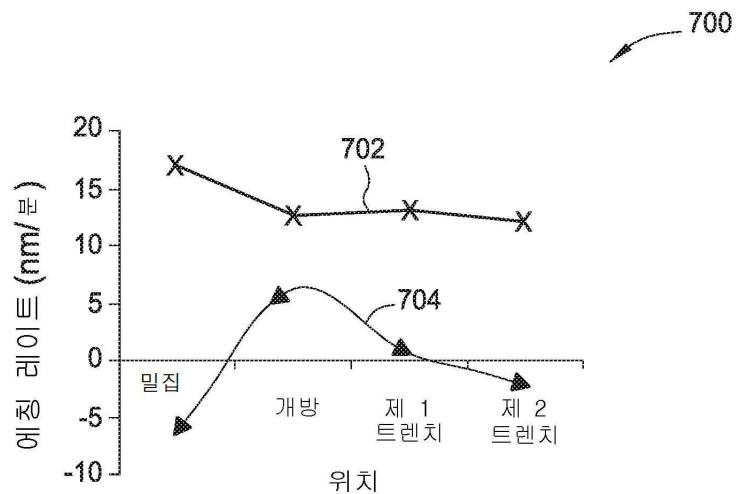
도면5



도면6



도면7



도면8

