



(10) **DE 10 2014 213 565 B4** 2021.02.04

(12)

## Patentschrift

(21) Aktenzeichen: **10 2014 213 565.6**

(22) Anmeldetag: **11.07.2014**

(43) Offenlegungstag: **26.03.2015**

(45) Veröffentlichungstag  
der Patenterteilung: **04.02.2021**

(51) Int Cl.: **H01L 29/778** (2006.01)

**H01L 21/338** (2006.01)

**H01L 29/812** (2006.01)

**H01L 23/522** (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

**2013-197261 24.09.2013 JP**

(73) Patentinhaber:

**Mitsubishi Electric Corp., Tokyo, JP**

(74) Vertreter:

**Prüfer & Partner mbB Patentanwälte  
Rechtsanwälte, 81479 München, DE**

(72) Erfinder:

**Okazaki, Hiroyuki, c/o Mitsubishi Electric Corp.,  
Tokyo, JP; Kamo, Yoshitaka, c/o Mitsubishi  
Electric Corp., Tokyo, JP; Nogami, Yoichi, c/o**

**Mitsubishi Electric Corp., Tokyo, JP; Koyama,  
Hidetoshi, c/o Mitsubishi Electric Corp., Tokyo,  
JP; Miyakuni, Shinichi, c/o Mitsubishi Electric  
Corp., Tokyo, JP**

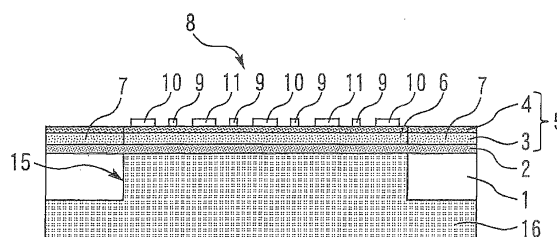
(56) Ermittelter Stand der Technik:

**JP 2009- 206 142 A  
JP 2010- 67 662 A**

**JP 2010- 067 662 A (Maschinenübersetzung),  
AIPN (online) JPO [abgerufen am 7.10.2016]**

(54) Bezeichnung: **Halbleitervorrichtung und Verfahren zur Herstellung derselben**

(57) Hauptanspruch: Eine Halbleitervorrichtung, umfassend:  
ein Si-Substrat (1) mit ersten und zweiten Hauptoberflächen,  
die in entgegengesetzte Richtungen zeigen;  
eine Pufferschicht (2), die auf der ersten Hauptoberfläche  
des Si-Substrats (1) aus  $\text{Al}_x\text{-Ga}_{1-x}\text{N}$  ( $0 \leq x \leq 1$ ) gebildet ist;  
eine epitaktisch aufgewachsene Kristallschicht (5), die auf  
der Pufferschicht (2) aus  $\text{Al}_y\text{Ga}_{1-y}\text{N}$  ( $0 \leq y \leq 1$ ,  $x \neq y$ ), gebildet ist;  
einen Transistor (8), der auf der epitaktisch aufgewachsenen  
Kristallschicht (5) gebildet ist, und  
ein Füllmaterial (16, 20), das aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen  
Zusammensetzungsverhältnis  $x$  wie ein Material der Puffer-  
schicht (2) gebildet ist,  
wobei ein Durchgangsloch (15) in dem Si-Substrat (1) aus-  
gebildet ist, so dass es von der zweiten Hauptoberfläche zu  
der Pufferschicht (2) reicht, wobei das Durchgangsloch (15)  
mit einer Dicke des Si-Substrats (1) zwischen den ersten  
und zweiten Hauptoberflächen entsprechenden Tiefe aus-  
gebildet ist, und  
das Durchgangsloch (15) mit dem Füllmaterial (16, 20) ge-  
füllt ist.



**Beschreibung**

**[0001]** Die vorliegende Erfindung betrifft einen in einer Kristallschicht aus Galliumnitrid (GaN) oder Aluminiumgalliumnitrid (AlGaIn), die auf einem Silizium-(Si-)Substrat epitaktisch aufgewachsen ist, gebildeten Feldeffekttransistor sowie einen MMIC (monolithic microwave integrated circuit), der den Feldeffekttransistor einschließt.

**[0002]** Es ist eine Halbleitervorrichtung bekannt, bei welcher eine epitaktisch aufgewachsene, aus GaN oder AlGaIn ausgebildete Kristallschicht auf einem Si-Substrat gebildet ist, und bei welcher in der epitaktisch aufgewachsenen Kristallschicht ein Feldeffekttransistor gebildet ist (siehe beispielsweise die japanischen Offenlegungsschriften JP 2009-206 142 A und JP 2010-67 662 A).

**[0003]** Bei einer konventionellen Halbleitervorrichtung befindet sich ein Si-Substrat mit einer Dicke von ungefähr 100 µm unterhalb eines Transistorabschnitts, eines Pad- oder Anschlussabschnitts, eines Verdrahtungsabschnitts sowie eines passiven Leitungsabschnitts, wobei dazwischen eine mehrere Mikrometer dicke Epitaxieschicht angeordnet ist, und wobei die Epitaxieschicht GaN oder AlGaIn umfasst. Der Widerstandswert eines Si-Substrats vom Typ mit hohem Widerstand beträgt selbst nur ungefähr  $10^4$  Ωcm, welches vier bis fünf Größenordnungen niedriger liegt als jener von semi-isolierenden Galliumarsenid-(GaAs-) Substraten und Siliziumcarbid-(SiC-)Substraten, die in Hochfrequenzband-Halbleitervorrichtungen verwendet werden. Der Leitungsverlust in einem Schaltkreisabschnitt ist dabei erhöht.

**[0004]** In gewöhnlichen Fällen dient die Substratrückseitenoberfläche einer Halbleitervorrichtung als elektrische Erdung. Jedoch besitzt eine GaN-basierte Epitaxieschicht gewöhnlich eine Dicke von ungefähr einigen Mikrometern. In einem Fall, bei dem ein Si-Substrat in einer Halbleitervorrichtung einen geringen Widerstandswert besitzt, ist die Streukapazität zwischen einer Drain-Elektrode und der Substratrückseitenoberfläche (Cds) größer als jener in einer Halbleitervorrichtung unter Verwendung eines semi-isolierenden GaAs-Substrats oder eines SiC-Substrats, so dass eine Hochfrequenzeigenschaft degradiert.

**[0005]** Die Wärmeleitfähigkeit von Si beträgt ungefähr 1,5 W/cm·K, niedriger als jene von SiC, welches als Substrat in einer auf GaN- oder AlGaIn-basierten Halbleitervorrichtung verwendet wird. Daher kann die in einem Transistor erzeugte Wärme in solch einer Halbleitervorrichtung nicht leicht abgegeben werden, und der thermische Widerstand der Halbleitervorrichtung ist erhöht. Im Fall der Verwendung einer Halbleitervorrichtung insbesondere als Hochleistungsverstärker nimmt die Sperrschichttemperatur während

des Betriebs zu, woraus eine Verringerung der Funktionsfähigkeit resultiert.

**[0006]** Bei den in den japanischen Offenlegungsschriften JP 2009-206 142 A und JP 2010-67 662 A beschriebenen Vorrichtungen wird daher ein Teil des Si-Substrats durch ein Füllmaterial mit einer im Vergleich zu Silizium (Si) hohen Isolationseigenschaft und mit einer hohen Wärmeleitfähigkeit ersetzt, um den Leitungsverlust in einem Schaltkreisabschnitt zu reduzieren und die Zunahme an Streukapazität in einem Abschnitt unterhalb des Transistors (einschließlich Cds) mit der Folge zu einzuschränken, dass die Hochfrequenzeigenschaften verbessert werden. Weil die vollständige Entfernung des entsprechenden Abschnitts des Si-Substrats noch effizienter darin ist, einen hoch spannungsfesten Hochfrequenzbetriebs zu ermöglichen, wird ein Durchgangsloch so ausgebildet, dass es von der Rückseitenoberfläche des Si-Substrats bis hin zu der epitaktisch aufgewachsenen Kristallschicht reicht, wonach es mit dem Füllmaterial der in den japanischen Offenlegungsschriften JP 2009-206 142 A und JP 2010-67 662 A beschriebenen Vorrichtungen aufgefüllt wird. Jedoch unterscheiden sich die Gitterkonstanten der epitaktisch aufgewachsenen Kristallschicht und des Füllmaterials voneinander, so dass ein Defekt auftreten kann. Die Abscheidung eines Füllmaterials ist daher mit Schwierigkeiten verbunden.

**[0007]** In Anbetracht der oben beschriebenen Probleme ist es eine Aufgabe der vorliegenden Erfindung, eine Halbleitervorrichtung sowie ein Verfahren zum Herstellen derselben bereitzustellen, welche den Leitungsverlust in dem Schaltkreisabschnitt reduzieren können, die Hochfrequenzeigenschaften verbessern und eine problemfreie Abscheidung des Füllmaterials ermöglichen können.

**[0008]** Gemäß der vorliegenden Erfindung weist eine Halbleitervorrichtung auf: ein Si-Substrat mit ersten und zweiten Hauptoberflächen, die in gegenüberliegende Richtungen zeigen; eine aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  ( $0 \leq x \leq 1$ ) auf der ersten Hauptoberfläche des Si-Substrats ausgebildete Pufferschicht; eine epitaktisch aufgewachsene Kristallschicht gebildet aus  $\text{Al}_y\text{Ga}_{1-y}\text{N}$  ( $0 \leq y \leq 1$ ,  $x \neq y$ ) auf der Pufferschicht; einen auf der epitaktisch aufgewachsenen Kristallschicht ausgebildeten Transistor; und ein Füllmaterial gebildet aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen Zusammensetzungsverhältnis  $x$  wie bei dem Material der Pufferschicht, wobei ein Durchgangsloch in dem Si-Substrat ausgebildet ist, um von der zweiten Hauptoberfläche bis zu der Pufferschicht zu reichen, wobei das Durchgangsloch mit einer der Dicke des Si-Substrats zwischen den ersten und zweiten Hauptoberflächen entsprechenden Tiefe ausgebildet und mit dem Füllmaterial aufgefüllt ist.

**[0009]** Bei der vorliegenden Erfindung ist ein Durchgangsloch in dem Silizium-(Si-)Substrat ausgebildet und mit einem Füllmaterial gebildet aus Aluminiumgalliumnitrid ( $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ) mit dem gleichen Zusammensetzungsverhältnis wie bei dem Material der Pufferschicht aufgefüllt. Daher kann der Leitungsverlust in dem Schaltkreisabschnitt verringert werden, die Hochfrequenzeigenschaften werden verbessert, und das Füllmaterial kann problemfrei und leicht ohne zusätzlichen Aufwand abgeschieden werden.

**[0010]** Andere und weitere Aufgaben, Merkmale und Vorteile der Erfindung werden besser verständlich aus der nachfolgenden Beschreibung.

**Fig. 1** ist eine Draufsicht auf eine Halbleitervorrichtung gemäß einem ersten Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 2** ist eine Querschnittsansicht entlang der Linie I-II in **Fig. 1**.

**Fig. 3** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem zweiten Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 4** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem dritten Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 5** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem vierten Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 6** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem fünften Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 7** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem sechsten Ausführungsbeispiel der vorliegenden Erfindung.

**Fig. 8** ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem siebten Ausführungsbeispiel der vorliegenden Erfindung.

**[0011]** Eine Halbleitervorrichtung und ein Verfahren zum Herstellen derselben gemäß Ausführungsbeispielen der vorliegenden Erfindung werden mit Bezug auf die Figuren beschrieben. Die gleichen Komponenten werden mit den gleichen Symbolen bezeichnet, und eine wiederholte Beschreibung derselben soll vermieden werden.

#### Erstes Ausführungsbeispiel

**[0012]** **Fig. 1** zeigt eine Draufsicht auf eine Halbleitervorrichtung gemäß einem ersten Ausführungsbeispiel der vorliegenden Erfindung. **Fig. 2** ist eine Querschnittsansicht entlang der Linie I-II in **Fig. 1**. Ein Si-Substrat **1** besitzt erste und zweite Hauptoberflächen, die in entgegengesetzte Richtungen zeigen. Eine Pufferschicht **2**, die aus Aluminiumnitrid  $\text{AlN}$  gebildet ist, ist gleichförmig über der gesamten Fläche der

ersten Hauptoberfläche des Si-Substrats **1** ausgebildet. Eine epitaktisch aufgewachsene Kristallschicht **5** einschließlich einer Galliumnitrid-( $\text{GaN}$ -)Schicht **3** und einer Aluminiumgalliumnitrid-( $\text{AlGaIn}$ -) Schicht **4**, die übereinander geschichtet sind, ist auf der Pufferschicht **2** ausgebildet.

**[0013]** Ein aktives Schichtgebiet **6** wird in einem Abschnitt der epitaktisch aufgewachsenen Kristallschicht **5** ausgebildet, und ein Isolationsgebiet **7** ist um das aktive Schichtgebiet **6** durch eine Isolations-einbringung gebildet, beispielsweise durch Implantation, oder ähnlichem. Ein Transistor **8** wird in der epitaktisch aufgewachsenen Kristallschicht **5** ausgebildet. Genauer wird ein Paar Feldeffekttransistoren mit Gateelektroden **9**, Sourceelektroden **10** und Drainelektroden **11** parallel zueinander auf dem aktiven Schichtgebiet **6** angeordnet, wobei jede Gateelektrode **9** zwischen einer der Sourceelektroden **10** und einer der Drainelektroden **11** angeordnet ist. Das aktive Schichtgebiet **6** und ein Gebiet, in welchem die drei Arten von Elektroden parallel zueinander angeordnet sind, bilden ein Betriebsgebiet aus. Wenigstens eine Gateanschlussfläche **12** (Gate-Pad) und wenigstens eine Drainanschlussfläche **13** (Drain Pad) sind an solchen Positionen auf gegenüberliegenden Seiten des Betriebsgebiets angeordnet, so dass sie einander gegenüber liegen.

**[0014]** Alle Gateelektroden **9** in dem Betriebsgebiet laufen zu einer Einheit außerhalb des Betriebsgebiets zusammen, um mit dem mit der Gateanschlussfläche **12** verbunden zu sein. Ähnlich laufen die Drainelektroden **11** in dem Betriebsgebiet zu einer Einheit außerhalb des Betriebsgebiets zusammen, um mit der Drainanschlussfläche **13** verbunden zu werden. Die Sourceelektroden **10** sind mit den Sourceanschlussflächen **14** (Source-Pads) verbunden, die gewöhnlich seitlich der Gateanschlussfläche **12** vorgesehen sind. Verdrahtungselektroden, welche die Sourceelektroden **10** und die Sourceanschlussflächen **14** verbinden, sind oberhalb derjenigen Verdrahtungselektrode vorgesehen, in welcher sich die Gateelektroden **9** erstrecken, wobei dazwischen eine Isolationsschicht und Luft eingebettet sind.

**[0015]** Ein Durchgangsloch **15** ist in dem Si-Substrat **1** ausgebildet, so dass es von der zweiten Hauptoberfläche zu der Pufferschicht **2** reicht. Das Durchgangsloch **15** ist mit einem Füllmaterial **16** aus  $\text{AlN}$  aufgefüllt. Die Materialien der oben beschriebenen Schichten stellen lediglich ein Beispiel dar. Die Pufferschicht **2** ist aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  ( $0 \leq x \leq 1$ ), die epitaktisch aufgewachsene Kristallschicht **5** ist aus  $\text{Al}_y\text{Ga}_{1-y}\text{N}$  ( $0 \leq y \leq 1$ ,  $x \neq y$ ), gebildet, und das Füllmaterial **16** ist aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen Zusammensetzungsverhältnis  $x$  wie das Material der Pufferschicht **2** gebildet. Die Größen  $x$  und  $y$  stellen jeweils die Zusammensetzungsverhältnisse dar.

**[0016]** Ein Verfahren zum Herstellen der oben beschriebenen Halbleitervorrichtung wird nun beschrieben. Die AlN-Pufferschicht 2 wird zuerst auf der ersten Hauptoberfläche des Si-Substrats 1 gebildet. Die epitaktisch aufgewachsene Kristallschicht 5 wird auf der Pufferschicht 2 ausgebildet. Der Transistor 8 wird in der epitaktisch aufgewachsenen Kristallschicht 5 ausgebildet.

**[0017]** Das Durchgangsloch 15 wird danach durch einen Ätzprozess gebildet, bei welchem das Gebiet in der zweiten Hauptoberfläche des Si-Substrats 1 außer dem Gebiet unterhalb des aktiven Schichtgebiets 6 mit einem Resist maskiert wird und der Abschnitt des Si-Substrats 1 unterhalb des aktiven Schichtgebiets 6 mit einem Fluor-basierten Gas wie etwa Schwefelhexafluorid ( $\text{SF}_6$ ) unter Verwendung der Pufferschicht 2 als Stoppschicht trockengetätzt wird. Das Durchgangsloch 15 wird mit dem AlN-Füllmaterial 16 unter Einsatz von Sputtering (Kathodenzerstäubung) oder CVD (Chemical Vapor Deposition - Chemische Dampfabcheidung) aufgefüllt.

**[0018]** Bei dem vorliegenden Ausführungsbeispiel wird ein Teil des Si-Substrats entfernt und das dabei gebildete Loch mit dem Füllmaterial 16, das aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit der im Vergleich zu Silizium (Si) hohen Isolationseigenschaft und hohen Wärmeleitfähigkeit gebildet ist, aufgefüllt, wobei der Leitungsverlust in dem Schaltkreisabschnitt reduziert und die Zunahme an Streukapazität unterhalb des Transistors (einschließlich Cds) begrenzt wird. Die Hochfrequenzeigenschaften können daher verbessert werden. Ebenso kann die in dem Transistor 8 erzeugte Wärme effizient an die Metallbasis des Moduls durch das Füllmaterial 16 abgegeben werden. Ein Vorbeugen vor einem Verlust an Funktionsfähigkeit kann daher ermöglicht werden.

**[0019]** Das Füllmaterial 16 ist aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen Zusammensetzungsverhältnis  $x$  wie bei dem Material der Pufferschicht 2 ausgebildet. Die Pufferschicht 2 und das Füllmaterial 16 sind daher mit ihren Gittern aufeinander angepasst, so dass das Füllmaterial 16 leicht und problemlos abgeschieden werden kann.

**[0020]** Bei konventionellen Vorrichtungen sind Si-Substrate mit hohem Widerstand bzw. mit Widerständen von  $10^2$  bis  $10^4 \Omega\text{cm}$  vorgesehen, um die Hochfrequenzeigenschaften zu optimieren. Beim vorliegenden Ausführungsbeispiel ist das Gebiet unterhalb des Transistors, des Schaltkreisabschnitts und des Verdrahtungsabschnitts mit einem Material aufgefüllt, das eine hohe Isolationseigenschaft besitzt. Selbst wenn daher der Widerstandswert des Si-Substrats 1 in dem anderen Gebiet niedrig ist, übt dies dennoch nicht einen Einfluss auf die Hochfrequenzeigenschaften der Halbleitervorrichtung aus. Selbst wenn daher der Widerstandswert des Si-Substrats 1 gleich oder

niedriger als  $10^4 \Omega\text{cm}$  ist, können Hochfrequenzeigenschaften so gut wie jene für den Fall erhalten werden, bei dem ein semi-isolierendes Substrat verwendet wird.

**[0021]** Eine Halbleitervorrichtung, die als Hochleistungsverstärker verwendet wird, ist üblicherweise so ausgelegt, dass sie bei einer hohen Betriebsspannung von gleich oder mehr als 10 V betrieben wird, um eine hohe Ausgangsleistung zu erhalten. Daher kann alternativ ein Si-Substrat 1 vom p-Typ verwendet werden. Die Verwendung eines Si-Substrats 1 vom p-Typ ermöglicht die Erzeugung von Löchern zwischen dem Gate und dem Drain, zwischen denen ein hohes elektrisches Feld angelegt ist, um diese Löcher aus dem Si-Substrat 1 vom p-Typ unterhalb der Sourceelektrode 10 über eine kurze Distanz hin zu der Rückseitenoberfläche zu ziehen. Die in dem Transistor zum Zeitpunkt des Anlegens des hohen elektrischen Felds erzeugten Löcher können somit daran gehindert werden, insbesondere in der epitaktisch aufgewachsenen Kristallschicht unterhalb der Gateelektrode 9 zu verbleiben. Infolge dessen kann die Funktionsfähigkeit in Bezug auf das aktive Schichtgebiet 6 gleichförmig verbessert werden.

**[0022]** Das Bilden des Durchgangslochs 15 durch Ätzen des Si-Substrats 1 unter Verwendung der Nitridpufferschicht 2 als Stoppschicht ist einfacher durchzuführen.

#### Zweites Ausführungsbeispiel

**[0023]** Fig. 3 ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem zweiten Ausführungsbeispiel der vorliegenden Erfindung. Bei dem vorliegenden Ausführungsbeispiel sind das Durchgangsloch 15 und das Füllmaterial 16 unterhalb der Drainelektroden 11 des Transistors 8 vorgesehen, jedoch nicht unterhalb der Sourceelektroden 10.

**[0024]** Weil eine Zunahme der Kapazität Cds zwischen den Drainelektroden 11 und der Substratrückseitenoberfläche eine Ursache für die Degradation der Hochfrequenzeigenschaften darstellt, kann ein Teil des Si-Substrats 1 lediglich auch nur unterhalb der Drainelektroden 11 entfernt und durch das Füllmaterial 16 ersetzt werden. Die Hochfrequenzeigenschaften können dabei wie bei dem ersten Ausführungsbeispiel verbessert werden. Weil die Dicke der als Füllmaterial 16 abgeschiedenen AlN-Schicht in dem ersten Ausführungsbeispiel ungefähr einige bis etliche Mikrometer beträgt, kann die Dicke der AlN-Schicht bei dem vorliegenden Ausführungsbeispiel im Vergleich zum ersten Ausführungsbeispiel reduziert werden. Die Bildung des Füllmaterials 16 ist dabei vereinfacht.

## Drittes Ausführungsbeispiel

**[0025]** Fig. 4 zeigt eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem dritten Ausführungsbeispiel der vorliegenden Erfindung. In dem Isolationsgebiet 7 ist eine Source-Durchkontaktierungsloch 17 (Via) vorgesehen, das sich von der zweiten Hauptoberfläche des Si-Substrats 1 bis zur Sourceanschlussfläche 14 des Transistors 8 erstreckt. Eine Metallschicht 18 wie etwa ein Gold-(Au-)Überzug (Plating), beispielsweise gebildet durch galvanotechnische Verfahren, ist auf der Innenwandoberfläche des Source-Durchkontaktierungslochs 17 (Via) und auch auf der zweiten Hauptoberfläche des Si-Substrats 1 vorgesehen und mit der Sourceanschlussfläche 14 verbunden. Die Entfernung zu einem Erdungspunkt kann durch die Metallschicht 18 reduziert werden. Die Sourceinduktivität kann dabei verringert werden, um die Hochfrequenzeigenschaften weiter zu verbessern.

## Viertes Ausführungsbeispiel

**[0026]** Fig. 5 ist eine Querschnittsansicht einer Halbleitervorrichtung entsprechend einem vierten Ausführungsbeispiel der vorliegenden Erfindung. Zum Füllen mit dem Füllmaterial 16 wird das Füllmaterial 16 zunächst auf der zweiten Hauptoberfläche des Si-Substrats 1 und in dem Durchgangsloch 15 ausgebildet. Das Füllmaterial 16, das auf der zweiten Hauptoberfläche des Si-Substrats 1 gebildet ist, wird dann durch Schleifen, CMP oder ähnlichem eingeebnet. In einem Zustand, bei dem das Füllmaterial 16 lediglich noch unterhalb der Drainelektroden 11 eingebettet ist, wird das Source-Durchkontaktierungsloch 17 (Via) ausgebildet. Eine flache Rückseitenoberfläche kann durch Entfernen überflüssigen Aluminiumnitrids AlN von der Substratrückseitenoberfläche erreicht werden. Eine Halbleitervorrichtung kann somit erhalten werden, die einen erleichterten Zusammenbau (Assembly) ermöglicht. Eine die Rückseitenoberfläche bedeckende Metallschicht 18 wie beim dritten Ausführungsbeispiel kann vorgesehen sein.

## Fünftes Ausführungsbeispiel

**[0027]** Fig. 6 zeigt eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem fünften Ausführungsbeispiel der vorliegenden Erfindung. Ein Si-Substrat 1 vom n-Typ wird verwendet. Die Sourceanschlussfläche 14 kommt dabei über eine Öffnung, die in der Pufferschicht 2 vorgesehen ist, mit dem Si-Substrat 1 vom n-Typ in direkten Kontakt wie auch mit der epitaktisch aufgewachsenen Kristallschicht 5 in dem Isolationsgebiet 7 unmittelbar unterhalb der Sourceanschlussfläche 14. Die Sourceanschlussfläche 14 auf der Oberfläche wird dabei mit der Metallschicht 18 auf der Substratrückseitenoberfläche durch das Si-Substrat 1 vom n-Typ verbunden; das Erfordernis eines Source-Durchkontaktierungslochs 17 (Via) ist

entbehrlich. Der Herstellungsprozess für die Halbleitervorrichtung kann daher vereinfacht werden, während die gleichen Vorteile wie solche in dem vierten Ausführungsbeispiel erhalten bleiben.

## Sechstes Ausführungsbeispiel

**[0028]** Fig. 7 ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem sechsten Ausführungsbeispiel der vorliegenden Erfindung. Ein Si-Substrat 1 vom n-Typ wird verwendet. Die Sourceelektroden 10 treten dabei in direkten Kontakt mit dem Si-Substrat 1 vom n-Typ über die in der Pufferschicht 2 vorgesehenen Öffnungen, wie auch mit der epitaktisch aufgewachsenen Kristallschicht 5 in dem aktiven Schichtgebiet 6 unmittelbar unterhalb der Sourceelektroden 10. Die Sourceelektroden 10 auf der Oberfläche werden dabei mit der Metallschicht 18 auf der Substratrückseitenoberfläche über das Si-Substrat 1 vom n-Typ verbunden; das Erfordernis für die Sourceanschlussfläche 14 auf dem Isolationsgebiet 7 ist entbehrlich und das Bauelementmuster (Chip-Layout) kann hinsichtlich seiner Größe verringert werden. Ebenso kann eine Leitung von den Sourceelektroden 10 hin zu der Metallschicht 18 über die kürzeste Distanz erreicht werden. Der Verdrehungsverlust und die Induktivität können daher verringert werden, um weiter die Hochfrequenzeigenschaften zu verbessern.

## Siebtes Ausführungsbeispiel

**[0029]** Fig. 8 ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß einem siebten Ausführungsbeispiel der vorliegenden Erfindung. Das Durchgangsloch 15 ist mit einem Diamant-Dünnschicht 19 und einem AlN- oder Kupfer-(Cu-)Füllmaterial 20 anstelle des AlN-Füllmaterials 16 in dem ersten Ausführungsbeispiel aufgefüllt. Der Diamant-Dünnschicht 19 und das Füllmaterial 20 bilden entsprechend in dem Durchgangsloch 15 eine erste und eine zweite Schicht aus. Unter den Halbleitern ist Diamant ausgezeichnet hinsichtlich seiner Isolationseigenschaft und Wärmeleitfähigkeit. Daher können die Hochfrequenzeigenschaften weiter verbessert und die in dem Transistor 8 erzeugte Wärme effizient abgegeben werden. Das AlN- oder Cu-Füllmaterial 20 ist in der zweiten Schicht abgeschieden, weil das Auffüllen des Durchgangslochs 15 allein mit Diamant zu kostenaufwendig wäre.

**[0030]** Offensichtlich sind viele Abwandlungen und Variationen der vorliegenden Erfindung im Licht der oben angegebenen Lehren möglich. Es ist daher zu verstehen, dass die Erfindung innerhalb des Schutzbereichs der beigefügten Ansprüche auch anders als oben speziell angegeben in die Praxis umgesetzt werden kann.

**Patentansprüche**

1. Eine Halbleitervorrichtung, umfassend:  
 ein Si-Substrat (1) mit ersten und zweiten Hauptoberflächen, die in entgegengesetzte Richtungen zeigen;  
 eine Pufferschicht (2), die auf der ersten Hauptoberfläche des Si-Substrats (1) aus  $\text{Al}_x\text{-Ga}_{1-x}\text{N}$  ( $0 \leq x \leq 1$ ) gebildet ist;  
 eine epitaktisch aufgewachsene Kristallschicht (5), die auf der Pufferschicht (2) aus  $\text{Al}_y\text{Ga}_{1-y}\text{N}$  ( $0 \leq y \leq 1$ ,  $x \neq y$ ), gebildet ist;  
 einen Transistor (8), der auf der epitaktisch aufgewachsenen Kristallschicht (5) gebildet ist, und  
 ein Füllmaterial (16, 20), das aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen Zusammensetzungsverhältnis  $x$  wie ein Material der Pufferschicht (2) gebildet ist, wobei ein Durchgangsloch (15) in dem Si-Substrat (1) ausgebildet ist, so dass es von der zweiten Hauptoberfläche zu der Pufferschicht (2) reicht, wobei das Durchgangsloch (15) mit einer der Dicke des Si-Substrats (1) zwischen den ersten und zweiten Hauptoberflächen entsprechenden Tiefe ausgebildet ist, und das Durchgangsloch (15) mit dem Füllmaterial (16, 20) gefüllt ist.

2. Die Halbleitervorrichtung gemäß Anspruch 1, wobei das Durchgangsloch (15) und das Füllmaterial (16, 20) unterhalb einer Drainelektrode (11) des Transistors (8), jedoch nicht unterhalb einer Sourceelektrode (10) des Transistors (8) bereitgestellt ist.

3. Die Halbleitervorrichtung gemäß Anspruch 1 oder 2, ferner umfassend:  
 ein Source-Durchkontaktierungsloch (17), das von der zweiten Hauptoberfläche des Si-Substrats (1) zu einer Sourceanschlussfläche (14) des Transistors (8) reicht; und  
 eine Metallschicht (18), die auf einer Innenwandoberfläche des Source-Durchkontaktierungslochs (17) und auf der zweiten Hauptoberfläche des Si-Substrats (1) bereitgestellt und mit der Sourceanschlussfläche (14) verbunden ist.

4. Die Halbleitervorrichtung gemäß Anspruch 1 oder 2, wobei das Si-Substrat (1) vom n-Typ ist, und eine Sourceanschlussfläche (14) des Transistors (8) in direkten Kontakt mit dem Si-Substrat (1) durch eine in der Pufferschicht (2) bereitgestellte Öffnung tritt, und mit der epitaktisch aufgewachsenen Kristallschicht (5) unmittelbar unterhalb der Sourceanschlussfläche (14) in direkten Kontakt tritt.

5. Die Halbleitervorrichtung gemäß Anspruch 1 oder 2, wobei das Si-Substrat (1) vom n-Typ ist, und eine Sourceelektrode (10) des Transistors (8) in direkten Kontakt mit dem Si-Substrat (1) über eine in der Pufferschicht (2) bereitgestellte Öffnung tritt, und mit der epitaktisch aufgewachsenen Kristallschicht (5) unmittelbar unterhalb der Sourceelektrode (10) in direkten Kontakt tritt.

6. Die Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 5, wobei ein Widerstandswert des Si-Substrats (1) nicht mehr als  $10^4 \Omega\text{cm}$  beträgt.

7. Die Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 6, wobei die Pufferschicht (2) AlN ist.

8. Ein Herstellungsverfahren zum Herstellen einer Halbleitervorrichtung, umfassend:  
 Bilden einer Pufferschicht (2) aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  ( $0 \leq x \leq 1$ ) auf einer ersten Hauptoberfläche des Si-Substrats (1), wobei die erste Hauptoberfläche und eine zweite Hauptoberfläche in entgegengesetzte Richtungen zeigen;  
 Bilden einer epitaktisch aufgewachsenen Kristallschicht (5) aus  $\text{Al}_y\text{Ga}_{1-y}\text{N}$  ( $0 \leq y \leq 1$ ,  $x \neq y$ ) auf der Pufferschicht (2);  
 Bilden eines Transistors (8) auf der epitaktisch aufgewachsenen Kristallschicht (5);  
 Verwenden der Pufferschicht (2) als Stoppschicht und Ätzen des Si-Substrats (1) von der zweiten Hauptoberfläche aus, um ein Durchgangsloch (15) auszubilden, wobei das Durchgangsloch (15) mit einer der Dicke des Si-Substrats (1) zwischen den ersten und zweiten Hauptoberflächen entsprechenden Tiefe ausgebildet wird; und  
 Verfüllen des Durchgangslochs (15) mit einem Füllmaterial (16, 20), wobei das Füllmaterial (16, 20) aus  $\text{Al}_x\text{Ga}_{1-x}\text{N}$  mit dem gleichen Zusammensetzungsverhältnis  $x$  wie bei dem Material der Pufferschicht (2) gebildet wird.

9. Das Verfahren zum Herstellen der Halbleitervorrichtung gemäß Anspruch 8, wobei der Schritt des Verfüllens des Durchgangslochs (15) mit dem Füllmaterial (16, 20) aufweist:  
 Bilden des Füllmaterials (16, 20) auf der zweiten Hauptoberfläche des Si-Substrats (1) und in dem Durchgangsloch (15); und  
 Entfernen und Einebnen des auf der zweiten Hauptoberfläche des Si-Substrats (1) gebildeten Füllmaterials (16, 20).

10. Das Verfahren zum Herstellen der Halbleitervorrichtung gemäß Anspruch 8 oder 9, wobei das Durchgangsloch (15) mit dem Füllmaterial (16, 20) unter Einsatz von Sputtering oder CVD verfüllt wird.

Es folgen 4 Seiten Zeichnungen



FIG. 3

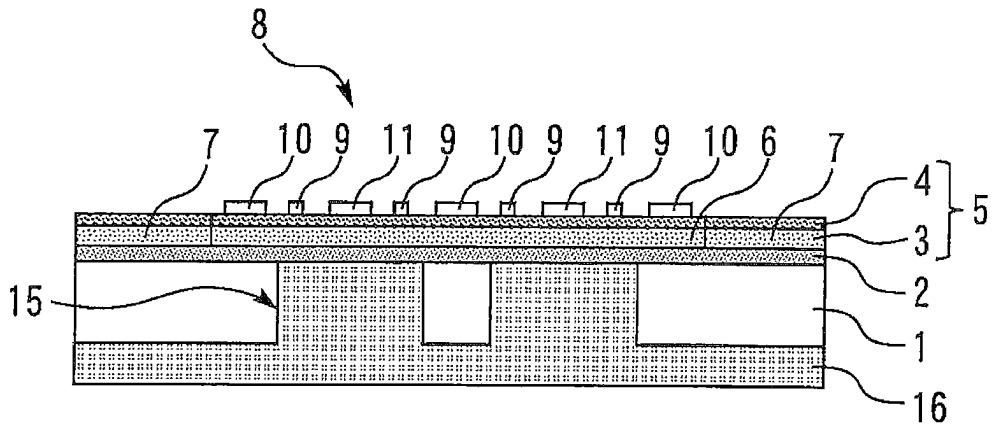


FIG. 4

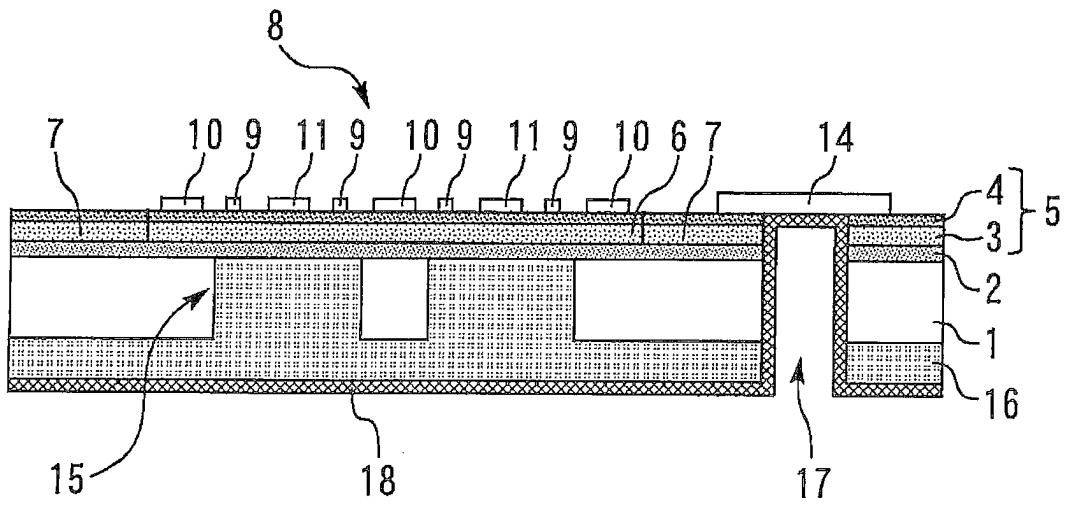




FIG. 5

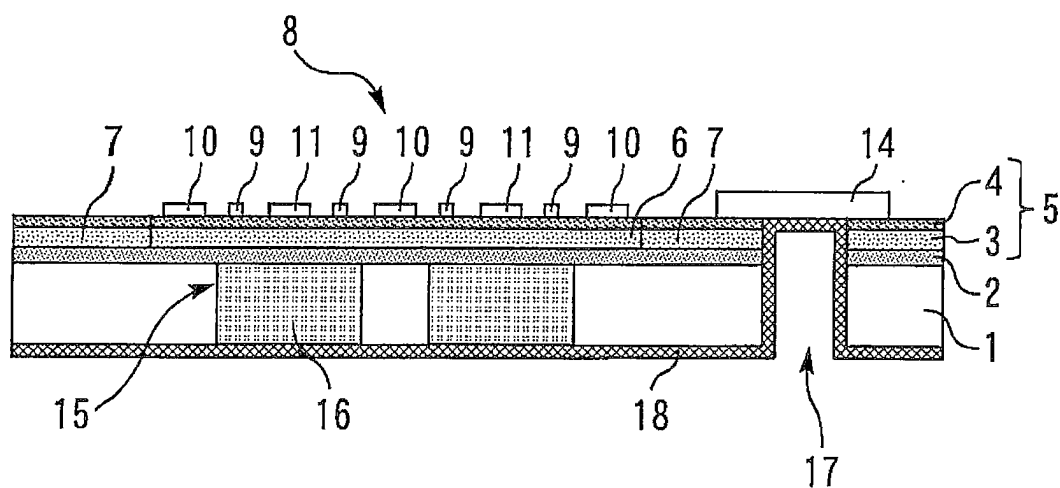


FIG. 6

